(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0141005
(43) 공개일자 2022년10월19일

(51) 국제특허분류(Int. Cl.)
H04N 5/369 (2011.01) *H04N 5/225* (2006.01)
H04N 5/374 (2011.01)
(52) CPC특허분류
H04N 5/36965 (2021.08)
H04N 5/2253 (2013.01)
(21) 출원번호 10-2021-0046975
(22) 출원일자 2021년04월12일
심사청구일자 없음

(71) 출원인
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091
(72) 발명자
장재형
경기도 이천시 부발읍 경충대로 2091
(74) 대리인
특허법인태평양

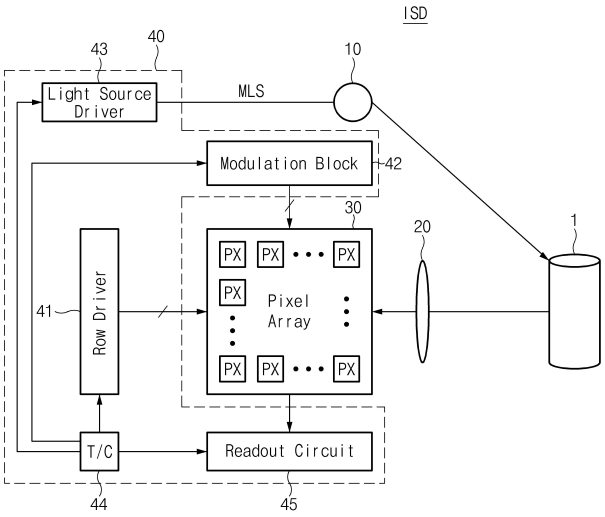
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 **이미지 센싱 장치**

(57) 요 약

본 발명의 일 실시 예에 따른 이미지 센싱 장치는, 각각이 대상 물체와의 거리를 감지하는 복수의 픽셀들을 포함하는 제1 및 제2 픽셀 그룹을 포함하는 픽셀 어레이; 상기 제1 픽셀 그룹에 변조광과 소정의 위상차를 갖는 제1 및 제2 변조 제어 신호를 공급하는 제1 변조 드라이버; 및 상기 제2 픽셀 그룹에 상기 변조광과 소정의 위상차를 갖는 제3 및 제4 변조 제어 신호를 공급하는 제2 변조 드라이버를 포함하며, 상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 독립적으로 제어될 수 있다.

대 표 도 - 도1



(52) CPC특허분류
H04N 5/3741 (2013.01)

명 세 서

청구범위

청구항 1

각각이 대상 물체와의 거리를 감지하는 복수의 픽셀들을 포함하는 제1 및 제2 픽셀 그룹을 포함하는 픽셀 어레이;

상기 제1 픽셀 그룹에 변조광과 소정의 위상차를 갖는 제1 및 제2 변조 제어 신호를 공급하는 제1 변조 드라이버; 및

상기 제2 픽셀 그룹에 상기 변조광과 소정의 위상차를 갖는 제3 및 제4 변조 제어 신호를 공급하는 제2 변조 드라이버를 포함하며,

상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 독립적으로 제어되는 이미지 센싱 장치.

청구항 2

제1항에 있어서,

상기 제1 변조 드라이버가 활성화되는 동안, 상기 제2 변조 드라이버는 비활성화되고,

상기 제2 변조 드라이버가 활성화되는 동안, 상기 제1 변조 드라이버는 비활성화되는 이미지 센싱 장치.

청구항 3

제1항에 있어서,

상기 제1 변조 제어 신호와 상기 변조광 간의 위상차는 상기 제3 변조 제어 신호와 상기 변조광 간의 위상차와 다르고,

상기 제2 변조 제어 신호와 상기 변조광 간의 위상차는 상기 제4 변조 제어 신호와 상기 변조광 간의 위상차와 다른 이미지 센싱 장치.

청구항 4

제1항에 있어서,

상기 변조광과 상기 변조광이 상기 대상 물체로부터 반사되어 입사되는 반사광 간의 위상차를 검출하기 위한 제1 위상차 검출 구간에서, 상기 제1 변조 드라이버는 활성화되고 상기 제2 변조 드라이버는 비활성화되는 이미지 센싱 장치.

청구항 5

제4항에 있어서,

상기 제1 위상차 검출 구간에서, 상기 제1 및 상기 제2 변조 제어 신호 각각은 상기 변조광과 제1 내지 제4 위상차 중 하나의 위상차를 갖고, 상기 제3 및 상기 제4 변조 제어 신호 각각은 로직 로우 레벨을 유지하는 이미지 센싱 장치.

청구항 6

제4항에 있어서,

상기 제1 위상차 검출 구간에서, 동시에 생성되는 상기 제1 변조 제어 신호와 상기 제2 변조 제어 신호는 서로 반대의 위상을 갖는 이미지 센싱 장치.

청구항 7

제1항에 있어서,

상기 변조광과 상기 변조광이 상기 대상 물체로부터 반사되어 입사되는 반사광 간의 위상차를 검출하기 위한 제2 위상차 검출 구간에서, 상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 동시에 활성화되는 이미지 센싱 장치.

청구항 8

제7항에 있어서,

상기 제2 위상차 검출 구간에서, 상기 제1 내지 상기 제4 변조 제어 신호 각각은 상기 변조광과 제1 내지 제4 위상차 중 하나의 위상차를 갖는 이미지 센싱 장치.

청구항 9

제7항에 있어서,

상기 제2 위상차 검출 구간에서, 동시에 생성되는 상기 제1 변조 제어 신호와 상기 제2 변조 제어 신호는 서로 반대의 위상을 갖고, 동시에 생성되는 상기 제3 변조 제어 신호와 상기 제4 변조 제어 신호는 서로 반대의 위상을 갖는 이미지 센싱 장치.

청구항 10

제9항에 있어서,

상기 제2 위상차 검출 구간에서, 동시에 생성되는 상기 제1 변조 제어 신호와 상기 제3 변조 제어 신호는 서로 90도의 위상차를 갖고, 동시에 생성되는 상기 제2 변조 제어 신호와 상기 제4 변조 제어 신호는 서로 90도의 위상차를 갖는 이미지 센싱 장치.

청구항 11

제1항에 있어서,

상기 변조광과 상기 변조광이 상기 대상 물체로부터 반사되어 입사되는 반사광 간의 위상차를 검출하기 위한 제3 위상차 검출 구간에서, 상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 교번적으로 활성화되는 이미지 센싱 장치.

청구항 12

제11항에 있어서,

상기 제1 변조 드라이버가 활성화되는 구간에서, 상기 제1 및 상기 제2 변조 제어 신호 각각은 상기 변조광과 제1 내지 제4 위상차 중 하나의 위상차를 갖고, 상기 제3 및 상기 제4 변조 제어 신호 각각은 로직 로우 레벨을 유지하고,

상기 제2 변조 드라이버가 활성화되는 구간에서, 상기 제3 및 상기 제4 변조 제어 신호 각각은 상기 변조광과 제1 내지 제4 위상차 중 하나의 위상차를 갖고, 상기 제1 및 상기 제2 변조 제어 신호 각각은 로직 로우 레벨을 유지하는 이미지 센싱 장치.

청구항 13

제11항에 있어서,

상기 제1 변조 드라이버가 활성화되는 구간에서, 동시에 생성되는 상기 제1 변조 제어 신호와 상기 제2 변조 제어 신호는 서로 반대의 위상을 갖고,

상기 제2 변조 드라이버가 활성화되는 구간에서, 동시에 생성되는 상기 제3 변조 제어 신호와 상기 제4 변조 제어 신호는 서로 반대의 위상을 갖는 이미지 센싱 장치.

청구항 14

제1항에 있어서,

상기 복수의 픽셀들 각각은 광전하를 이동시키기 위한 전류를 생성하는 제1 탭과 제2 탭을 포함하고,

상기 제1 탭은 상기 제1 변조 제어 신호 또는 상기 제3 변조 제어 신호를 수신하고,

상기 제2 탭은 상기 제2 변조 제어 신호 또는 상기 제4 변조 제어 신호를 수신하는 이미지 센싱 장치.

청구항 15

제14항에 있어서,

상기 제1 및 상기 제2 변조 드라이버 각각은 상기 픽셀 어레이의 컬럼 방향을 따라 연장되는 수직 신호 라인 및 상기 픽셀 어레이의 로우 방향을 따라 연장되는 수평 신호 라인을 통해, 상기 제1 탭 및 상기 제2 탭과 연결되어 해당 변조 제어 신호를 공급하는 이미지 센싱 장치.

청구항 16

제15항에 있어서,

상기 수평 신호 라인은 미리 정해진 개수의 픽셀들에 대응하는 길이를 갖는 이미지 센싱 장치.

청구항 17

제1항에 있어서,

상기 제1 픽셀 그룹은 상기 픽셀 어레이의 홀수 번째 로우들에 포함된 픽셀들을 포함하고,

상기 제2 픽셀 그룹은 상기 픽셀 어레이의 짝수 번째 로우들에 포함된 픽셀들을 포함하는 이미지 센싱 장치.

청구항 18

각각이 대상 물체와의 거리를 감지하는 복수의 픽셀들을 포함하는 픽셀 어레이;

상기 픽셀 어레이에 변조광과 소정의 위상차를 갖는 제1 및 제2 변조 제어 신호를 공급하는 제1 변조 드라이버; 및

상기 픽셀 어레이에 상기 변조광과 소정의 위상차를 갖는 제3 및 제4 변조 제어 신호를 공급하는 제2 변조 드라이버를 포함하며,

상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 서로 다른 시점에서 활성화되는 이미지 센싱 장치.

발명의 설명

기 술 분 야

[0001] 본 개시는 대상 물체와의 거리를 감지하기 위한 이미지 센싱 장치에 관한 것이다.

배 경 기 술

[0002] 이미지 센서는 빛에 반응하는 반도체의 성질을 이용하여 이미지를 캡쳐(capture)하는 장치이다. 최근 들어, 컴퓨터 산업과 통신 산업의 발달에 따라 스마트폰, 디지털 카메라, 게임기기, 사물 인터넷(Internet of Things), 로봇, 경비용 카메라, 의료용 마이크로 카메라 등 다양한 분야에서 성능이 향상된 이미지 센서의 수요가 증대되고 있다.

[0003] 이미지 센서는 크게 CCD(Charge Coupled Device) 이미지 센서와, CMOS(Complementary Metal Oxide Semiconductor) 이미지 센서로 구분될 수 있다. CCD 이미지 센서는 CMOS 이미지 센서에 비해 잡음(noise)이 적고, 화질이 우수하다. 하지만, CMOS 이미지 센서는 구동 방식이 간편하고 다양한 스캐닝(scanning) 방식으로 구현 가능하다. 또한, CMOS 이미지 센서는 신호 처리 회로를 단일 칩에 집적할 수 있어 제품의 소형화가 용이하고 전력 소모가 매우 낮으며, CMOS 공정 기술을 호환하여 사용할 수 있어 제조 단가가 낮다. 최근에는 모바일 기기에 보다 적합한 특성으로 인하여 CMOS 이미지 센싱 장치가 많이 이용되고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 기술적 사상은 전력 소모를 저감할 수 있는 ToF 픽셀을 포함하는 이미지 센싱 장치를 제공할 수 있다.

[0005] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재들로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0006] 본 문서에 개시되는 본 발명의 일 실시 예에 따른 이미지 센싱 장치는, 각각이 대상 물체와의 거리를 감지하는 복수의 픽셀들을 포함하는 제1 및 제2 픽셀 그룹을 포함하는 픽셀 어레이; 상기 제1 픽셀 그룹에 변조광과 소정의 위상차를 갖는 제1 및 제2 변조 제어 신호를 공급하는 제1 변조 드라이버; 및 상기 제2 픽셀 그룹에 상기 변조광과 소정의 위상차를 갖는 제3 및 제4 변조 제어 신호를 공급하는 제2 변조 드라이버를 포함하며, 상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 독립적으로 제어될 수 있다.

[0007] 본 발명의 다른 실시예에 따른 이미지 센싱 장치는, 각각이 대상 물체와의 거리를 감지하는 복수의 픽셀들을 포함하는 픽셀 어레이; 상기 픽셀 어레이에 변조광과 소정의 위상차를 갖는 제1 및 제2 변조 제어 신호를 공급하는 제1 변조 드라이버; 및 상기 픽셀 어레이에 상기 변조광과 소정의 위상차를 갖는 제3 및 제4 변조 제어 신호를 공급하는 제2 변조 드라이버를 포함하며, 상기 제1 변조 드라이버와 상기 제2 변조 드라이버는 서로 다른 시점에서 활성화될 수 있다.

발명의 효과

[0008] 본 문서에 개시되는 실시 예들에 따르면, ToF 픽셀에 소모되는 전력을 적응적으로 저감할 수 있다.

[0009] 이 외에, 본 문서를 통해 직접적 또는 간접적으로 파악되는 다양한 효과들이 제공될 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예들에 따른 이미지 센싱 장치의 구성을 개략적으로 도시한 구성도이다.

도 2는 도 1에 도시된 변조 블록의 구조 및 동작을 설명하기 위한 도면이다.

도 3은 도 1에 도시된 픽셀의 평면 구조를 간략히 나타낸 도면이다.

도 4는 도 3에 도시된 픽셀의 동작을 설명하기 위한 도면이다.

도 5는 도 2의 변조 블록이 픽셀 어레이에 변조 제어 신호를 공급하는 방법을 설명하기 위한 도면이다.

도 6a 내지 도 6d는 변조 블록에 의해 생성되는 변조 제어 신호들의 일 예를 나타낸 도면이다.

도 7a 내지 도 7b는 변조 블록에 의해 생성되는 변조 제어 신호들의 다른 예를 나타낸 도면이다.

도 8a 내지 도 8d는 변조 블록에 의해 생성되는 변조 제어 신호들의 또 다른 예를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 본 발명의 다양한 실시 예가 첨부된 도면을 참조하여 기재된다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 실시 예의 다양한 변경(modification), 균등물(equivalent), 및/또는 대체물(alternative)을 포함하는 것으로 이해되어야 한다.

[0012] 이미지 센서를 이용하여 depth를 측정하는 방식과 관련해, 보안, 의료기기, 자동차, 게임기, VR/AR, 모바일 기기 등에 수요가 급증하고 있는 추세이다. Depth를 측정하는 방식은 대표적으로 Triangulation, Time of flight, Interferometry 방식이 있으며, 이중 time of flight 방식이 활용 할 수 있는 범위가 넓고 처리속도가 빠르며 비용 면에서도 유리하기 때문에 중요도가 높아지고 있다.

[0013] ToF (time of flight) 방식은 크게 direct 방식과 in-direct 방식으로 구분 될 수 있으며, 이는 조사된 빛과 반사되어 돌아오는 빛을 이용하여 거리를 구하는 공통적인 원리에서 왕복 시간을 직접 계산하여 거리를 측정하는 direct 방식과 위상 차이를 이용하여 거리를 측정하는 in-direct 방식으로 나누어 지게 된다. Direct 방식의 경우 장거리에 유리하여 자동차 등에 많이 사용되고 있으며, In-direct 방식의 경우 거리가 보다 가깝고, 빠른 처리속도가 요구되는 게임기나 모바일 카메라에 이용되고 있다. In-direct 방식의 경우 회로가 간단하고 메모리

도 적게 필요하며 비용이 상대적으로 저렴하다는 장점이 있다.

[0014] In-direct ToF 방식을 이용하여 동작하는 픽셀 중 하나인 CAPD(Current-Assisted Photonic Demodulator)는 substrate 전압을 인가하여 majority current를 이용하여 Pixel 내부에 생성된 전자들을 전계의 전압 차이를 이용하여 검출하는 방식이며, majority current를 이용하기 때문에 전자들을 빠르게 검출 할 수 있으며, 광 입사면으로부터 깊게 생성된 전자들까지 검출 할 수 있어 효율 면에서도 우수하다고 볼 수 있다.

[0015] 도 1은 본 발명의 일 실시예들에 따른 이미지 센싱 장치의 구성을 개략적으로 도시한 구성도이다.

[0016] 도 1을 참조하면, 이미지 센싱 장치(ISD)는 ToF(time of flight) 방식을 이용하여 대상 물체(1)와의 거리를 측정할 수 있다. ToF 방식은 직접(direct) ToF 방식과 간접(indirect) ToF 방식으로 구분될 수 있다. 직접 ToF 방식은 대상 물체(1)를 향해 광을 조사하고 반사된 광이 도달하기까지 소요된 시간을 측정하여 대상 물체(1)와의 거리를 측정하는 방식을 의미할 수 있다. 간접 ToF 방식은 대상 물체(1)를 향해 변조광을 조사하고(emit), 대상 물체(1)로부터 반사되어 입사되는 반사광을 감지하여, 변조광과 반사광 간의 위상차(phase difference)에 기초하여 간접적으로 이미지 센싱 장치(ISD)와 대상 물체(1) 간의 거리를 측정하는 방식을 의미할 수 있다. 본 개시에서는 이미지 센싱 장치(ISD)가 간접 ToF 방식을 이용하는 것으로 설명되나, 본 발명의 범위는 이에 한정되지 않는다. 또한, 대상 물체(1)는 하나의 독립적인 물체 만을 의미하는 것은 아니며, 이미지 센싱 장치(ISD)가 촬영하는 장면(scene)을 의미할 수 있다.

[0017] 이미지 센싱 장치(ISD)는 광원(10), 렌즈 모듈(20), 픽셀 어레이(30) 및 제어 블록(40)을 포함할 수 있다.

[0018] 광원(10)은 제어 블록(40)으로부터 제공되는 광 변조 신호(MLS)에 응답하여 대상 물체(1)에 광을 조사한다. 광원(10)은 특정 파장 대역의 광(예컨대, 근적외선, 적외선 또는 가시광)을 발광하는 레이저 다이오드(LD; Laser Diode)나 발광 다이오드(LED; Light Emitting Diode), 근적외선 레이저(NIR; Near Infrared Laser), 포인트 광원, 백색 램프 및 모노크로메이터(monochromator)가 조합된 단색(monochromatic) 조명원, 또는 다른 레이저 광원의 조합일 수 있다. 예를 들어, 광원(10)은 800㎚ 내지 1000㎚의 파장을 가지는 적외선을 발광할 수 있다. 광원(10)으로부터 조사되는 광은 미리 정해진 변조 특성(예컨대, 주파수, 파장, 위상, 변조 폭 등)으로 변조된 변조광일 수 있다. 도 1에서는 설명의 편의를 위해 하나의 광원(10)만을 도시하였으나, 복수의 광원들이 렌즈 모듈(20)의 주변에 배열될 수도 있다.

[0019] 렌즈 모듈(20)은 대상 물체(1)로부터 반사된 광을 수집하여 픽셀 어레이(30)의 픽셀들(PX)에 집중 시킬 수 있다. 예를 들어, 렌즈 모듈(20)은 유리 또는 플라스틱 표면의 집중 렌즈 또는 다른 원통형 광학 원소를 포함할 수 있다. 렌즈 모듈(20)은 광축을 중심으로 정렬된 복수의 렌즈들을 포함할 수 있다.

[0020] 픽셀 어레이(30)는 2차원 매트릭스(matrix) 구조로 연속적으로 배열된(예를 들어, 컬럼(column) 방향 및 로우(row) 방향으로 연속적으로 배열된) 복수의 단위 픽셀들(PX)을 포함할 수 있다. 단위 픽셀들(PX)은 반도체 기판에 형성될 수 있으며, 각 단위 픽셀(PX)은 렌즈 모듈(20)을 통해 입사되는 광을 광의 세기에 대응하는 전기 신호로 변환하여 픽셀 신호를 출력할 수 있다. 이때, 픽셀 신호는 대상 물체(1)와의 거리를 나타내는 신호일 수 있다. 예를 들어, 각 단위 픽셀(PX)은 CAPD(current-assisted photonic demodulator) 픽셀 또는 QEM(quantum efficiency modulation) 픽셀일 수 있다. 본 개시에서는 CAPD 픽셀을 예로 들어 설명하나, QEM 픽셀 또는 다른 방식의 픽셀에도 본 개시와 실질적으로 동일한 기술적 사상이 적용될 수 있다. 각 단위 픽셀(PX)의 보다 상세한 구조 및 동작에 대해서는 도 3 이하를 참조하여 후술하기로 한다.

[0021] 제어 블록(40)은 광원(10)을 제어하여 대상 물체(1)에 광을 조사하고, 픽셀 어레이(30)의 단위 픽셀들(PX)을 구동시켜 대상 물체(1)로부터 반사된 광에 대응되는 픽셀 신호들을 처리하여 대상 물체(1)의 표면에 대한 거리를 측정할 수 있다.

[0022] 이러한 제어 블록(40)은 로우 드라이버(row driver, 41), 변조 블록(modulation block, 42), 광원 드라이버(light source driver, 43), 타이밍 컨트롤러(timing controller; T/C, 44), 및 리드아웃 회로(readout circuit, 45)를 포함할 수 있다.

[0023] 로우 드라이버(41)와 변조 블록(42)은 제어 회로(control circuit)으로 통칭될 수 있다.

[0024] 제어 회로는 타이밍 컨트롤러(44)로부터 출력된 타이밍 신호에 응답하여 픽셀 어레이(30)의 단위 픽셀들(PX)을 구동할 수 있다.

[0025] 제어 회로는 픽셀 어레이(30)의 복수의 로우 라인들(row lines) 중에서 적어도 하나의 로우 라인을 선택 및 제어할 수 있는 제어 신호를 생성할 수 있다. 이러한 제어 신호는 기판 내 픽셀 전류(pixel current)를 발생시키

기 위한 변조 제어 신호, 리셋 트랜지스터를 제어하는 리셋 신호, 검출 노드에 축적된 광전하의 전달을 제어하는 전송 신호, 고조도 조건에서 추가적인 정전 용량을 제공하기 위한 플로팅 디퓨전 신호, 선택 트랜지스터를 제어하는 선택 신호 등을 포함할 수 있다. 픽셀 전류는 기판에서 생성된 광전하를 검출 노드 방향으로 이동시키기 위한 전류를 의미할 수 있다.

[0026] 여기서, 로우 드라이버(41)는 리셋 신호, 전송 신호, 플로팅 디퓨전 신호 및 선택 신호를 생성할 수 있고, 변조 블록(42)은 변조 제어 신호를 생성할 수 있다. 본 개시에서는 로우 드라이버(41)와 변조 블록(42)이 독립적인 구성으로 설명되었으나, 다른 실시예에 따라 로우 드라이버(41)와 변조 블록(42)은 하나의 구성으로 구현되어 픽셀 어레이(30)의 일측에 배치될 수 있다.

[0027] 광원 드라이버(43)는 타이밍 컨트롤러(44)의 제어에 따라 광원(10)을 구동시킬 수 있는 광 변조 신호(MLS)를 생성할 수 있다. 광 변조 신호(MLS)는 미리 정해진 변조 특성(예컨대, 주파수, 파장, 위상, 변조 폭 등)으로 변조된 신호일 수 있다. 본 개시에서는 광 변조 신호(MLS)와 변조광 간의 위상차는 없다고 가정하기로 한다.

[0028] 타이밍 컨트롤러(44)는 로우 드라이버(41), 변조 블록(42), 광원 드라이버(43) 및 리드아웃 회로(45)의 동작을 제어하기 위한 타이밍 신호를 생성할 수 있다.

[0029] 리드아웃 회로(45)는 타이밍 컨트롤러(44)의 제어에 따라 픽셀 어레이(30)로부터 출력되는 픽셀 신호들을 처리하여 디지털 신호 형태의 픽셀 데이터를 생성할 수 있다. 이를 위해, 리드아웃 회로(45)는 픽셀 어레이(30)로부터 출력된 픽셀 신호들에 대해 상관 이중 샘플링(correlated double sampling)을 수행하기 위한 상관 이중 샘플러(CDS: correlated double sampler)를 포함할 수 있다. 또한, 리드아웃 회로(45)는 상관 이중 샘플러로부터의 출력 신호들을 디지털 신호들로 변환하기 위한 아날로그-디지털 컨버터를 포함할 수 있다. 아울러, 리드아웃 회로(45)는 아날로그-디지털 컨버터로부터 출력되는 픽셀 데이터를 임시 저장하고 타이밍 컨트롤러(44)의 제어에 따라 외부로 출력하기 위한 버퍼 회로를 포함할 수 있다. 한편, 픽셀 어레이(30)가 CAPD 픽셀들로 구성됨에 따라, 픽셀 신호를 전달하기 위한 컬럼 라인은 픽셀 어레이(30)의 한 컬럼당 2개씩 구비될 수 있으며, 각 컬럼 라인으로부터 출력되는 픽셀 신호를 처리하기 위한 구성들 역시 각 컬럼 라인에 대응하여 구비될 수 있다.

[0030] 광원(10)은 이미지 센싱 장치(ISD)가 촬영하는 장면을 향해 미리 정해진 변조 특성(예컨대, 주파수, 파장, 위상, 변조 폭 등)으로 변조된 변조광을 조사하고, 이미지 센싱 장치(ISD)는 장면 내의 대상 물체들(1)로부터 반사된 변조광(즉, 입사광)을 감지하여 각 단위 픽셀(PX)마다 깊이 정보를 생성할 수 있다. 변조광과 입사광 사이에는 이미지 센싱 장치(ISD)와 대상 물체(1) 간의 거리에 따른 시간 지연(time delay)이 존재하게 되는데, 이러한 시간 지연은 이미지 센싱 장치(ISD)가 생성하는 신호와 광원(10)을 제어하는 광 변조 신호(MLS) 간의 위상차(phase difference)로 나타나게 된다. 이미지 프로세서(미도시)는 이미지 센싱 장치(ISD)로부터 출력되는 신호에 나타난 위상차를 연산하여 각 단위 픽셀(PX)마다의 깊이 정보를 포함하는 깊이 이미지를 생성할 수 있다.

[0031] 도 2는 도 1에 도시된 변조 블록의 구조 및 동작을 설명하기 위한 도면이다.

[0032] 도 2를 참조하면, 픽셀 어레이(30)는 제1 내지 제4 로우를 포함할 수 있다. 제1 내지 제4 로우 각각은 픽셀 어레이(30)의 로우 방향(또는 가로 방향)을 따라 배열되는 복수 개의 픽셀들을 포함할 수 있다. 도 2에서는 픽셀 어레이(30)가 4개의 로우들을 포함하는 것으로 도시되었으나, 이는 설명의 편의를 위한 것이며 다른 실시예에 따라 임의의 개수의 로우들을 포함할 수 있다.

[0033] 제1 내지 제4 로우는 홀수 번째 로우인지 또는 짝수 번째 로우인지 여부에 따라 오드 로우 그룹(ODD)과 이븐 로우 그룹(EVEN)으로 구분될 수 있다. 즉, 홀수 번째 로우인 제1 및 제3 로우는 오드 로우 그룹(ODD)에 해당하고, 짝수 번째 로우인 제2 및 제4 로우는 이븐 로우 그룹(EVEN)에 해당할 수 있다. 즉, 오드 로우 그룹(ODD)은 픽셀 어레이(30)의 홀수 번째 로우들에 포함된 픽셀들을 포함할 수 있고, 제1 픽셀 그룹으로 불릴 수 있다. 또한, 이븐 로우 그룹(EVEN)은 픽셀 어레이(30)의 짝수 번째 로우들에 포함된 픽셀들을 포함할 수 있고, 제2 픽셀 그룹으로 불릴 수 있다. 본 개시에서는 픽셀 어레이(30)가 제1 및 제2 픽셀 그룹으로 구분되고, 해당 픽셀이 포함된 로우가 홀수 번째인지 또는 짝수 번째인지 여부에 따라 픽셀들이 분류되는 것으로 예시하나, 픽셀 어레이(30)에 포함된 픽셀들을 분류하는 기준은 달라질 수 있다.

[0034] 변조 블록(42)은 제1 변조 드라이버(50) 및 제2 변조 드라이버(60)를 포함할 수 있다. 제1 변조 드라이버(50)는 오드 로우 그룹(ODD)에 변조 제어 신호를 공급할 수 있다. 제2 변조 드라이버(50)는 이븐 로우 그룹(EVEN)에 변조 제어 신호를 공급할 수 있다. 즉, 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 오드 로우 그룹(ODD)과 이븐 로우 그룹(EVEN)에 각각 대응되어 해당 로우 그룹에 변조 제어 신호를 독립적으로 공급할 수 있다.

[0035] 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 타이밍 컨트롤러(44)에 의해 제어될 수 있고, 서로 독립적으

로 제어될 수 있다.

[0036] 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 서로 동시에 활성화될 수도 있고, 서로 다른 시점에서 활성화될 수도 있다. 여기서, 활성화된다는 것은 변조 제어 신호를 생성하는 것을 의미할 수 있다. 일 실시예에 따라, 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 교번적으로 활성화될 수 있다. 이때, 제1 변조 드라이버(50)가 활성화되는 동안, 제2 변조 드라이버(60)는 비활성화될 수 있다. 또한, 제2 변조 드라이버(60)가 활성화되는 동안, 제1 변조 드라이버(50)는 비활성화될 수 있다.

[0037] 제1 변조 드라이버(50)가 생성하는 변조 제어 신호와 제2 변조 드라이버(60)가 생성하는 변조 제어 신호는 서로 동일한 변조 특성(예컨대, 주파수, 파장, 위상, 변조 폭 등)을 가질 수도 있고, 서로 다른 변조 특성을 가질 수도 있다. 예를 들어, 제1 변조 드라이버(50)가 생성하는 변조 제어 신호와 제2 변조 드라이버(60)가 생성하는 변조 제어 신호는 서로 다른 위상을 가질 수 있다.

[0038] 본 개시에서는 픽셀 어레이(30)에 포함된 픽셀들을 2개의 그룹으로 구분하여 각 그룹에 변조 제어 신호를 공급하는 2개의 변조 드라이버가 존재하는 실시예에 대해 설명하나, 다른 실시예에 따라 픽셀 어레이(30)에 포함된 픽셀들을 M(M은 3 이상의 정수) 개의 그룹으로 구분하여 각 그룹에 변조 제어 신호를 공급하는 M개의 변조 드라이버가 존재할 수도 있다.

[0039] 도 3은 도 1에 도시된 픽셀의 평면 구조를 간략히 나타낸 도면이다.

[0040] 도 3을 참조하면, 도 3의 픽셀(PX)은 도 1에 도시된 픽셀들(PX) 중 어느 하나일 수 있다.

[0041] 픽셀(PX)은 제1 탭(TA), 제2 탭(TB) 및 주변 영역(PA)을 포함할 수 있다. 본 개시에서는 하나의 픽셀(PX) 내에 2개의 탭들(TA, TB)이 포함되는 것으로 예시하여 설명하나, 본 발명의 범위는 이에 한정되지 않는다. 예를 들어, 하나의 픽셀(PX) 내에 3개 이상의 탭들이 포함될 수 있다. 본 개시에 탭은 전기적 신호를 입력받고 출력하는 기능을 수행하는 구성으로서, 전기적 콘택 탭(electrical contact tap)으로도 불릴 수 있다.

[0042] 제1 탭(TA)과 제2 탭(TB)은 세로 방향(또는 컬럼 방향)을 따라 배열되는 것으로 도시되었으나, 다른 실시예에 따라 가로 방향(로우 방향) 또는 사선 방향으로 배치될 수도 있다.

[0043] 제1 탭(TA)은 제1 제어 노드(CNA) 및 제1 제어 노드(CNA)를 둘러싸는 제1 검출 노드(DNA)를 포함할 수 있다. 도 3에서는 제1 제어 노드(CNA)의 형태가 원형이고, 제1 검출 노드(DNA)의 형태가 링(ring)으로 예시되어 있으나, 본 발명의 범위는 이에 한정되지 않는다. 이러한 제1 검출 노드(DNA)의 링 형태는 제1 제어 노드(CNA)를 가능한 넓은 면적으로 둘러싸도록 하기 위함이며, 이러한 형태를 갖는 제1 검출 노드(DNA)는 제1 제어 노드(CNA)에 의해 형성되는 픽셀 전류를 따라 이동하는 신호 캐리어를 보다 용이하게 캡쳐할 수 있다.

[0044] 제1 제어 노드(CNA)와 제1 검출 노드(DNA)는 서로 접하도록 배치되어 반대 도핑을 통한 정션 분리(junction isolation)만을 이용해 물리적으로 분리될 수 있다.

[0045] 제2 탭(TB)은 제2 제어 노드(CNB) 및 제2 제어 노드(CNB)를 둘러싸는 제2 검출 노드(DNB)를 포함할 수 있다. 제2 제어 노드(CNB) 및 제2 검출 노드(DNB)의 구조는 제1 제어 노드(CNA) 및 제1 검출 노드(DNA)의 구조에 대응되는 바 중복되는 설명은 생략하기로 한다.

[0046] 제1 및 제2 제어 노드(CNA, CNB)는 반도체 기판 내에 P형 불순물로 도핑된 영역이고, 제1 및 제2 검출 노드(DNA, DNB)는 반도체 기판 내에 N형 불순물로 도핑된 영역일 수 있다. 본 개시에서 P형은 제1 도전형으로 정의될 수 있고, N형은 제2 도전형으로 정의될 수 있다.

[0047] 주변 영역(PA)은 픽셀(PX)에서 제1 탭(TA) 및 제2 탭(TB)을 제외한 나머지 영역으로 정의될 수 있으며, 픽셀 트랜지스터 영역과 웰 분리 영역을 포함할 수 있다.

[0048] 픽셀 트랜지스터 영역은 제1 탭(TA)에 의해 캡쳐된 광전하를 처리하기 위한 픽셀 트랜지스터들(도 4의 TX_A, RX_A, FDX_A, DX_A, SX_A), 및 제2 탭(TB)에 의해 캡쳐된 광전하를 처리하기 위한 픽셀 트랜지스터들(도 4의 TX_B, RX_B, FDX_B, DX_B, SX_B)을 포함할 수 있다. 일 실시예에 따라, 픽셀 트랜지스터 영역에 포함되는 픽셀 트랜지스터들은 서로 인접하는 픽셀들 간의 경계를 따라 일렬로 배치될 수 있으나, 본 발명의 범위는 이에 한정되지 않는다.

[0049] 픽셀 트랜지스터 영역에 포함되는 트랜지스터들 각각은 반도체 기판의 일면에 형성된 절연막 상에 배치된 게이트 전극으로 구성되는 게이트, 반도체 기판 내부에서 게이트 전극의 양측에 배치된 불순물 영역들로 구성되는 소스와 드레인, 및 기판 내부에서 게이트 전극의 하부 영역에 해당하는 채널 영역을 포함할 수 있다. 또한, 소

스와 드레인은 P형 불순물이 소정의 농도로 도핑된 웰 영역으로 둘러싸일 수 있으며, 웰 영역은 게이트 전극의 하부 영역에도 연장되어 배치되어 각 픽셀 트랜지스터의 바디(body)를 형성할 수 있다.

[0050] 웰 분리 영역은 픽셀(PX)에서 제1 탭(TA), 제2 탭(TB)과 픽셀 트랜지스터 영역(PTA)을 제외한 위치에 배치되어 제1 탭(TA), 제2 탭(TB)과 픽셀 트랜지스터 영역(PTA)을 전기적으로 분리할 수 있다. 웰 분리 영역은 STI(shallow trench isolation) 공정을 통해 트렌치를 형성한 뒤, 절연 물질을 갭필(gap-fill)함에 의해 형성될 수 있다. 여기서, 절연 물질은 실리콘 산화 질화막(SixOyNz, 여기서 x, y, z는 자연수), 실리콘 산화막(SixOy, 여기에서 x, y는 자연수), 실리콘 질화막(SixNy, 여기에서 x, y는 자연수) 중 적어도 하나를 포함할 수 있다.

[0051] 제1 탭(TA)과 제2 탭(TB)의 노드들 및 픽셀 트랜지스터 영역의 단자들(소스, 드레인)은 P형 또는 N형 불순물을 소정의 깊이와 농도로 주입하는 임플란트(implant) 공정을 통해 형성될 수 있다.

[0052] 도 4는 도 3에 도시된 픽셀의 동작을 설명하기 위한 도면이다.

[0053] 도 4를 참조하면, 픽셀(PX)은 크게 광전 변환 영역(100)과 회로 영역(200)을 포함할 수 있다.

[0054] 광전 변환 영역(100)은 도 3에서 제1 탭(TA)과 제2 탭(TB)을 지나는 절단선(A-A')을 따라 픽셀(PX)을 절단한 단면을 간략히 나타낸 영역에 해당한다. 광전 변환 영역(100)은 픽셀(PX)의 구성 중 광전 변환 동작을 직접적으로 수행하는 구성만을 포함하는 것으로 간략히 도시되어 있다.

[0055] 광전 변환 영역(100)은 제1 및 제2 제어 노드(CNA, CNB)와, 제1 및 제2 검출 노드(DNA, DNB)를 포함할 수 있다. 제1 제어 노드(CNA)와 제1 검출 노드(DNA)는 제1 탭(TA)을 구성하고, 제2 제어 노드(CNB)와 제2 검출 노드(DNB)는 제2 탭(TB)을 구성할 수 있다.

[0056] 제1 및 제2 제어 노드(CNA, CNB)와, 제1 및 제2 검출 노드(DNA, DNB)는 반도체 기판 내부에 형성될 수 있다.

[0057] 제1 및 제2 제어 노드(CNA, CNB) 각각은 변조 블록(42)으로부터 변조 제어 신호(CSa, CSb)를 각각 수신할 수 있다. 변조 제어 신호(CSa)와 변조 제어 신호(CSb) 간의 전압차는 입사광에 의해 기판 내에 생성된 신호 캐리어(signal carrier)의 흐름을 제어하는 픽셀 전류(pixel current, PC)를 발생시킨다. 변조 제어 신호(CSa)의 전압이 변조 제어 신호(CSb)의 전압보다 높은 경우, 픽셀 전류(PC)는 제1 제어 노드(CNA)로부터 제2 제어 노드(CNB)로 흐르게 된다. 변조 제어 신호(CSa)의 전압이 변조 제어 신호(CSb)의 전압보다 낮은 경우, 픽셀 전류(PC)는 제2 제어 노드(CNB)로부터 제1 제어 노드(CNA)로 흐르게 된다.

[0058] 제1 및 제2 검출 노드(DNA, DNB) 각각은 픽셀 전류(PC)의 흐름에 따라 이동하는 신호 캐리어를 캡처(capture)하고 축적하는 기능을 수행할 수 있다.

[0059] 일 실시예에 따라, 광전 변환 영역(100)의 광전하 캡처는 순차적인 시간 구간들인 제1 및 제2 캡처 구간에 걸쳐 수행될 수 있다.

[0060] 제1 캡처 구간에서, 픽셀(PX) 내부로 입사된 입사광은 광전 효과에 따라 광전 변환되어, 입사광의 세기에 대응하는 전자 및 정공 쌍을 발생시킬 수 있다. 본 개시에서 입사광의 세기에 대응하여 생성된 전자는 광전하를 의미할 수 있다. 이때, 변조 블록(42)은 제1 제어 노드(CNA)에 변조 제어 신호(CSa)를 인가하고, 제2 제어 노드(CNB)에 변조 제어 신호(CSb)를 인가할 수 있다. 여기서, 변조 제어 신호(CSa)의 전압은 변조 제어 신호(CSb)의 전압보다 높을 수 있다. 이때, 변조 제어 신호(CSa)의 전압은 활성화 전압(active voltage), 그리고 변조 제어 신호(CSb)의 전압은 비활성화 전압(inactive voltage)으로 각각 정의될 수 있다. 예컨대, 변조 제어 신호(CSa)의 전압은 1.2V이고, 변조 제어 신호(CSb)의 전압은 0V일 수 있다.

[0061] 변조 제어 신호(CSa)의 전압과 변조 제어 신호(CSb)의 전압 간의 전압 차로 인해 제1 제어 노드(CNA)와 제2 제어 노드(CNB) 사이에 전계가 발생하고, 제1 제어 노드(CNA)로부터 제2 제어 노드(CNB)로 픽셀 전류(PC)가 흐를 수 있다. 즉, 기판 내의 정공은 제2 제어 노드(CNB) 방향으로 이동하게 되며, 기판 내의 전자는 제1 제어 노드(CNA) 방향으로 이동하게 된다.

[0062] 입사광의 광량에 대응하여 기판 내에 전자가 발생하며, 발생된 전자는 제1 제어 노드(CNA) 방향으로 이동하게 되어 제1 제어 노드(CNA)에 인접한 제1 검출 노드(DNA)에 의해 캡처될 수 있다. 따라서, 기판 내의 전자는 입사광의 광량을 검출하는 신호 캐리어로 이용될 수 있다.

[0063] 제1 캡처 구간에 연속되는 제2 캡처 구간에서, 픽셀(PX) 내부로 입사된 입사광은 광전 효과에 따라 광전 변환되어, 입사광의 세기에 대응하는 전자 및 정공 쌍을 발생시킬 수 있다. 이때, 변조 블록(42)은 제1 제어 노드

(CNA)에 변조 제어 신호(CSa)를 인가하고, 제2 제어 노드(CNB)에 변조 제어 신호(CSb)를 인가할 수 있다. 여기서, 변조 제어 신호(CSa)의 전압은 변조 제어 신호(CSb)의 전압보다 낮을 수 있다. 이때, 변조 제어 신호(CSa)의 전압은 비활성화 전압, 그리고 변조 제어 신호(CSb)의 전압은 활성화 전압으로 각각 정의될 수 있다. 예컨대, 변조 제어 신호(CSa)의 전압은 0V이고, 변조 제어 신호(CSb)의 전압은 1.2V일 수 있다.

[0064] 변조 제어 신호(CSa)의 전압과 변조 제어 신호(CSb)의 전압 간의 전압차로 인해 제1 제어 노드(CNA)와 제2 제어 노드(CNB) 사이에 전계가 발생하고, 제2 제어 노드(CNB)로부터 제1 제어 노드(CNA)로 픽셀 전류(PC)가 흐를 수 있다. 즉, 기판 내의 정공은 제1 제어 노드(CNA) 방향으로 이동하게 되며, 기판 내의 전자는 제2 제어 노드(CNB) 방향으로 이동하게 된다.

[0065] 즉, 입사광의 광량에 대응하여 기판 내에 전자가 발생하며, 발생된 전자는 제2 제어 노드(CNB) 방향으로 이동하게 되어 제2 제어 노드(CNB)에 인접한 제2 검출 노드(DNB)에 의해 캡처될 수 있다. 따라서, 기판 내의 전자는 입사광의 광량을 검출하는 신호 캐리어로 이용될 수 있다.

[0066] 실시예에 따라, 제1 캡처 구간과 제2 캡처 구간의 순서는 변경될 수도 있다.

[0067] 변조 제어 신호(CSa)와 변조 제어 신호(CSb) 각각은 광 변조 신호(MLS)와 제1 내지 제4 위상차 중 하나를 갖는 변조 신호일 수 있다. 여기서, 제1 내지 제4 위상차는 각각 0도(즉, 동위상), 180도, 90도 및 270도일 수 있다. 또한, 변조 제어 신호(CSa)와 변조 제어 신호(CSb)는 서로 반대의 위상을 가질 수 있다. 여기서, 반대의 위상은, 변조 제어 신호(CSa)가 활성화 전압을 갖는 구간에서 변조 제어 신호(CSb)가 비활성화 전압을 가지고, 변조 제어 신호(CSa)가 비활성화 전압을 갖는 구간에서 변조 제어 신호(CSb)가 활성화 전압을 가지도록 하는 위상을 의미할 수 있다. 예를 들어, 변조 제어 신호(CSa)가 광 변조 신호(MLS)와 0도의 위상차를 가지면, 변조 제어 신호(CSb)는 광 변조 신호(MLS)와 180도의 위상차를 가질 수 있다. 또는 변조 제어 신호(CSa)가 광 변조 신호(MLS)와 270도의 위상차를 가지면, 변조 제어 신호(CSb)는 광 변조 신호(MLS)와 90도의 위상차를 가질 수 있다. 따라서, 변조 제어 신호(CSa)와 변조 제어 신호(CSb)는 제1 캡처 구간과 제2 캡처 구간에서 교번적으로 활성화 전압을 가질 수 있다.

[0068] 회로 영역(200)은 제1 검출 노드(DNA)와 제2 검출 노드(DNB)에 의해 캡처된 광전하를 처리하여 전기 신호로 변환하기 위한 복수의 소자들을 포함할 수 있다. 회로 영역(200)은 도 3의 픽셀(PX)에서 픽셀 트랜지스터 영역에 배치되는 소자들(예컨대, 트랜지스터) 및 소자들 간의 전기적 연결을 위한 배선들로 구성될 수 있으며, 본 개시에서는 설명의 편의상 도 4와 같이 회로도를 이용해 설명하기로 한다. 복수의 소자들에 공급되는 제어 신호들(RST, TRG, FDG, SEL)은 로우 드라이버(41)로부터 공급될 수 있다. 또한, 픽셀 전압(Vpx)은 전원 전압일 수 있다.

[0069] 먼저, 제1 검출 노드(DNA)에 의해 캡처된 광전하를 처리하기 위한 소자들에 대해 설명하기로 한다. 회로 영역(200)은 리셋 트랜지스터(RX_A), 전송 트랜지스터(TX_A), 제1 커패시터(C1_A), 제2 커패시터(C2_A), 플로팅 디퓨전 트랜지스터(FDX_A), 드라이브 트랜지스터(DX_A) 및 선택 트랜지스터(SX_A)를 포함할 수 있다.

[0070] 리셋 트랜지스터(RX_A)는 게이트 전극에 공급되는 리셋 신호(RST)의 로직 하이에 응답하여 액티브 상태가 됨으로써, 플로팅 디퓨전 노드(FD_A)와 제1 검출 노드(DNA)의 전위를 소정의 레벨(즉, 픽셀 전압(Vpx))로 리셋할 수 있다. 또한, 리셋 트랜지스터(RX_A)가 액티브 상태가 될 때, 플로팅 디퓨전 노드(FD_A)의 리셋을 위해 전송 트랜지스터(TX_A)도 동시에 액티브 상태가 될 수 있다.

[0071] 전송 트랜지스터(TX_A)는 게이트 전극에 공급되는 전송 신호(TRG)의 로직 하이에 응답하여 액티브 상태가 됨으로써, 제1 검출 노드(DNA)에 축적되어 있는 전하를 플로팅 디퓨전 노드(FD_A)로 전송할 수 있다.

[0072] 제1 커패시터(C1_A)는 플로팅 디퓨전 노드(FD_A)에 연결되어 소정의 정전 용량을 제공할 수 있다.

[0073] 제2 커패시터(C2_A)는 플로팅 디퓨전 트랜지스터(FDX_A)의 동작에 따라 선택적으로 플로팅 디퓨전 노드(FD_A)에 연결되어 부가적인 소정의 정전 용량을 제공할 수 있다.

[0074] 제1 커패시터(C1_A)와 제2 커패시터(C2_A) 각각은 예를 들어 MIM(Metal-Insulator-Metal) 커패시터, MIP(Metal-Insulator-Polysilicon) 커패시터, MOS(Metal-Oxide-Semiconductor) 커패시터, 정션(junction) 커패시터 중 적어도 하나로 구성될 수 있다.

[0075] 플로팅 디퓨전 트랜지스터(FDX_A)는 게이트 전극에 공급되는 플로팅 디퓨전 신호(FDG)의 로직 하이에 응답하여 액티브 상태가 됨으로써, 제2 커패시터(C2_A)를 플로팅 디퓨전 노드(FD_A)에 접속시킬 수 있다.

[0076] 로우 드라이버(41)는, 예를 들면, 입사광의 광량이 상대적으로 많은 고조도일 때, 플로팅 디퓨전 트랜지스터(FDX_A)를 액티브 상태로 하여, 플로팅 디퓨전 노드(FD_A)와 제2 커패시터(C2_A)을 접속시킬 수 있다. 이에 의해, 고조도의 경우, 플로팅 디퓨전(FD_A)은 보다 많은 광전하를 축적할 수 있어 high dynamic range가 확보될 수 있다.

[0077] 한편, 입사광의 광량이 상대적으로 적은 저조도일 때에는, 로우 드라이버(41)는 플로팅 디퓨전 트랜지스터(FDX_A)를 인액티브 상태로 하여, 플로팅 디퓨전 노드(FD_A)와 제2 커패시터(C2_A)을 분리시킬 수 있다.

[0078] 다른 실시예에 따라, 플로팅 디퓨전 트랜지스터(FDX_A)와 제2 커패시터(C2_A)는 생략될 수도 있다.

[0079] 드라이브 트랜지스터(DX_A)는 드레인 전극이 픽셀 전압(Vpx)에 접속되고 소스 전극이 선택 트랜지스터(SX_A)를 통하여 출력 신호선(SL_A)에 접속됨에 의해, 출력 신호선(SL_A)의 일단에 접속되어 있는 정전류원 회로부(CS_A)의 부하 MOS와 소스 팔로워 회로를 구성할 수 있다. 즉, 드라이브 트랜지스터(DX_A)는 게이트 전극에 접속된 플로팅 디퓨전 노드(FD_A)의 전위에 대응하는 전류를 선택 트랜지스터(SX_A)를 통하여 출력 신호선(SL_A)에 출력할 수 있다.

[0080] 선택 트랜지스터(SX_A)는 게이트 전극에 공급되는 선택 신호(SEL)의 로직 하이에 응답하여 액티브 상태가 됨으로써, 드라이브 트랜지스터(DX_A)로부터 출력되는 픽셀 신호를 출력 신호선(SL_A)에 출력할 수 있다.

[0081] 제2 검출 노드(DNB)에 의해 캡쳐된 광전하를 처리하기 위해 회로 영역(200)은 리셋 트랜지스터(RX_B), 전송 트랜지스터(TX_B), 제1 커패시터(C1_B), 제2 커패시터(C2_B), 플로팅 디퓨전 트랜지스터(FDX_B), 드라이브 트랜지스터(DX_B) 및 선택 트랜지스터(SX_B)를 포함할 수 있다. 제2 검출 노드(DNB)에 의해 캡쳐된 광전하를 처리하기 위한 소자들은, 앞서 설명된 제1 검출 노드(DNA)에 의해 캡쳐된 광전하를 처리하기 위한 소자들과는 동작하는 타이밍이 상이할 뿐, 구조 및 동작은 실질적으로 동일하므로 중복되는 설명은 생략하기로 한다.

[0082] 회로 영역(200)으로부터 출력 신호선(SL_A, SL_B)으로 출력된 각 픽셀 신호는 리드아웃 회로(45)에 의한 노이즈 제거 및 아날로그-디지털 변환을 거쳐 영상 데이터로 변환될 수 있다.

[0083] 도 4에서 리셋 신호(RST), 전송 신호(TRG), 플로팅 디퓨전 신호(FDG) 및 선택 신호(SEL)는 각각 하나의 신호선으로 도시되어 있으나, 제1 검출 노드(DNA)에 의해 캡쳐된 광전하를 처리하기 위한 소자들과 제2 검출 노드(DNB)에 의해 캡쳐된 광전하를 처리하기 위한 소자들이 서로 다른 타이밍에 따라 동작하도록 하기 위해 리셋 신호(RST), 전송 신호(TRG), 플로팅 디퓨전 신호(FDG) 및 선택 신호(SEL) 각각은 복수(예컨대, 2개)의 신호선들을 통해 공급될 수 있다.

[0084] 이미지 프로세서는 제1 검출 노드(DNA)에 의해 캡쳐된 광전하로부터 획득된 영상 데이터와, 제2 검출 노드(DNB)에 의해 캡쳐된 광전하로부터 획득된 영상 데이터 각각을 연산하여 변조광과 반사광 간의 위상차를 계산할 수 있다.

[0085] 일 실시예에 따라, 이미지 프로세서는 광 변조 신호(MLS)와 제1 위상차를 갖는 변조 제어 신호(CSa)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터, 광 변조 신호(MLS)와 제2 위상차를 갖는 변조 제어 신호(CSa)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터, 광 변조 신호(MLS)와 제3 위상차를 갖는 변조 제어 신호(CSa)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터 및 광 변조 신호(MLS)와 제4 위상차를 갖는 변조 제어 신호(CSa)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다. 즉, 이미지 센싱 장치(ISD)와 이미지 프로세서는 4-phase modulation 방식을 통해 변조광과 반사광 간의 위상차를 계산할 수 있다. 다른 실시예에 따라, 이미지 센싱 장치(ISD)와 이미지 프로세서는 광 변조 신호(MLS)와 두 종류의 위상차(예컨대, 제1 위상차 및 제2 위상차)를 갖는 변조 제어 신호(CSa)를 이용한 2-phase modulation 방식을 통해 변조광과 반사광 간의 위상차를 계산할 수 있다.

[0086] 마찬가지로, 이미지 프로세서는 광 변조 신호(MLS)와 제1 위상차를 갖는 변조 제어 신호(CSb)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터, 광 변조 신호(MLS)와 제2 위상차를 갖는 변조 제어 신호(CSb)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터, 광 변조 신호(MLS)와 제3 위상차를 갖는 변조 제어 신호(CSb)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터 및 광 변조 신호(MLS)와 제4 위상차를 갖는 변조 제어 신호(CSb)를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다.

[0087] 따라서, 이미지 프로세서는 제1 탭(TA)의 픽셀 신호에 기초하여 변조광과 반사광 간의 위상차를 계산하고, 제2 탭(TB)의 픽셀 신호에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다. 즉, 하나의 픽셀(PX)에 대응하

여 2개의 위상차가 계산될 수 있고, 이미지 프로세서는 2개의 위상차에 기초하여 픽셀(PX)에 대응하는 위상차를 결정할 수 있다. 예를 들어, 이미지 프로세서는 2개의 위상차의 평균값을 픽셀(PX)에 대응하는 위상차로 결정할 수 있다.

[0088] 이미지 프로세서는 각 픽셀(PX)에 대응하는 위상차로부터 대상 물체(1)와의 거리를 나타내는 깊이 정보를 연산할 수 있고, 각 픽셀(PX)에 대응하는 깊이 정보를 포함하는 깊이 이미지를 생성할 수 있다.

[0089] 도 5는 도 2의 변조 블록이 픽셀 어레이에 변조 제어 신호를 공급하는 방법을 설명하기 위한 도면이다.

[0090] 도 5를 참조하면, 매트릭스 형태로 배열된 제1 내지 제16 픽셀(PX1~PX16)이 도시되어 있다. 제1 로우는 제1 내지 제4 픽셀(PX1~PX4)을 포함하고, 제2 로우는 제5 내지 제8 픽셀(PX5~PX8)을 포함하고, 제3 로우는 제9 내지 제12 픽셀(PX9~PX12)을 포함하고, 제4 로우는 제13 내지 제16 픽셀(PX13~PX16)을 포함할 수 있다. 또한, 제1 내지 제4 컬럼 각각은 로우 방향(가로 방향)에 수직한 컬럼 방향(세로 방향)을 따라 배열되는 4개의 픽셀들(예컨대, 제1 컬럼의 PX1, PX5, PX9, PX13)을 포함할 수 있다. 도 5에서는 설명의 편의상 각 로우 및 각 컬럼이 4개의 픽셀들을 포함하는 예시에 대해 설명하나, 임의의 개수의 픽셀들이 포함될 수 있으며, 도 5에 도시된 픽셀들(PX1~PX16)의 상하좌우의 각 방향으로 복수의 픽셀들이 매트릭스 형태로 반복적으로 배치될 수 있다.

[0091] 제1 변조 드라이버(50)는 오드 로우 그룹(ODD)인 제1 로우와 제3 로우에 속한 픽셀들에 공급되는 제1 변조 제어 신호(MCS1)와 제2 변조 제어 신호(MCS2)를 생성할 수 있다. 제2 변조 드라이버(60)는 이븐 로우 그룹(EVEN)인 제2 로우와 제4 로우에 속한 픽셀들에 공급되는 제3 변조 제어 신호(MCS3)와 제4 변조 제어 신호(MCS4)를 생성할 수 있다.

[0092] 각 컬럼(예컨대, 제3 컬럼)의 좌우 양측에는 제1 변조 드라이버(50) 또는 제2 변조 드라이버(60)로부터 출력되는 변조 제어 신호를 전달하기 위한 수직 신호 라인들(예컨대, VL3, VL4)이 배치될 수 있다. 또한, 서로 인접하는 두 컬럼들(예컨대, 제1 컬럼과 제2 컬럼)의 사이에는 하나의 수직 신호 라인(예컨대, VL2)이 배치될 수 있다.

[0093] 본 개시에서는 제1 변조 드라이버(50)와 제2 변조 드라이버(60)가 픽셀 어레이(30)의 상측에 위치하는 바, 각 수직 신호 라인(VL1~VL4)은 컬럼 방향을 따라 연장되는 형태를 가질 수 있다. 로우 방향을 따라 제1 내지 제4 수직 신호 라인(VL1~VL4)은 순차적으로 배치될 수 있고, 제1 내지 제4 수직 신호 라인(VL1~VL4)의 좌측 또는 우측에는 제1 내지 제4 수직 신호 라인(VL1~VL4)이 반복적으로 배치될 수 있다.

[0094] 제1 변조 드라이버(50) 및 제2 변조 드라이버(60)는 제1 내지 제4 변조 제어 신호(MCS1~MCS4)를 생성하여 픽셀 어레이(30)로 공급할 수 있으며, 각 수직 신호 라인(VL1~VL4)은 각각 제1 내지 제4 변조 제어 신호(MCS1~MCS4)를 전달할 수 있다.

[0095] 각 로우(예컨대, 제1 로우)에는 제1 변조 드라이버(50) 또는 제2 변조 드라이버(60)로부터 출력되는 변조 제어 신호를 전달하기 위한 2개의 수평 신호 라인들(예컨대, HL1, HL2)이 배치될 수 있다.

[0096] 컬럼 방향을 따라 제1 내지 제4 수평 신호 라인(HL1~HL4)은 순차적으로 배치될 수 있고, 제1 내지 제4 수평 신호 라인(HL1~HL4)의 상측 또는 하측에는 제1 내지 제4 수평 신호 라인(HL1~HL4)이 반복적으로 배치될 수 있다.

[0097] 각 수평 신호 라인(HL1~HL4)은 각 수직 신호 라인(VL1~VL4)과 전기적으로 연결되어, 각각 제1 내지 제4 변조 제어 신호(MCS1~MCS4)를 전달할 수 있다.

[0098] 각 수평 신호 라인(HL1~HL4)은 로우 방향을 따라 연장되는 형태를 가질 수 있다. 여기서, 어느 한 로우에 배치되는 수평 신호 라인은 로우 방향을 따라 하나의 라인으로 일체로 형성되는 것이 아니라 일정 단위로 분리되어 형성될 수 있다. 각 수평 신호 라인(HL1~HL4)은 로우 방향을 따라 배열된 미리 정해진 개수(도 5에서는 4개)의 픽셀들에 대응하는 길이를 가지면서 오버랩되도록 배치되고, 해당 수평 신호 라인의 좌측 또는 우측에 배치되는 수평 신호 라인과는 물리적으로 분리될 수 있다. 이는 하나의 수직 신호 라인이 변조 제어 신호를 공급하는 픽셀의 범위를 수직 신호 라인을 중심으로 좌측 2개 컬럼 및 우측 2개 컬럼에 속하는 픽셀로 제한함으로써, IR drop에 의한 노이즈 발생을 최소화하기 위함이다.

[0099] 제1 내지 제16 픽셀(PX1~PX16) 각각은 제1 탭(TA)과 제2 탭(TB)을 포함할 수 있다.

[0100] 오드 로우 그룹(ODD)인 제1 로우와 제3 로우에 속한 픽셀들의 제1 탭(TA)은 제1 수직 신호 라인(VL1)과 제1 수평 신호 라인(HL1)을 통해 제1 변조 제어 신호(MCS1)를 공급받을 수 있다. 오드 로우 그룹(ODD)인 제1 로우와 제3 로우에 속한 픽셀들의 제2 탭(TB)은 제2 수직 신호 라인(VL2)과 제2 수평 신호 라인(HL2)을 통해 제2 변조

제어 신호(MCS2)를 공급받을 수 있다.

[0101] 이븐 로우 그룹(EVEN)인 제2 로우와 제4 로우에 속한 픽셀들의 제1 탭(TA)은 제3 수직 신호 라인(VL3)과 제3 수평 신호 라인(HL3)을 통해 제3 변조 제어 신호(MCS3)를 공급받을 수 있다. 이븐 로우 그룹(EVEN)인 제2 로우와 제4 로우에 속한 픽셀들의 제2 탭(TB)은 제4 수직 신호 라인(VL4)과 제4 수평 신호 라인(HL4)을 통해 제4 변조 제어 신호(MCS4)를 공급받을 수 있다.

[0102] 도 6a 내지 도 6d는 변조 블록에 의해 생성되는 변조 제어 신호들의 일 예를 나타낸 도면이다.

[0103] 도 6a 내지 도 6d를 참조하면, 도 6a 내지 도 6d 각각은 제1 내지 제4 변조 구간(MP1~MP4)을 나타내며, 변조광과 반사광 간의 위상차를 검출하기 위한 제1 위상차 검출 구간을 구성할 수 있다. 변조 구간은 제1 내지 제4 변조 제어 신호(MCS1~MCS4) 각각이 일정한 파형을 유지하는 시간 구간으로 정의될 수 있다. 여기서, 일정한 파형이라 함은 일정한 변조 특성(예컨대, 위상차)을 갖는 파형이거나, 일정한 전압 레벨(예컨대, 로직 로우 레벨)을 갖는 파형을 의미할 수 있다. 제1 내지 제4 변조 제어 신호(MCS1~MCS4)는 로직 하이 레벨(H) 또는 로직 로우 레벨(L)을 가질 수 있고, 로직 하이 레벨(H) 및 로직 로우 레벨(L)은 각각 앞서 설명된 활성화 전압 및 비활성화 전압을 의미할 수 있다.

[0104] 도 6a에 도시된 제1 변조 구간(MP1)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 0도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 180도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)와 제4 변조 제어 신호(MCS4)는 일정하게 로직 로우 레벨(L)을 갖는 신호일 수 있다. 즉, 제1 변조 구간(MP1)에서, 제1 변조 드라이버(50)는 활성화되고, 제2 변조 드라이버(60)는 비활성화될 수 있다. 광 변조 신호(MLS)와 0도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제1 영상 데이터(광 변조 신호(MLS)와 0도의 위상차를 갖는 변조 제어 신호를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터)가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 180도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제2 영상 데이터(광 변조 신호(MLS)와 180도의 위상차를 갖는 변조 제어 신호를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터)가 생성될 수 있다.

[0105] 도 6b에 도시된 제2 변조 구간(MP2)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 180도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 0도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)와 제4 변조 제어 신호(MCS4)는 일정하게 로직 로우 레벨(L)을 갖는 신호일 수 있다. 즉, 제2 변조 구간(MP2)에서, 제1 변조 드라이버(50)는 활성화되고, 제2 변조 드라이버(60)는 비활성화될 수 있다. 광 변조 신호(MLS)와 180도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제2 영상 데이터가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 0도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제1 영상 데이터가 생성될 수 있다.

[0106] 도 6c에 도시된 제3 변조 구간(MP3)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)와 제4 변조 제어 신호(MCS4)는 일정하게 로직 로우 레벨(L)을 갖는 신호일 수 있다. 즉, 제3 변조 구간(MP3)에서, 제1 변조 드라이버(50)는 활성화되고, 제2 변조 드라이버(60)는 비활성화될 수 있다. 광 변조 신호(MLS)와 90도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제3 영상 데이터(광 변조 신호(MLS)와 90도의 위상차를 갖는 변조 제어 신호를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터)가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 270도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제4 영상 데이터(광 변조 신호(MLS)와 270도의 위상차를 갖는 변조 제어 신호를 이용하여 캡쳐된 광전하로부터 획득된 영상 데이터)가 생성될 수 있다.

[0107] 도 6d에 도시된 제4 변조 구간(MP4)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)와 제4 변조 제어 신호(MCS4)는 일정하게 로직 로우 레벨(L)을 갖는 신호일 수 있다. 즉, 제4 변조 구간(MP4)에서, 제1 변조 드라이버(50)는 활성화되고, 제2 변조 드라이버(60)는 비활성화될 수 있다. 광 변조 신호(MLS)와 270도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제4 영상 데이터가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 90도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에

따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제3 영상 데이터가 생성될 수 있다.

[0108] 이미지 프로세서는 제1 탭(TA)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산하고, 제2 탭(TB)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다.

[0109] 도 6a 내지 도 6d에 도시된 변조 제어 신호들의 생성 방법에 의하면, 제2 변조 드라이버(60)가 비활성화되어 제2 변조 드라이버(60)에 연결된 픽셀들(즉, 이븐 로우 그룹(EVEN))도 비활성화될 수 있다. 일 실시예에 따라, 제1 내지 제4 변조 구간(MP1~MP4)에서, 제2 변조 드라이버(60)에 연결된 픽셀들에는 변조 제어 신호 이외의 제어 신호들(예컨대, 리셋 신호, 전송 신호, 선택 신호)도 공급되지 않을 수 있다. 따라서, 픽셀 어레이(30)의 픽셀들이 동시에 활성화되는 경우에 비해, 동시에 활성화되는 픽셀들을 줄임으로써 픽셀 어레이(30)의 구동에 필요한 전력 소모를 줄일 수 있다.

[0110] 다만, 도 6a 내지 도 6b의 실시예에서, 제1 변조 제어 신호(MCS1)와 제2 변조 제어 신호(MCS2)는 오드 로우 그룹(ODD)에 포함된 픽셀들의 제1 탭(TA)과 제2 탭(TB)에 인가되는 신호이므로, 오드 로우 그룹(ODD)의 픽셀들에 대해서만 영상 데이터가 생성될 수 있다. 따라서, 이븐 로우 그룹(EVEN)의 픽셀들에 대한 영상 데이터를 획득하기 위해서는 제1 변조 드라이버(50)를 비활성화시키고 제2 변조 드라이버(60)를 활성화시켜, 제1 변조 제어 신호(MCS1)와 제3 변조 제어 신호(MCS3)가 서로 바뀌고 제2 변조 제어 신호(MCS2)와 제4 변조 제어 신호(MCS4)가 서로 바뀌어 생성되도록 할 수 있다.

[0111] 도 7a 내지 도 7b는 변조 블록에 의해 생성되는 변조 제어 신호들의 다른 예를 나타낸 도면이다.

[0112] 도 7a 내지 도 7b를 참조하면, 도 7a 내지 도 7b 각각은 제5 내지 제6 변조 구간(MP5~MP6)을 나타내며, 변조광과 반사광 간의 위상차를 검출하기 위한 제2 위상차 검출 구간을 구성할 수 있다.

[0113] 도 7a에 도시된 제5 변조 구간(MP5)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 0도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 180도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호이고, 제4 변조 제어 신호(MCS4)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호일 수 있다. 즉, 제5 변조 구간(MP5)에서, 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 동시에 활성화될 수 있다. 광 변조 신호(MLS)와 0도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제1 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 180도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제2 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 90도의 위상차를 갖는 제3 변조 제어 신호(MCS3)가 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 인가됨에 따라, 이븐 로우 그룹(ODD)의 제1 탭(TA)에 대한 제3 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 270도의 위상차를 갖는 제4 변조 제어 신호(MCS4)가 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 대한 제4 영상 데이터가 생성될 수 있다.

[0114] 도 7b에 도시된 제6 변조 구간(MP6)에서는, 제1 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 180도의 위상차를 갖는 신호이고, 제2 변조 제어 신호(MCS2)는 광 변조 신호(MLS)와 0도의 위상차를 갖는 신호이고, 제3 변조 제어 신호(MCS3)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호이고, 제4 변조 제어 신호(MCS4)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호일 수 있다. 즉, 제6 변조 구간(MP6)에서, 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 동시에 활성화될 수 있다. 광 변조 신호(MLS)와 180도의 위상차를 갖는 제1 변조 제어 신호(MCS1)가 오드 로우 그룹(ODD)의 제1 탭(TA)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제1 탭(TA)에 대한 제2 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 0도의 위상차를 갖는 제2 변조 제어 신호(MCS2)가 오드 로우 그룹(ODD)의 제2 탭(TB)에 인가됨에 따라, 오드 로우 그룹(ODD)의 제2 탭(TB)에 대한 제1 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 270도의 위상차를 갖는 제3 변조 제어 신호(MCS3)가 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 인가됨에 따라, 이븐 로우 그룹(ODD)의 제1 탭(TA)에 대한 제4 영상 데이터가 생성될 수 있다. 광 변조 신호(MLS)와 90도의 위상차를 갖는 제4 변조 제어 신호(MCS4)가 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 대한 제3 영상 데이터가 생성될 수 있다.

[0115] 도 7a 내지 도 7b에 도시된 변조 제어 신호들의 생성 방법에서는, 오드 로우 그룹(ODD)에 속한 하나의 픽셀(예컨대, 도 5의 PX1)과, 상기 픽셀에 인접한 이븐 로우 그룹(EVEN)에 속한 하나의 픽셀(예컨대, 도 5의 PX5)은 하나의 픽셀처럼 취급될 수 있다.

[0116] 따라서, 이미지 프로세서는 픽셀 그룹의 제1 탭들(TA)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과

반사광 간의 위상차를 계산하고, 픽셀 그룹의 제2 탭(TB)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다.

[0117] 도 7a 내지 도 7b에 도시된 변조 제어 신호들의 생성 방법에 의하면, 제1 변조 드라이버(50)와 제2 변조 드라이버(60)가 동시에 활성화되고 픽셀 그룹에 속한 두 픽셀 각각에 서로 다른 위상차를 갖는 변조 제어 신호가 인가될 수 있다. 이에 따라 두 개의 변조 구간을 통해 픽셀 그룹의 제1 탭(TA) 또는 제2 탭(TB)에 대한 제1 내지 제4 영상 데이터가 획득될 수 있어 대상 물체(1)와의 거리 계산 속도가 개선되고 전력 소모가 감소될 수 있다.

[0118] 도 8a 내지 도 8d는 변조 블록에 의해 생성되는 변조 제어 신호들의 또 다른 예를 나타낸 도면이다.

[0119] 도 8a 내지 도 8d를 참조하면, 도 8a 내지 도 8d 각각은 제7 내지 제10 변조 구간(MP7~MP10)을 나타내며, 변조광과 반사광 간의 위상차를 검출하기 위한 제3 위상차 검출 구간을 구성할 수 있다.

[0120] 제3 위상차 검출 구간에서 제1 변조 드라이버(50)와 제2 변조 드라이버(60)는 교번적으로 활성화될 수 있다.

[0121] 도 8a에 도시된 제7 변조 구간(MP7)과 도 8b에 도시된 제8 변조 구간(MP8) 각각은 도 6a에 도시된 제1 변조 구간(MP1)과 도 6b에 도시된 제2 변조 구간(MP2) 각각과 실질적으로 동일한 바 중복된 설명은 생략하기로 한다.

[0122] 도 8c에 도시된 제9 변조 구간(MP9)에서는, 제1 변조 제어 신호(MCS1)와 제2 변조 제어 신호(MCS2)는 일정하게 로직 로우 레벨(L)을 갖는 신호이고, 제3 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호이고, 제4 변조 제어 신호(MCS4)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호일 수 있다. 즉, 제9 변조 구간(MP9)에서, 제1 변조 드라이버(50)는 비활성화되고, 제2 변조 드라이버(60)는 활성화될 수 있다. 광 변조 신호(MLS)와 90도의 위상차를 갖는 제3 변조 제어 신호(MCS3)가 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 대한 제3 영상 데이터가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 270도의 위상차를 갖는 제4 변조 제어 신호(MCS4)가 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 대한 제4 영상 데이터가 생성될 수 있다.

[0123] 도 8d에 도시된 제10 변조 구간(MP10)에서는, 제1 변조 제어 신호(MCS1)와 제2 변조 제어 신호(MCS2)는 일정하게 로직 로우 레벨(L)을 갖는 신호이고, 제3 변조 제어 신호(MCS1)는 광 변조 신호(MLS)와 270도의 위상차를 갖는 신호이고, 제4 변조 제어 신호(MCS4)는 광 변조 신호(MLS)와 90도의 위상차를 갖는 신호일 수 있다. 즉, 제10 변조 구간(MP10)에서, 제1 변조 드라이버(50)는 비활성화되고, 제2 변조 드라이버(60)는 활성화될 수 있다. 광 변조 신호(MLS)와 270도의 위상차를 갖는 제3 변조 제어 신호(MCS3)가 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제1 탭(TA)에 대한 제4 영상 데이터가 생성될 수 있다. 또한, 광 변조 신호(MLS)와 90도의 위상차를 갖는 제4 변조 제어 신호(MCS4)가 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 인가됨에 따라, 이븐 로우 그룹(EVEN)의 제2 탭(TB)에 대한 제3 영상 데이터가 생성될 수 있다.

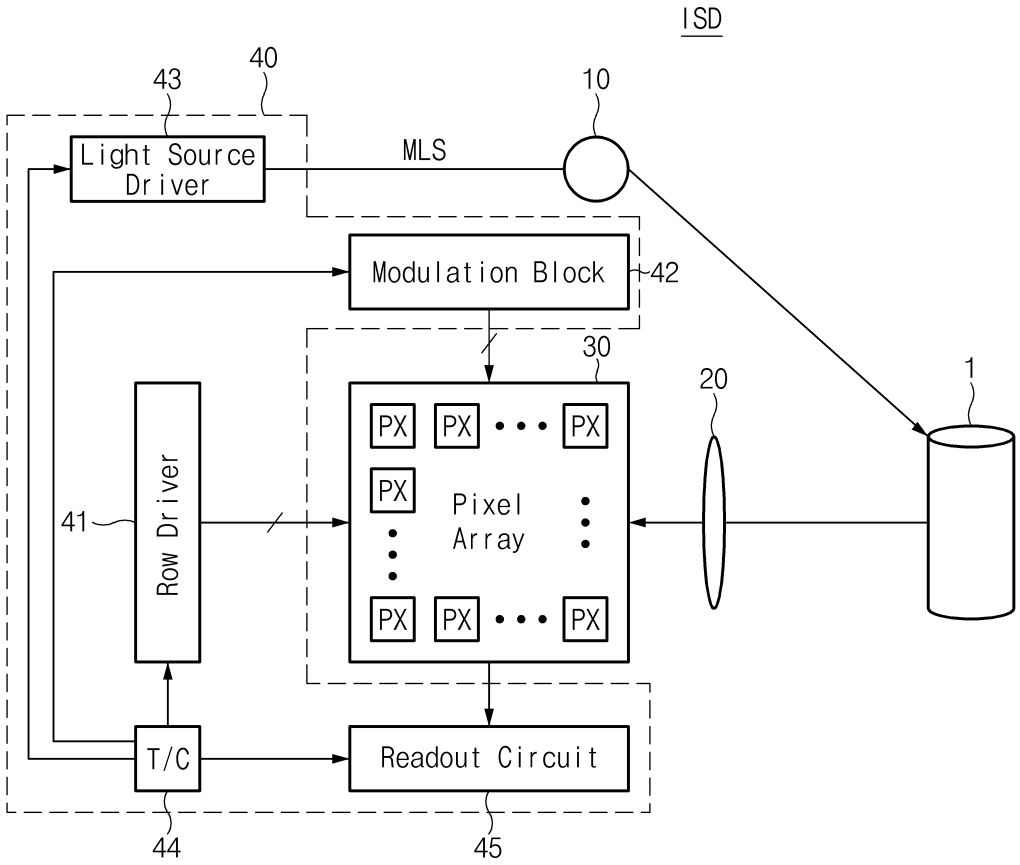
[0124] 도 8a 내지 도 8d에 도시된 변조 제어 신호들의 생성 방법에서는, 오드 로우 그룹(ODD)에 속한 하나의 픽셀(예컨대, 도 5의 PX1)과, 상기 픽셀에 인접한 이븐 로우 그룹(EVEN)에 속한 하나의 픽셀(예컨대, 도 5의 PX5)은 하나의 픽셀처럼 취급될 수 있다.

[0125] 따라서, 이미지 프로세서는 픽셀 그룹의 제1 탭들(TA)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산하고, 픽셀 그룹의 제2 탭(TB)에 대한 제1 내지 제4 영상 데이터에 기초하여 변조광과 반사광 간의 위상차를 계산할 수 있다.

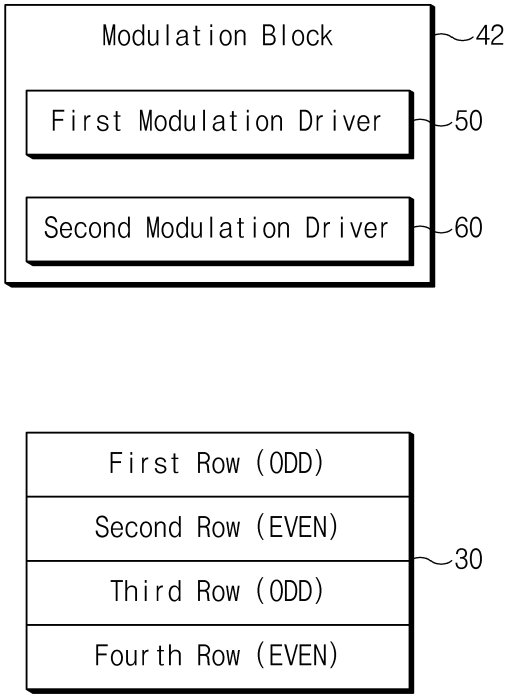
[0126] 도 8a 내지 도 8d에 도시된 변조 제어 신호들의 생성 방법에 의하면, 제2 변조 드라이버(60)와 제1 변조 드라이버(50)가 순차적으로 비활성화되어, 제2 변조 드라이버(60)에 연결된 픽셀들(즉, 이븐 로우 그룹(EVEN))과 제1 변조 드라이버(50)에 연결된 픽셀들(즉, 오드 로우 그룹(ODD))도 순차적으로 비활성화될 수 있다. 일 실시예에 따라, 제7 내지 제8 변조 구간(MP7~MP8)에서 제2 변조 드라이버(60)에 연결된 픽셀들에는 변조 제어 신호 이외의 제어 신호들도 공급되지 않고, 제9 내지 제10 변조 구간(MP9~MP10)에서 제1 변조 드라이버(50)에 연결된 픽셀들에는 변조 제어 신호 이외의 제어 신호들도 공급되지 않을 수 있다. 따라서, 픽셀 어레이(30)의 픽셀들이 동시에 활성화되는 경우에 비해, 동시에 활성화되는 픽셀들을 줄임으로써 픽셀 어레이(30)의 구동에 필요한 전력 소모를 줄일 수 있다.

도면

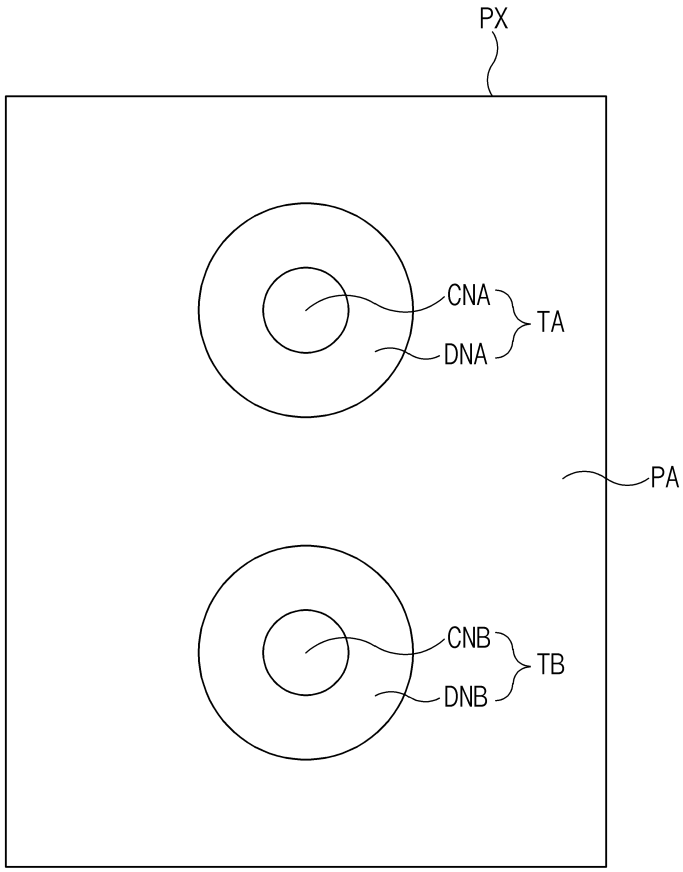
도면1


ISD
40
43
10
Light Source Driver
MLS
Modulation Block
42
30
20
1
PX
Pixel Array
41
Row Driver
T/C
Readout Circuit
44
45

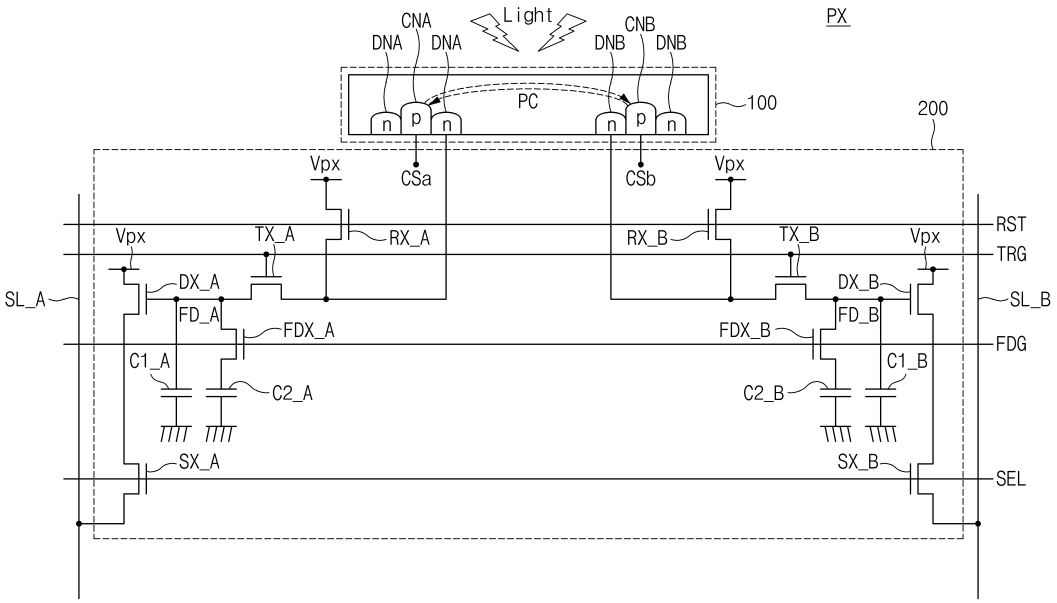
도면2


Modulation Block
42
First Modulation Driver
50
Second Modulation Driver
60
First Row (ODD)
Second Row (EVEN)
Third Row (ODD)
Fourth Row (EVEN)
30

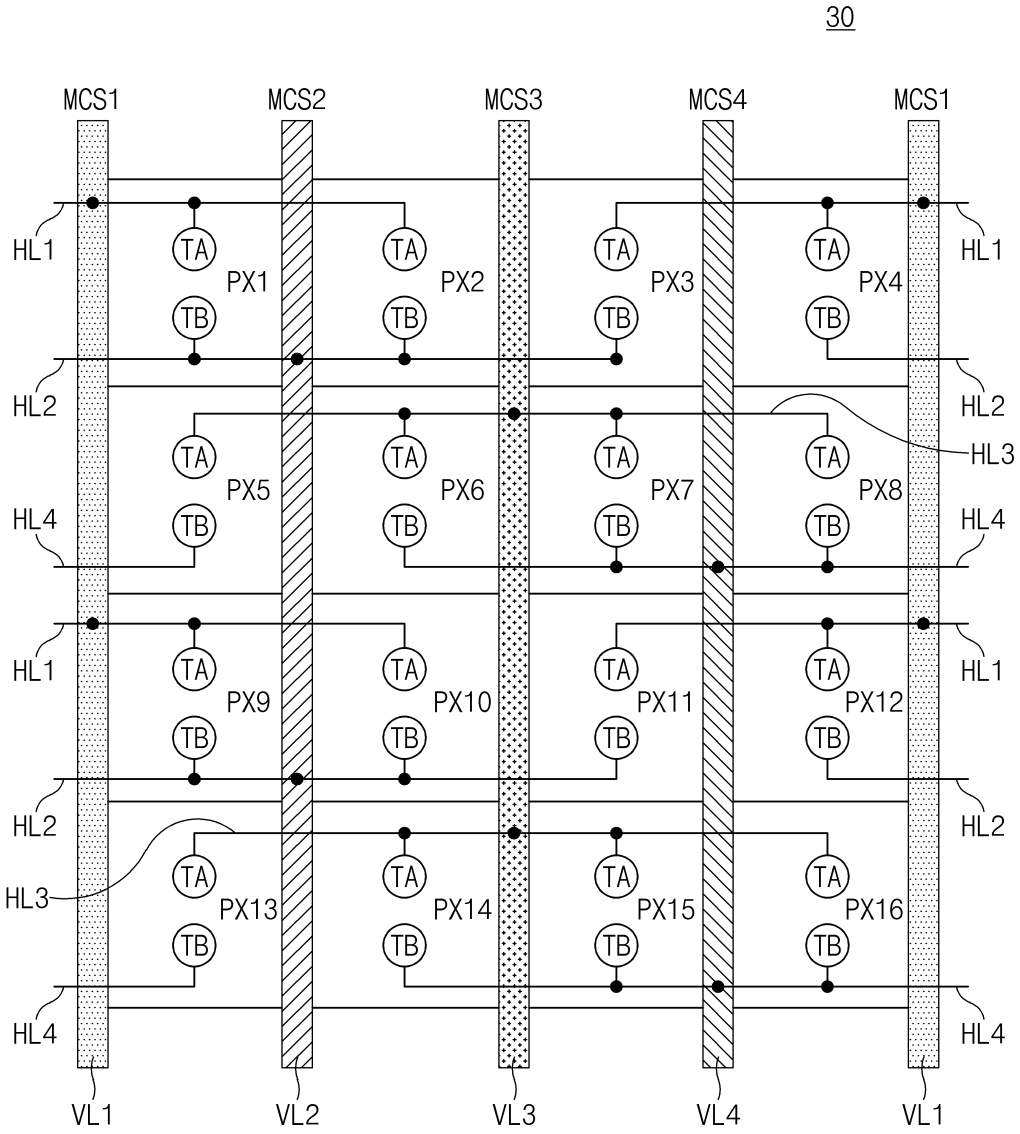
도면3


PX
CNA
DNA
TA
PA
CNB
DNB
TB

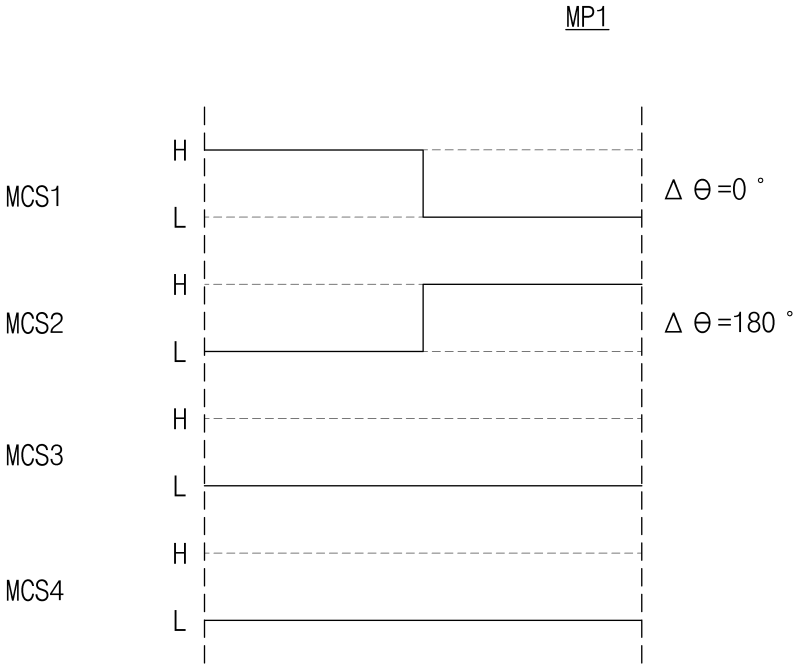
도면4


PX
Light
CNA
DNA
DNA
CNB
DNB
DNB
PC
100
200
n
p
n
n
p
n
Vpx
CSa
CSb
Vpx
RST
TRG
SL_A
SL_B
FDG
SEL
TX_A
RX_A
RX_B
TX_B
DX_A
FD_A
FDX_A
FDX_B
FD_B
DX_B
C1_A
C2_A
C2_B
C1_B
SX_A
SX_B

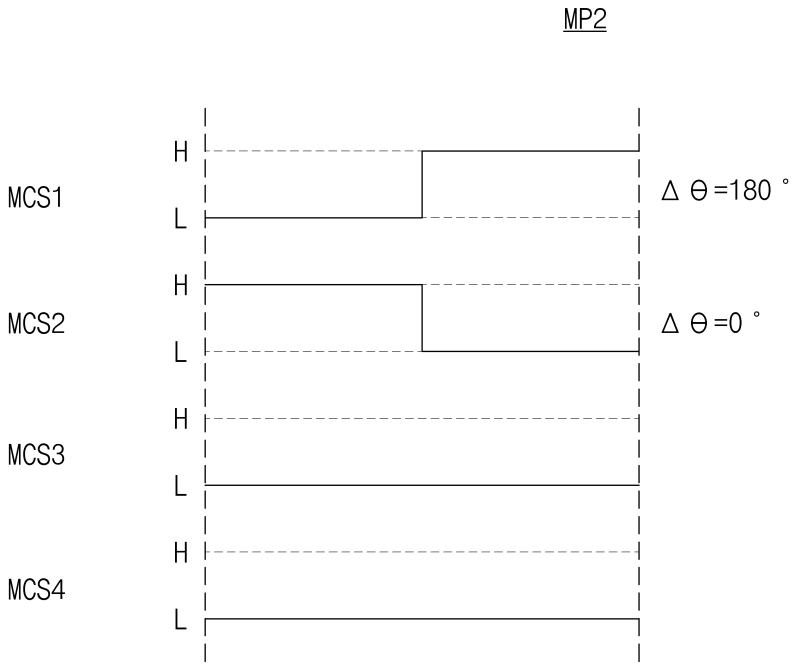
도면5


30
MCS1
MCS2
MCS3
MCS4
MCS1
HL1
HL2
HL3
HL4
TA
TB
PX1
PX2
PX3
PX4
PX5
PX6
PX7
PX8
PX9
PX10
PX11
PX12
PX13
PX14
PX15
PX16
VL1
VL2
VL3
VL4
VL1

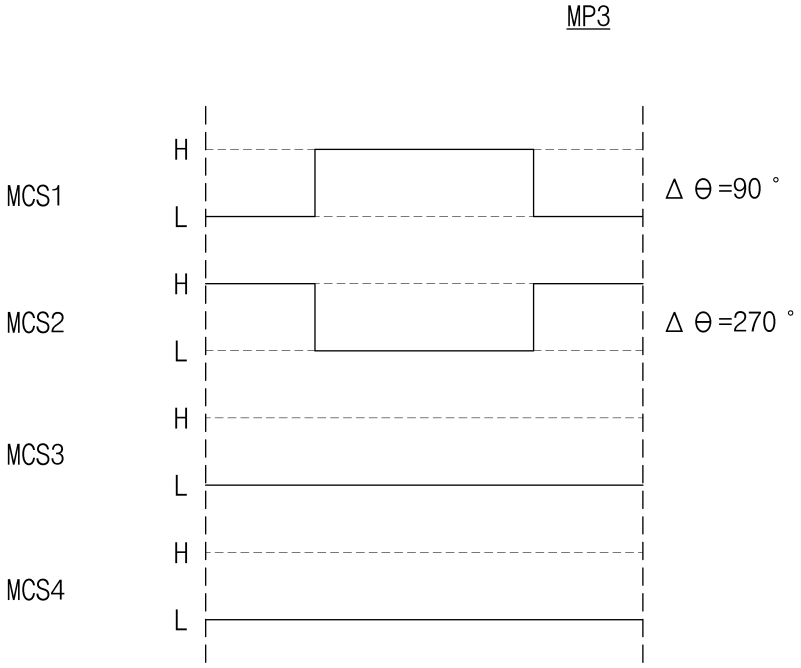
도면6a


MP1
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=0 °
Δ Θ=180 °

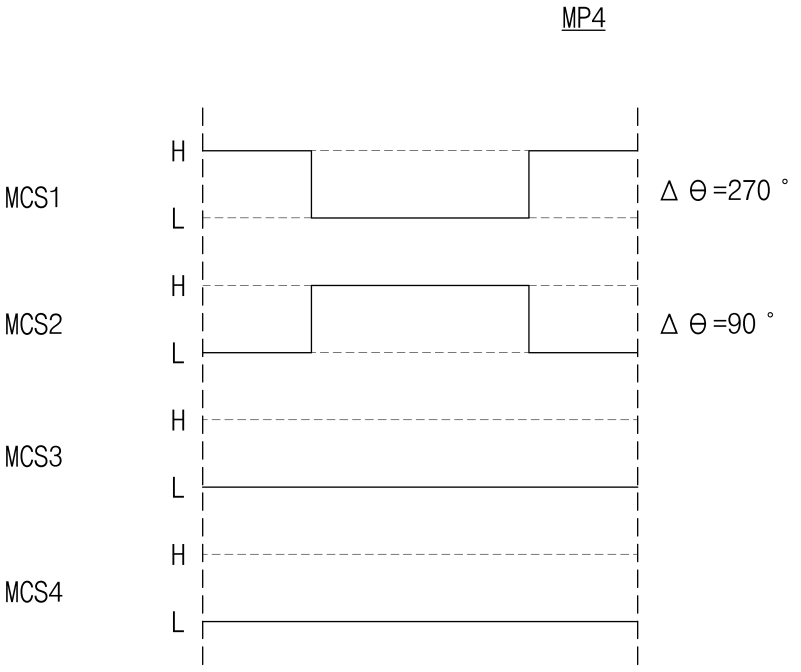
도면6b


MP2
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=180 °
Δ Θ=0 °

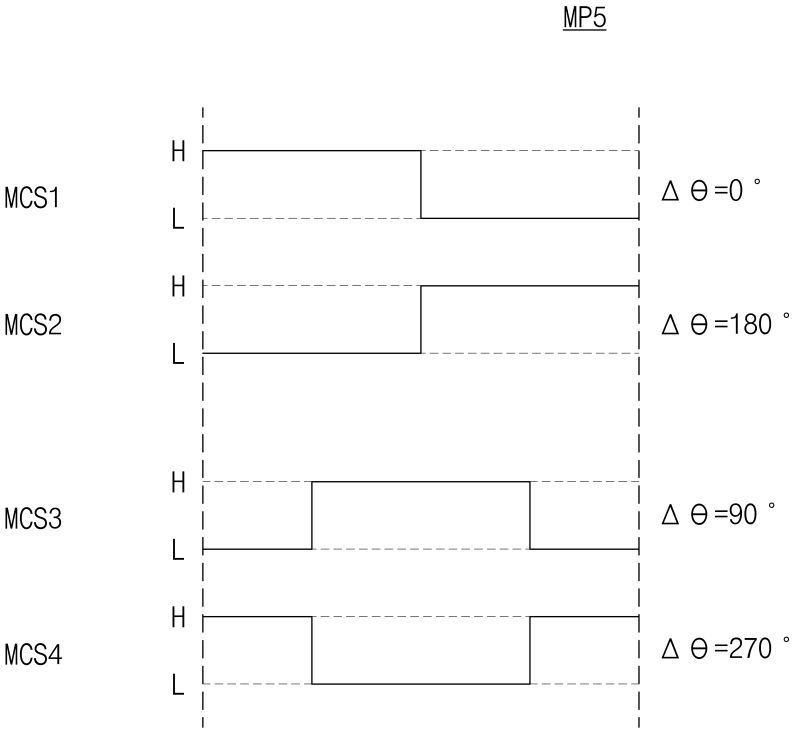
도면6c


MP3
MCS1
MCS2
MCS3
MCS4
H
L
Δ θ=90 °
Δ θ=270 °

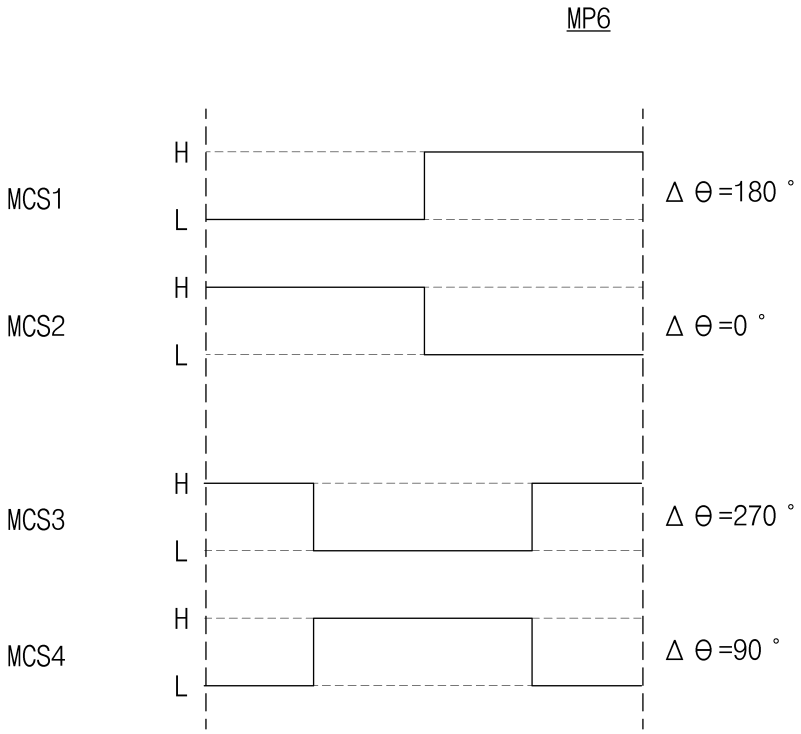
도면6d


MP4
MCS1
MCS2
MCS3
MCS4
H
L
Δ θ=270 °
Δ θ=90 °

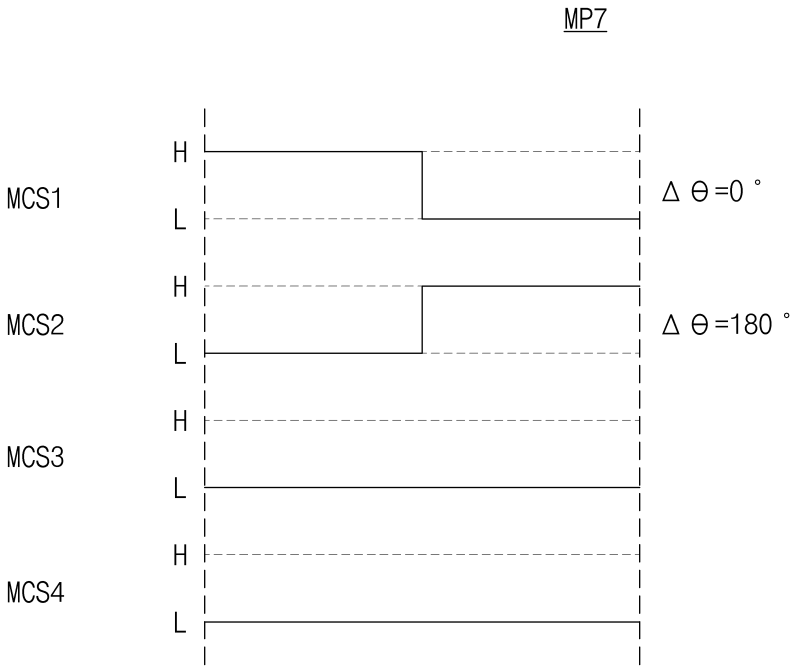
도면7a


MP5
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=0 °
Δ Θ=180 °
Δ Θ=90 °
Δ Θ=270 °

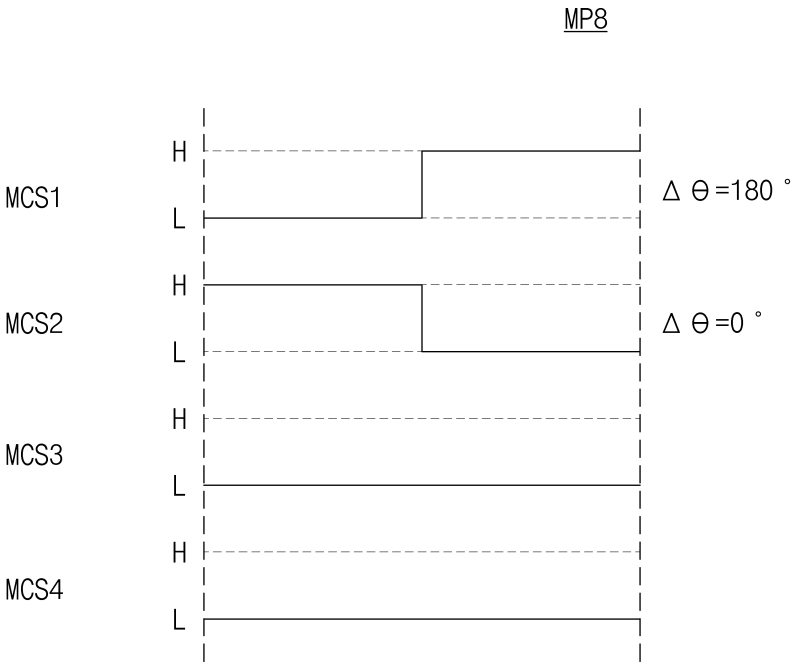
도면7b


MP6
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=180 °
Δ Θ=0 °
Δ Θ=270 °
Δ Θ=90 °

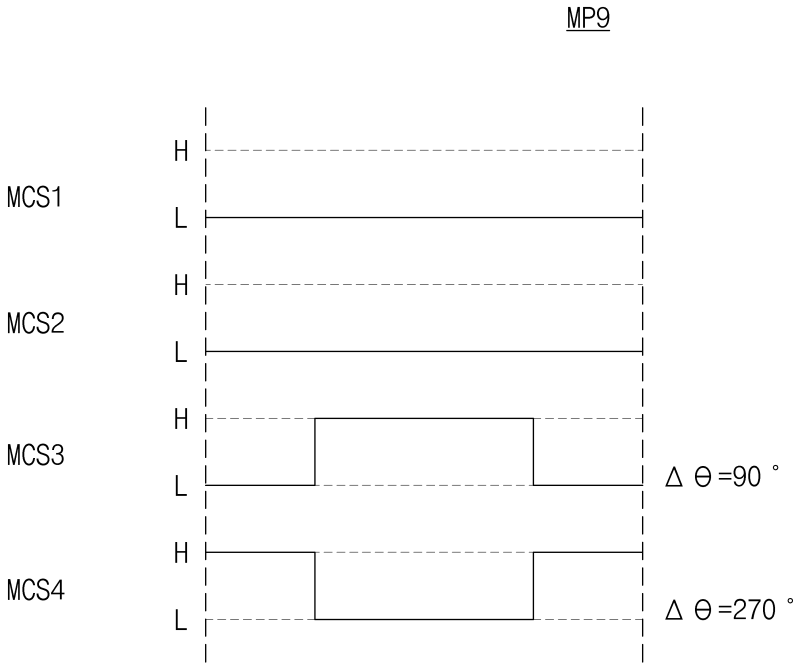
도면8a


MP7
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=0 °
Δ Θ=180 °

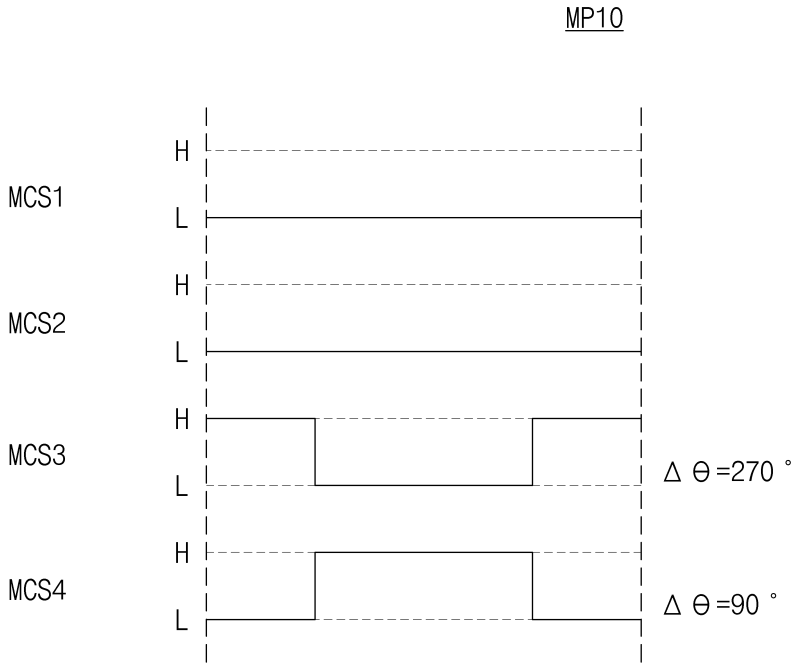
도면8b


MP8
MCS1
MCS2
MCS3
MCS4
H
L
Δ Θ=180 °
Δ Θ=0 °

도면8c


MP9
MCS1
MCS2
MCS3
MCS4
H
L
Δ θ=90 °
Δ θ=270 °

도면8d


MP10
MCS1
MCS2
MCS3
MCS4
H
L
Δ θ=270 °
Δ θ=90 °