



## (12)发明专利申请

(10)申请公布号 CN 106448566 A

(43)申请公布日 2017.02.22

(21)申请号 201610960369.6

(22)申请日 2016.10.28

(71)申请人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 杨盛际 董学 吕敬 陈小川

刘冬妮 卢鹏程 王磊 付杰

岳晗 肖丽

(74)专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 许静 刘伟

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3258(2016.01)

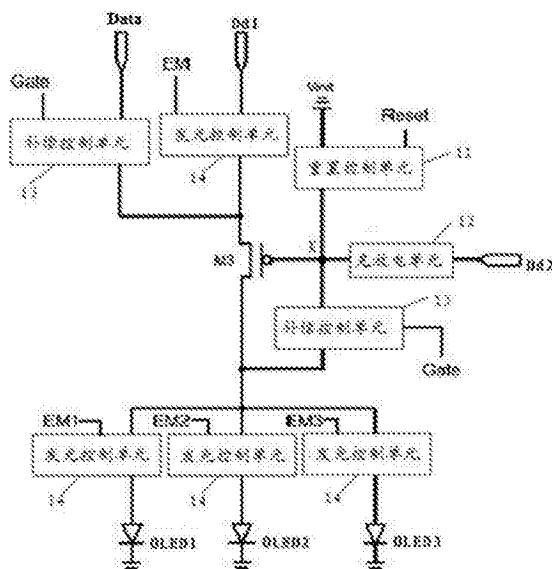
权利要求书2页 说明书7页 附图5页

### (54)发明名称

一种像素驱动电路、驱动方法及显示装置

### (57)摘要

本发明提供一种像素驱动电路、驱动方法及显示装置，其中，所述像素驱动电路包括驱动晶体管、重置控制单元、充放电单元、补偿控制单元和发光控制单元，所述重置控制单元分别与重置控制信号输出端、起始信号输出端和控制节点连接，所述驱动晶体管的栅极与所述控制节点连接，所述补偿控制单元与补偿控制信号输出端连接，所述发光控制单元分别与高电平输出端、主发光控制线、所述驱动晶体管的第一极、所述驱动晶体管的第二极、N个副发光控制线和N个发光元件连接。本发明的方案，通过类无源驱动扫描方式，实现了一个具有补偿功效功能的像素驱动电路分时控制多个像素，最大限度的压缩背板像素的排图空间，保证背板高PPI大小分布效果。



1. 一种像素驱动电路，其特征在于，包括驱动晶体管、重置控制单元、充放电单元、补偿控制单元和发光控制单元；其中，

所述重置控制单元分别与重置控制信号输出端、起始信号输出端和控制节点连接；

所述驱动晶体管的栅极与所述控制节点连接，第一极通过所述补偿控制单元与数据线连接，第二极通过所述补偿控制单元与所述充放电单元的第一端连接；

所述充放电单元的第二端与一电压输出端连接；

所述补偿控制单元与补偿控制信号输出端连接，用于在补偿阶段在所述补偿控制信号输出端输出的补偿控制信号的控制下，控制所述驱动晶体管的第一极接入所述数据线上的数据电压，控制所述控制节点与所述驱动晶体管的第二极导通；

所述发光控制单元分别与高电平输出端、主发光控制线、所述驱动晶体管的第一极、所述驱动晶体管的第二极、N个副发光控制线和N个发光元件连接，用于在发光阶段在所述主发光控制线输出的主发光控制信号的控制下，控制所述驱动晶体管的第一极与所述高电平输出端连接，以控制所述驱动晶体管导通，并在所述N个副发光控制线分别输出的副发光控制信号的控制下，控制所述N个发光元件分时与所述驱动晶体管的第二极连接；N为大于1的整数，n为小于或等于N的正整数。

2. 根据权利要求1所述的像素驱动电路，其特征在于，所述重置控制单元用于在重置阶段在所述重置控制信号输出端输出的重置控制信号的控制下，控制所述控制节点接入所述起始信号输出端输出的起始信号。

3. 根据权利要求1所述的像素驱动电路，其特征在于，所述发光控制单元包括主发光控制模块与N个副发光控制模块，其中，

所述主发光控制模块分别与所述高电平输出端、主发光控制线、所述驱动晶体管的第一极连接，用于在发光阶段在所述主发光控制线输出的主发光控制信号的控制下，控制所述驱动晶体管的第一极与所述高电平输出端连接，以控制所述驱动晶体管导通；

第n副发光控制模块分别与第n副发光控制线、第n发光元件和所述驱动晶体管的第二极连接，用于在所述第n副发光控制线输出的第n副发光控制信号的控制下，控制第n发光元件与所述驱动晶体管的第二极连接，以控制所述驱动晶体管驱动所述第n发光元件发光。

4. 根据权利要求3所述的像素驱动电路，其特征在于，所述主发光控制模块包括：发光控制主晶体管，栅极与所述主发光控制线连接，第一极与所述驱动晶体管的第一极连接，第二极与所述高电平输出端连接；

所述第n副发光控制模块包括：第n发光控制副晶体管，栅极与所述第n副发光控制线连接，第一极与所述驱动晶体管的第二极连接，第二极与所述第n发光元件连接。

5. 根据权利要求2所述的像素驱动电路，其特征在于，所述重置控制单元包括：重置晶体管，栅极与所述重置控制信号输出端连接，第一极与所述起始信号输出端连接，第二极与所述控制节点连接。

6. 根据权利要求5所述的像素驱动电路，其特征在于，当所述驱动晶体管为p型晶体管时，所述起始信号输出端输出的起始信号与所述数据电压的差值小于所述驱动晶体管的阈值电压；

当所述驱动晶体管为n型晶体管时，所述起始信号输出端输出的起始信号与所述数据电压的差值大于或等于所述驱动晶体管的阈值电压。

7. 根据权利要求1所述的像素驱动电路，其特征在于，所述充放电单元包括：存储电容，第一端与所述补偿控制单元连接，第二端与所述电压输出端连接。

8. 根据权利要求1至7中任一项所述的像素驱动电路，其特征在于，所述补偿控制单元包括：

第一补偿控制晶体管，栅极与所述补偿控制信号输出端连接，第一极与所述数据线连接，第二极与所述驱动晶体管的第一极连接；

第二补偿控制晶体管，栅极与所述补偿控制信号输出端连接，第一极与所述充放电单元的第一端连接，第二极与所述驱动晶体管的第二极连接。

9. 一种像素驱动电路的驱动方法，应用于根据权利要求1至8中任一项所述的像素驱动电路，其特征在于，每一显示周期包括N个显示子周期，每一显示子周期包括重置阶段、补偿阶段和发光阶段，N为所述像素驱动电路中副发光控制线的个数；

在每一显示周期的第n显示子周期，所述驱动方法包括：

重置步骤：在重置阶段，重置控制单元在重置控制信号的控制下，控制控制节点接入起始信号；

补偿步骤：在补偿阶段，补偿控制单元在补偿控制信号的控制下，控制驱动晶体管的第一极接入数据线上的数据电压，控制所述控制节点与所述驱动晶体管的第二极导通，并控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值；

发光步骤：在发光阶段，发光控制单元在主发光控制信号的控制下，控制所述驱动晶体管的第一极与所述高电平输出端连接，以控制所述驱动晶体管导通，并在第n副发光控制线输出的第n副发光控制信号的控制下，控制第n发光元件与所述驱动晶体管的第二极连接，以控制所述驱动晶体管驱动所述第n发光元件发光，并使得所述驱动晶体管的栅源电压补偿所述驱动晶体管的阈值电压；N为大于1的整数，n为小于或等于N的正整数。

10. 根据权利要求9所述的驱动方法，其特征在于，当所述驱动晶体管为p型晶体管时，所述起始信号与所述数据电压的差值小于所述驱动晶体管的阈值电压；

所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为：所述补偿控制单元控制所述充放电单元充电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

11. 根据权利要求9所述的驱动方法，其特征在于，当所述驱动晶体管为n型晶体管时，所述起始信号与所述数据电压的差值大于或等于所述驱动晶体管的阈值电压；

所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为：所述补偿控制单元控制所述充放电单元放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

12. 一种显示装置，其特征在于，包括权利要求1至8中任一项所述的像素驱动电路。

## 一种像素驱动电路、驱动方法及显示装置

### 技术领域

[0001] 本发明涉及像素驱动技术领域,特别是涉及一种像素驱动电路、驱动方法及显示装置。

### 背景技术

[0002] 有源有机发光二极管面板(AMOLED,Active Organic Light Emitting Diode)是当今平板显示器研究领域的热点之一,与液晶显示器相比,OLED(Organic Light Emitting Diode,有机发光二极管)具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、PDA(Personal Digital Assistant,个人数字助理)、数码相机等显示领域,OLED已经开始取代传统的LCD(Liquid Crystal Display,液晶显示器)。像素驱动电路设计是AMOLED显示器核心技术内容,具有重要的研究意义。

[0003] 在常规OLED显示器件中,OLED的像素PPI(pixels per inch,每英寸所拥有的像素数目)大小主要受制于工艺和FMM(Fine Metal Mask,高精度金属掩模板)的尺寸,也就是在工艺水平达到一定程度的前提下,FMM孔径的尺寸就决定了OLED的像素PPI的大小。但是在目前AR/VR消费电子崛起的时代,需要设计出更高像素PPI的器件,来提高感官效果,而传统的像素补偿驱动电路根本无法对应这种像素排布。

[0004] 具体的,当前AMOLED面板中,每一个像素都有一个像素补偿驱动电路来实现OLED发光,极大地限制了背板像素的PPI大小。

### 发明内容

[0005] 本发明的目的在于提供一种像素驱动电路、驱动方法及显示装置,以解决现有的像素驱动电路的设计限制背板像素的PPI大小的问题。

[0006] 为了实现上述的目的,一方面,本发明提供一种像素驱动电路,包括驱动晶体管、重置控制单元、充放电单元、补偿控制单元和发光控制单元;其中,

[0007] 所述重置控制单元分别与重置控制信号输出端、起始信号输出端和控制节点连接;

[0008] 所述驱动晶体管的栅极与所述控制节点连接,第一极通过所述补偿控制单元与数据线连接,第二极通过所述补偿控制单元与所述充放电单元的第一端连接;

[0009] 所述充放电单元的第二端与一电压输出端连接;

[0010] 所述补偿控制单元与补偿控制信号输出端连接,用于在补偿阶段在所述补偿控制信号输出端输出的补偿控制信号的控制下,控制所述驱动晶体管的第一极接入所述数据线上的数据电压,控制所述控制节点与所述驱动晶体管的第二极导通;

[0011] 所述发光控制单元分别与高电平输出端、主发光控制线、所述驱动晶体管的第一极、所述驱动晶体管的第二极、N个副发光控制线和N个发光元件连接,用于在发光阶段在所述主发光控制线输出的主发光控制信号的控制下,控制所述驱动晶体管的第一极与所述高电平输出端连接,以控制所述驱动晶体管导通,并在所述N个副发光控制线分别输出的副发

光控制信号的控制下,控制所述N个发光元件分时与所述驱动晶体管的第二极连接;N为大于1的整数,n为小于或等于N的正整数。

[0012] 优选的,所述重置控制单元用于在重置阶段在所述重置控制信号输出端输出的重置控制信号的控制下,控制所述控制节点接入所述起始信号输出端输出的起始信号。

[0013] 优选的,所述发光控制单元包括主发光控制模块与N个副发光控制模块,其中,所述主发光控制模块分别与所述高电平输出端、主发光控制线、所述驱动晶体管的第一极连接,用于在发光阶段在所述主发光控制线输出的主发光控制信号的控制下,控制所述驱动晶体管的第一极与所述高电平输出端连接,以控制所述驱动晶体管导通;

[0014] 第n副发光控制模块分别与第n副发光控制线、第n发光元件和所述驱动晶体管的第二极连接,用于在所述第n副发光控制线输出的第n副发光控制信号的控制下,控制第n发光元件与所述驱动晶体管的第二极连接,以控制所述驱动晶体管驱动所述第n发光元件发光。

[0015] 优选的,所述主发光控制模块包括:发光控制主晶体管,栅极与所述主发光控制线连接,第一极与所述驱动晶体管的第一极连接,第二极与所述高电平输出端连接;

[0016] 所述第n副发光控制模块包括:第n发光控制副晶体管,栅极与所述第n副发光控制线连接,第一极与所述驱动晶体管的第二极连接,第二极与所述第n发光元件连接。

[0017] 优选的,所述重置控制单元包括:重置晶体管,栅极与所述重置控制信号输出端连接,第一极与所述起始信号输出端连接,第二极与所述控制节点连接。

[0018] 优选的,当所述驱动晶体管为p型晶体管时,所述起始信号输出端输出的起始信号与所述数据电压的差值小于所述驱动晶体管的阈值电压;

[0019] 当所述驱动晶体管为n型晶体管时,所述起始信号输出端输出的起始信号与所述数据电压的差值大于或等于所述驱动晶体管的阈值电压。

[0020] 优选的,所述充放电单元包括:存储电容,第一端与所述补偿控制单元连接,第二端与所述电压输出端连接。

[0021] 优选的,所述补偿控制单元包括:

[0022] 第一补偿控制晶体管,栅极与所述补偿控制信号输出端连接,第一极与所述数据线连接,第二极与所述驱动晶体管的第一极连接;

[0023] 第二补偿控制晶体管,栅极与所述补偿控制信号输出端连接,第一极与所述充放电单元的第一端连接,第二极与所述驱动晶体管的第二极连接。

[0024] 另一方面,本发明还提供一种像素驱动电路的驱动方法,应用于上述的像素驱动电路,其特征在于,每一显示周期包括N个显示子周期,每一显示子周期包括重置阶段、补偿阶段和发光阶段,N为所述像素驱动电路中副发光控制线的个数;

[0025] 在每一显示周期的第n显示子周期,所述驱动方法包括:

[0026] 重置步骤:在重置阶段,重置控制单元在重置控制信号的控制下,控制控制节点接入起始信号;

[0027] 补偿步骤:在补偿阶段,补偿控制单元在补偿控制信号的控制下,控制驱动晶体管的第一极接入数据线上的数据电压,控制所述控制节点与所述驱动晶体管的第二极导通,并控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值;

[0028] 发光步骤:在发光阶段,发光控制单元在主发光控制信号的控制下,控制所述驱动晶体管的第一极与所述高电平输出端连接,以控制所述驱动晶体管导通,并在第n副发光控制线输出的第n副发光控制信号的控制下,控制第n发光元件与所述驱动晶体管的第二极连接,以控制所述驱动晶体管驱动所述第n发光元件发光,并使得所述驱动晶体管的栅源电压补偿所述驱动晶体管的阈值电压;N为大于1的整数,n为小于或等于N的正整数。

[0029] 优选的,当所述驱动晶体管为p型晶体管时,所述起始信号与所述数据电压的差值小于所述驱动晶体管的阈值电压;

[0030] 所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为:所述补偿控制单元控制所述充放电单元充电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

[0031] 优选的,当所述驱动晶体管为n型晶体管时,所述起始信号与所述数据电压的差值大于或等于所述驱动晶体管的阈值电压;

[0032] 所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为:所述补偿控制单元控制所述充放电单元放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

[0033] 另一方面,本发明又提供一种显示装置,包括上述的像素驱动电路。

[0034] 通过本发明的上述技术方案,本发明的有益效果在于:

[0035] 本发明的像素驱动电路,通过类无源驱动扫描方式,实现了一个具有补偿功效功能的像素驱动电路分时控制多个像素,最大限度的压缩背板像素的排图空间,保证背板高PPI大小分布效果。

## 附图说明

[0036] 为了更清楚地说明本发明实施例的技术方案,下面将对本发明实施例中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0037] 图1是本发明实施例的像素驱动电路的结构示意图;

[0038] 图2是本发明具体实施例的像素驱动电路的结构示意图;

[0039] 图3是本发明具体实施例的像素驱动电路在各个工作阶段的信号时序图;

[0040] 图4是本发明具体实施例的一显示子周期中T1-1重置阶段的电流流向图;

[0041] 图5是本发明具体实施例的一显示子周期中T1-2补偿阶段的电流流向图;

[0042] 图6是本发明具体实施例的一显示子周期中T1-3发光阶段的电流流向图;

[0043] 图7是本发明实施例的像素驱动电路的驱动方法的流程图。

## 具体实施方式

[0044] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发

明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0045] 参见图1所示，本发明实施例提供一种像素驱动电路，包括驱动晶体管M3、重置控制单元11、充放电单元12、补偿控制单元13和发光控制单元14，详述如下。

[0046] 其中，所述重置控制单元11分别与重置控制信号输出端Reset、起始信号输出端Vinit和控制节点K连接。

[0047] 所述驱动晶体管M3的栅极与所述控制节点K连接，第一极通过所述补偿控制单元13与数据线Data连接，第二极通过所述补偿控制单元13与所述充放电单元12的第一端连接。

[0048] 所述充放电单元12的第二端与一电压输出端Dd2连接。

[0049] 所述补偿控制单元13与补偿控制信号输出端Gate连接，用于在补偿阶段在所述补偿控制信号输出端Gate输出的补偿控制信号的控制下，控制所述驱动晶体管M3的第一极接入所述数据线Data上的数据电压Vdata，控制所述控制节点K与所述驱动晶体管M3的第二极导通，并控制所述充放电单元12充电或放电直至所述充放电单元12的第一端的电位为所述驱动晶体管M3的阈值电压Vth与所述数据电压Vdata的和值。

[0050] 所述发光控制单元14分别与高电平输出端Dd1、主发光控制线EM、所述驱动晶体管M3的第一极、所述驱动晶体管M3的第二极、N个副发光控制线(EM1、EM2……EM<sub>N</sub>)和N个发光元件(OLED1、OLED2……OLED<sub>N</sub>)连接，用于在发光阶段在所述主发光控制线EM输出的主发光控制信号的控制下，控制所述驱动晶体管M3的第一极与所述高电平输出端Dd1连接，以控制所述驱动晶体管M3导通，并在所述N个副发光控制线分别输出的副发光控制信号的控制下，控制所述N个发光元件分时与所述驱动晶体管M3的第二极连接，以控制所述驱动晶体管M3分时驱动所述N个发光元件发光，并使得所述驱动晶体管M3的栅源电压Vgs补偿所述驱动晶体管M3的阈值电压Vth。其中，N为大于1的整数，n为小于或等于N的正整数。而所述发光元件可选为OLED。

[0051] 需要说明的是，在图1中，所述副发光控制线的个数即N等于3，但本发明不以此为限，N也可等于10、15或20等。

[0052] 在图1中，所述发光元件为OLED，并且所述N个发光元件是同列不同行的多个发光元件。

[0053] 本发明实施例的像素驱动电路，通过类无源驱动扫描方式，实现了一个具有补偿功效功能的像素驱动电路分时控制多个像素，最大限度的压缩背板像素的排图空间，保证背板高PPI大小分布效果。

[0054] 在本发明具体实施例中，所述重置控制单元11用于在重置阶段在所述重置控制信号输出端Reset输出的重置控制信号的控制下，控制所述控制节点K接入所述起始信号输出端Vinit输出的起始信号。

[0055] 参见图2所示，在本发明具体实施例中，所述发光控制单元14包括主发光控制模块与N个副发光控制模块。

[0056] 其中，所述主发光控制模块分别与所述高电平输出端Dd1、主发光控制线EM、所述驱动晶体管M3的第一极连接，用于在发光阶段在所述主发光控制线EM输出的主发光控制信号的控制下，控制所述驱动晶体管M3的第一极与所述高电平输出端Dd1连接，以控制所述驱

动晶体管M3导通。

[0057] 第n副发光控制模块分别与第n副发光控制线EM<sub>n</sub>、第n发光元件OLED<sub>n</sub>和所述驱动晶体管M3的第二极连接,用于在所述第n副发光控制线EM<sub>n</sub>输出的第n副发光控制信号的控制下,控制第n发光元件OLED<sub>n</sub>与所述驱动晶体管M3的第二极连接,以控制所述驱动晶体管M3驱动所述第n发光元件OLED<sub>n</sub>发光。

[0058] 具体的,在图2中,所述主发光控制模块包括发光控制主晶体管M4,栅极与所述主发光控制线EM连接,第一极与所述驱动晶体管M3的第一极连接,第二极与所述高电平输出端Dd1连接。

[0059] 所述第n副发光控制模块包括第n发光控制副晶体管(例如图3中的M6、M7或M8),栅极与所述第n副发光控制线EM<sub>n</sub>(例如图3中的EM1、EM2或EM3)连接,第一极与所述驱动晶体管M3的第二极连接,第二极与所述第n发光元件OLED<sub>n</sub>(例如图3中的OLED1、OLED2或OLED3)连接。

[0060] 再参见图2所示,本发明具体实施例中,所述重置控制单元11包括重置晶体管M1,栅极与所述重置控制信号输出端Reset连接,第一极与所述起始信号输出端Vinit连接,第二极与所述控制节点K连接。

[0061] 所述充放电单元12包括存储电容C,第一端A与所述补偿控制单元13(第二补偿控制晶体管M2的第一极)连接,第二端B与所述电压输出端Dd2连接。

[0062] 所述补偿控制单元13包括第一补偿控制晶体管M5和第二补偿控制晶体管M2。

[0063] 其中,所述第一补偿控制晶体管M5的栅极与所述补偿控制信号输出端Gate连接,第一极与所述数据线Data连接,第二极与所述驱动晶体管M3的第一极连接。

[0064] 所述第二补偿控制晶体管M2的栅极与所述补偿控制信号输出端Gate连接,第一极与所述存储电容C的第一端A连接,第二极与所述驱动晶体管M3的第二极连接。

[0065] 值得注意的是,本发明所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。在本发明实施例中,为区分晶体管除栅极之外的两极,其中第一极可以为源极或漏极,第二极可以为漏极或源极。此外,按照晶体管的特性区分可以将晶体管分为n型晶体管或p型晶体管,而在本发明实施例提供的驱动电路中,所有晶体管均可是n型晶体管或p型晶体管,本发明不对其进行限制。

[0066] 在本发明具体实施例的像素驱动电路中,为了保证在补偿阶段驱动晶体管的顺利导通,当所述驱动晶体管M3为p型晶体管时,所述起始信号输出端Vinit输出的起始信号与所述数据电压Vdata的差值小于所述驱动晶体管M3的阈值电压Vth;当所述驱动晶体管M3为n型晶体管时,所述起始信号输出端Vinit输出的起始信号与所述数据电压Vdata的差值大于或等于所述驱动晶体管M3的阈值电压Vth。

[0067] 下面,结合图2~图6所示,以本发明具体实施例的像素驱动电路中的所有晶体管均是p型晶体管为例,说明该像素驱动电路的工作过程。

[0068] 其中,图3给出了三个像素补偿驱动的时序图(T1、T2和T3),以其中一个像素的补偿驱动时序即T1为例进行说明。该T1时序与图2中的发光控制副晶体管M6对应。具体过程如下:

[0069] T1-1:重置阶段,Reset输出低电平,Gate、EM、EM1、EM2和EM3都输出高电平,此时参见图4所示,M1导通,M2~M8处于关断状态,将K节点的电位重置为Vinit输出的起始信号;

[0070] T1-2: 补偿阶段, Gate输出低电平, Reset、EM、EM1、EM2和EM3都输出高电平, 此时参见图5所示, M5、M3和M2导通, M1、M4和M6~M8处于关断状态, 控制M3的第一极接入Vdata, K节点与M3的第二极导通, 并对C进行充电, 直至A的电位Va等于Vth与Vdata的和值, 此时B的电位Vb为Vdd2;

[0071] T1-3: 发光阶段, EM和EM1输出低电平, Reset、Gate、EM2和EM3都输出高电平, 此时参见图6所示, M4、M3和M6导通, M1、M2、M5、M7和M8处于关断状态, 控制M3的第一极接入高电平Vdd1, 并控制OLED1与M3的第二极连接, 以控制M3驱动OLED1发光。

[0072] 由TFT饱和电流公式可以得到: 流过OLED的电流  $I_{OLED} = K(V_{gs} - V_{th})^2 = K(V_{th} + V_{data} - V_{dd1} - V_{th})^2 = K(V_{data} - V_{dd1})^2$ 。

[0073] 由上式中可以看到: 工作电流  $I_{OLED}$  已经不受  $V_{th}$  的影响, 只与  $V_{data}$  有关。这样, 本发明实施例的像素补偿电路彻底解决了驱动TFT由于工艺制程及长时间的操作造成阈值电压 ( $V_{th}$ ) 漂移的问题, 消除了其对  $I_{OLED}$  的影响, 保证OLED的正常工作。

[0074] 依据图3的时序图, 在完成T1时序后, 参照T1时序, 可顺次完成T2时序(包括重置阶段T2-1、补偿阶段T2-2和发光阶段T2-3)和T3时序(包括重置阶段T3-1、补偿阶段T3-2和发光阶段T3-3), 以完成顺序行的补偿发光过程, 这种类似PMOLED驱动的方式, 同时具备补偿功能, 逐行扫描的方式, 保证了显示的均一性, 实现一个像素驱动电路分时控制多个像素的目的。

[0075] 参见图7所示, 本发明实施例还提供一种像素驱动电路的驱动方法, 应用于上述的像素驱动电路, 每一显示周期包括N个显示子周期, 每一显示子周期包括重置阶段、补偿阶段和发光阶段, N为所述像素驱动电路中副发光控制线的个数。

[0076] 在每一显示周期的第n显示子周期, 所述驱动方法包括:

[0077] 重置步骤71: 在重置阶段, 重置控制单元在重置控制信号的控制下, 控制控制节点接入起始信号;

[0078] 补偿步骤72: 在补偿阶段, 补偿控制单元在补偿控制信号的控制下, 控制驱动晶体管的第一极接入数据线上的数据电压, 控制所述控制节点与所述驱动晶体管的第二极导通, 并控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值;

[0079] 发光步骤73: 在发光阶段, 发光控制单元在主发光控制信号的控制下, 控制所述驱动晶体管的第一极与所述高电平输出端连接, 以控制所述驱动晶体管导通, 并在第n副发光控制线输出的第n副发光控制信号的控制下, 控制第n发光元件与所述驱动晶体管的第二极连接, 以控制所述驱动晶体管驱动所述第n发光元件发光, 并使得所述驱动晶体管的栅源电压补偿所述驱动晶体管的阈值电压; N为大于1的整数, n为小于或等于N的正整数。

[0080] 本发明具体实施例中, 当所述驱动晶体管为p型晶体管时, 所述起始信号与所述数据电压的差值小于所述驱动晶体管的阈值电压; 所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为:

[0081] 所述补偿控制单元控制所述充放电单元充电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

[0082] 本发明具体实施例中, 当所述驱动晶体管为n型晶体管时, 所述起始信号与所述数

据电压的差值大于或等于所述驱动晶体管的阈值电压；所述补偿控制单元控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值的步骤具体为：

[0083] 所述补偿控制单元控制所述充放电单元放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值。

[0084] 本发明实施例又提供一种显示装置，包括上述的像素驱动电路。

[0085] 本领域普通技术人员可以理解：实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成，前述的程序可以存储于一计算机可读取存储介质中，该程序在执行时，执行包括上述方法实施例的步骤；而前述的存储介质包括：ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

[0086] 以上所述仅是本发明的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本发明的保护范围。

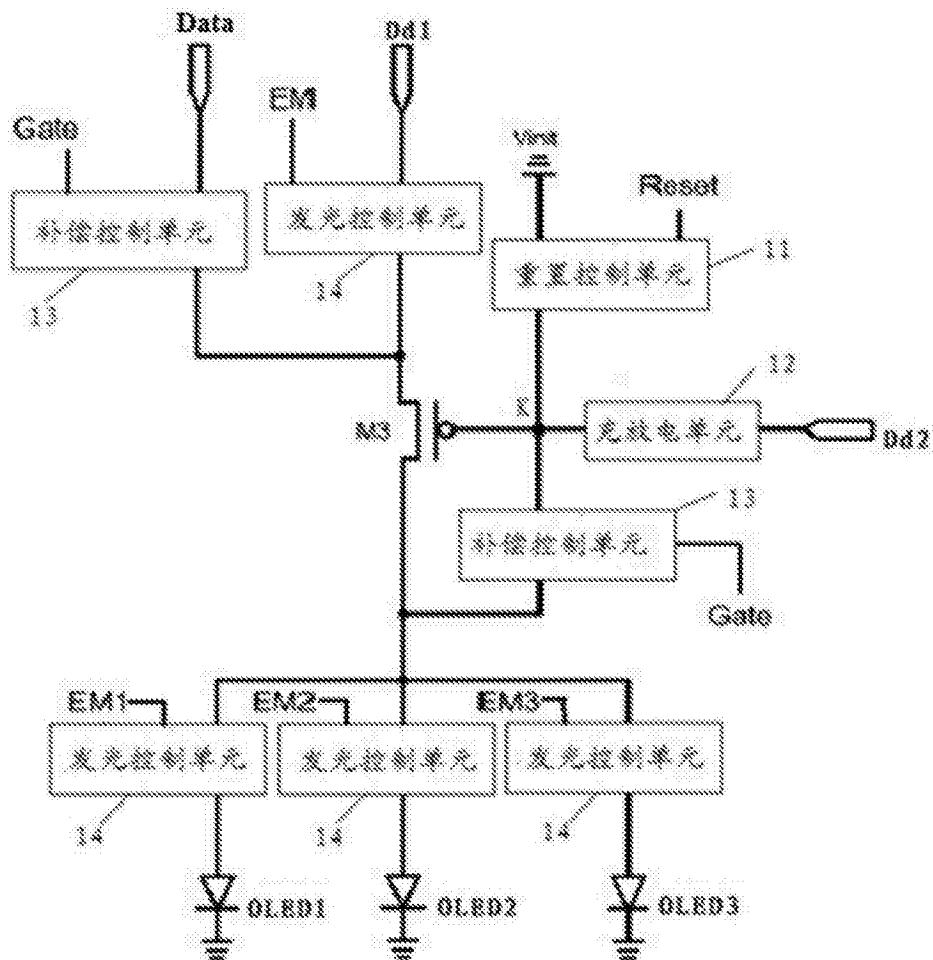


图1

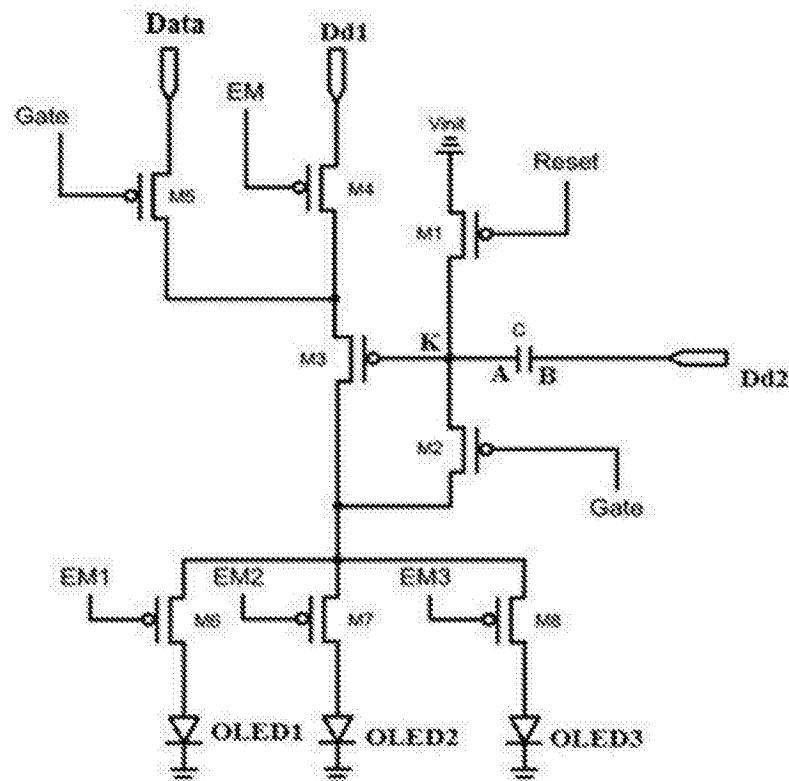


图2

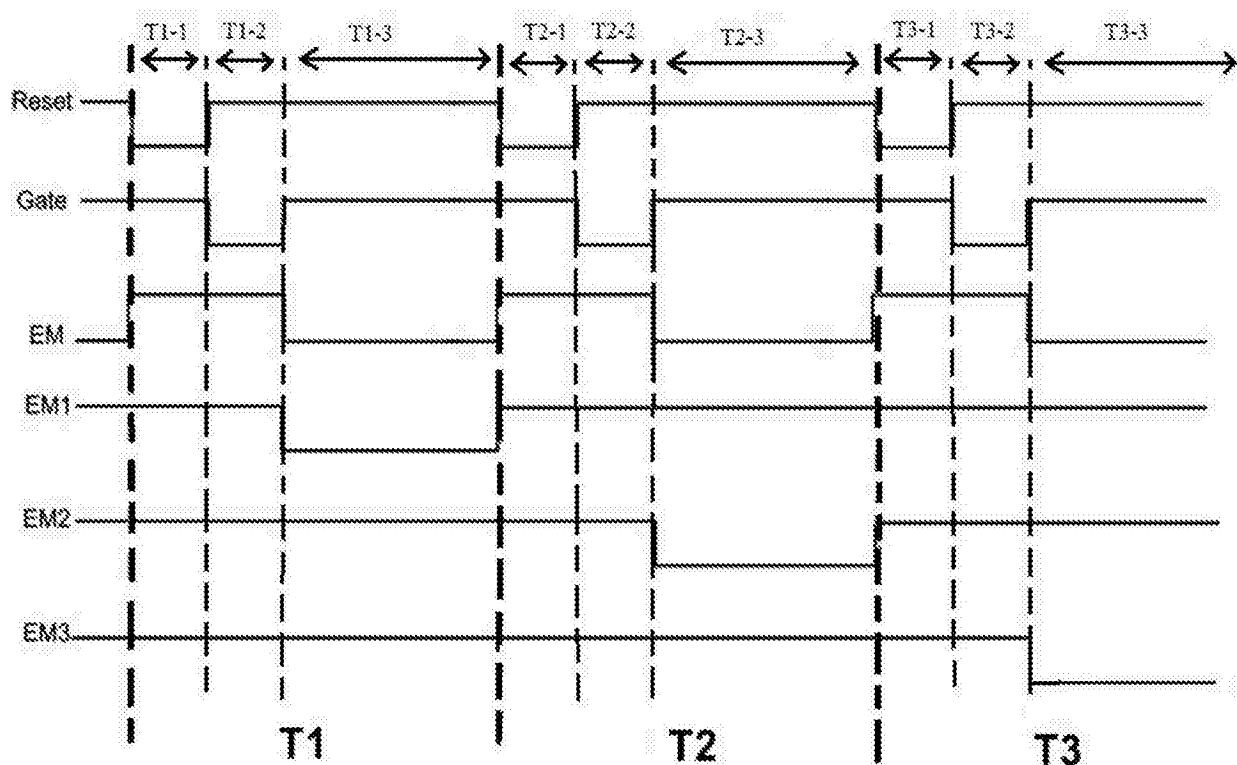


图3

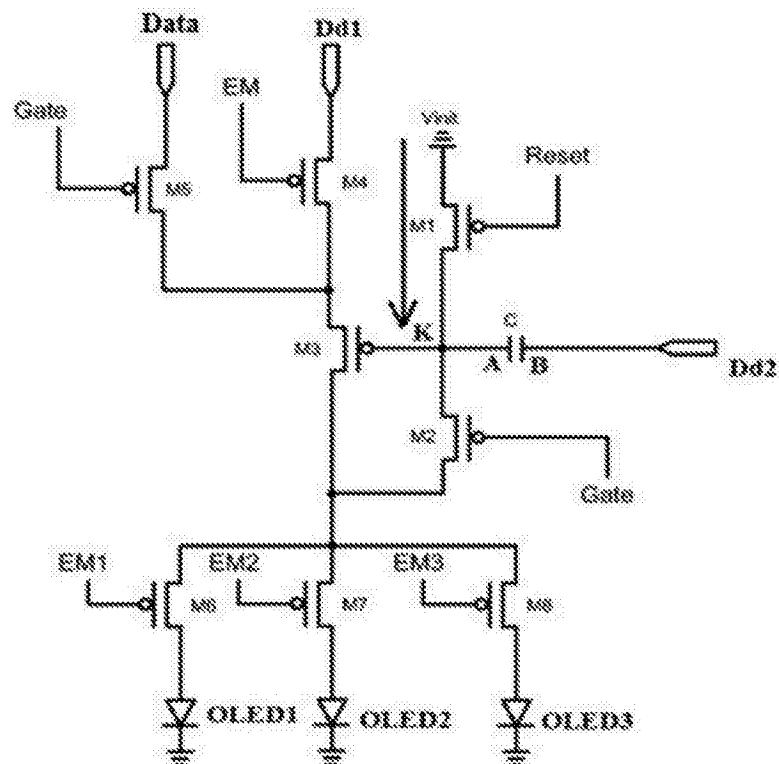


图4

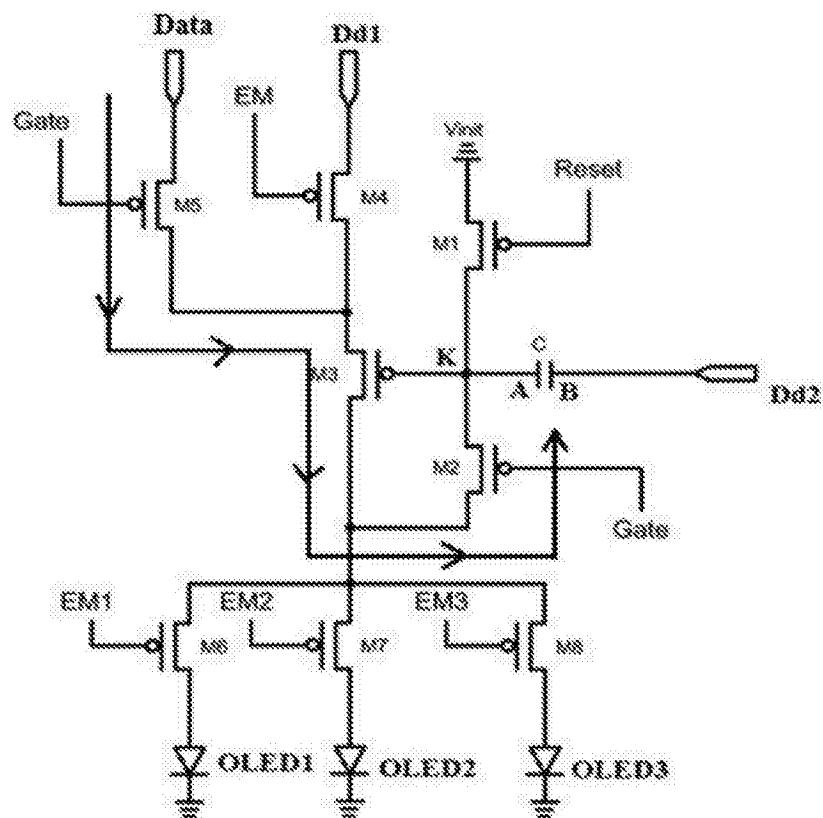


图5

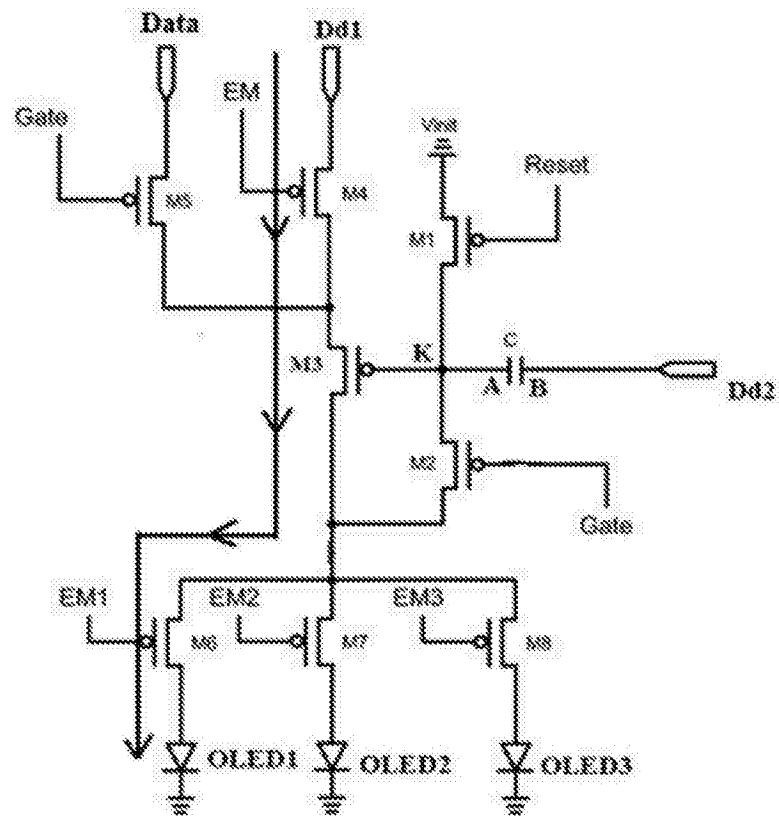


图6

在重置阶段，重置控制单元在重置控制信号的控制下，控制控制节点接入起始信号

71

在补偿阶段，补偿控制单元在补偿控制信号的控制下，控制驱动晶体管的第一极接入数据线上的数据电压，控制所述控制节点与所述驱动晶体管的第二极导通，并控制充放电单元充电或放电直至所述充放电单元的第一端的电位为所述驱动晶体管的阈值电压与所述数据电压的和值

72

在发光阶段，发光控制单元在主发光控制信号的控制下，控制所述驱动晶体管的第一极与所述高电平输出端连接，以控制所述驱动晶体管导通，并在第n副发光控制线输出的第n副发光控制信号的控制下，控制第n发光元件与所述驱动晶体管的第二极连接，以控制所述驱动晶体管驱动所述第n发光元件发光，并使得所述驱动晶体管的栅源电压补偿所述驱动晶体管的阈值电压

73

图7