



(12)发明专利

(10)授权公告号 CN 106532673 B

(45)授权公告日 2019.01.15

(21)申请号 201611154743.X

(22)申请日 2016.12.14

(65)同一申请的已公布的文献号

申请公布号 CN 106532673 A

(43)申请公布日 2017.03.22

(73)专利权人 四川中光防雷科技股份有限公司

地址 611731 四川省成都市高新区西部园区天宇路9号

(72)发明人 王俊生 万开理 程大川 杨国华

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王宝筠

(51)Int.Cl.

H02H 9/06(2006.01)

(56)对比文件

CN 206412761 U, 2017.08.15, 权利要求1-9.

CN 106159926 A, 2016.11.23, 说明书第40段至第60段、附图2-4.

CN 104201640 A, 2014.12.10, 说明书第16段至第28段、附图1.

CN 201590662 U, 2010.09.22, 全文.

JP 特开2000-50494 A, 2000.02.18, 全文.

审查员 郑悦

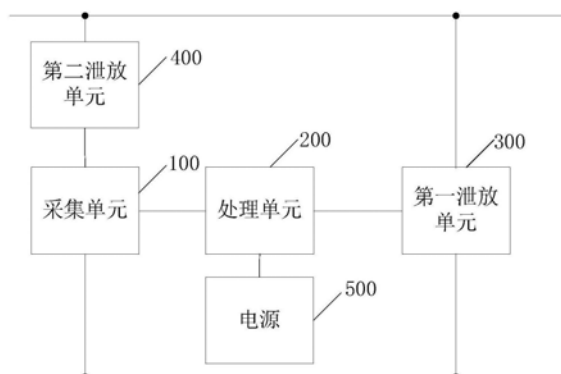
权利要求书1页 说明书5页 附图4页

(54)发明名称

一种电涌保护电路以及电涌保护器

(57)摘要

本发明提供了一种电涌保护电路及电涌保护器,通过采集单元采集被保护负载供电或信号线路中的电涌信号;通过处理单元在所述电涌信号满足预设保护条件时,生成触发信号;触发信号加载于第一泄放单元,确保所述第一泄放单元能够适时动作,对供电或信号线路上的电涌进行泄放;第二泄放单元则可将供电或信号线路上的电涌箝位到被保护负载的耐压范围内。本方案通过采集和处理过程,确保所述第一泄放单元能够适时被触发,解决第一级泄放单元和第二级泄放单元之间的级间配合问题。



1. 一种电涌保护电路,其特征在于,包括:采集单元、处理单元、电源、第一泄放单元及第二泄放单元;

所述采集单元用于采集被保护负载的供电或信号线路中的电涌信号;

所述电源用于为所述处理单元供电;

所述处理单元的输入端与所述采集单元的输出端相连,所述处理单元用于对所述采集单元输出的电涌信号进行处理,并在处理后的电涌信号满足预设保护条件时,生成触发信号;

所述第一泄放单元连接于所述供电或信号线路的两根线缆之间,所述第一泄放单元中放电间隙的输入端与所述处理单元的输出端相连;所述第一泄放单元用于被所述触发信号触发后,对所述供电或信号线路上的电涌进行泄放和箝位;

所述第二泄放单元与所述第一泄放单元并联,所述第二泄放单元用于泄放所述供电或信号线路上的电涌,并将所述供电或信号线路上的电涌箝位到所述被保护负载的耐压范围内;

所述处理单元包括:信号调理电路、控制电路和触发电路;

所述信号调理电路的输入端与所述采集单元的输出端相连,所述信号调理电路用于对所述采集单元输出的电涌信号进行调理;

所述控制电路的输入端与所述信号调理电路的输出端相连,所述控制电路用于在所述信号调理电路输出的信号满足所述预设保护条件时,生成控制信号;

所述触发电路的输入端与所述控制电路的输出端相连,所述触发电路用于根据所述控制信号,生成所述触发信号。

2. 根据权利要求1所述的电涌保护电路,其特征在于,所述触发电路为:马克思发生器,或电容式预储能回路,或含有升压变压器的升压回路。

3. 根据权利要求1所述的电涌保护电路,其特征在于,所述采集单元为:电流互感器;所述电流互感器设置于所述供电或信号线路上。

4. 根据权利要求1所述的电涌保护电路,其特征在于,所述采集单元为:电流互感器;所述电流互感器设置于所述第二泄放单元的支路上;

所述第二泄放单元的响应速度快于所述第一泄放单元的响应速度。

5. 根据权利要求1至4任一所述的电涌保护电路,其特征在于,所述第一泄放单元包括:放电间隙支路;所述放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;

或者,串联连接的放电间隙支路和压敏电阻支路;所述放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;所述压敏电阻支路包括一个压敏电阻,或,多个串并联连接的压敏电阻。

6. 根据权利要求1至4任一所述的电涌保护电路,其特征在于,所述第二泄放单元为:二极管或者压敏电阻。

7. 根据权利要求1至4任一所述的电涌保护电路,其特征在于,所述电源还可用于为所述采集单元供电。

8. 一种电涌保护器,其特征在于,封装有如权利要求1至7中任意一项所述的电涌保护电路。

一种电涌保护电路以及电涌保护器

技术领域

[0001] 本发明涉及电路技术领域,尤其涉及一种电涌保护电路以及电涌保护器。

背景技术

[0002] 随着科技的不断发展,电子设备已经成为日常生活中不可或缺的一部分。而由于雷电、电子设备启停或故障等原因,会引起电子设备内部瞬间过压或过流,进而毁坏电子设备。因此,目前常采用电涌保护器 (SPD) 对电子设备进行保护。

[0003] 参见图1,为现有技术中常用的一种SPD;该SPD包括:压敏电阻MOV、气体放电管GDT、退耦电感L以及二极管TVS;当有感应雷或其它操作过电压侵入电源传输线时,气体放电管GDT以及压敏电阻MOV组成的第一级防雷组件首先导通,吸收大部分电涌信号;由二极管TVS组成的第二级防雷组件的作用是泄放少部分后侵的雷电流,最大限度降低输出端口处的电压,从而保护电子设备能够安全运行;但是,如果两级防雷组件距离很近,有可能第一级防雷组件还未动作第二级防雷组件就已被打坏,因此,为了确保第一级防雷组件能够动作,在两级防雷组件距离不够远时,往往需要在两级防雷组件之间加一个退耦电感L,以阻止雷电的快速后侵,解决一条线路上多级防雷组件之间的配合问题。

[0004] 然而,随着负载电流的增加,该方案所采用退耦电感L的截面积将同时增加,使得SPD的体积过大。

发明内容

[0005] 有鉴于此,本发明提供了一种电涌保护电路以及电涌保护器,在实现电涌保护的同时,通过电涌信号采集和处理过程,解决多级泄放环节的级间配合问题,可实现电路的小型化设计,并提高电路的可靠性。

[0006] 为实现上述目的,本申请提供的技术方案如下:

[0007] 一种电涌保护电路,包括:采集单元、处理单元、电源、第一泄放单元及第二泄放单元;

[0008] 所述采集单元用于采集被保护负载的供电或信号线路中的电涌信号;

[0009] 所述电源用于为所述处理单元供电;

[0010] 所述处理单元的输入端与所述采集单元的输出端相连,所述处理单元用于对所述采集单元输出的电涌信号进行处理,并在处理后的电涌信号满足预设保护条件时,生成触发信号;

[0011] 所述第一泄放单元连接于所述供电或信号线路的两根线缆之间,所述第一泄放单元中放电间隙的输入端与所述处理单元的输入端相连;所述第一泄放单元用于被所述触发信号触发后,对所述供电或信号线路上的电涌进行泄放和箝位;

[0012] 所述第二泄放单元与所述第一泄放单元并联,所述第二泄放单元用于泄放所述供电或信号线路上的电涌,并将所述供电或信号线路上的电涌箝位到所述被保护负载的耐压范围内。

- [0013] 优选的,所述处理单元包括:信号调理电路、控制电路和触发电路;
- [0014] 所述信号调理电路的输入端与所述采集单元的输出端相连,所述信号调理电路用于对所述采集单元输出的电涌信号进行调理;
- [0015] 所述控制电路的输入端与所述信号调理电路的输出端相连,所述控制电路用于在所述信号调理电路输出的信号满足所述预设保护条件时,生成控制信号;
- [0016] 所述触发电路的输入端与所述控制电路的输出端相连,所述触发电路用于根据所述控制信号,生成所述触发信号。
- [0017] 优选的,所述触发电路为:马克思发生器,或电容式预储能回路,或含有升压变压器的升压回路。
- [0018] 优选的,所述采集单元为:电流互感器;所述电流互感器设置于所述供电或信号线路上。
- [0019] 优选的,所述采集单元为:电流互感器;所述电流互感器设置于所述第二泄放单元的支路上;
- [0020] 所述第二泄放单元的响应速度快于所述第一泄放单元的响应速度。
- [0021] 优选的,所述第一泄放单元包括:
- [0022] 放电间隙支路;所述放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;
- [0023] 或者,串联连接的放电间隙支路和压敏电阻支路;所述放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;所述压敏电阻支路包括一个压敏电阻,或,多个串并联连接的压敏电阻。
- [0024] 优选的,所述第二泄放单元为:二极管或者压敏电阻。
- [0025] 优选的,所述电源还可用于为所述采集单元供电。
- [0026] 一种电涌保护器,其特征在于,封装有如上述任意一项所述的电涌保护电路。
- [0027] 由上述方案可知,本发明提供了一种电涌保护电路,通过采集单元采集被保护负载供电或信号线路中的电涌信号;通过处理单元在所述电涌信号满足预设保护条件时,生成触发信号;触发信号加载于第一泄放单元,确保所述第一泄放单元能够适时动作,对供电或信号线路上的电涌进行泄放,提高了电路的可靠性;第二泄放单元则可将供电或信号线路上的电涌箝位到被保护负载的耐压范围内,实现了电涌保护。本方案通过采集和处理过程,确保所述第一泄放单元能够适时被触发,解决第一级泄放单元和第二级泄放单元之间的级间配合问题;并且无需现有技术中的级间退耦电感,相比现有技术实现了电路的小型化设计。

附图说明

- [0028] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。
- [0029] 图1为现有技术中电涌保护器的电路原理图;
- [0030] 图2为本发明实施例提供的电涌保护电路的结构示意图;

- [0031] 图3为本发明实施例提供的电涌保护电路的部分结构示意图；
- [0032] 图4为本发明实施例提供的电涌保护电路的另一部分结构示意图；
- [0033] 图5为本发明实施例提供的电涌保护电路的另一部分结构示意图；
- [0034] 图6为本发明实施例提供的电涌保护电路的另一部分结构示意图；
- [0035] 图7为本发明实施例提供的电涌保护电路的另一结构示意图；
- [0036] 图8为本发明实施例提供的电涌保护电路的另一结构示意图。

具体实施方式

[0037] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0038] 本发明提供了一种电涌保护电路,在实现电涌保护的同时,通过电涌信号采集和处理过程,解决多级泄放环节的级间配合问题,可实现电路的小型化设计,并提高电路的可靠性。。

[0039] 该电涌保护电路,参见图2,包括:采集单元100、处理单元200、电源500、第一泄放单元300及第二泄放单元400;

[0040] 具体的连接关系为:

[0041] 图2以采集单元100与第二泄放单元400串联后并联于被保护负载的两个供电或信号线路之间为例进行展示,但是并不一定限于此,还可以设置于被保护负载的一个供电或信号线路上,视其具体应用环境而定;处理单元200的输入端与采集单元100的输出端相连;第一泄放单元300连接于被保护负载的两个供电或信号线路之间,第一泄放单元300中放电间隙的输入端与处理单元200的输出端相连;第二泄放单元400与第一泄放单元300并联。

[0042] 值得说明的是,第一泄放单元300及第二泄放单元400可以位于同一电涌保护器内,也可以分别位于相连的电涌保护器内,此处不做具体限定,均在本申请的保护范围内。

[0043] 具体的工作原理为:

[0044] 采集单元100用于采集被保护负载的供电或信号线路中的电涌信号;电源500用于为处理单元200供电;处理单元200用于对采集单元100输出的电涌信号进行处理,并在处理后的电涌信号满足预设保护条件时,生成触发信号;第一泄放单元300用于被该触发信号触发后,对该供电或信号线路上的电涌进行泄放和箝位;第二泄放单元400用于泄放该供电或信号线路上的电涌,并将该供电或信号线路上的电涌箝位到该被保护负载的耐压范围内。

[0045] 本实施例提供的该电涌保护电路,在由于雷电、负载启停或故障等原因导致过电流或者过电压的电涌信号出现时,通过对该电涌信号的采集和处理过程,确保第一泄放单元300能够适时被触发,解决第一级泄放单元300和第二级泄放单元400之间的级间配合问题;并且无需现有技术中的级间退耦电感,相比现有技术实现了电路的小型化设计。

[0046] 本发明另一实施例还提供了另外一种电涌保护电路,在上述实施例的基础之上,参见图3,处理单元200包括:信号调理电路201、控制电路202和触发电路203;

[0047] 具体的连接关系为:

[0048] 信号调理电路201的输入端与采集单元100的输出端相连,控制电路202的输入端与信号调理电路201的输出端相连,触发电路203的输入端与控制电路202的输出端相连。

[0049] 具体的工作原理为:

[0050] 信号调理电路201用于对采集单元100输出的电涌信号进行调理;该调理可以包括:分压、滤波、放大和模数转化等操作,此处不做具体限定,均在本申请的保护范围内。

[0051] 控制电路202用于在信号调理电路201输出的信号满足所述预设保护条件时,生成控制信号;该控制信号用于启动触发电路202;

[0052] 触发电路202用于根据所述控制信号,生成所述触发信号;该触发信号可以为一个高压的脉冲信号,用于触发第一泄放单元300内的放电间隙。

[0053] 具体的,控制电路202内的所述预设保护条件可以为:信号调理电路201输出的信号大于基准电压信号 U_0 ;该基准电压信号 U_0 可以为电源500提供的(参见图3,控制电路202与电源500相连),或者控制电路202内部预设的;此处不做具体限定,均在本申请的保护范围内。

[0054] 在具体的实际应用中,该控制电路202可以为单片机,此处不做具体限定,均在本申请的保护范围内。

[0055] 优选的,触发电路202为:

[0056] 如图4所示的马克思发生器;

[0057] 或,如图5所示的电容式预储能回路,

[0058] 又或者,如图6所示的含有升压变压器的升压回路。

[0059] 参见图4,在该马克思发生器根据控制信号生成触发信号之前,其中的多级并联电容器均已通过图4所示的变压器、整流二极管和相应的充电电阻完成充电,实现储能。由于马克思发生器输出的触发信号电压较高,因此能够提高触发的成功率。

[0060] 参见图5,在信号调理电路201输出的信号满足所述预设保护条件时,控制电路202生成的控制信号将控制图5中的开关闭合,图5中的电容放电,形成一个高压脉冲信号加载到第一泄放单元300,完成对于第一泄放单元300的触发。

[0061] 参见图6在信号调理电路201输出的信号满足所述预设保护条件时,控制电路202生成的控制信号将控制图6中的开关闭合,图6中的升压变压器的初级线圈两端加载一个电压值,经过升压变压器的升压后,形成一个高压脉冲信号,再经过整流后加载到第一泄放单元300,完成对于第一泄放单元300的触发。

[0062] 图4至图6仅是给出了三种触发电路202的具体实现形式,但是并不一定限于此,还可以根据具体的实际情况进行设置,此处不再一一赘述,均在本申请的保护范围内。

[0063] 本发明另一实施例还提供了另外一种电涌保护电路,在上述实施例的基础之上,采集单元100为:电流互感器;

[0064] 该电流互感器可以根据具体应用环境选用罗科夫斯基线圈或者霍尔元件等,此处不做具体限定,均在本申请的保护范围内。

[0065] 参见图7,所述电流互感器设置于所述供电或信号线路上。

[0066] 或者,参见图8,所述电流互感器设置于第二泄放单元400的支路上;

[0067] 第二泄放单元400的响应速度快于第一泄放单元300的响应速度。

[0068] 第二泄放单元400可以为二极管或者压敏电阻;只要保证第二泄放单元400中的器

件比第一泄放单元100的响应速度快即可,此处不做具体限定,可以视其具体应用环境而定,均在本申请的保护范围内。

[0069] 图8中,在由于雷电、负载启停或故障等原因导致过电流或者过电压的电涌信号出现时,第二泄放单元400中的器件比第一泄放单元100的响应速度快,电涌通过第二泄放单元400和采集单元100,通过采集单元100和处理单元200,使得第一泄放单元100导通,流过电涌中的大部分过电流;而第二泄放单元400只是流过电涌信号中的小部分过电流,残压会被箝位到一定的范围内。

[0070] 值得说明的是,一个处理单元200可以用于同时触发多个泄放装置,也即,上述实施例中的第一泄放单元300可以是压敏电阻串连接一个放电间隙(比如气放管),也可以是放电间隙或压敏电阻均采用多个并联的方式;即,第一泄放单元300包括:

[0071] 放电间隙支路;放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;

[0072] 或者,串联连接的放电间隙支路和压敏电阻支路;放电间隙支路包括一个放电间隙,或,多个串并联连接的放电间隙;压敏电阻支路包括一个压敏电阻,或,多个串并联连接的压敏电阻。

[0073] 当第一泄放单元300仅包括放电间隙支路时,该电涌保护电路可以用于保护接收交流供电的负载;当第一泄放单元300包括串联连接的放电间隙支路和压敏电阻支路时,通过合适的参数设定,该电涌保护电路可以用于保护接收直流或者交流供电的负载;此处不做具体限定,可以视其具体应用环境而定,均在本申请的保护范围内。

[0074] 另外,优选的,电源500还可用于为采集单元100供电。

[0075] 当采集单元100也需要额外供电时,可以与处理单元200采用同一个电源500,也可以采用另外的电源,此处不做具体限定,均在本申请的保护范围内。

[0076] 本发明另一实施例还提供了一种电涌保护器,封装有如上述任一实施例所述的电涌保护电路。

[0077] 具体的连接关系及工作原理与上述实施例相同,此处不再一一赘述。

[0078] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其它实施例的不同之处,各个实施例之间相同或相似部分互相参见即可。

[0079] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

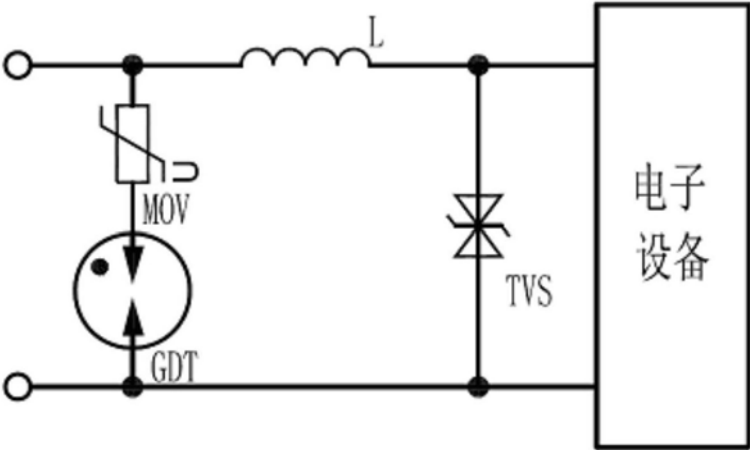


图1

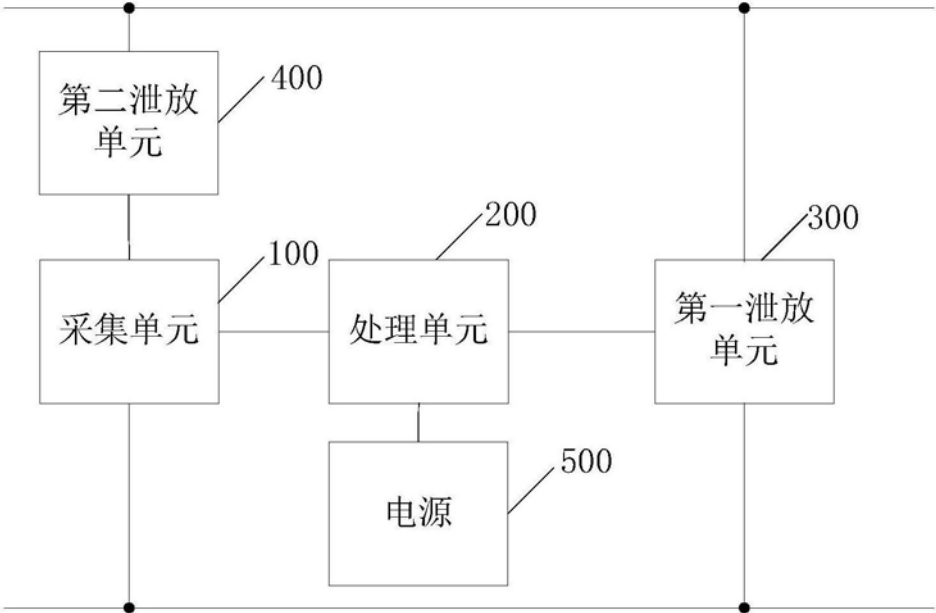


图2

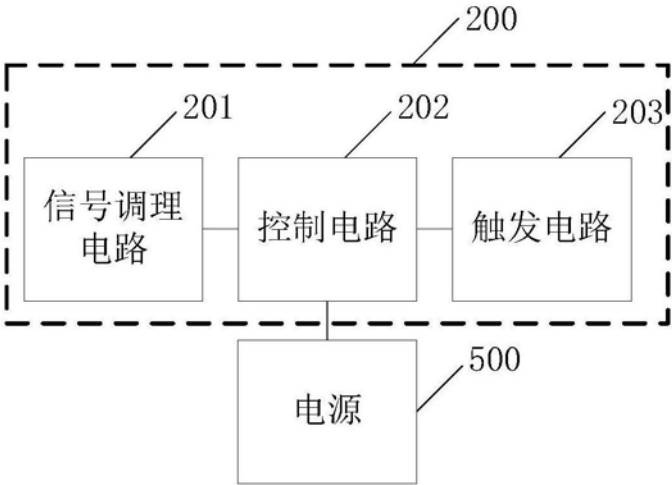


图3

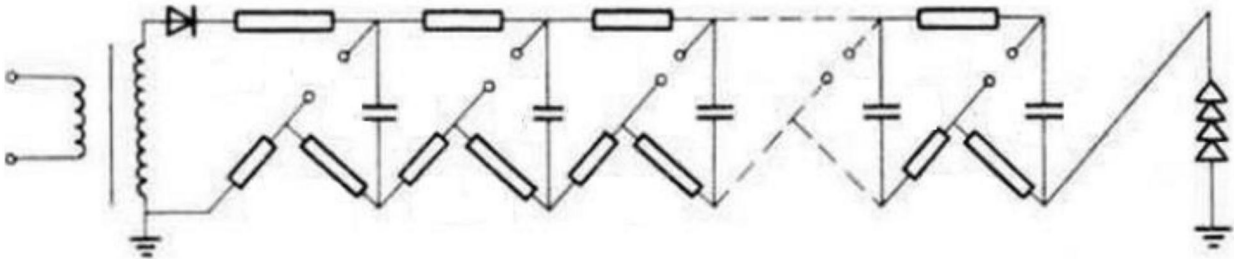


图4

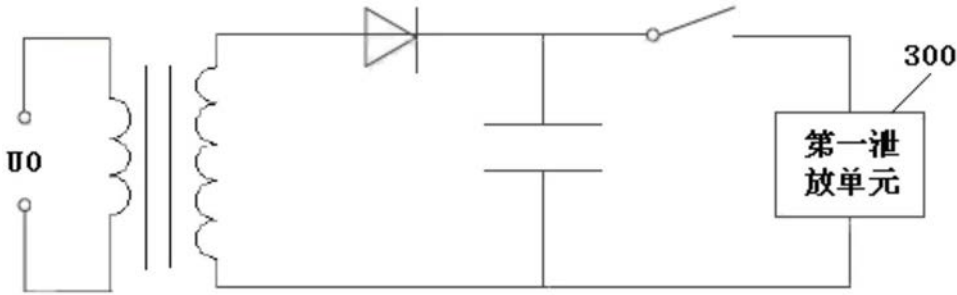


图5

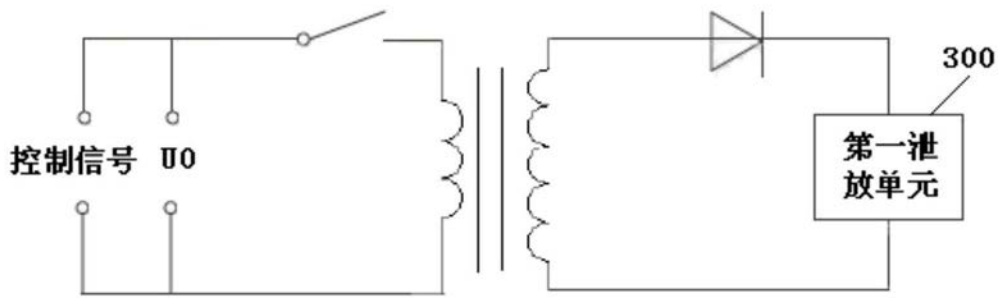


图6

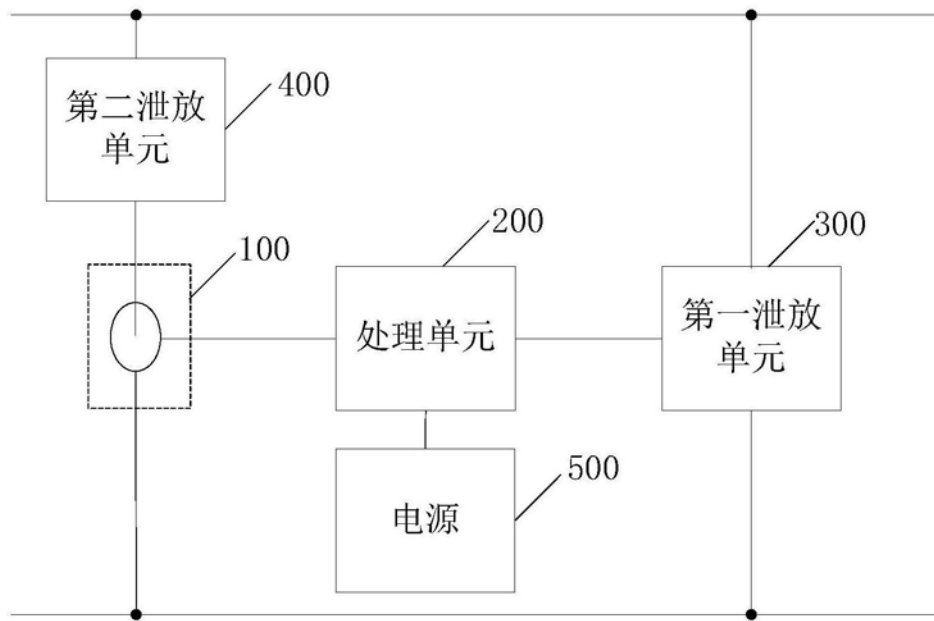


图7

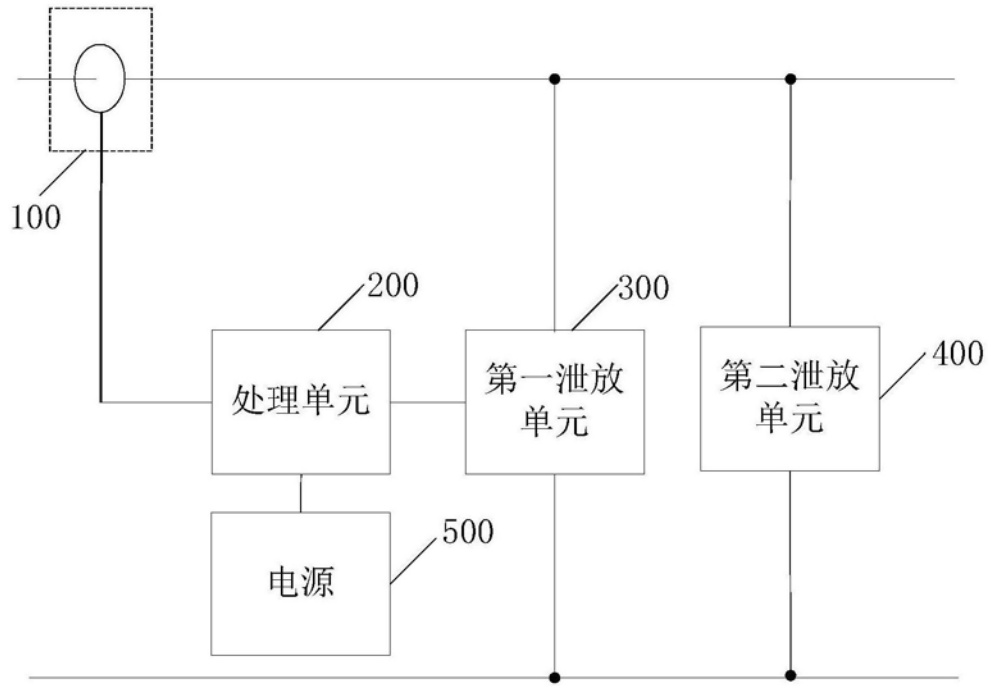


图8