



# [12] 发明专利申请公开说明书

[21] 申请号 01813783.0

[43] 公开日 2003 年 10 月 1 日

[11] 公开号 CN 1446381A

[22] 申请日 2001.7.6 [21] 申请号 01813783.0

[30] 优先权

[32] 2000. 8. 4 [33] EP [31] 00116868.1

[86] 国际申请 PCT/EP01/07836 2001.7.6

[87] 国际公布 WO02/13283 法 2002.2.14

[85] 进入国家阶段日期 2003.1.31

[71] 申请人 洛桑生态综合技术联合公司

地址 瑞士洛桑

[72] 发明人 B·维林 P·穆拉尔特

[74] 专利代理机构 中国专利代理(香港)有限公司

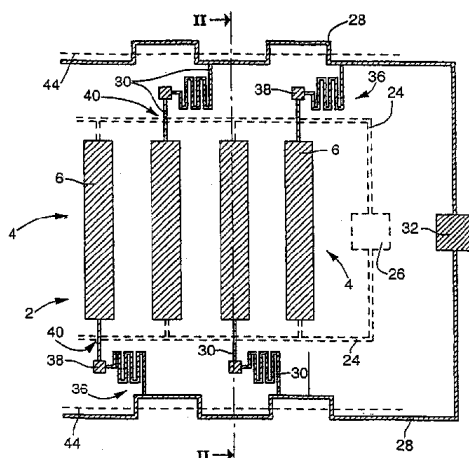
代理人 苏娟

权利要求书 2 页 说明书 6 页 附图 2 页

[54] 发明名称 包括 - 需要电极化的热电物质层的热释传感器的制造方法

[57] 摘要

本发明涉及一种制作多个热释传感器的方法，它通过在硅薄片(18)的一个表面上形成一薄的热电物质层(8)，为了限定形成该传感器的像素(4)，在该硅薄片(18)上，在下电极(10)和上电极(6)之间的层上装备一个电极化。为了在像素两电极之间发生短路时保护硅薄片，装备了与下电极或者上电极串连的电阻(36)，以便至少通过用于产生电极化的子组件在电极之间将它们连接起来。一旦产生了电极化，连接上电极或者下电极的电连接(28)被除去，以便允许每一个像素在传感器工作时提供一个基本电信号。为了最小化短路风险和降低电极的寄生电容，将像素的上电极和下电极结构化。当在硅薄片的整个平面中突出的连接轨道交叉时，该交叉点(40)最好设计在电极(6, 10)和相应的电阻(36)之间。



1. 多个热释传感器的生产方法，该方法在一个限定了一个总的平面(42)的共同的薄片(18)特别是硅薄片上形成一个薄热电物质层(8)，由多个像素(4, 54)构成的每个传感器通过一个自身的第一电极和第二电极(10)限定了每一个传感器，第一电极位于所述的热电物质层的一个表面上，第二电极位于该层的另一个表面上，该方法的特征在于，还至少包括下面的连续步骤：

- 5 A) 在多个传感器的至少一个第一电极的子组件之间形成电连接(28, 30, 72)，以便将第一电极连接到至少一个电接触极板(32)上，并且形成电阻(38, 70)，该电阻设置成使所述的至少一个子组件的每个第一电极与该电阻中的一个串连连接；
- 10 B) 通过在所述的至少一个电接触极板和所述的相应于所述的至少一个第一电极的子组件的像素的第二电极之间施加电压，对在第一电极和第二电极之间的所述的热电物质层进行极化；
- 15 C) 至少一个传感器的所述的第一和/或者第二电极彼此之间电绝缘。

2. 根据权利要求1所述的方法，其特征在于，所述的像素的第二电极同样由相应的位于所述的第一电极的对面的，并且在电极间通过第二电连接(24, 68)至少平行连接的自身的电极构成。

- 20 3. 根据权利要求2所述的方法，其特征在于，所述的第一和第二电连接具有在所述的硅片的整体平面中突出的交叉，所述的第二连接设置成使得交叉发生在所述的第一电极和相应的所述的电阻之间。

4. 根据权利要求1-3中任一项所述的方法，其特征在于，同一个传感器的所述的第一连接(28)设置成使得该连接在切割传感器时被切割，并且其第一电极然后彼此电绝缘。

5. 根据上述任一项权利要求所述的方法，其特征在于，所述的电阻和第一电连接设置成靠近所述的硅片的上表面(16)的基本水平的薄层。

- 30 6. 根据权利要求1-4中任一项所述的方法，其特征在于，所述的第一电连接由位于所述的硅片的通道(72)和穿过该硅片的通孔(70)至少平行地构成。

7. 根据权利要求 6 所述的方法，其特征在于，所述的电阻都在所述的通孔处平行设置。

8. 根据权利要求 6 或者 7 所述的方法，其特征在于，所述的传感器每一个都形成象素的二维矩阵。

5 9. 根据上述的任一项权利要求所述的方法，其特征在于，用于连接所述的第一电极的电接触极板(38, 78) 形成在第一电极和相应的电阻之间，并且当进行所述的步骤 C 时，所述的第一电极的电极间绝缘。

10 10. 根据上述任一项权利要求所述的方法，其特征在于，所述的电阻值设计为大致相等，以便限定象素的大致相等的阻抗，以允许在象素上，通过电化学方法均匀地沉积一吸收层。

包括 - 需要电极化的热电物质层  
的热释传感器的制造方法

5 本发明涉及一种通过在特别是硅制薄片或者基体的一个表面上形成一热电物质薄膜或者层，制造热释传感器的一种方法。每个传感器由多个象素组成，每个象素由自身的位于热电物质层的一个表面上的第一电极和位于该热电物质层的另一个表面上的第二电极限定。

这样的传感器具有多种用途，特别是用于气体的光谱测定和热成  
10 象。这样的传感器成本很小。但是为了该热电物质层的良好功能，通常必需受到电极化作用；即，在两个电极间施加一电场，用来至少在象素的第一和第二电极之间定向热电物质层的偶极子。作为范例，在象素的第一和第二电极之间施加大约 30V 的电场，同时热电物质层的温度位于 110°C-170°C 之间，并且在大约 10 分钟内。用一种类似于  
15 生产集成电路的方法批量制作多个传感器。直径为 10 厘米的硅薄片可以容纳数百个不同的形成为象素的直线网络或者象素矩阵形式的二维网络的传感器。

这样的传感器的制作方法必需允许至少象素的子组件同时极化；  
由于确信的理由，应该将一个象素一个象素的极化抛弃。最好是，同  
20 时极化在同一个硅片上的所有的象素，以便降低成本和传感器的制作时间。为了极化象素的至少一个子组件，人们设计了将上电极和下电极之间进行电连接。一般来说，或者是上电极，或者是下电极在电极之间进行恒定的电连接，以便使传感器在公共电位下工作。相反，另  
外的电极必需在电极间电绝缘以便提供基本电信号。

25 一般来说，工作人员设计了通过一个金属层形成下电极，以便限定用于象素组件的公共电极。这样可以使制作步骤经济。因此，硅薄片具有一个横向金属层，在该金属层上沉积薄热电物质层。在该层上设置限定出该象素的几何形状的上电极。

在上述的实施例 中，传感器的上电极必需在使用前在电极间被绝  
30 缘，正如上述。然而为了同时极化至少一象素子组件，设计在上电极之间形成短暂的电连接。另外，为了产生同样的电极化设计将用于提供象素基本电信号的电极电连接。因此，最好至少通过子组件将这些

电极组件连接起来，该子组件连接在用于产生极化的至少一个电接触极板上。

然而，这样的方法的主要的缺点是在象素电极之间的任何偶然性短路将导致对于所有的所涉及的子组件的象素来说的电压下降。因此电极化成为不可能并且整个硅片可能被丢弃。因为在同一个硅片上制作的传感器数量，这样的事件可导致可观的损失，因而显著增加了在工业生产中这种传感器的成本。

本发明的目的是，通过对至少在生产的传感器硅片的象素的子组件同时进行电极化，来缓解上述的缺点。

通过本发明的主题，例如权利要求 1 所限定的涉及多个热释传感器的制作方法来达到本发明的目的。在该方法中，设计一个步骤，在该步骤中：在至少第一电极的子组件之间形成电连接，该第一电极中的每一个在一个象素上形成自己的电极，而且在该步骤中还设计了，形成一些电阻，这些电阻设置成使得所述的子组件的每个电极与这些电阻中一个串连。

由于上述电阻的设置，一个象素的短路不再导致极化电压的严重的降低，该极化电压是在上述步骤之后的极化步骤施加的。因此可以在出现某些象素的一个或者多个短路时，对在同一个硅片上的传感器进行正确地极化。在所制作的传感器工作时，被短路的象素很明显的失效，但是这个问题保持被限定在受到了偶然的短路的单个象素上。

为了使传感器的损坏和短路的风险进一步降低，根据一个优选实施例，在本发明的范围内设计了同时使电极结构化，该电极用于在电极之间连接到一个参考电压上。因此，通过象素的自身的下和上电极来限定象素。因此使得由电极形成的寄生电容降低。第二电极通过第二电连接在电极间被至少部分连接，也就是说，至少通过最好与上述的子组件相应的子组件将电极进行电连接。

根据传感器的制作的一种变形，分别连接在上电极和下电极上的第一和第二电连接具有在硅片的整个平面中突出的交叉。为了避免在交叉点处的第一和第二电连接之间的短路，由于极化电压的降低，导致传感器的部分的损坏或者组件的损坏，所以第一和第二电连接设置成使交叉点位于电阻和电极之间，在电极间，电极被连接。

根据特别的优选实施例以及非常适合于象素线性网络或者象素双

线矩阵的实施例，在传感器的切割时，设计在与保护电阻相连的电极间的连接自动断裂。

5 根据本发明的方法实施的另外变形实施例，以及本发明的优势将在后面借助于随后的说明书和用作示范而非限定的附图，被描述，附图包括：

图 1 局部并简略地示出了根据本发明的方法实施的第一实施例进行生产热释传感器的硅片的上视图；

图 2 为图 1 的点画线 II-II 的剖视图；

10 图 3 为根据本发明的方法实施的第二实施例，生产热释传感器的硅片的局部简示的上视图；和

图 4 和 5 为沿图 3 的点画线 IV-IV 的剖视图。

下面借助于图 1 和 2 描述本发明生产方法的第一优选实施例。在图 1 中部分示出了由象素 4 的线性网络形成的传感器 2。每个象素由属于自己的适合于象素的上电极 6 的几何形状限定。这些象素中的每一个都是由一热电物质的薄层 8 构成，在该薄层的上表面形成该电极 15 6，而在该薄层的下表面设置一个形成在一个薄膜 12 上的下电极 10。在薄膜 12 下面，特别是由  $\text{SiO}_2$  和/或者  $\text{Si}_3\text{N}_4$  构成的薄层 12 下面设置一个用于与每一个象素热绝缘的空腔 14。

20 该传感器在一个硅薄片 18 的上表面 16 上形成。在该薄片上可以生产成千上万个热释传感器。当生产这样的传感器时，可以在一个传感器的象素组件上，特别是在传感器组件上设置一个公共的下电极，并且形成一个横跨该薄片的金属层。同样，热电物质层 8 可以与一个传感器的象素，甚至于一个相同的薄片的传感器组件共用。反之，为了 25 使象素之间热绝缘，薄层 8 总体上至少平行构造。在图 1 情况中，薄层 8 在特别是位于电极 6 之间的区域内被除去。最后，例如黑色铂金的吸收层 20(图 1 中未示出) 被沉积在上电极上。

30 为了使每个象素的电极 6 和 10 之间的薄层 8 电极化，下电极 10 通过电连接 24 被彼此连接，该电连接通到至少电接触极板 26 上。同样，通过由主通道 28 和将每个电极 6 连接到主通道上的副通道 30 构成的暂时的电连接使上电极彼此被连接。因此根据本发明的方法这些电连接被形成用来允许同时对至少一个象素子组件极化。为此，将这些主通道 28 连接在至少电接触极板 32 上。人们将注意到对于一个硅

薄片而言，一般设计了多个接触极板 26 和/或者 32，该接触极板 26 和/或者 32 将制作的传感器的每个下电极子组件和/或者上电极子组件连接在一起。

5 根据本发明，为每个象素 4 设计了形成一个电阻 36，该电阻 36 与该象素的上或者下电极串连连接。在这里所述的实施例中，电阻 36 与电极 6 串连并且沿副通道 30 设置。极板 32 与电极 6 的电连接被首先设计，以便允许通过在上和下电极之间施加一个电压，借助于接触极板 26 和 32，产生热电物质层的电极化步骤。第二步，通过电化学步骤将电连接设计成吸收层沉淀 20。示范性地，该电阻 36 的值为 10  
10 千欧。

如本发明序言部分所述的，该电阻 36 首先用作保护在电极化步骤时制作传感器的硅薄片。事实上，当在电极 4 和 6 之间的象素中产生短路时，电阻 36 大大地限制泄漏电流并且防止了极化电压的下降；因此还导致失去了至少该硅薄片的一部分，因此损失成千上万的传感  
15 器。工作人员最好-懂得选择足够用作电阻 36 的值的范围。第二，电阻 36 用作限定出一个对于每个上电极来说大致相等的阻抗，这样，对于以均匀的方式在上电极组件上沉积吸收层 20 来说是有优势的。

为每个设置在上和下电极之间的象素，提供一个独立的接触极板。

20 为了降低在上和下电极之间相对于层 8 的短路的风险，在本发明中设计了将下电极 10 进行同样地结构化并且通过连接通道 24 将这些电极连接。为了保护多个传感器不在上和下电连接之间短路，最好设计在硅薄片的整个平面 42 中突出的连接交叉位于电极 6 和相应的电阻 38 之间。因此，如果在连接 24 和 30 之间发生短路，该电阻 36 保  
25 护剩余的象素和通过该局部破坏特别保护未涉及的传感器。

主通道 28 实施为螺帽断面槽，并且设计出，在将硅薄片上的一个传感器分离时沿虚线 44 切割该硅薄片。因此在切割时，上电极间的电连接被自动切割，以便然后电极彼此电绝缘。极板 38 用来接收象素的基本信号，而且人们将注意到该电阻 36 位于相对极板 38 的电  
30 极 6 的另外一边上，以便在传感器工作时该电阻 36 不被激活。

人们将注意到这里电阻 36 用薄层大致水平实施，并且电阻 36 位于该硅薄片 18 的上表面 16 的附近。这个电阻可以根据现有技术设置

在一个或者多个薄层上。

当形成为象素的两线矩阵传感器时，可以与图 1 类似的方式设置不同的元件，每个象素线具有其电阻，该电阻在另一个线的对面设置，而且在图 1 中，电阻可替换地在其它象素附近设置。当具有多于两线的矩阵象素时，可以在象素之间平行设置暂时的电连接，特别是用于连接非边缘电极。为了赢得空间并且在单位面积上存放高密度的象素，对于大的象素矩阵来说可以在一个多层结构中设置电连接，根据在半导体领域中的已知的镀金属技术，在该多层结构上使不同金属层彼此绝缘。这样的实施允许仅在硅薄片 18 的上表面 16 附近确保微加工。反之，如果没有设计在象素之间除去电连接和绝缘层，在这种情况下，增加了生产步骤并且降低了象素的热绝缘。下面将给出优选的解决方法，用于相对延伸的两维传感器的极化所必需的电连接。

通过图 3 和 4，下面将描述根据本发明的方法的第二实施例。在图 3 中局部示出了矩阵形式的象素的设置。只示出了 4 个象素 54；但是是一个传感器可以被形成一个具有多个行和列的象素的矩阵。在没有其它的由很多象素构成的传感器条件下，这里所述的方法被实施。上面已经描述的参照在这里将不再描述。

象素 54 由下电极 6 和上电极 10 构成，这些电极位于结构化的热电物质层 8 的每一个边上。为了在通过干蚀刻进行微加工电极 10 和其连接臂 58 时保护薄层 12，可以在层 12 上设置一个缓冲层或者停止层 60。该层 60 较薄并且还形成一在热电物质层和薄膜 12 之间的互相扩散的阻挡层。另外，该层 60 对于下电极来说，用作粘合剂层。该层 60 可以由  $ZrO_2$ ,  $TiO_2$  或者其它类似氧化物构成，以便阻挡与热电物质层的氧化作用和反应。

通过将设置在层 8 上的连接臂 56 上的导体 64 连接到设置在硅薄片 18 的下表面 66 上的通道 68 实现在上电极之间的电连接。因此通过所考虑的硅薄片或者传感器的下面实现在上电极间的连接。同样，下电极 10 之间通过垂直连接臂 58 到导电通道 72 的通孔 70 而被电连接，该导电通道 72 位于硅薄片 18 的后表面 66 上。通道 68 和 72 是对齐的并且穿过硅薄片 18 以便连接上和下电极排。该通道 68 和 72 在至少一个端部具有一个电接触极板。上述的设置允许设置在硅薄片 18 上的象素组件同时进行极化。

根据本发明，设计该通孔 64 和 70 构成象素的电极化时对正在生产的硅薄片的保护电阻。这里给出实例，该通孔 70 构成了保护电阻。在极化步骤之后，最好设计，通过化学腐蚀或者干腐蚀，通过机械化学抛光 (CMP) 或者还通过激光切割除去通道 72 来除去在下电极之间的电连接。相反，最好可以保护该通道 68，以便能够将一个传感器的上电极放置在同一个电压下。为了收集该象素的基本电信号，可以设置一些接触板 78，该接触板位于电极 10 和电阻 70 之间。然而，还可以在硅薄片的后表面上设置极板 78，例如在该后表面上的开通的通孔 70 的端部上设置极板 78。使用通孔因此允许解决关于必需的电连接的空间小的问题，而且还允许有优势地在通孔处设置保护电阻。

其它的变形在不超出本发明的范围下可以为普通技术人员所公知。特别地，可以通过硅薄片的后表面设计一些电连接以用于下电极，但是也可以为前表面附近的上电极设计一些电连接，也就是说，在层 60 的上面，特别是在热电物质层的上面，正如在本发明的第一实施例中公开的那样。在这样的混合实施例中，电阻可以设置在通孔处或者上电极的金属镀层处。

还将注意到，可以设计将电阻设置在该硅薄片的下表面 66 上。

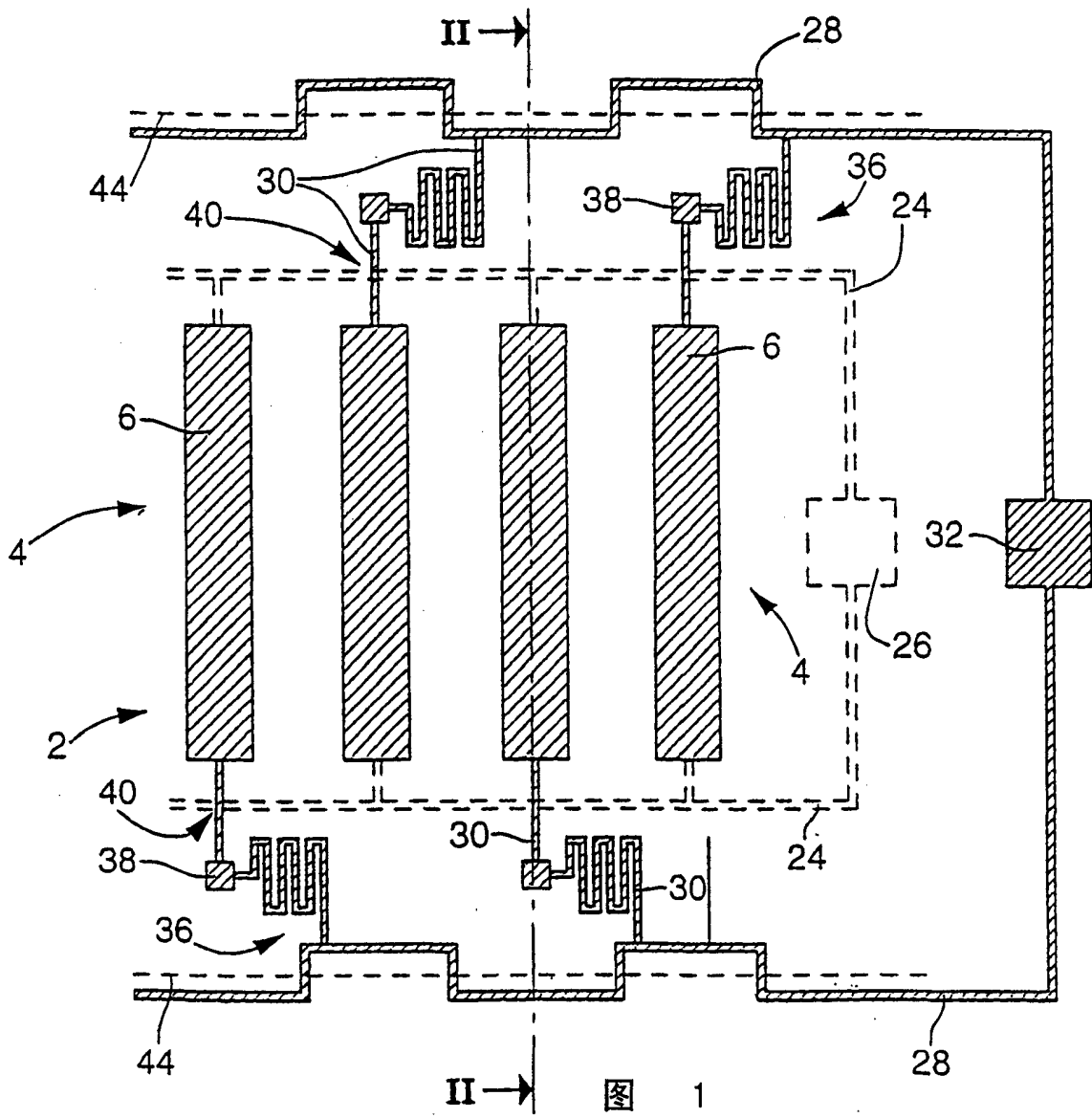


图 1

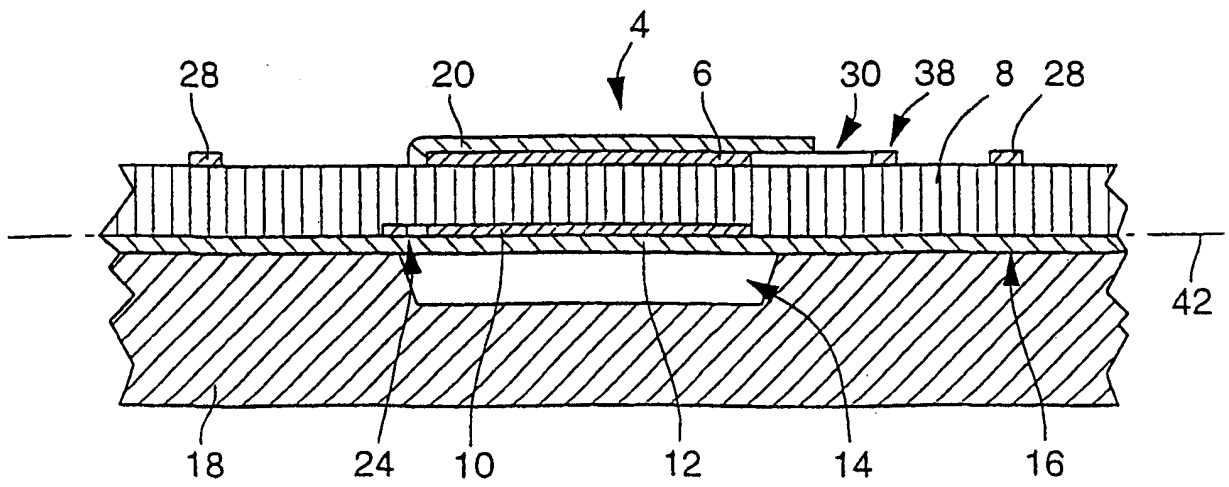


图 2

