



(12) 发明专利申请

(10) 申请公布号 CN 101841308 A

(43) 申请公布日 2010.09.22

(21) 申请号 201010180587.0

(22) 申请日 2010.05.24

(71) 申请人 无锡汉咏微电子有限公司

地址 214072 江苏省无锡市滴翠路西园里名都华庭 622-702 室

(72) 发明人 张滢清 赵嘉林 韩基东 赵云午 郑云华

(51) Int. Cl.

H03F 3/45(2006.01)

H03F 1/32(2006.01)

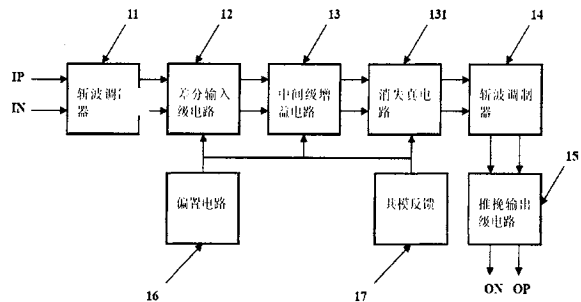
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

一种高性能运算放大器的结构

(57) 摘要

本发明涉及一种高性能的运算放大器结构,包括斩波调制器、输入级电路、中间级增益电路与消失真电路、输出级电路。所述斩波调制器与输入级电路相互连接,输入级电路与中间级增益级电路、消失真电路相互连接;所述的中间级增益电路、消失真电路与斩波调制器相互连接;所述输出级电路与斩波调制器相互连接。本发明提供了一种高性能的运算放大器结构,这种结构具有对各种干扰影响适应性强的优势,能够广泛地运用在电能计量表、模数转换器等芯片之中。



1. 一种高性能运算放大器的结构,其特征在于,包括斩波调制器、输入级电路、中间级增益电路、输出级电路与消失真电路,所述输入级电路与所述斩波调制器相互耦合,接收斩波调制器的输入信号;所述输入级电路与斩波调制器的反馈路径之间,耦合有中间级增益电路和消失真电路;所述输出级电路与斩波调制器相互耦合,输出斩波调制器的输出信号。

2. 根据权利要求1所述的一种高性能运算放大器的结构,其特征在于,所述的输入级电路是由一对N沟道差分输入绝缘栅场效应管和一对P沟道差分输入绝缘栅场效应管并联构成的集成运放差分输入级电路,所述斩波调制器与差分输入级电路串联耦合,用于减少输入噪声。

3. 根据权利要求2所述的一种高性能运算放大器的结构,其特征在于,所述的输出级电路是推挽输出级电路,所述斩波调制器与推挽输出级电路串联耦合,用于提高信噪比。

4. 根据权利要求3所述的一种高性能运算放大器的结构,其特征在于,所述推挽输出级电路连接有由若干个晶体管构成的共源共栅器件组,用于增大差动电阻,提高电路的差动增益。

5. 根据权利要求4所述的一种高性能运算放大器的结构,其特征在于,所述的共源共栅器件组是折叠式结构。

6. 根据权利要求5所述的一种高性能运算放大器的结构,其特征在于,所述消失真电路设置在推挽输出级电路与斩波调制器之间。

7. 根据权利要求6所述的一种高性能运算放大器的结构,其特征在于,还设置有偏置电路,所述偏置电路与晶体管耦合,通过修正失调电流不为零而引起的误差减至最小。

## 一种高性能运算放大器的结构

### 技术领域

[0001] 本发明涉及一种放大器的结构,尤其是一种可以提高系统可靠性,高性能的运算放大器的结构。

### 背景技术

[0002] 近年来,电子产品的种类越来越多,人们对其性能的要求也越来越高,特别是半导体集成电路产品。这就要求我们在这类产品的内部的电路结构,以及器件材料方面进行研究。而运算放大电路则是我们进行电路研究的重中之重。

[0003] 运算放大器是许多模拟系统和混合数字信号系统中的一个完整部分,而且也是构成这此系统的基本中元。系统的性能在很大程度上都是受到内部运算放大器性能的制约。设计高性能的运算放大器,使得系统的总体性能上一个台阶。

[0004] 目前,运算放大器的结构多种多样,针对不同的用途有不同的结构形式。一般,为了提高系统的抗干扰性能,运算放大器的输入采用差动式。然而,一般结构的差动式运算放大器在条件极其恶劣的环境下,并不能明显的提高系统的性能。例如,电能计量表的应用。现在的电能计量表不但能计量电能,而且能对电能进行管理,对各种事件进行记录,自动远程抄表等功能。由于电网上的电压波动与外界信号的干扰,造成电表计量错误或死机。那么,为了使电能计量表性能稳定,对信号采集的精度就必须提高。因为有必要研发出一种高性能运算放大器的结构,它可以针对类似的情况提高采样精度,达到高可靠性能。

### 发明内容

[0005] 本发明的目的是提出一种高性能运算放大器的结构,该结构采用折叠式共源共栅的差分对作为运算放大器的输入,防止信号失真的电路,频率补偿,共模反馈,偏置与斩波调制,提高系统的抗噪声能力。

[0006] 本发明属于一种高性能运算放大器的结构,包括斩波调制器、输入级电路、中间级增益电路、输出级电路与消失真电路,所述输入级电路与所述斩波调制器相互耦合,接收斩波调制器的输入信号;所述输入级电路与斩波调制器的反馈路径之间,耦合有中间级增益电路和消失真电路;所述输出级电路与斩波调制相互耦合,输出斩波调制器的输出信号。

[0007] 进一步地,所述的输入级电路是由一对N沟道差分输入绝缘栅场效应管和一对P沟道差分输入绝缘栅场效应管并联构成的集成运放差分输入级电路,所述斩波调制器与差分输入级电路串联耦合,用于减少输入噪声。

[0008] 进一步地,所述的输出级电路是推挽输出级电路,所述斩波调制器与推挽输出级电路串联耦合,用于提高信噪比。该推挽输出级电路连接有由若干个晶体管构成的共源共栅器件组,用于增大差动电阻,提高电路的差动增益。

[0009] 更进一步地,所述的共源共栅器件组是采用折叠式结构。共源共栅结构的设计思路是将输入电压转化成电流,然后将他作为共源共栅级的输入,共源共栅级电流的变化再转化为输出电压的变化,可见,减小共源栅管的沟道长度,或增大静态工作电流,可以有效

提高运算放大器的次极点频率,但这是以减小开环直流增益为代价的。运算放大器的次极点频率将决定闭环建立时间,即决定了电路的最高工作速度,而运算放大器输出摆幅的减小将降低运算放大器的动态范围。设计时,对两者兼顾。首先,采用优化运算放大器的速度,再通过采用高性能偏置电路,提高运算放大器的输出摆幅。

[0010] 进一步地,还设置有偏置电路,所述偏置电路与晶体管耦合,通过修正失调电流不为零而引起的误差减至最小。作为优选,可以采用一种宽摆幅和恒定跨导的偏置电路。采用这种偏置电路可以确保 MOS 管的跨导在温度或者工艺有变化时仍然可以保持基本不变,从而使得运放的单位增益保持基本不变偏置电路还需要加启动电路,如果不加启动电路,就会出现电流为零的状态,整个偏置电路将不会工作。

[0011] 具体来说,可以优选采用甲乙类的放大器,晶体管静态工作点设置在截止区与饱和区之间,靠近截止点的放大电路,叫做甲乙类放大电路,适合于大功率高保真音频放大,推挽电路通常就是甲乙类放大电路。甲乙类放大又称 AB 类放大,它界于甲类和乙类之间,推挽放大的每一个“臂”导通时间大于信号的半个周期而小于一个周期。甲乙类放大有效解决了乙类放大器的交越失真问题,效率又比甲类放大器高,因此获得了极为广泛的应用。

[0012] 全差分运算放大器的输出端共模电平若不能确定,会随输出信号的改变而变化,会使得晶体管工作进入线性区,使电路无法正常工作。因此全差分运算放大器必须使用进一步设置共模反馈电路,通过检测输出信号的共模电平,反馈到共源共栅回路以稳定输出信号的共模电压。共模反馈一般有电阻网络反馈和电容网络反馈两种。电阻网络反馈方式结构相对简单,但会影响整个运放的增益和带宽。

[0013] 本发明的优点在于:提出了一种高性能的运算放大器结构,采用折叠共源共栅运放具有套筒式运放带宽大和速度高的特点。因为它的次主极点也是由内部有源负载管的跨导和内部节点的寄生电容决定,所以它的频率特性和套筒结构相近。这种结构具有对各种干扰影响适应性强的优势,能够广泛地运用在电能计量表、模数转换器等芯片之中。

## 附图说明

[0014] 图 1 是本发明的高性能运算放大器结构示意图。

[0015] 图 2 是本发明的斩波调制电路示意图。

[0016] 图 3 是本发明的输入级电路示意图。

[0017] 图 4 是本发明的中间级、消失真电路示意图。

[0018] 图 5 是本发明的输出级电路示意图。

[0019] 图 6 是本发明的系统电路示意图。

## 具体实施方式

[0020] 如图 1 所示:在应用系统中,运算放大器是一个独立的模块。

[0021] 该系统包括斩波调制器 11/14、差分输入级电路 12、中间级增益电路 13、推挽输出级电路 15 与消失真电路 131,所述的差分输入级电路 12 与所述斩波调制器 11 相互耦合,接收斩波调制器 11 的输入信号;所述差分输入级电路 12 与斩波调制器 14 的反馈路径之间,耦合有中间级增益电路 13 和消失真电路 131;所述推挽输出级电路 15 与斩波调制器 14 相互耦合,输出斩波调制器 14 的输出信号。

[0022] 斩波技术是通过把输入信号和开关型方波信号耦合,再经同步解调和低通滤波后得到非线性小的信号,它并没有实质性的消除失调,而是调制到了高频。在理想情况下,斩波—稳定运放应该能完全消除直流失调和低频(主要是 $1/f$ )噪声。运算放大器的噪声主要包括 $1/f$ 噪声及热噪声。因此,使用斩波—稳定运算放大器可以有效的改善信号质量。

[0023] 所述的差分输入级电路,由折叠式共源共栅的差分对器件组构成。共源共栅的结构增大输出阻抗,提高第一级增益,折叠式结构提高共源共栅输出级的输出电压摆幅。差分输入提高共模抑制比。

[0024] 所述中间级增益电路 13 和消失真电路 131,由共源共栅器件组与共模反馈电路 17 构成。由于采用全差分输出,因此需要增加共模反馈电路 17,此共模反馈电路 17 将共模电压误差返回到共源共栅级的负载管的栅偏置上,消除共模失调,此方式有效的防止了交越失真。

[0025] 所述推挽输出级电路 15,由频率补偿与推挽输出构成。实现了轨对轨输出。

[0026] 整个系统由偏置电路 16 提供偏置。

[0027] 如图 2 所示:晶体管 101 与 102 接输入正端信号,晶体管 103 与 104 接输入负端信号,它们的输出接输入级的正端信号;晶体管 105 与 106 接输入正端信号,晶体管 107 与 108 接输入负端信号,它们的输出接输入级的负端信号;晶体管 101 与 107、104 与 106 接同相时钟信号,晶体管 103 与 105、102 与 108 接反相时钟信号。它们构成斩波调制的差分输入级电路。

[0028] 晶体管 109、110、111、112 接输出负端信号,晶体管 113、114、115、116 接输出正端信号,晶体管 109、110 与晶体管 113、114 的输出接输出级的一组推挽器件组。晶体管 401、111、112 与晶体管 115、116 的输出接输出级的另一组推挽器件组 402。晶体管 117、118、119、120 接输出负端信号,晶体管 121、122、123、124 接输出正端信号,晶体管 117、118 与晶体管 121、122 的输出接输出级的一组推挽器件组 403,晶体管 119、120 与晶体管 123、124 的输出接输出级的另一组推挽器件组 404。晶体管 109、113、112、116 与晶体管 117、121、120、124 接同相时钟信号,晶体管 111、115、110、114 与晶体管 119、123、118、122 接反相时钟信号。它们构成斩波调制的推挽输出级电路。

[0029] 如图 3 所示,所述的差分输入级电路。由晶体管 201 与 202 构成差分对,晶体管 203 与 204 构成偏置,晶体管 205 与 206 为共模控制。

[0030] 如图 4 所示,所述的中间级增益电路 13、消失真电路 131,由晶体管 305 与 307 组成 PMOSFET 器件组,晶体管 306 与 308 组成 NMOSFET 器件组,这四个 MOS 管可以有效的防止交越失真。晶体管 301、302、303、304 构成偏置,晶体管 309、310 与 205、206 为共模控制。

[0031] 如图 5 所示,所述的推挽输出级电路 15 由晶体管 401 与 403 构成推挽输出,晶体管 402 与 404 构成推挽输出,晶体管 405 与 406,晶体管 409 与 410 构成上半波的频率补偿,晶体管 407 与 408,晶体管 411 与 412 构成下半波的频率补偿。

[0032] 如图 6 所示,是整个高性能运算放大器的电路结构示意图。

[0033] 显然上述实施例不是对本发明的限制,上述的一种高性能运算放大器的结构还可以有其他许多变化。虽然已经结合上述例子详细讨论了本发明,但应该理解到:业内专业人士可以显而易见地想到的一些雷同,代替方案,均落入本发明权利要求所限定的保护范围之内。

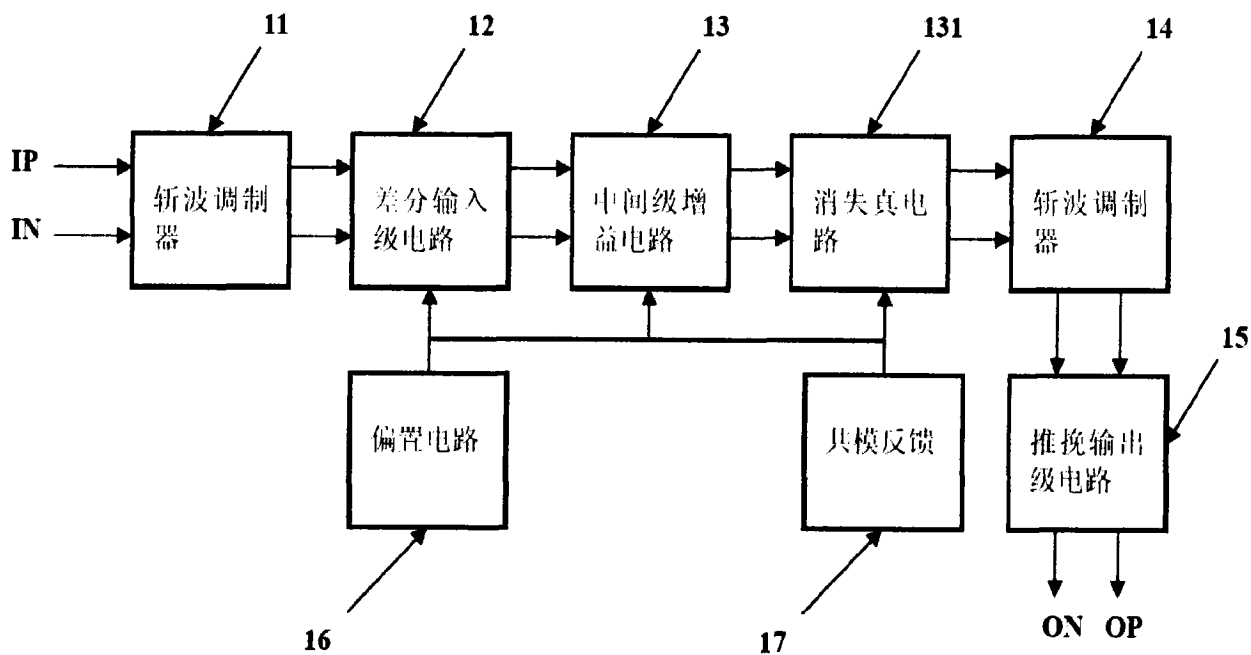


图 1

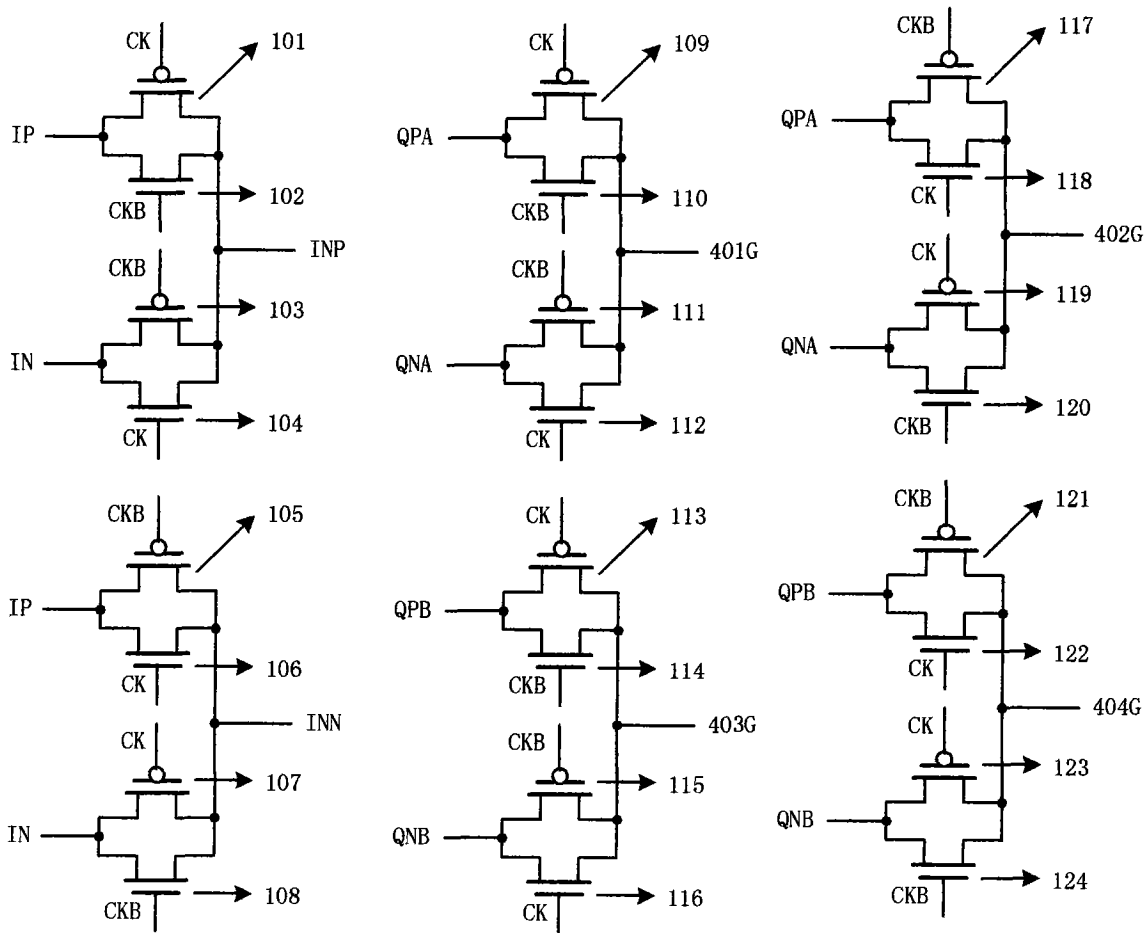


图 2

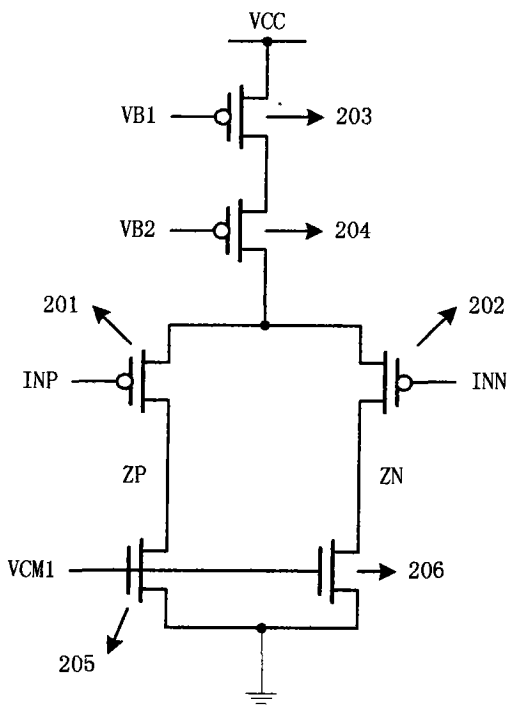


图 3

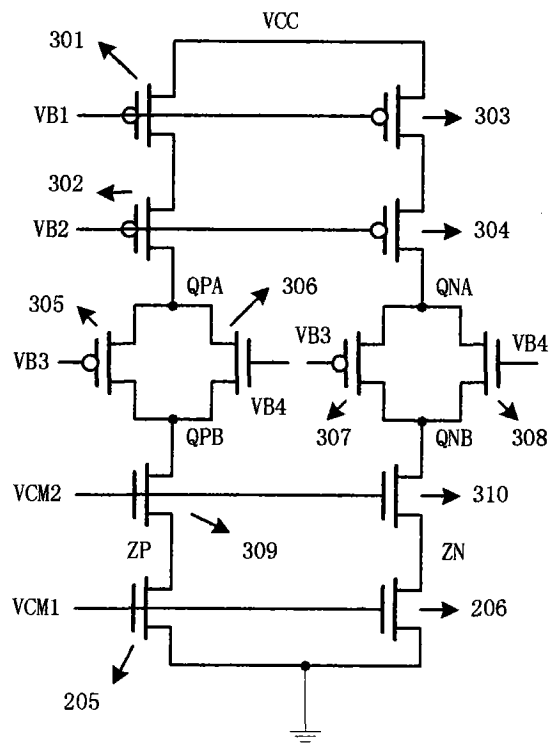


图 4

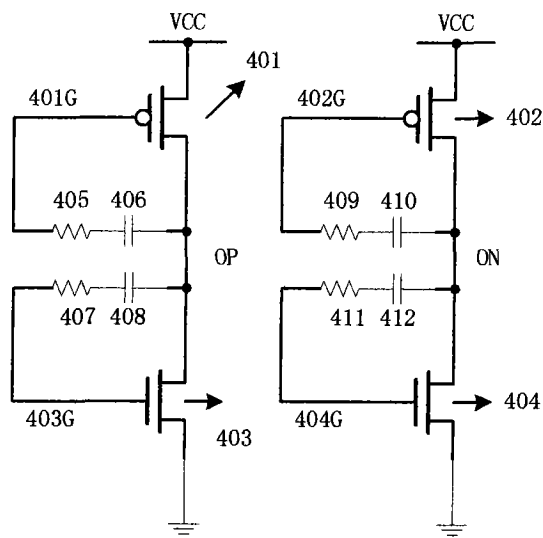


图 5

