



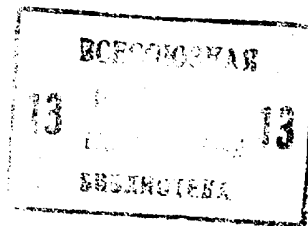
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1254487** **A1**

(5D) 4 G 06 F 11/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3835969/24-24
(22) 02.01.85
(46) 30.08.86. Бюл. № 32
(72) Л.Л. Майзельс и Н.З. Поздняков
(53) 327.681(088.8)
(56) Авторское свидетельство СССР
№ 613402, кл. G 11 C 11/00, 1972.
Процессор ЕС 2060. Техническое
описание, раздел Т0 1, приложение 3,
с. 24, 25, 69-72.
(54) УСТРОЙСТВО ДЛЯ ОБНАРУЖЕНИЯ КОН-
ФЛИКТОВ В ПРОЦЕССОРЕ
(57) Изобретение относится к вычисли-
тельной технике и может быть исполь-
зовано в процессорах цифровых элект-
ронных вычислительных машин. Цель

изобретения - расширение области при-
менения устройства за счет выявления
конфликтов при обращении к смежным
регистрам общего назначения. Устрой-
ство содержит регистры адреса, блоки
сравнения, элементы И, триггеры, эле-
мент ИЛИ, элемент НЕ. Устройство обес-
печивает обнаружение конфликтов (сов-
падение адресов), возникающих при
совмещенной обработке команд, принятых
в ЕС ЭВМ. Использование устройства в
ЭВМ обеспечивает повышение производи-
тельности ЭВМ за счет своевременного
выявления возможного конфликта и вы-
хода из режима совмещенной обработки
команд только в этом случае. 3 ил.

(19) **SU** (11) **1254487** **A1**

Изобретение относится к вычислительной технике и может быть использовано в процессорах цифровых электронных вычислительных машин.

Цель изобретения - расширение области применения устройства за счет выявления конфликтов при обращении к смежным регистрам общего назначения.

На фиг. 1 изображена структурная схема устройства для обнаружения конфликтов в процессоре; на фиг. 2 - временная диаграмма выполнения команды; на фиг. 3 - временная диаграмма совмещенного выполнения команд.

Устройство содержит (фиг. 1) первый регистр 1 адреса, второй регистр 2 адреса, третий регистр 3 адреса, первый блок 4 сравнения, второй блок 5 сравнения, первый элемент И 6, второй элемент И 7, первый триггер 8, второй триггер 9, элемент ИЛИ 10, первый адресный вход 11, первый управляющий вход 12, второй адресный вход 13, второй управляющий вход 14, третий адресный вход 15, третий управляющий вход 16, четвертый управляющий вход 17, пятый управляющий вход 18, выход 19, третий 20, четвертый 21, пятый 22, шестой 23 элементы И, элемент НЕ 24, третий блок 25 сравнения, четвертый блок 26 сравнения, первый элемент 27 задержки, второй элемент 28 задержки, первый вход 29 синхронизации, второй вход 30 синхронизации, третий элемент 31 задержки.

Устройство обеспечивает обнаружение конфликтов (совпадения адресов), возникающих при совмещенной обработке команд, принятых в ЕС ЭВМ.

Структура команд, принятых ЕС ЭВМ, требует следующей последовательности действий: выборка команд из памяти и распаковка команд; формирование адреса и выбор операнда; выполнение действий и запись результата.

Эти последовательные действия называют этапами обработки команд и обозначают буквой Э с соответствующими индексами Э1, Э2, Э3 (фиг.2). Для повышения производительности одновременно обрабатываются несколько последовательных команд, находящихся на разных этапах обработки (на фиг. 3 приведена временная диаграмма обработки команд К, К+1).

Особенностью команд ЕС ЭВМ, требующих записи в смежные регистры общего назначения, является то, что

в поле Р 1 подобных команд указывается только один адрес, а запись должна производиться в два смежных регистра: четный Р и нечетный Р+1.

При одновременной обработке команды К, например типа "Умножение И" и какой-либо команды К+1, например формата Р Х, возможна ситуация: команда К на этапе Э3 проводит запись результата в смежные регистры общего назначения, которые должны использоваться (К+1)-й командой на этапе Э2 в качестве регистров индекса и(или) базы. При этом необходимо прекратить одновременную обработку команд К, К+1: прекратить выполнение команды К+1 и выполнить ее после окончания команды К (окончания записи результата).

Устройство работает следующим образом.

После включения питания устройства сигналом, поступающим по входу 17 устройства на вход установки в "0" триггера 8, производится установка в "0" этого триггера.

При выполнении команды К типа "Умножение М" на этапе Э1 (фиг.3, 4 - начало этапа), на информационном входе триггера 9 устанавливается уровень логической "1" с входа 18 устройства (признак записи в смежные регистры общего назначения). Установка триггера 9 в "1" происходит при поступлении сигнала на вход синхронизации этого триггера с входа 29 устройства. При этом на входах элементов И 20-23 устанавливаются уровни логического "0" к моменту времени (через элемент 31 задержки, элемент НЕ 24).

Длительность задержки элемента 31 задержки выбирается из условия обеспечения блокировки работы третьего 25 и четвертого 26 блоков сравнения при установке триггера 8.

На входы третьего 25, четвертого 26 блоков сравнения поступают сигналы с выходов элементов И 20-23, обеспечивающие получение уровня логической "1" на входах элементов И 6 и 7. Установкой в единичное состояние триггера 9 обеспечивается блокировка работы третьего 25 и четвертого 26 блоков сравнения. В сравнении участвуют только 0-2 разряды первого 1, второго 2 и третьего 3 регистров адреса. Регистры адреса - четырехразрядные.

С момента времени (фиг. 3) начинается одновременная обработка команд K, K+1. На этапе 32 команды K адрес записи результата выполнения команды K с входа 11 устройства поступает на регистр 1 адреса (на установочный вход этого регистра поступает признак этапа 32 с входа 12 устройства). Установка регистра происходит по синхросигналу, поступающему на вход синхронизации регистра 1 адреса с входа 29 устройства. На этапе 31 команды K+1 адреса индекса и базы команды K+1 со второго 13 и третьего 15 адресных входов устройства поступают на второй 2 и третий 3 регистры адреса (на установочный вход указанных регистров поступают признаки этапа 31 с входа 14 устройства). Установка регистров происходит по синхросигналу, поступающему на входы синхронизации регистров с входа 29 устройства.

При равенстве адресов записи результата выполнения команды K и адресов индекса и (или) базы команды K+1 на выходах блока 4 сравнения и (или) блока 5 сравнения устанавливаются уровни логической "1", поступающие на входы элементов И 6 и 7. На входы элементов И 6 и 7 также поступают признак записи в регистры общего назначения с входа 17 устройства; признак этапа 32 команды K с выхода элемента 27 задержки; уровни логической "1" с выходов третьего блока 25 сравнения и четвертого блока 26 сравнения.

При равенстве адресов записи результата команды E и, например адреса индекса (фиг. 3) уровень логической "1" с выхода элемента И 6 через элемент ИЛИ 10 поступает на информационный вход триггера 9. На установочный вход этого триггера поступает признак этапа 31 команды K+1 с выхода элемента 28 задержки. По синхросигналу, поступающему с входа 30 устройства, происходит установка в "1" триггера 9. Сигнал, появляющийся на выходе 19 устройства, используется для прекращения выполнения команды K+1.

Если же команда K требует записи в один регистр общего назначения, то на этапе 31 выполнения подобной команды на вход 18 устройства не поступает сигнал - признак записи в смежные регистры общего назначения и, следовательно, не происходит установка в "1" триггера 9, что обеспе-

чивает выявление конфликта по одному адресу записи.

Ф о р м у л а и з о б р е т е н и я

Устройство для обнаружения конфликтов в процессоре, содержащее первый, второй и третий регистры адреса, первый и второй блоки сравнения, элемент ИЛИ, первый и второй элементы И, первый и второй элементы задержки, первый триггер, причем первый выход первого регистра адреса соединен с одним из входов первого и второго блоков сравнения, выходы которых соединены с первыми входами первого и второго элементов И соответственно, первые выходы второго и третьего регистров адреса соединены соответственно с другими входами первого и второго блоков сравнения, выход первого элемента задержки соединен с вторыми входами первого и второго элементов И соответственно, выход второго элемента задержки подключен к установочным входам первого триггера, управляющими входами устройства с первого по четвертый являются соответственно установочный вход первого регистра адреса и вход первого элемента задержки, установочные входы второго и третьего регистров адреса и вход второго элемента задержки, третьи входы первого и второго элементов И, вход установки в "0" первого триггера, первым и вторым входами синхронизации устройства являются соответственно входы синхронизации регистров адреса и вход синхронизации первого триггера, адресными входами устройства являются информационные входы регистров адреса, отличающееся тем, что, с целью расширения области применения устройства за счет выявления конфликтов при обращении к смежным регистрам общего назначения, в него введены третий и четвертый блоки сравнения, элементы И с третьего по шестой, элемент НЕ, третий элемент задержки второй триггер, причем второй выход первого регистра адреса соединен с первыми входами третьего и пятого элементов И, выходы которых подключены к первым входам третьего и четвертого блоков сравнения соответственно, выходы которых соединены с четвертыми входами первого и второго элементов И соответственно, выходы

которых через элемент ИЛИ соединены с информационным входом первого триггера, выход которого является выходом устройства, вторые выходы второго и третьего регистров адреса соединены соответственно с первыми входами четвертого и шестого элементов И, выходы которых подключены к вторым входам третьего и четвертого блоков сравнения соответственно, выход

второго триггера подключен к входу третьего элемента задержки, выход которого через элемент НЕ соединен с вторыми входами элементов И с третьего по шестой, вход синхронизации второго триггера соединен с первым входом синхронизации устройства, информационный вход второго триггера является пятым управляющим входом устройства.

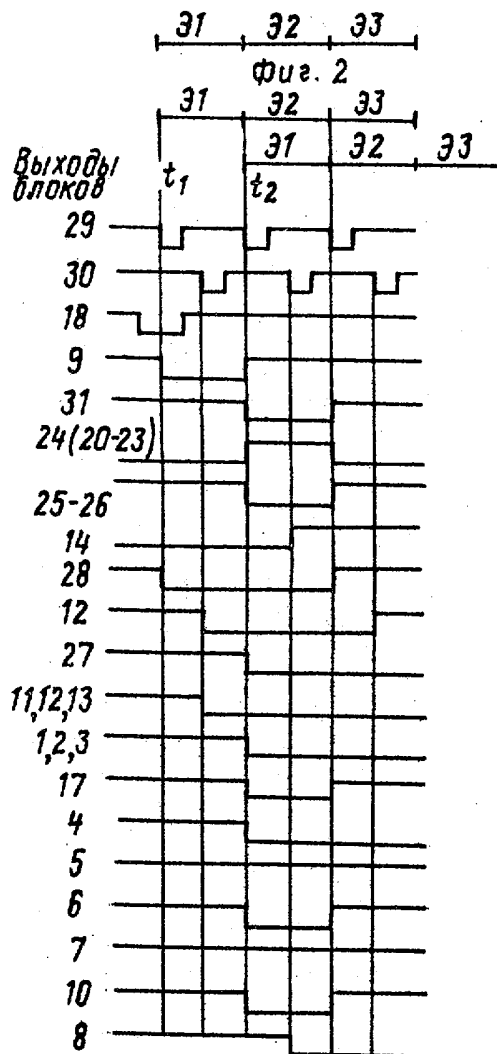
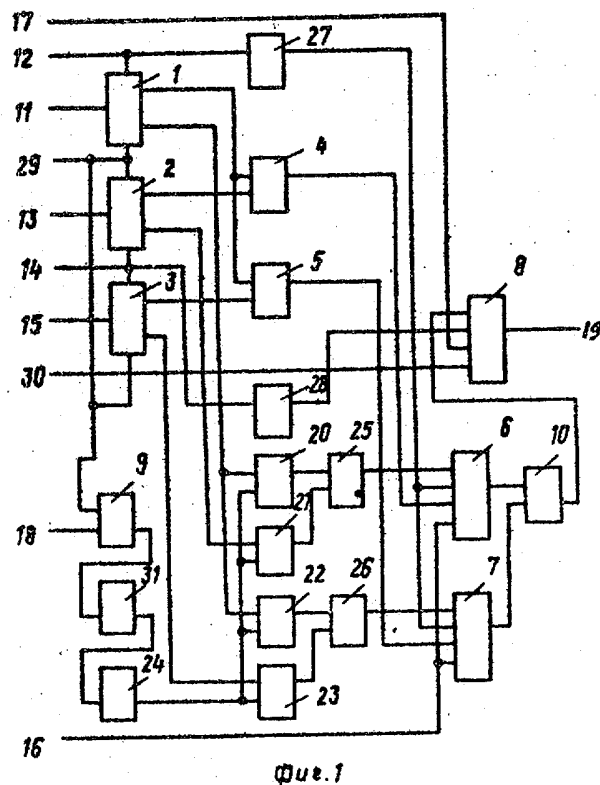


Fig. 3

Редактор И. Касарда

Составитель В. Рудаков
Техред И. Попович

Корректор М. Максимишинец

Заказ 4722/53

Тираж 671

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4