

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 4 月 24 日 (24.04.2014)



(10) 国际公布号
WO 2014/059686 A1

- (51) 国际专利分类号:
H01L 21/336 (2006.01) H01L 29/786 (2006.01)
H01L 21/00 (2006.01)
- (21) 国际申请号: PCT/CN2012/083475
- (22) 国际申请日: 2012 年 10 月 25 日 (25.10.2012)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201210395585.2 2012 年 10 月 18 日 (18.10.2012) CN
- (71) 申请人: 中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES) [CN/CN]; 中国北京市朝阳区北土城西路 3#, Beijing 100029 (CN)。
- (72) 发明人: 尹海洲 (YIN, Haizhou); 美国纽约州波基普西市洛克科劳斯特街 11#, New York 12603 (US)。蒋藏 (JIANG, Wei); 中国福建省三明市三元区红印山文笔路 2 幢 301 室, Fujian 365001 (CN)。朱慧珑 (ZHU, Huilong); 美国纽约州波基普西市奥特姆路 93#, New York 12603 (US)。

(74) 代理人: 北京汉昊知识产权代理事务所 (普通合伙) (HANHOW INTELLECTUAL PROPERTY PARTNERS); 中国北京市东城区东长安街 1 号东方广场西 1 区 11 层 1111 室朱海波, Beijing 100738 (CN)。

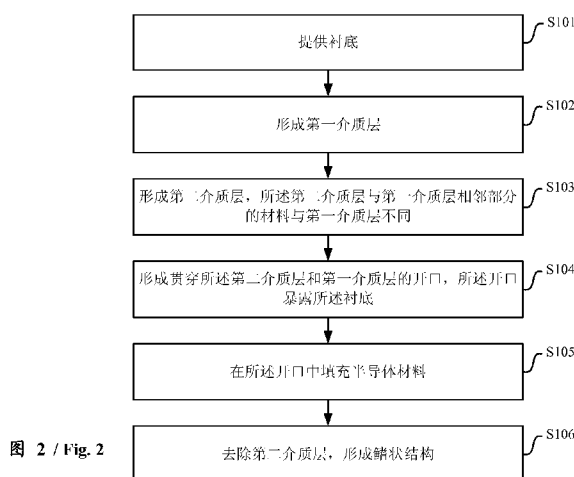
(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: METHOD FOR MANUFACTURING FINFET FIN STRUCTURE

(54) 发明名称: FinFET 鳍状结构的制造方法



S101 PROVIDING A SUBSTRATE
S102 FORMING A FIRST DIELECTRIC LAYER
S103 FORMING A SECOND DIELECTRIC LAYER, THE MATERIAL OF THE PART OF THE SECOND DIELECTRIC LAYER ADJACENT TO THE FIRST DIELECTRIC LAYER BEING DIFFERENT FROM THAT OF THE FIRST DIELECTRIC LAYER
S104 FORMING AN OPENING PENETRATING THROUGH THE SECOND DIELECTRIC LAYER AND THE FIRST DIELECTRIC LAYER, THE OPENING EXPOSING THE SUBSTRATE
S105 FILLING A SEMICONDUCTOR MATERIAL IN THE OPENING
S106 REMOVING THE SECOND DIELECTRIC LAYER SO AS TO FORM THE A FIN STRUCTURE

(57) Abstract: A method for manufacturing a FinFET fin structure (240), comprising: providing a substrate (200); forming a first dielectric layer (210); forming a second dielectric layer (220), the material of the part of the second dielectric layer (220) adjacent to the first dielectric layer being different from that of the first dielectric layer (210); forming an opening (230) penetrating through the second dielectric layer (220) and the first dielectric layer (210), the opening (230) exposing a part of the substrate; filling a semiconductor material in the opening (230); and removing the second dielectric layer (220), so as to form the fin structure (240). The height of the fin structure in a FinFET is controlled by the thickness of the dielectric layer, and the cessation of etching is controlled by the etching selectivity among different materials. Compared with control by time, etching uniformity can be better achieved.

(57) 摘要: 一种 FinFET 鳍状结构 (240) 的制造方法, 包括: 提供衬底 (200); 形成第一介质层 (210); 形成第二介质层 (220), 第二介质层

(220) 与第一介质层相邻部分的材料与第一介质层 (210) 不同; 形成贯穿第二介质层 (220) 和第一介质层 (210) 的开口 (230), 开口 (230) 暴露部分衬底; 在开口 (230) 中填充半导体材料; 去除第二介质层 (220), 形成鳍状结构 (240)。通过介质层的厚度来控制 FinFET 中鳍状结构的高度, 利用不同材料之间的刻蚀选择性, 控制刻蚀的停止, 相比通过时间进行控制可以更好地实现刻蚀均匀性。

WO 2014/059686 A1

WO 2014/059686 A1



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

— 包括国际检索报告(条约第 21 条(3))。

FinFET 鳍状结构的制造方法

[0001] 本申请要求了 2012 年 10 月 18 日提交的、申请号为 201210395585.2、发明名称为“FinFET 鳍状结构的制造方法”的中国专利申请的优先权,其全部
5 内容通过引用结合在本申请中。

技术领域

[0002] 本发明涉及半导体制造技术,尤其涉及一种 FinFET 鳍状结构的制
造方法。

10

背景技术

[0003] 随着半导体技术的发展,为了满足晶体管更快速的需求,需要较高的驱动电流。由于晶体管的驱动电流正比于晶体管的栅极宽度,为了提高驱动电流,需要较大的栅极宽度。然而,增加栅极宽度与半导体元件
15 缩小化的需求互相冲突,于是发展出一种新型三维结构晶体管——鳍式场效应晶体管 (FinFET)。在 FinFET 结构中,栅极形成在垂直衬底的鳍状结构上。通过栅极的控制,可以在鳍状结构两侧形成导电沟道。FinFET 的优点包括抑制短沟道效应 (SCE)、提高驱动电流以及降低泄漏电流。

[0004] 目前 FinFET 在制造方面仍然存在许多问题。传统的工艺流程如图
20 1(a)至图 1(c)所示,包括:提供衬底;去除部分衬底形成鳍状结构;形成隔离鳍状结构的绝缘介质层。通常,形成隔离介质层的步骤包括:沉积绝缘介质层;进行化学机械抛光 (CMP) 停止在鳍状结构顶部;刻蚀部分绝缘介质层使鳍状结构暴露出一定高度。由于不存在刻蚀阻挡层,只能通过时间来控制刻蚀停止。硅片上不同位置的刻蚀速率存在一定差异,不同硅片的刻蚀速率也会存在一定差异,从而造成暴露出隔离介质层的
25 鳍状结构的高度存在一定差异,这就直接影响了 FinFET 的栅极宽度,最终导致不同硅片上以及硅片上不同位置的器件性能存在一定差异,不利于器件的大规模集成和批量生产。

发明内容

[0005] 本发明的目的是提供一种 FinFET 鳍状结构的制造方法，通过形成多层薄膜，并利用薄膜厚度来控制鳍状结构的高度，使暴露在绝缘层外部的鳍状结构的高度基本一致。

- 5 [0006] 根据本发明的一个方面，提供一种 FinFET 鳍状结构的制造方法，该方法包括以下步骤：
- a) 提供衬底；
 - b) 形成第一介质层；
 - c) 形成第二介质层，所述第二介质层与第一介质层相邻部分的材料与第
 - 10 一介质层不同；
 - d) 形成贯穿所述第二介质层和第一介质层的开口，所述开口部分暴露所述衬底；
 - e) 在所述开口中填充半导体材料；
 - f) 去除第二介质层，形成鳍状结构。
- 15 [0007] 本发明通过形成第一介质层和第二介质层，并利用第二介质层的厚度来控制 FinFET 中鳍状结构的高度。由于形成薄膜的厚度比较均匀，并且厚度可以通过测量来控制。利用不同材料之间的刻蚀选择性，可以很好的控制刻蚀停止，相比于时间控制可以更好的实现刻蚀均匀性。采用上述方法形成的鳍状结构的高度基本一致，从而保证了不同硅片上以及
- 20 硅片上不同位置的器件性能的一致性。

附图说明

[0008] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述，本发明的其它特征、目的和优点将会变得更明显：

- 25 [0009] 图 1(a)至图 1(c)为现有技术的制造 FinFET 鳍状结构的各个阶段的剖面示意图；
- [0010] 图 2 为根据本发明的 FinFET 鳍状结构制造方法的流程图；
- [0011] 图 3(a)至图 3(d)为根据本发明的一个优选实施例按照图 2 所示流程制造 FinFET 鳍状结构的各个阶段的剖面示意图。

[0012] 附图中相同或相似的附图标记代表相同或相似的部件。

具体实施方式

[0013] 下面详细描述本发明的实施例，所述实施例的示例在附图中示出。

5 下面通过参考附图描述的实施例是示例性的，仅用于解释本发明，而不能解释为对本发明的限制。

[0014] 下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本
10 发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施例和/或设置之间的关系。此外，本发明提供了各种特定的工艺和材料的例子，但是本领域技术人员可以意识到其他工艺的可应用性和/或其他材料的使用。应当注意，在附图中所图示的部件不一定按比例绘制。本发明省略了对公知组件和处理
15 技术及工艺的描述以避免不必要地限制本发明。

[0015] 下面，将结合图 3(a)至图 3(d)对图 2 中形成 FinFET 鳍状结构的方法进行具体地描述。

[0016] 参考图 2 和图 3(a)，在步骤 S101 中，提供衬底 200。

[0017] 在本实施例中，衬底 200 包括硅衬底(例如硅晶片)。根据现有技术
20 公知的设计要求(例如 P 型衬底或者 N 型衬底)，衬底 200 可以包括各种掺杂配置。其他实施例中衬底 200 还可以包括其他基本半导体，例如锗。或者，衬底 200 可以包括化合物半导体(如 III-V 族材料)，例如碳化硅、砷化镓、砷化铟。典型地，衬底 200 可以具有但不限于约几百微米的厚度，例如可以在 400um-800um 的厚度范围内。

25 [0018] 参考图 2 和图 3(a)，在步骤 S102 中，在衬底 200 上形成第一介质层 210。所述第一介质层 210 可以通过化学气相沉淀(CVD)、等离子体增强 CVD、高密度等离子体 CVD、旋涂和/或其他合适的工艺等方法形成。所述第一介质层 210 的材料可以包括氧化硅、氮氧化硅及其组合，和/或其他合适的隔离材料。所述第一介质层 210 的厚度为最后形成的器件隔

离介质层的厚度，其范围例如可以是 100-500nm。

[0019] 参考图 2 和图 3(a)，在步骤 S103 中，在第一介质层 210 上形成第二介质层 220，所述第二介质层 220 与第一介质层相邻部分的材料与第一介质层 210 不同。所述第二介质层 220 可以是单层或者多层结构。当第二介质层 220 为多层结构时，其最靠近第一介质层的子层的材料与下方的第一介质层的材料不同。所述第二介质层 220 的各层薄膜可以通过化学气相沉淀(CVD)、等离子体增强 CVD、高密度等离子体 CVD、旋涂和/或其他合适的工艺等方法形成。例如，如果第一介质层的材料是氧化硅，则所述第二介质层 220 可以包括三层薄膜，从下到上依次为氮化硅层、氧化硅层和氮化硅层。其中，所述氮化硅层的厚度可以为 5-10nm，最上层氮化硅层可以作为之后填充半导体材料时进行化学机械抛光的阻挡层，最下层氮化硅层保证了刻蚀第二介质层时相对于下方的第一介质层的选择性。所述氧化硅层的厚度范围例如可以是 100-500nm，用于控制要形成的鳍状结构的高度。或者，所述第二介质层 220 可以为单层氮化硅薄膜，既可以作为化学机械抛光的阻挡层，又可以保证刻蚀第二介质层时相对于下方的第一介质层的选择性。单层氮化硅薄膜厚度范围例如可以是 100-500nm，用于控制要形成的鳍状结构的高度。

[0020] 参考图 2 和图 3(b)，在步骤 S104 中，形成贯穿所述第二介质层 220 和第一介质层 210 的开口 230，所述开口 230 部分暴露所述衬底 200。在本实施例中，先刻蚀第二介质层 220，再刻蚀第一介质层 210，直至暴露衬底 200，形成开口 230。刻蚀之前先在第二介质层 220 上覆盖一层光刻胶层（未示出），并曝光显影形成光刻胶图形，以光刻胶图形为掩膜采用等离子刻蚀等干法刻蚀，各向异性地刻蚀第二介质层 220 和第一介质层 210。干法刻蚀工艺气体包括六氟化硫(SF₆)、溴化氢(HBr)、碘化氢(HI)、氯、氟、氦、甲烷（及氯代甲烷）、乙炔、乙烯等碳的氢化物及其组合，和/或其他合适的材料。开口宽度为最后形成的鳍状结构的宽度，其范围例如可以是 10-50nm。

[0021] 参考图 2 和图 3(c)，在步骤 S105 中，在所述开口 230 中填充半导体材料。所述半导体材料可以为掺杂或非掺杂的单晶硅。在一个实施例

中，填充所述开口 230 的方法可以为外延生长。可以在外延生长的同时进行原位掺杂，也可以在外延生长之后通过离子注入和退火的方式进行掺杂。对于 NMOS，所述半导体材料可以为 P 型掺杂；对于 PMOS，所述半导体材料可以为 N 型掺杂。在另一个实施例中，若衬底为单晶硅，可以在开口 230 中沉积非晶硅，然后通过退火工艺使非晶硅结晶从而形成单晶硅。退火可以采用包括快速退火、尖峰退火等其他合适的方法实施。填充所述半导体材料后，可以对所述半导体材料进行化学机械抛光(CMP)，并停止在化学机械抛光阻挡层上，使所述半导体材料的上表面与第二介质层 220 的上表面齐平(本文件内，术语“齐平”意指两者之间的高度差在工艺误差允许的范围内)。

[0022] 参考图 2 和图 3(d)，在步骤 S106 中，去除第二介质层 220，形成鳍状结构 240。可以使用湿法刻蚀和/或干法刻蚀的方式去除第二介质层 220。湿法刻蚀工艺包括热磷酸(H_3PO_4)、稀释氢氟酸(DHF)或者其他合适刻蚀的溶液；干法刻蚀工艺包括六氟化硫(SF_6)、溴化氢(HBr)、碘化氢(HI)、氯、氟、氩、氦、甲烷（及氯代甲烷）、乙炔、乙烯等碳的氢化物及其组合，和/或其他合适的材料。由于第二介质层 220 与第一介质层相邻部分的材料与第一介质层 210 不同，因此可以选择具有高刻蚀选择性的刻蚀方法和/或刻蚀气体，使得刻蚀精确地停止在第一介质层的表面处。从而可以精确控制暴露出隔离介质层的鳍状结构的高度在整个晶圆表面的均匀性。

[0023] 虽然关于示例实施例及其优点已经详细说明，应当理解在不脱离本发明的精神和所附权利要求限定的保护范围的情况下，可以对这些实施例进行各种变化、替换和修改。对于其他例子，本领域的普通技术人员应当容易理解在保持本发明保护范围内的同时，工艺步骤的次序可以变化。

[0024] 此外，本发明的应用范围不局限于说明书中描述的特定实施例的工艺、机构、制造、物质组成、手段、方法及步骤。从本发明的公开内容，作为本领域的普通技术人员将容易地理解，对于目前已存在或者以后即将开发出的工艺、机构、制造、物质组成、手段、方法或步骤，其中它

们执行与本发明描述的对应实施例大体相同的功能或者获得大体相同的结果，依照本发明可以对它们进行应用。因此，本发明所附权利要求旨在将这些工艺、机构、制造、物质组成、手段、方法或步骤包含在其保护范围内。

权 利 要 求

1. 一种 FinFET 鳍状结构的制造方法，该方法包括以下步骤：

a) 提供衬底(200)；

5 b) 形成第一介质层(210)；

c) 形成第二介质层(220)，所述第二介质层(220) 与第一介质层相邻部分的材料与第一介质层(210)不同；

d) 形成贯穿所述第二介质层(220)和第一介质层(210)的开口(230)，所述开口(230)部分暴露所述衬底；

10 e) 在所述开口(230)中填充半导体材料；

f) 去除第二介质层(220)，形成鳍状结构(240)。

2. 根据权利要求 1 所述的方法，其中，在所述步骤 b) 中，所述第一介质层(210)的材料包括氧化硅。

3. 根据权利要求 1 或 2 所述的方法，其中，所述第一介质层(210)的
15 厚度为最后形成的器件隔离介质层的厚度，其范围是 100-500nm。

4. 根据权利要求 1 所述的方法，其中，在所述步骤 c) 中，所述第二介质层(220)的顶部包括化学机械抛光阻挡层。

5. 根据权利要求 1 或 4 所述的方法，其中，所述第二介质层(220)包括三层薄膜，从下到上依次为氮化硅层、氧化硅层和氮化硅层。

20 6. 根据权利要求 5 所述的方法，其中，所述氮化硅层的厚度为 5-10nm。

7. 根据权利要求 5 所述的方法，其中，所述氧化硅层的厚度为暴露出的鳍状结构的高度，其范围是 100-500nm。

8. 根据权利要求 1 所述的方法，其中，在所述步骤 d) 中，所述开
25 口(230)的宽度为最后形成的鳍状结构的宽度，其范围是 10-50nm。

9. 根据权利要求 1 所述的方法，其中，在所述步骤 e) 中，所述半导体材料为掺杂或非掺杂的单晶硅。

10. 根据权利要求 1 所述的方法，其中，在所述步骤 e) 中，填充半

导体材料的方法为外延生长。

11. 根据权利要求 1 所述的方法，其中，在所述步骤 e) 中，填充半导体材料的方法包括沉积非晶硅并退火形成单晶硅。

12. 根据权利要求 1、10 或 11 所述的方法，其中，在所述步骤 e)
5 中，填充半导体材料之后还包括进行化学机械抛光。

附 图

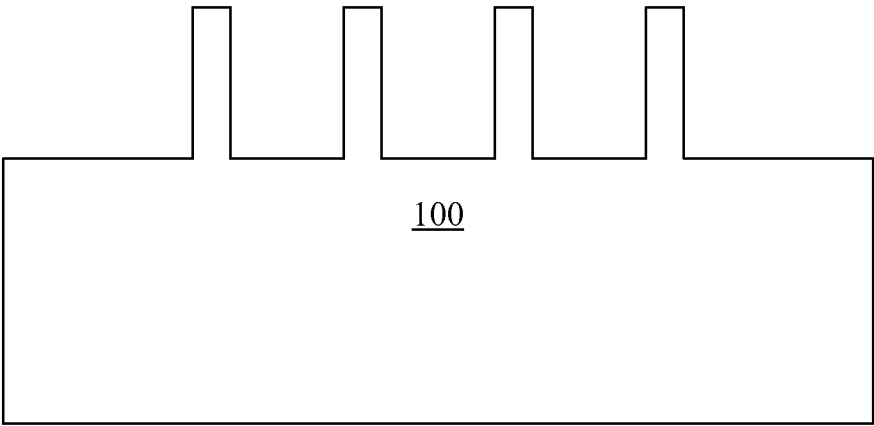


图 1(a)

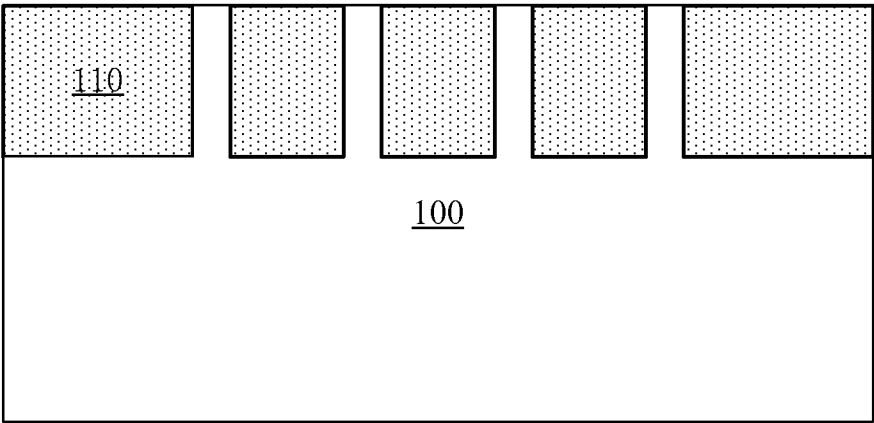


图 1(b)

2/5

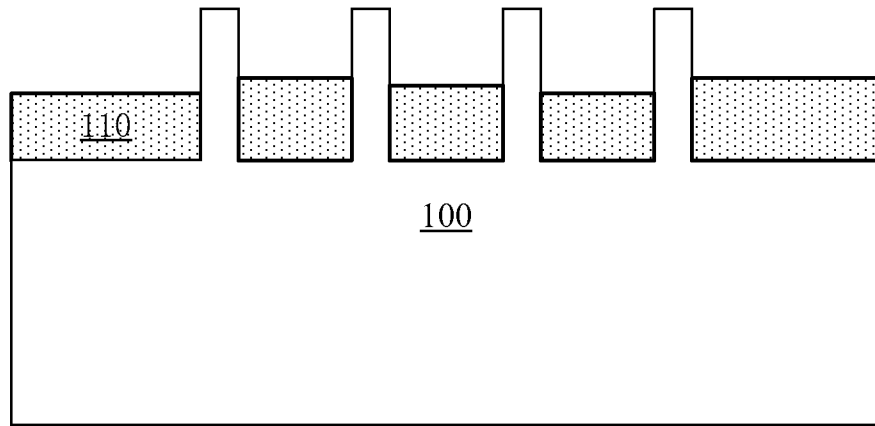


图 1(c)

3/5

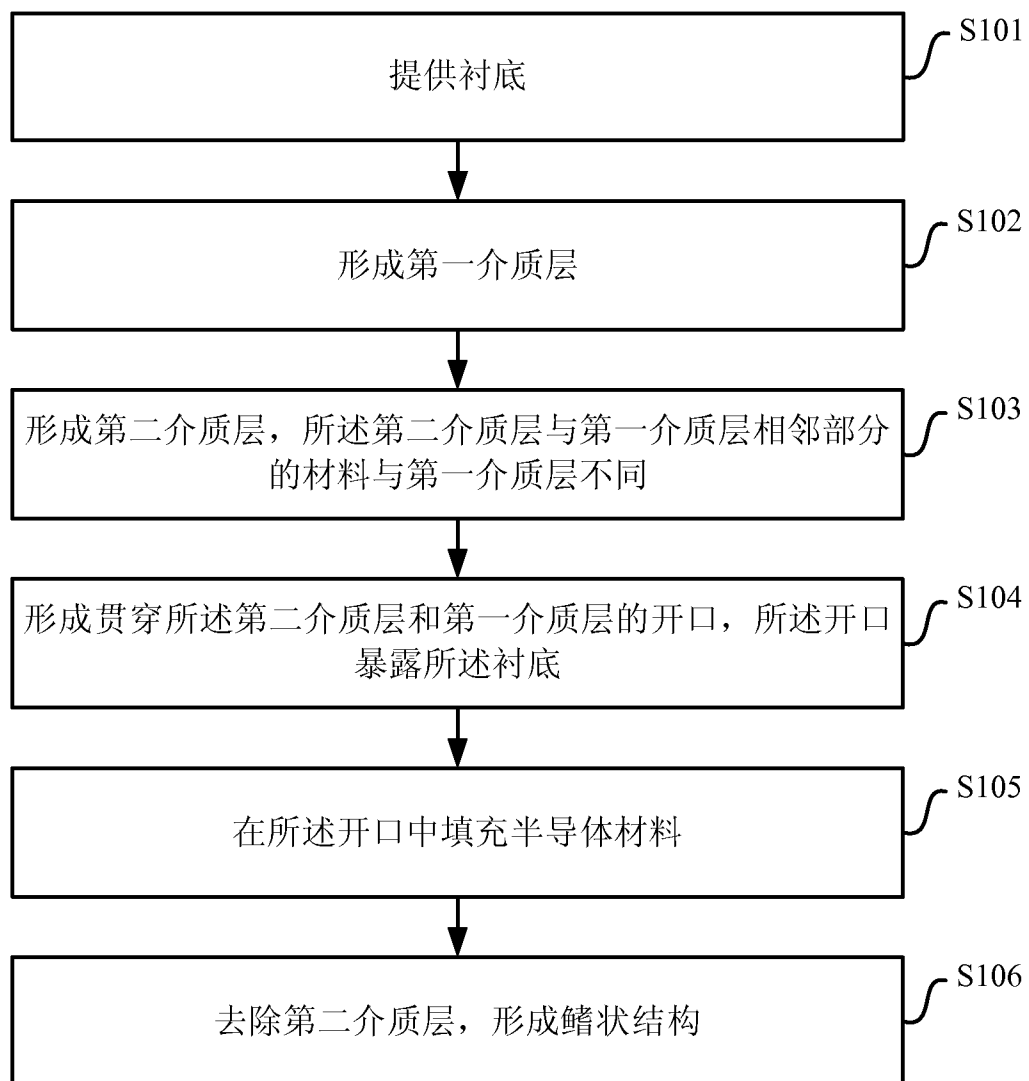


图 2

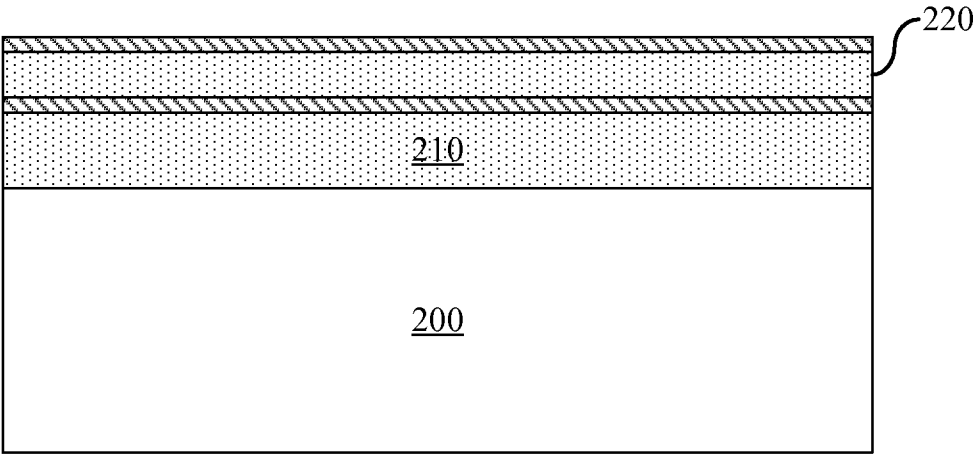


图 3(a)

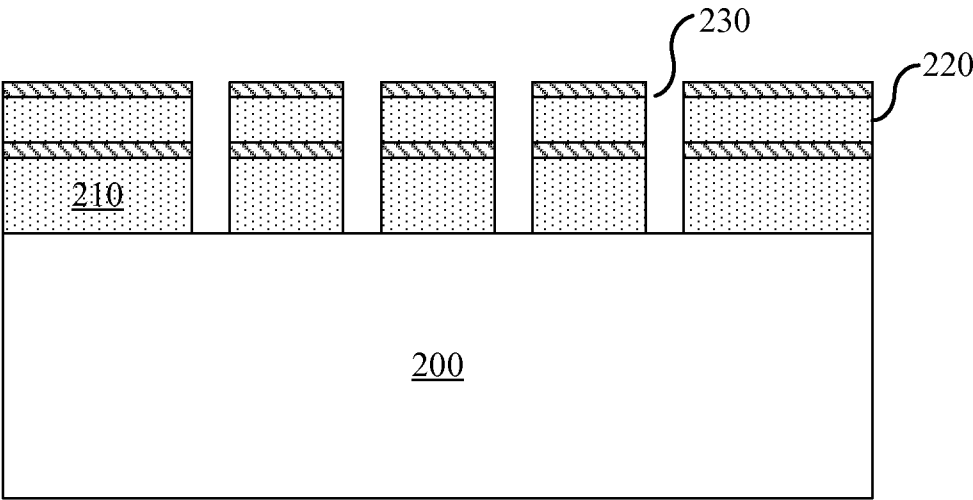


图 3(b)

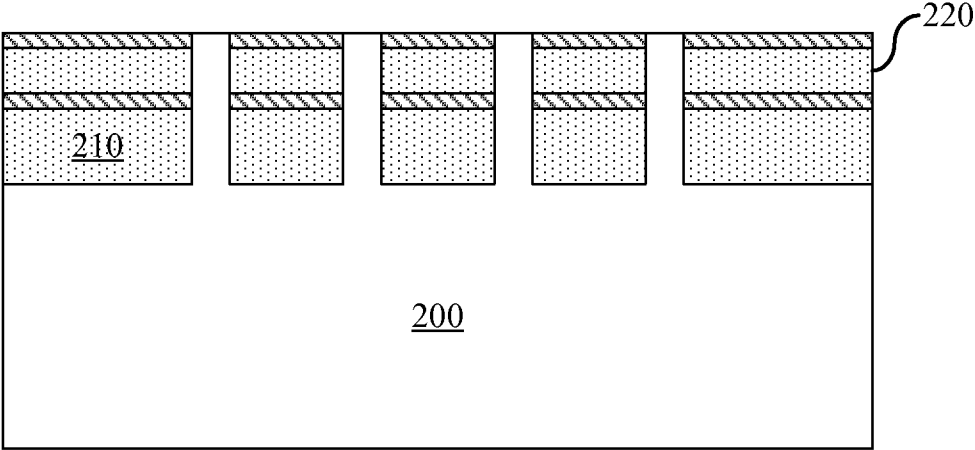


图 3(c)

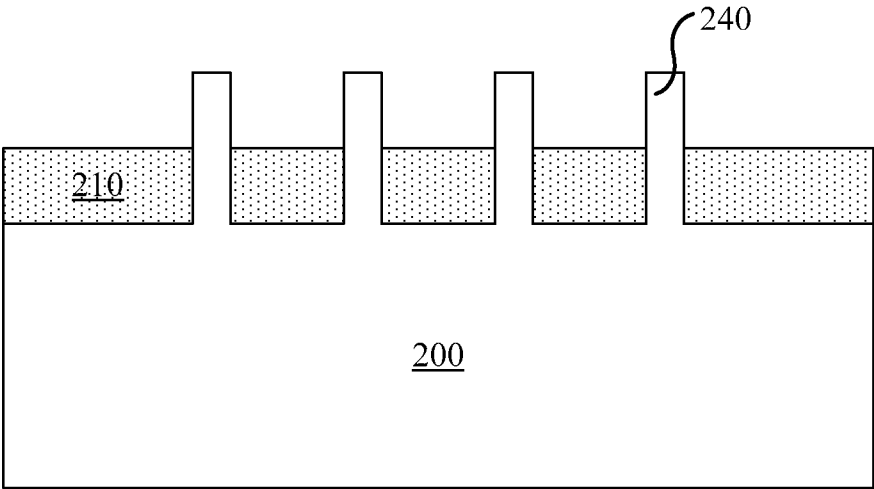


图 3(d)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/083475

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L 21/336; H01L 21/00; H01L 29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, DWPI, EPODOC: fin, FinFET, SiO₂, SiN, Si₃N₄, CMP, medium, silicon dioxide, silicon nitride, etch, opening, window, trench, chemical mechanical polishing

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1930671 A (INTEL CORP.) 14 March 2007 (14.03.2007) description, page 3, paragraph [0006] to page 4, paragraph [0002], and figures 3A to 3F	1-12
A	CN 1992185 A (DONGBU ELECTRONICS CO LTD) 04 July 2007 (04.07.2007) the whole document	1-12
A	US 2012/0193712 A1(BRYANT et al.)02 August 2012 (02.08.2012) the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&"document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 July 2013 (08.07.2013)	Date of mailing of the international search report 25 July 2013 (25.07.2013)
--	---

Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimengqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer WU, Haitao Telephone No. (86-10) 62411857
--	--

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/083475

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1930671 A	14.03.2007	CN 100550324 C	14.10.2009
		JP 2007521667 T	02.08.2007
		TW 297212 B1	21.05.2008
		TW 200535933 A	01.11.2005
		WO 2005/071730 A1	04.08.2005
		IN 200603989 P1	24.08.2007
		EP 1704590 A1	27.09.2006
		US 2005/0158970 A1	21.07.2005
		US 7268058 B2	11.09.2007
CN 1992185 A	04.07.2007	CN 100490100 C	20.05.2009
		US 2007/0166891 A1	19.07.2007
		KR 100653536 B1	05.12.2006
		US 7316945 B2	08.01.2008
US 2012/0193712 A1	02.08.2012	WO 2012/103033 A1	02.08.2012

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/083475

Continuation of : CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i

H01L 21/00 (2006.01) n

H01L 29/786 (2006.01) n

国际检索报告

国际申请号

PCT/CN2012/083475

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L 21/336; H01L 21/00; H01L 29/786

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT,CNKI,DWPI,EPODOC: 鳍状, FinFET, 介质层, 二氧化硅, 氮化硅, SiO₂, SiN, Si₃N₄, 刻蚀, 蚀刻, 开口, 窗口, 沟槽, 化学机械抛光, CMP, medium, silicon dioxide, silicon nitride, etch, opening, window, trench

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN1930671A(英特尔公司)14.3 月 2007(14.03.2007) 说明书第 3 页第 6 段-说明书第 4 页第 2 段, 附图 3A-3F	1-12
A	CN1992185A(东部电子股份有限公司)04.7 月 2007(04.07.2007) 全文	1-12
A	US2012/0193712A1(BRYANT 等)02.8 月 2012(02.08.2012) 全文	1-12



其余文件在 C 栏的续页中列出。



见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

08.7 月 2013(08.07.2013)

国际检索报告邮寄日期

25.7 月 2013 (25.07.2013)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

吴海涛

电话号码: (86-10) 62411857

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/083475

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN1930671 A	14.03.2007	CN100550324 C	14.10.2009
		JP2007521667 T	02.08.2007
		TW297212 B1	21.05.2008
		TW200535933 A	01.11.2005
		WO2005/071730 A1	04.08.2005
		IN200603989 P1	24.08.2007
		EP1704590 A1	27.09.2006
		US2005/0158970 A1	21.07.2005
		US7268058 B2	11.09.2007
CN1992185 A	04.07.2007	CN100490100 C	20.05.2009
		US2007/0166891 A1	19.07.2007
		KR100653536 B1	05.12.2006
		US7316945 B2	08.01.2008
US2012/0193712 A1	02.08.2012	WO2012/103033 A1	02.08.2012

主题的分类

H01L 21/336 (2006.01) i

H01L 21/00 (2006.01) n

H01L 29/786 (2006.01) n