



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0026801
(43) 공개일자 2017년03월09일

(51) 국제특허분류(Int. Cl.)
H01L 33/60 (2010.01) H01L 33/50 (2010.01)
(52) CPC특허분류
H01L 33/60 (2013.01)
H01L 33/502 (2013.01)
(21) 출원번호 10-2015-0121665
(22) 출원일자 2015년08월28일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
방재준
경기도 수원시 영통구 덕영대로1673번길 8-8 303호 (영통동, 제이빌)
김영경
경기도 수원시 권선구 덕영대로1217번길 25-19 (권선동)
(74) 대리인
특허법인씨엔에스

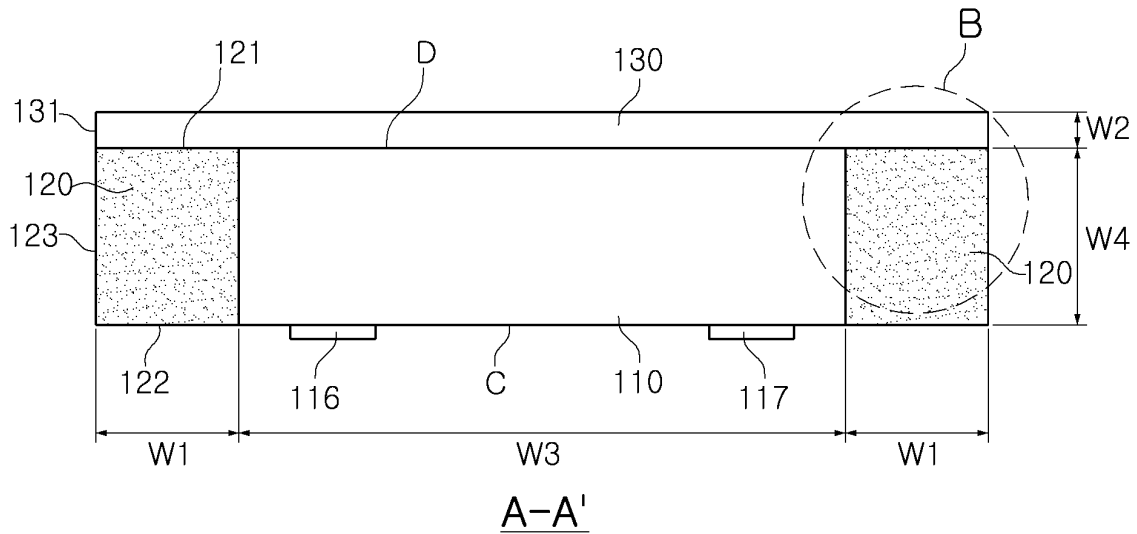
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 반도체 발광소자 패키지 및 이를 이용한 광원모듈

(57) 요약

본 발명의 실시예에 따른 반도체 발광소자 패키지는, 제1 및 제2 전극이 형성된 제1 면 및 상기 제1 면에 대향하는 제2 면을 갖는 발광다이오드 칩, 상기 발광다이오드 칩의 측면에 배치되며, 과장변환물질을 포함하는 측면 과장변환층 및 상기 발광다이오드 칩의 상기 제2 면을 덮도록 배치되며, 상기 발광다이오드 칩으로부터 입사된 광을 상기 발광다이오드 칩을 향하여 반사시키는 반사층을 포함한다.

대표도 - 도2



(52) CPC특허분류

H01L 2924/12041 (2013.01)

명세서

청구범위

청구항 1

제1 및 제2 전극이 형성된 제1 면 및 상기 제1 면에 대향하는 제2 면을 갖는 발광다이오드 칩;
상기 발광다이오드 칩의 측면에 배치되며, 과장변환물질을 포함하는 측면 과장변환층; 및
상기 발광다이오드 칩의 상기 제2 면을 덮도록 배치되며, 상기 발광다이오드 칩으로부터 입사된 광을 상기 발광다이오드 칩을 향하여 반사시키는 반사층;을 포함하는 반도체 발광소자 패키지.

청구항 2

제1항에 있어서,
상기 측면 과장변환층은 균일한 두께로 배치된 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 3

제1항에 있어서,
상기 측면 과장변환층은 상기 발광다이오드 칩의 모든 측면들을 둘러싸도록 배치된 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 4

제3항에 있어서,
상기 측면 과장변환층 중 상기 발광다이오드 칩의 서로 마주보는 측면들에 배치된 측면 과장변환층은 동일한 두께를 갖는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 5

제1항에 있어서,
상기 반사층은 상기 측면 과장변환층의 가장자리와 접하도록 배치된 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 6

제5항에 있어서,
상기 측면 과장변환층과 상기 반사층은 동일평면 상의 측면을 갖는 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 7

제1항에 있어서,

상기 반사층은 SiO_x , SiN_x , Al_2O_3 , HfO , TiO_2 , ZrO 및 그 조합으로 이루어진 군에서 선택된 물질로 이루어진 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 8

제1항에 있어서,

상기 반사층은 신축성 있는 필름인 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 9

제1항에 있어서,

상기 발광다이오드 칩은,

상기 발광다이오드 칩의 상기 제2 면을 이루도록 배치된 지지 기판; 및

상기 지지 기판 상에 순차적으로 배치된 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 발광구조물;을 더 포함하며,

상기 제1 및 제2 전극은 상기 제1 및 제2 도전형 반도체층에 각각 접속된 것을 특징으로 하는 반도체 발광소자 패키지.

청구항 10

회로 기판; 및

상기 회로 기판의 일면에 실장된 복수의 반도체 발광소자 패키지를 포함하며,

상기 반도체 발광소자 패키지는 각각,

제1 및 제2 전극이 형성된 제1 면 및 상기 제1 면에 대향하는 제2 면을 갖는 발광다이오드 칩;

상기 발광다이오드 칩의 측면에 균일한 두께로 배치되며, 과장변환물질을 포함하는 측면 과장변환층; 및

상기 발광다이오드 칩의 상기 제2 면을 덮도록 배치되며, 상기 발광다이오드 칩으로부터 입사된 광을 상기 발광다이오드 칩을 향하여 반사시키는 반사층;을 포함하는 것을 특징으로 하는 광원모듈.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 발광소자 패키지 및 이를 이용한 광원모듈에 관한 것이다.

배경 기술

[0002] 반도체 발광소자는 전류가 가해지면 전자와 정공의 재결합 원리를 이용하여 광을 방출하며, 낮은 소비전력, 고 휘도, 소형화 등의 여러 장점 때문에 광원으로서 널리 사용되고 있다. 특히, 질화물계 발광소자가 개발된 후에는 활용범위가 더욱 확대되어 광원모듈, 가정용 조명장치, 자동차 조명 등으로 채용되고 있다.

[0003] 반도체 발광소자의 활용범위가 넓어짐에 따라 고전류/고출력 분야의 광원 분야로 그 활용범위가 확대되고 있다. 이와 같이 반도체 발광소자가 고전류/고출력 분야에서 요구됨에 따라 당 기술 분야에서는 발광 효율의 향상을 위한 연구가 계속되어 왔다. 특히, 광원모듈과 관련된 분야에서는 반도체 발광소자가 실장된 패키지에서 방출되는 광의 지향각을 증가시키기 방법이 요청되고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 기술적 사상이 이루고자 하는 기술적 과제 중 하나는, 광지향각이 증가된 반도체 발광소자 패키지 및 이를 이용한 광원모듈을 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 반도체 발광소자 패키지는, 제1 및 제2 전극이 형성된 제1 면 및 상기 제1 면에 대향하는 제2 면을 갖는 발광다이오드 칩, 상기 발광다이오드 칩의 측면에 배치되며, 과장변환물질을 포함하는 측면 과장변환층, 상기 발광다이오드 칩의 상기 제2 면을 덮도록 배치되며, 상기 발광다이오드 칩으로부터 입사된 광을 상기 발광다이오드 칩을 향하여 반사시키는 반사층을 포함한다.

[0006] 일 예로, 상기 측면 과장변환층은 균일한 두께로 배치될 수 있다.

[0007] 일 예로, 상기 측면 과장변환층은 상기 발광다이오드 칩의 모든 측면들을 둘러싸도록 배치될 수 있다.

[0008] 일 예로, 상기 측면 과장변환층 중 상기 발광다이오드 칩의 서로 마주보는 측면들에 배치된 측면 과장변환층은 동일한 두께를 가질 수 있다.

[0009] 일 예로, 상기 반사층은 상기 측면 과장변환층의 가장자리와 접하도록 배치될 수 있다.

[0010] 일 예로, 상기 측면 과장변환층과 상기 반사층은 동일평면 상의 측면을 가질 수 있다.

[0011] 일 예로, 상기 반사층은 SiO_x , SiN_x , Al_2O_3 , HfO , TiO_2 , ZrO 및 그 조합으로 이루어진 군에서 선택된 물질로 이루어질 수 있다.

[0012] 일 예로, 상기 반사층은 신축성 있는 필름일 수 있다.

[0013] 일 예로, 상기 발광다이오드 칩은, 상기 발광다이오드 칩의 상기 제2 면을 이루도록 배치된 지지 기판, 상기 지지 기판 상에 순차적으로 배치된 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 갖는 발광구조물을 더 포함하며, 상기 제1 및 제2 전극은 상기 제1 및 제2 도전형 반도체층에 각각 접속될 수 있다.

[0014] 본 발명의 일 실시예에 따른 광원모듈을, 회로 기판, 상기 회로 기판의 일면에 실장된 복수의 반도체 발광소자 패키지를 포함하며, 상기 반도체 발광소자 패키지는 각각, 제1 및 제2 전극이 형성된 제1 면 및 상기 제1 면에 대향하는 제2 면을 갖는 발광다이오드 칩, 상기 발광다이오드 칩의 측면에 균일한 두께로 배치되며, 과장변환물질을 포함하는 측면 과장변환층, 상기 발광다이오드 칩의 상기 제2 면을 덮도록 배치되며, 상기 발광다이오드 칩으로부터 입사된 광을 상기 발광다이오드 칩을 향하여 반사시키는 반사층을 포함한다.

발명의 효과

[0015] 발광다이오드 칩의 측면에 과장변환층을 배치하고, 상면에는 반사층을 배치함으로써, 광지향각이 증가된 반도체 발광소자 패키지 및 광원모듈이 제공될 수 있다.

[0016] 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시형태를 설명하는 과정에서보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 사시도이다.

- 도 2는 도 1의 반도체 발광소자 패키지의 A-A'을 따라 절개한 개략적인 단면도이다.
- 도 3은 도 2의 발광다이오드 칩을 도시한 개략적인 단면도이다.
- 도 4는 도 3의 B부분의 확대도이다.
- 도 5는 각도에 따른 광분포를 도시한 도면이다.
- 도 6은 도 1의 반도체 발광소자에 채용된 발광다이오드 칩의 일 실시예다.
- 도 7은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 단면도이다.
- 도 8은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 단면도이다.
- 도 9 내지 도 12는 도 1의 반도체 발광소자 패키지의 제조공정을 나타내는 주요 단계별 도면이다.
- 도 13은 본 발명의 일 실시예에 따른 광원모듈의 개략적인 단면도이다.
- 도 14는 본 발명의 일 실시예에 따른 광원모듈의 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 다음과 같이 설명한다.
- [0019] 본 발명의 실시예는 여러 가지 다른 형태로 변형되거나 여러 가지 실시예가 조합될 수 있으며, 본 발명의 범위가 이하 설명하는 실시예로 한정되는 것은 아니다. 또한, 본 발명의 실시예는 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0020] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위해 사용된 것이며, 본 발명을 한정하기 위한 것이 아니다. 단수의 표현은 문맥상 명백하게 다르게 지적하는 것이 아니라면, 복수의 표현을 포함한다. 본 명세서에서 사용되는 경우 "포함하다", "구비하다", 또는 "가지다" 등과 같은 용어는 명세서에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들의 조합이 존재함을 특정하려는 것이며, 하나 이상의 다른 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들의 조합의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 해석되어야 한다. 용어 "및/또는"은 해당 열거된 항목 중 어느 하나 및 하나 이상의 모든 조합을 포함한다.
- [0021] 본 명세서에서 제1, 제2 등의 용어가 다양한 부재, 부품, 영역, 층들 및/또는 부분들을 설명하기 위하여 사용되지만, 이들 부재, 부품, 영역, 층들 및/또는 부분들은 이들 용어에 의해 한정되어서는 안됨은 자명하다. 이들 용어는 하나의 영역, 층 또는 부분을 다른 영역, 층 또는 부분과 구별하기 위하여만 사용된다. 따라서, 이하 상술할 제1 영역, 층 또는 부분은 본 발명의 가르침으로부터 벗어나지 않고서도 제2 영역, 층 또는 부분을 지칭할 수 있다.
- [0022] 도 1은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 사시도이고, 도 2는 도 1의 반도체 발광소자의 A-A'을 따라 절개한 개략적인 단면도이며, 도 3은 도 2의 발광다이오드 칩을 도시한 개략적인 단면도이다.
- [0023] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 의한 반도체 발광소자 패키지(100)는, 제1 및 제2 전극(116, 117)을 구비하는 발광다이오드 칩(110), 상기 발광다이오드 칩(110)의 측면에 배치된 측면 파장변환층(120) 및 상기 발광다이오드 칩(110)을 덮는 반사층(130)을 포함할 수 있다.
- [0024] 도 3을 참조하면, 상기 발광다이오드 칩(110)은 제1 및 제2 전극(116, 117)이 배치된 제1 면(C)과 상기 제1 면(C)에 대향하는 제2 면(D)을 가질 수 있다.
- [0025] 상기 발광다이오드 칩(110)은 투광성 기관(111)과, 상기 투광성 기관(111) 상에 배치된 발광구조물(113)을 포함할 수 있다. 상기 발광구조물(113)의 일면은 상기 제1 면(C)을 구성할 수 있으며, 상기 제1 및 제2 전극(116,

117)은 발광구조물(113)에 각각 접속될 수 있다.

- [0026] 상기 기판(111)은 사파이어, SiC, MgAl₂O₄, MgO, LiAlO₂, LiGaO₂, GaN 등의 물질로 이루어진 반도체 성장용 기판을 사용할 수 있다. 이 경우, 사파이어는 육각-롬보형(Hexa-Rhombo R3c) 대칭성을 갖는 결정체로서 c축 및 a축 방향의 격자상수가 각각 13.00Å과 4.758 Å이며, C(0001)면, A(11-20)면, R(1-102)면 등을 갖는다. 이 경우, 상기 C면은 비교적 질화물 박막의 성장이 용이하며, 고온에서 안정하기 때문에 질화물 성장용 기판으로 주로 사용된다.
- [0027] 상기 기판(111)은 서로 대향하는 면을 가질 수 있으며, 대향하는 면 중 적어도 하나에는 요철구조가 형성될 수 있다. 상기 요철구조는 상기 기판(111)의 일부를 식각함으로써 제공될 수 있으며, 이와 달리 상기 기판(111)과 다른 이종 물질층을 형성함으로써 제공될 수도 있다.
- [0028] 도 3에 도시된 바와 같이, 발광구조물(113)의 성장면으로 제공되는 면에 요철구조가 형성되는 경우, 상기 기판(111)과 제1 도전형 반도체층(113a) 사이 계면에서 결정 상수 차이에 의한 스트레스를 완화시킬 수 있다. 구체적으로, 사파이어 기판 상에 3족 질화물계 반도체층을 성장시키는 경우, 기판과 3족 질화물계 화합물 반도체층과의 격자 상수의 차이로 인해 전위 결함이 발생할 수 있는데, 이러한 전위 결함은 상부로 전파되어 반도체층의 결정품질을 저하시킨다.
- [0029] 본 실시예에서는, 상기 기판(111) 상에 불록부를 갖는 요철구조를 구비함으로써, 제1 도전형 반도체층(113a)이 상기 불록부의 측면에서 성장하게 되어 전위 결함이 상부로 전파되는 것을 방지할 수 있다. 따라서, 고품질의 발광 다이오드 패키지를 제공할 수 있으며, 이로 인해 내부 양자효율이 증가되는 효과를 얻을 수 있다.
- [0030] 또한, 상기 요철구조에 기인하여 상기 활성층(113b)으로부터 방출된 광의 경로가 다양해 질 수 있으므로, 광이 반도체층 내부에서 흡수되는 비율이 감소하고 광 산란 비율이 증가하여 광 추출 효율이 증대될 수 있다.
- [0031] 여기서, 상기 기판(111)은 100 μ m 이하의 두께(tc)를 가질 수 있다. 이에 한정하는 것은 아니지만, 바람직하게는 1~20 μ m의 두께를 가질 수 있다. 이와 같은 두께범위는 반도체의 성장용으로 제공된 성장기판을 연마함으로써 얻어질 수 있다. 구체적으로, 상기 제2 면(D)을 그라인딩(grinding)하거나, 랩과 랩제를 사용하여 마모와 연삭작용에 의해 연마되도록 래핑(lapping) 하는 방식 등을 적용할 수 있다.
- [0032] 상기 기판(111)과 발광구조물(113) 사이에는 버퍼층(112)이 배치될 수 있다. 상기 기판(111) 상에 발광구조물(113)이 성장하는 경우, 예를 들면 이종 기판 상에 발광구조물로서 GaN 박막을 성장시키는 경우 기판과 GaN 박막 간의 격자상수 불일치로 인해 전위(dislocation)와 같은 격자결함이 발생할 수 있으며, 열팽창 계수 차이로 인해 기판이 휨으로써 발광구조물에 균열(crack)이 발생할 수 있다. 이러한 결함제어와 휨 제어를 위해, 상기 기판(111) 상에 버퍼층(112)을 형성한 후 그 위에 원하는 구조의 발광구조물, 예컨대 질화물 반도체를 성장할 수 있다. 이와 같은 버퍼층(112)은 발광구조물(113)을 이루는 단결정 성장온도보다 저온에서 형성된 저온 버퍼층일 수 있으나, 이에 제한되는 것은 아니다.
- [0033] 상기 버퍼층(112)을 이루는 물질로는 Al_xIn_yGa_(1-x-y)N (0 \leq x \leq 1, 0 \leq y \leq 1), 특히 GaN, AlN, AlGaIn이 사용될 수 있으며, 예를 들면, 상기 버퍼층은 불순물이 도핑되지 않은 언도프 GaN층이 일정 두께로 형성된 것일 수 있다.
- [0034] 물론, 상기 버퍼층(112)을 이루는 물질은 이에 제한되는 것은 아니므로, 발광구조물(113)의 결정성을 좋게 하기 위한 구조라면 어느 것이든 채용될 수 있으며, ZrB₂, HfB₂, ZrN, HfN, TiN, ZnO 등의 물질도 사용될 수 있다. 또한, 복수의 층을 조합하거나 조성을 점진적으로 변화시킨 층으로도 사용될 수 있다.

- [0035] 상기 발광구조물(113)은 상기 기판(111)의 일면 상에 순차적으로 배치된 제1 도전형 반도체층(113a), 활성층(113b) 및 제2 도전형 반도체층(113c)을 포함할 수 있다. 상기 제1 및 제2 도전형 반도체층(113a, 113c)은 각각 n형 및 p형 반도체층이 될 수 있으며, 질화물 반도체로 이루어질 수 있다. 따라서, 이에 제한되는 것은 아니지만, 본 실시예의 경우, 제1 및 제2 도전형 반도체층(113a, 113c)은 각각 n형 및 p형 질화물 반도체층을 의미하는 것으로 이해될 수 있다. 제1 및 제2 도전형 반도체층(113a, 113c)은 $Al_xIn_yGa_{(1-x-y)}N$ 조성식(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$ 임)을 가지며, 예컨대 GaN, AlGaN, InGaN 등의 물질이 이에 해당될 수 있다.
- [0036] 상기 활성층(113b)은 가시광(약 350nm~680nm 파장범위)을 발광하기 위한 층일 수 있으며, 단일 또는 다중 양자우물(multiple quantum well; MQW) 구조를 갖는 언도프된 질화물 반도체층으로 구성될 수 있다. 상기 활성층(113b)은 예를 들어 $Al_xIn_yGa_{(1-x-y)}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 양자장벽층과 양자우물층이 교대로 적층된 다중양자우물구조로 형성되어 소정의 밴드 갭을 가지는 구조를 사용할 수 있다. 이와 같은 양자 우물에 의해 전자 및 정공이 재결합되어 발광한다. 다중 양자우물 구조의 경우, 예컨대, InGaN/GaN 구조가 사용될 수 있다. 제1 및 제2 도전형 반도체층(113a, 113c)과 활성층(113b)은 MOCVD, MBE, HVPE 등과 같은 결정 성장 공정을 이용하여 형성될 수 있다.
- [0037] 상기 제1 및 제2 전극(116, 117)은 각각 제1 및 제2 도전형 반도체층(113a, 113c)의 외부와의 전기 접속을 위한 것으로, 상기 제1 및 제2 도전형 반도체층(113a, 113c)과 각각 접하도록 구비될 수 있다.
- [0038] 제1 및 제2 전극(116, 117)은 각각 제1 및 제2 도전형 반도체층(113a, 113c)과 오믹 특성을 갖는 도전성 물질이 1층 또는 다층 구조로 이루어질 수 있으며, 예컨대, Au, Ag, Cu, Zn, Al, In, Ti, Si, Ge, Sn, Mg, Ta, Cr, W, Ru, Rh, Ir, Ni, Pd, Pt, 투명 도전성 산화물(TCO) 등의 물질 중 하나 이상을 스퍼터링 등을 이용하여 증착시킴으로써 형성될 수 있다. 제1 및 제2 전극(116, 117)은 상기 발광구조물(113)을 기준으로, 상기 기판(111)의 반대 측인 제1 면(C)에 서로 동일한 방향으로 배치될 수 있다. 따라서, 상기 발광다이오드 칩(110)은 실장되는 면에 플립칩(flip-chip) 형태로 실장될 수 있다. 이 경우, 활성층(113b)에서 방출된 광은 상기 기판(111)을 경유하여 외부로 방출될 수 있다. 또한, 실시예에 따라서는, 상기 제1 및 제2 전극(116, 117)에서 반사되지 못한 광이 반사되도록, 상기 발광다이오드 칩(110)의 제1 면(C) 중 제1 및 제2 전극(116, 117)이 배치된 영역을 제외한 영역을 덮도록 하부 반사층(118)이 배치될 수도 있다.
- [0039] 도 6은 일 실시예에 채용될 수 있는 발광다이오드 칩의 일 실시예이다.
- [0040] 도 6을 참조하면, 발광다이오드 칩(140)은 기판(141), 기판(141) 상의 제1 도전형 반도체층(142a), 활성층(142b) 및 제2 도전형 반도체층(142c)을 포함할 수 있다. 발광다이오드 칩(140)은 제1 및 제2 도전형 반도체층(142a, 142c)에 각각 접속된 제1 및 제2 전극(144, 145)을 더 포함할 수 있다.
- [0041] 기판(141)은 사파이어와 같은 투광성 기판일 수 있다. 제1 도전형 반도체층(142a), 활성층(142b) 및 제2 도전형 반도체층(142c)은 발광구조물(142)로서, 기판(141) 상에 적층될 수 있다. 이하에서, 도 3의 발광다이오드 칩에 대한 설명과 동일한 명칭으로 지칭되는 구성 요소들에 대하여, 중복되는 설명은 생략한다.
- [0042] 제1 전극(144)은 제2 도전형 반도체층(142c) 및 활성층(142b)을 관통하여 제1 도전형 반도체층(142a)과 접속된 도전성 비아 형태의 연결전극부(144a) 및 연결전극부(144a)에 연결된 제1 전극 패드(144b)를 포함할 수 있다. 연결전극부(144a)는 절연부(143)에 의하여 둘러싸여 활성층(142b) 및 제2 도전형 반도체층(142c)과 전기적으로 분리될 수 있다. 연결전극부(144a)는 접촉 저항이 낮아지도록 개수, 형상, 피치 또는 제1 도전형 반도체층(142a)과의 접촉 면적 등을 적절히 설계할 수 있다. 제2 전극(145)은 제2 도전형 반도체층(142c) 상의 오믹콘택층(145a) 및 제2 전극 패드(145b)를 포함할 수 있다.
- [0043] 연결전극부(144a) 및 오믹콘택층(145a)은 각각 제1 및 제2 도전형 반도체층(142a, 142c)과 오믹 특성을 갖는 도전성 물질의 단일층 또는 다층 구조를 가질 수 있다. 예를 들어, 연결전극부(144a) 및 오믹콘택층(145a)은 Ag,

Al, Ni, Cr 및 투명 도전성 산화물(TCO) 중 적어도 하나의 물질로 이루어질 수 있다.

- [0044] 제1 및 제2 전극 패드(144b, 145b)는 연결전극부(144a) 및 오믹콘택층(145a)에 각각 접속되어 발광다이오드 칩(140)의 외부 단자로 기능할 수 있다. 예를 들어, 제1 및 제2 전극 패드(144b, 145b)는 Au, Ag, Al, Ti, W, Cu, Sn, Ni, Pt, Cr, NiSn, TiW, AuSn 또는 이들의 공용 금속을 포함할 수 있다. 제1 및 제2 전극(144, 145)은 서로 동일한 방향으로 배치될 수 있으며, 리드 프레임 등에 플립칩 형태로 실장될 수 있다.
- [0045] 제1 및 제2 전극(144, 145)은 절연부(143)에 의하여 서로 전기적으로 분리될 수 있다. 절연부(143)는 절연성 물질로 이루어질 수 있으며, 광흡수율이 낮은 물질을 사용할 수 있다. 예를 들어, 절연부(143)는 SiO₂, SiO_xN_y, Si_xN_y 등의 실리콘 산화물, 실리콘 질화물을 이용할 수 있을 것이다. 일 실시예에서, 절연부(143)는 투광성 물질 내에 광 반사성 필러를 분산시킨 광반사 구조로 형성될 수도 있다. 또는, 절연부(143)는 서로 다른 굴절률을 갖는 복수의 절연층들이 교대로 적층된 다층 반사구조일 수 있다.
- [0046] 도 2에 도시된 바와 같이, 상기 측면 파장변환층(120)은 상기 발광다이오드 칩(110)의 측면을 덮도록 배치될 수 있다. 상기 측면 파장변환층(120)은 상기 발광다이오드 칩(110)의 모든 측면을 둘러싸도록 배치될 수 있다. 그러나, 이에 한정하는 것은 아니며, 상기 발광다이오드 칩(110)의 일부 측면에만 배치될 수도 있다.
- [0047] 상기 파장변환층(120)은 상기 발광다이오드 칩(110)의 측면에 실질적으로 균일한 두께(W1)를 갖도록 배치될 수 있다. 여기서 실질적으로 균일한 두께라 함은, 상기 발광다이오드 칩(110)의 측면을 따라 완전히 일정하지는 않더라도, 두께 변화가 제조공정 상의 오차 범위 내에 있는 정도를 의미한다.
- [0048] 상기 파장변환층(120)이 발광다이오드 칩(110)의 모든 측면을 둘러싸도록 배치되는 경우, 발광다이오드 칩의 각 면을 둘러싸는 파장변환층(120)이 모두 실질적으로 균일한 두께(W1)를 갖도록 배치할 수 있다. 다만, 이에 한정하는 것은 아니며, 발광다이오드 칩(110)의 서로 마주보는 측면에 배치된 파장변환층의 두께가 서로 실질적으로 균일한 두께가 되도록 파장변환층(120)을 배치할 수도 있다. 이때, 파장변환층(120)은 두께(W1)와 높이(W4)가 동일하도록 구성될 수도 있다.
- [0049] 상기 파장변환층(120)의 상면(121)이 상기 반사층(130)의 가장자리에 접하도록 배치될 수 있으며, 이때, 상기 파장변환층(120)의 측면(123)이 이루는 면과 상기 반사층(130)의 측면(131)이 이루는 면이 동일평면을 이루도록 배치될 수도 있다. 또한, 상기 측면 파장변환층(120)의 하면(122)은, 메니스커스(meniscus) 형태의 곡면을 갖도록 형성될 수 있다.
- [0050] 상기 측면 파장변환층(120)은, 광투과성 물질에 파장변환물질이 혼합된 형태로 배치될 수 있다. 본 실시예에서는 이러한 광투과성 물질로는 열경화성 수지가 포함될 수 있다. 예를 들어, 파장변환층(120)은 열경화성 수지, 경화제 및 경화 촉매 등으로 이루어진 폴리머 바인더가 반경화된(B-stage) 복합재일 수 있다. 이러한 열경화성 수지는 일정 온도 미만으로 가열하면 반경화 상태가 되어 유동 가능한 수준으로 상 변화하는 반경화성을 가지나, 일정 온도 이상으로 가열하면 경화되는 특성을 가진다. 따라서, 파장변환물질이 분산된 반경화 상태로 상기 발광다이오드 칩(110)의 측면에 도포된 후, 가열과정을 거치면서 경화되어 상기 발광다이오드 칩(110)의 측면을 덮을 수 있다.
- [0051] 상기 측면 파장변환층(120)에 사용되는 수지는 고 접착성, 고 광투과성, 고 내열성, 고 광굴절율, 내습성 등을 만족할 수 있는, 에폭시 수지(epoxy resin)나 실리콘 수지(silicone resin)가 사용될 수 있다. 고 접착성 확보를 위해서는 접착력 향상을 도모하는 첨가제로서, 예를 들어, 실란(silane)계 물질이 채용될 수 있다.
- [0052] 상기 파장변환물질로는 형광체나 양자점 등이 사용될 수 있다. 형광체로는 가넷(garnet) 계열 형광체(YAG, TAG, LuAG), 실리케이트 계열 형광체, 질화물계 형광체, 황화물계 형광체, 산화물계 형광체 등이 사용될 수 있으며,

단일층으로 구성되거나 또는 소정 비율로 혼합된 복수층으로 구성될 수 있다.

- [0053] 상기 측면 과장변환층(120)은 하나의 층이 적층된 구조일 수 있으나, 다층으로 형성될 수도 있다. 상기 측면 과장변환층(120)을 다층으로 형성한 경우에 각각의 층에 서로 다른 종류의 광투과성 물질과 과장변환물질이 포함되게 할 수도 있다. 이때, 각 층을 이루는 광투과성 물질이 서로 다른 특성을 가지도록 할 수도 있다.
- [0054] 예를 들어, 하층을 이루는 광투과성 물질은 상층을 이루는 광투과성 물질보다 강도가 높은 특성을 갖도록 하여 상기 측면 과장변환층(120)이 안정적으로 형태를 유지할 수 있도록 할 수 있다. 또한, 반사층(130)과 접하는 층을 이루는 광투과성 물질은 하층을 이루는 광투과성 물질보다 점착력이 높은 특성을 갖도록 형성하여 상기 반사층(130)과의 접착이 용이하도록 할 수도 있다. 또한, 복수의 층 중 어느 한 층은 과장변환물질이 함유되지 않은 투명층으로 이루어질 수도 있다.
- [0055] 이와 같은 구성으로 배치된 측면 과장변환층(120)은 발광다이오드 칩(110)의 측면에서 방출되는 광의 파장을 변환시킬 수 있다. 이와 관련하여는 후술한다.
- [0056] 도 2에 도시된 바와 같이, 상기 반사층(130)은 상기 발광다이오드 칩(110)의 제2 면(D)을 전체적으로 덮는 구조로 배치될 수 있다.
- [0057] 상기 반사층(130)은 앞서 설명한 측면 과장변환층(120)에서 사용된 광투과성 물질과 유사한 물질에, 반사율이 우수한 SiO_2 , SiN , SiO_xN_y , TiO_2 , Si_3N_4 , Al_2O_3 , TiN , AlN , ZrO_2 , TiAlN 및 TiSiN 중 적어도 하나를 포함하는 물질이 분산된 상태로 형성될 수 있다. 광투과성 물질은 앞서 설명한 열경화성 수지가 포함될 수 있다. 따라서, 일정 온도 미만으로 가열하면 반경화 상태가 되어 유동 가능한 수준으로 상 변화하는 반경화성을 가지나, 일정 온도 이상으로 가열하면 경화되는 특성을 가질 수 있다. 또한, 반사층(130)은 부착성이 있는 반경화된 시트(sheet) 상태로 제공되어, 상기 발광다이오드 칩(110)을 상기 반사층(130)에 부착시킨 후, 가열과정을 거치면서 경화되어 상기 발광다이오드 칩(110)의 상면에 견고하게 부착될 수 있다. 일 실시예에서는, 반사층(130)으로 TiO_2 와 실리콘 수지가 1:1로 혼합된 물질을 사용할 수 있다. 상기 반사층(130)은 단층막 또는 다층막 구조로 구성될 수 있으며, 높은 반사율을 가지는, 금속박막 또는 분산 브래그 반사기(Distributed Bragg Reflector)로 구성될 수도 있다.
- [0058] 도 2에 도시된 바와 같이, 상기 반사층(130)은 상기 발광다이오드 칩(110)을 덮을 정도의 폭(W3)이 되도록 배치되거나, 측면 과장변환층(120)의 상면(121)까지 덮을 수 있을 정도의 폭(W1+W3+W1)으로 배치될 수 있다.
- [0059] 이러한, 도 4에 도시된 바와 같이, 상기 반사층(130)은 활성층(113b)에서 방출되는 광의 광경로(L)가 측면 과장변환층(120) 방향으로 리디렉션 되도록 광을 반사시킬 수 있다. 따라서, 일 실시예의 반도체 발광소자 패키지(100)는 측면으로 방출되는 광의 지향각이 증가될 수 있다. 이에 관하여 자세하게 설명한다.
- [0060] 발광다이오드 칩의 측면과 하면에 반사층을 배치된 비교예의 반도체 발광소자 패키지에서는, 발광다이오드 칩의 측면 또는 하면을 향하도록 방출된 광은 리디렉션되어 발광다이오드 칩의 상면을 향하여 방출된다. 이와 같이, 발광다이오드 칩의 측면광이 반사되므로, 비교예의 반도체 발광소자 패키지에서 조사되는 광은 전방을 향하여 120 ~ 150도의 지향각으로 조사될 수 밖에 없었다. 따라서, 이러한 플립칩 타입의 발광다이오드 칩이 실장된 반도체 발광소자 패키지는, 확산 렌즈와 같은 광학계를 포함하지 않는 경우, 광지향각(180도)의 광을 비출 수 없었다.
- [0061] 본 실시예는, 발광다이오드 칩의 상부에 반사층을 배치하여, 반도체 발광소자 패키지의 상부로 집중되는 광을

측면으로 방출하였다. 또한 발광다이오드 칩의 측면에 측면 파장변환층을 배치하여, 발광다이오드 칩의 측면으로 방출된 광이 원하는 파장대로 변환된 후 반도체 발광소자 패키지에서 방출될 수 있게 하였다. 이와 같이, 반도체 발광다이오드 패키지(100)의 측면으로 광이 방출되므로, 광학계 없이도, 지향각이 180도인 광을 제공할 수 있다. 따라서, 제조비용이 절감되고, 반도체 발광소자 패키지의 두께가 얇아질 수 있어, 반도체 발광소자 패키지가 실장되는 데 필요한 공간이 감소될 수 있다.

[0062] 도 5는 본 실시예의 반도체 발광소자 패키지로부터 방출된 광의 각도에 따른 광분포를 도시한 도면으로, 광의 지향각이 -90도에서 90도의 범위를 갖는 것을 확인할 수 있으며, 특히, 75 ~ 90도의 범위와 -75 ~ -90도의 범위의 광이 증가한 것을 확인할 수 있다.

[0063] 다음으로, 본 발명의 일 실시예에 의한 반도체 발광소자 패키지(200)에 대해 설명한다. 도 7은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 단면도이다. 이하에서, 도 2에 대한 설명에서와 동일한 명칭으로 지칭되는 구성 요소들에 대하여, 중복되는 설명은 생략한다.

[0064] 도 7을 참조하면, 본 발명의 일 실시예에 의한 반도체 발광소자 패키지(200)는, 제1 및 제2 전극(216, 217)을 구비하는 발광다이오드 칩(210), 상기 발광다이오드 칩(210)의 상면을 덮는 반사층(230) 및 상기 발광다이오드 칩(210)과 반사층(230)의 측면을 덮는 측면 파장변환층(220)을 포함할 수 있다. 본 실시예는, 앞서 설명한 일 실시예와 비교할 때, 반사층(230)이 발광다이오드 칩(210)의 상면에만 배치되고, 측면 파장변환층(220)의 상면에 반사층(230)이 배치되지 않은 차이점이 있다. 따라서, 측면 파장변환층(220)의 상면을 통해서도 광이 방출될 수 있는 장점이 있다.

[0065] 다음으로, 본 발명의 일 실시예에 의한 반도체 발광소자 패키지(300)에 대해 설명한다. 도 8은 본 발명의 일 실시예에 따른 반도체 발광소자 패키지의 개략적인 단면도이다. 이하에서, 도 2에 대한 설명에서와 동일한 명칭으로 지칭되는 구성 요소들에 대하여, 중복되는 설명은 생략한다.

[0066] 도 8을 참조하면, 본 발명의 일 실시예에 의한 반도체 발광소자 패키지(300)는, 제1 및 제2 전극(316, 317)을 구비하는 발광다이오드 칩(310), 상기 발광다이오드 칩(310)의 상면을 덮는 상면 파장변환층(340), 상기 상면 파장변환층(340)을 덮는 반사층(330) 및 상기 발광다이오드 칩(310)의 측면을 덮는 측면 파장변환층(320)을 포함할 수 있다. 본 실시예는, 앞서 설명한 일 실시예와 비교할 때, 반사층(330)과 발광다이오드 칩(310)의 사이에 상면 파장변환층(340)이 더 배치된 차이점이 있다. 따라서, 반사층(330)의 반사율이 100%에 미치지 못하여, 반사층(330)을 통하여 소량의 광이 방출되는 경우에도, 파장변환층을 거치지 않은 광이 방출되는 것이 근본적으로 방지될 수 있다. 따라서, 반도체 발광소자 패키지(300)의 색균일성을 유지할 수 있는 장점이 있다.

[0067] 다음으로, 반도체 발광소자 패키지의 제조공정에 대해 설명한다. 도 9 내지 도 12는 도 1의 반도체 발광소자 패키지의 제조공정을 나타내는 주요 단계별 도면이다.

[0068] 먼저, 도 9에 도시된 바와 같이, 반사 시트(130a)를 준비한다. 상기 반사 시트(130a)는 광투과성 물질에 SiO₂, SiN, SiO_xN_y, TiO₂, Si₃N₄, Al₂O₃, TiN, AlN, ZrO₂, TiAlN 및 TiSiN과 같은 광반사 입자를 혼합되어, 신축성 있는 반경화 상태로 제공될 수 있다. 이러한 광투과성 물질로는 에폭시(epoxy) 수지나 실리콘(silicone) 수지가 사용될 수 있다. 일 실시예에서는 TiO₂와 실리콘이 1:1로 혼합된 물질을 사용할 수 있다.

[0069] 상기 반사 시트(130a)는 광투과성 물질에 광반사 입자를 혼합한 후, 경화 온도 미만으로 가열되어, 부착성이 있는 반경화된 상태로 제공될 수 있다. 따라서, 후속 공정에서 발광다이오드 칩(110)을 부착하여 정렬하는 데에 사용될 수 있다.

- [0070] 다음으로, 도 10에 도시된 바와 같이, 상기 반사 시트(130a)의 일면 상에, 준비된 복수의 발광다이오드 칩(110)을 배열할 수 있다. 상기 발광다이오드 칩(110)은 제1 및 제2 전극(116, 117)이 배치된 제1 면(C)이 노출되도록, 제2 면(D)이 반사 시트(130a)에 부착되도록 할 수 있다. 상기 복수의 발광다이오드 칩(110) 사이의 칩 분리 영역(150)은, 후속공정에서 측면 과장변환층이 형성될 공간과 개별 반도체 발광소자 패키지로 절단하는 과정에서 소실될 영역을 고려하여, 그 폭(W5)을 조절할 수 있다.
- [0071] 상기 반사 시트(130a)에 발광다이오드 칩(110)을 부착시킨 후에는, 반사 시트(130a)를 경화 온도 이상으로 가열하여 경화시킬 수 있다. 일 실시예에서는 약 150℃의 온도에서 약 30분간 가열 상태를 유지함으로써, 반사 시트(130a)를 경화시킬 수 있다.
- [0072] 다음으로, 도 11에 도시된 바와 같이, 상기 복수의 발광다이오드 칩(110) 사이의 칩 분리영역(150)에 과장변환 물질을 도포하여 과장변환층(120a)을 형성할 수 있다. 앞서 설명한 바와 같이, 과장변환물질은 액상의 광투과성 물질에 분산된 상태로 도포될 수 있다. 구체적으로, 과장변환물질은 노즐(N)을 이용하여 디스펜싱(dispensing)할 수 있다. 다만, 이에 한정하는 것은 아니며, 스크린 프린팅과 같은 방법을 사용하여 과장변환층(120a)을 형성할 수도 있다. 과장변환물질을 액상의 광투과성 물질에 분산시킨 후 디스펜싱하여 과장변환층(120a)을 형성할 경우에는, 표면장력에 의해 과장변환층(120a)의 표면(122a)에 메니스커스(meniscus)가 형성될 수 있다.
- [0073] 과장변환물질을 도포한 후에는 광투과성 물질의 경화 온도 이상으로 가열하여 경화시킴으로써 과장변환층(120a)을 형성할 수 있다. 일 실시예에서는 약 150℃의 온도에서 약 30분간 가열 상태를 유지함으로써, 과장변환층(120a)을 형성시킬 수 있다.
- [0074] 다음으로, 도 12에 도시된 바와 같이, 블레이드(B)를 이용하여 상기 반사 시트(130a)와 과장변환층(120a)을 절단하여 개별 반도체 발광소자 패키지(100)로 분리할 수 있다. 이때, 상기 과장변환층(120a)이 반분되도록 절단하여 반도체 발광소자 패키지(110)의 측면에 동일한 두께의 측면 과장변환층(120)이 배치되도록 할 수 있다. 다만, 개별 반도체 발광소자 패키지(100)로 분리하는 방법은 이에 한정하는 것은 아니며, 레이저 빔(Laser beam) 또는 워터 젯(Water Jet)을 이용하여 분리하는 방법 등을 적용할 수도 있다.
- [0075] 도 13은 본 발명의 일 실시예에 따른 광원모듈의 개략적인 단면도이다.
- [0076] 도 13을 참조하면, 광원모듈(1000)은 도광판(1040) 및 도광판(1040) 양측면에 제공되는 광원모듈(1010)을 포함할 수 있다. 또한, 광원모듈(1000)은 도광판(1040)의 하부에 배치되는 반사판(1020)을 더 포함할 수 있다. 본 실시예의 광원모듈(1000)은 예지형 백라이트 유닛 모듈일 수 있다.
- [0077] 실시예에 따라, 도광판(1040)은 광원모듈(1010)의 일 측면에만 제공되거나, 다른 측면 상에 추가적으로 제공될 수도 있다. 광원모듈(1010)은 인쇄회로기판(1001) 및 인쇄회로기판(1001) 상면에 실장된 복수의 발광장치들(1005)을 포함할 수 있으며, 발광장치(1005)는 도 1의 반도체 발광소자 패키지(100)를 포함할 수 있다.
- [0078] 도 14는 본 발명의 일 실시예에 따른 광원모듈의 개략적인 단면도이다.
- [0079] 도 14를 참조하면, 광원모듈(1100)은 광확산판(1140) 및 광확산판(1140) 하부에 배열된 광원모듈(1110)을 포함할 수 있다. 또한, 광원모듈(1100)은 광확산판(1140) 하부에 배치되며, 광원모듈(1110)을 수용하는 바텀케이스(1160)를 더 포함할 수 있다. 본 실시예의 광원모듈(1100)은 직하형 백라이트 유닛 모듈일 수 있다.
- [0080] 광원모듈(1110)은 인쇄회로기판(1101) 및 인쇄회로기판(1101) 상면에 실장된 복수의 발광장치들(1105)을 포함할 수 있으며, 발광장치(1105)는 도 1의 반도체 발광소자 패키지(100)를 포함할 수 있다. 상기 인쇄회로기판(1101) 상면에는 반사 시트가 부착될 수 있다.

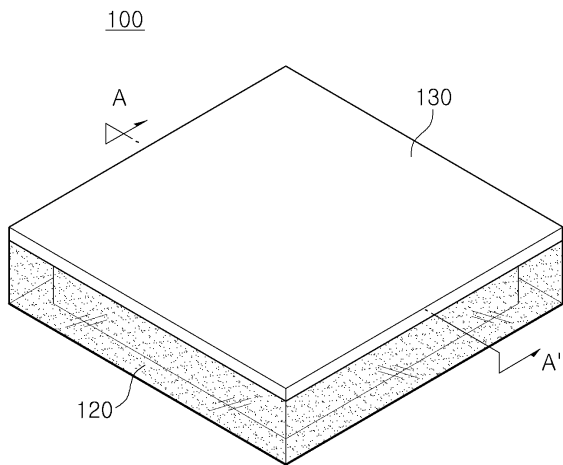
[0081] 본 발명은 상술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니며 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

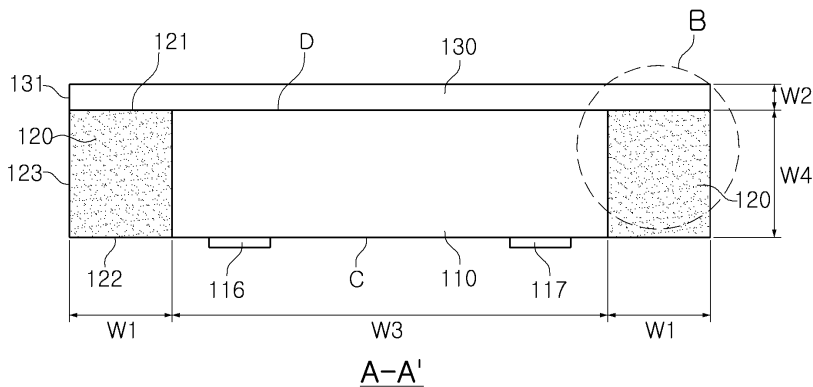
- [0082] 100: 반도체 발광소자 패키지
- 110: 발광다이오드 칩
- 116: 제1 전극
- 117: 제2 전극
- 120: 측면 과장변환층
- 130: 반사층

도면

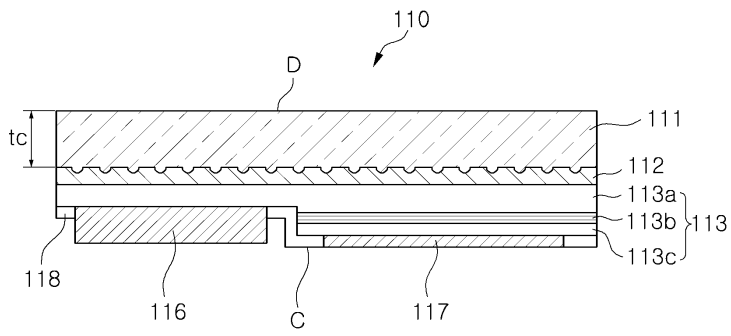
도면1



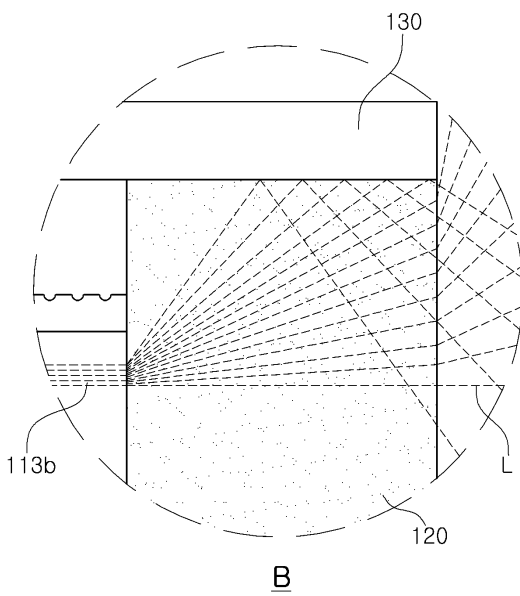
도면2



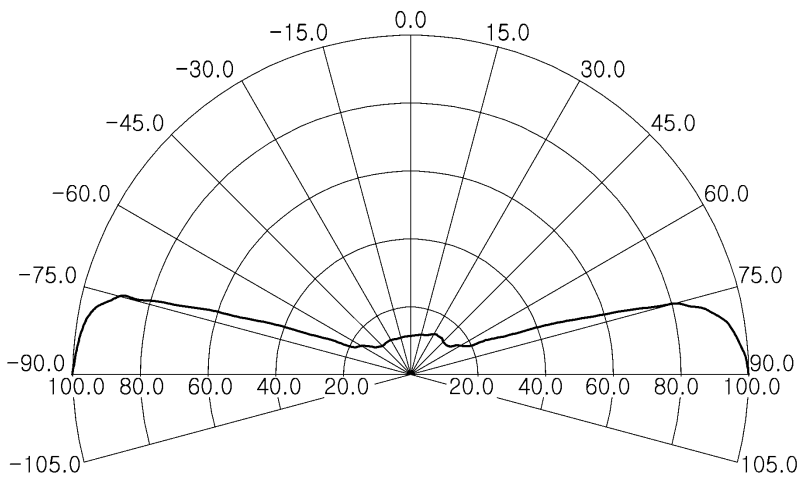
도면3



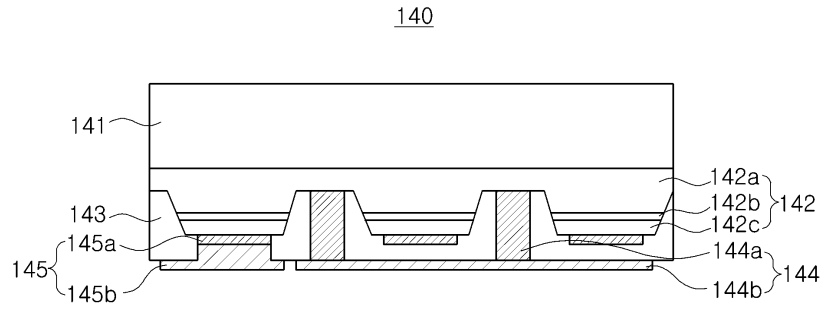
도면4



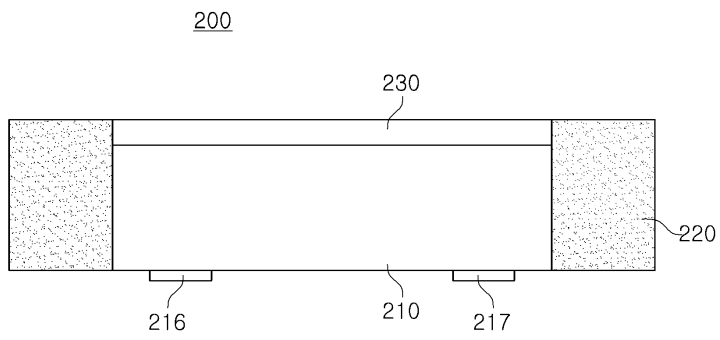
도면5



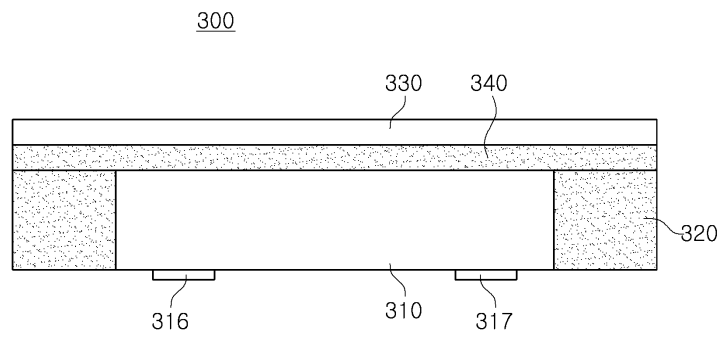
도면6



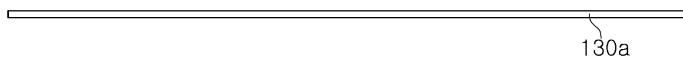
도면7



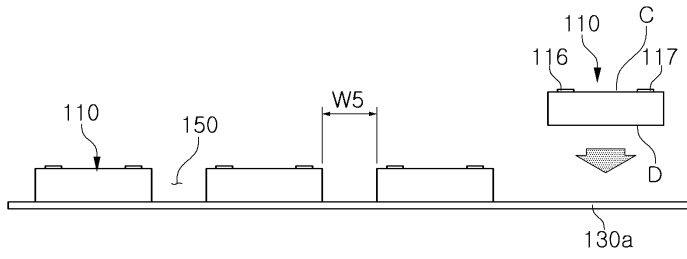
도면8



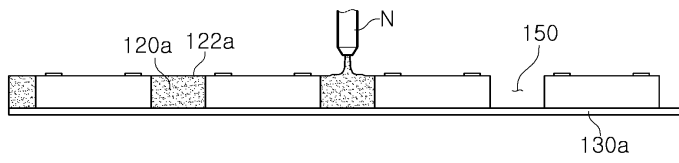
도면9



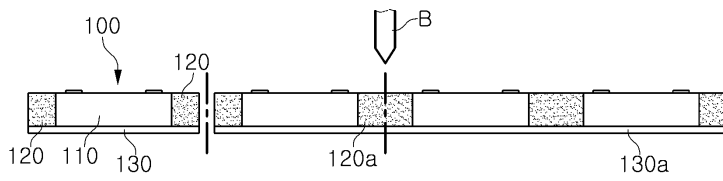
도면10



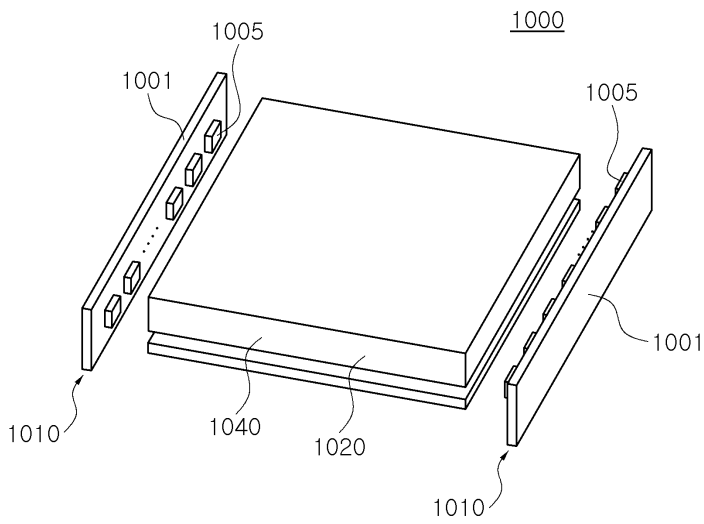
도면11



도면12



도면13



도면14

