(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0097329
(43) 공개일자 2018년08월31일

(51) 국제특허분류(Int. Cl.)
H05K 3/38 (2006.01) *H05K 3/18* (2006.01)
(52) CPC특허분류
H05K 3/381 (2013.01)
H05K 3/18 (2013.01)
(21) 출원번호 10-2017-0024186
(22) 출원일자 2017년02월23일
심사청구일자 2017년02월23일

(71) 출원인
인천대학교 산학협력단
인천광역시 연수구 아카데미로 119 (송도동)
(72) 발명자
권오중
인천광역시 연수구 컨벤시아대로274번길 55, 2104동 2301호
김강훈
경기도 부천시 소사구 안곡로 22 조공아파트 9동 102호(괴안동)
(74) 대리인
차준용

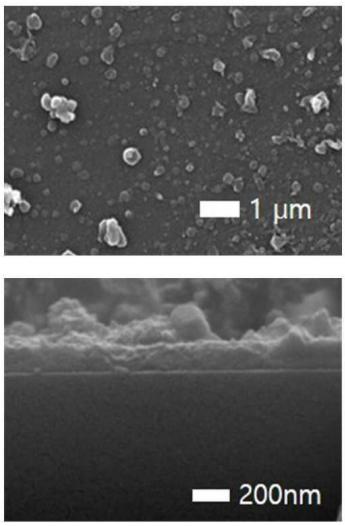
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법**

(57) 요 약

본 발명은 금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법에 관한 것으로, 더욱 상세하게는 연성인쇄회로기판(Flexible printed circuit board) 공정에서 전도성이 없는 기판으로 사용하는 물질(예컨대, Polyimide, Polypyrrole) 위에 폴리아닐린(Polyaniline; PANI) 박막 및 금속촉매층(예컨대, Pd 나노입자)을 형성하고 이를 전해도금을 위한 씨앗층으로 적용함으로써, 기존의 씨앗층 제조방법인 무전해도금(예컨대, Cu 무전해도금)으로 인해 발생하는 환경문제를 개선하고 연성인쇄회로기판에서 사용되는 절연재 기판과 도체(예컨대, Cu 박막) 사이의 접착력을 보완해주며 PANI 기반 씨앗층의 부족한 전기전도성을 향상시킴과 함께 전해도금이 용이해지도록 한, 금속 배선 공정을 위한 금속촉매/폴리아닐린 구조의 씨앗층 형성방법에 관한 것이다.

대 표 도 - 도1



(52) CPC특허분류
H05K 2201/0154 (2013.01)
H05K 2201/05 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 10052911
부처명 산업통상자원부
연구관리전문기관 산업기술평가관리원
연구사업명 제조기반산업핵심기술개발사업(생산기반)
연구과제명 웨어러블 기기용 12층 Any layer Multi-flexible PCB 배선의 친환경 일괄 도금 기술 개발(RCMS)
기 여 율 1/1
주관기관 대덕 GDS
연구기간 2016.06.01 ~ 2017.05.31

명 세 서

청구범위

청구항 1

금속 배선 공정을 위한 씨앗층 형성방법으로서,

a) 기판 위에 폴리아닐린(Polyaniline; PANI) 박막을 형성하는 단계; 및

b) 상기 폴리아닐린 박막 위에 금속 나노입자를 코팅하여 금속촉매층을 형성하는 단계;를 포함하고,

형성된 금속촉매/폴리아닐린 구조의 씨앗층 위에 금속 박막이 전해도금되는 것이며,

상기 폴리아닐린 박막에 의해 절연재인 기판과 도체인 금속 박막 사이의 접착력이 향상되고,

상기 금속 나노입자가 성장핵(Nuclei)으로 작용하여 금속 박막의 전해도금이 용이해지는 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 2

제1항에 있어서,

상기 기판은 폴리이미드(Polyimide) 또는 폴리피롤(Polypyrrole)과 같이 폴리아닐린이 코팅될 수 있는 임의의 재질로 된 기판인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 3

제1항에 있어서,

상기 a) 단계는 아닐린 단량체 및 산화제를 이용한 산화중합반응, 전압 및 전류 인가를 이용한 전기화학적 중합반응, 또는 고분자 형태의 폴리아닐린을 이용한 박막 형성법을 통해 수행되는 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 4

제3항에 있어서,

상기 아닐린 단량체는 염산아닐린(Aniline hydrochloride), 아닐린(Aniline) 또는 황산아닐린(Aniline sulfate)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 5

제3항에 있어서,

상기 산화제는 과산화황산암모늄($(NH_4)_2S_2O_8$), 다이크로뮴산칼륨($K_2Cr_2O_7$), 황산세륨($Ce(SO_4)_2$), 바나듐산나트륨($NaVO_3$), 페리시안화칼륨($K_3[Fe(CN)_6]$), 요오드산칼륨(KIO_3) 또는 과산화수소(H_2O_2)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 6

제3항에 있어서,

상기 고분자 형태의 폴리아닐린은 폴리에머랄딘 염(Polyemeraldine salt), 폴리에머랄딘 베이스(Polyemeraldine base), 폴리류코에머랄딘 베이스(Polyleucoemeraldine base), 폴리프로토에머랄딘 베이스(Polyprotoemeraldine base), 폴리니그라닐린 베이스(Polynigraniline base) 또는 폴리퍼니그라닐린 베이스(Polypernigraniline base)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 7

제1항에 있어서,

상기 a) 단계는 폴리아닐린 박막에 도판트를 도핑하여 전기전도도를 향상시키는 과정이 동시에 수행되는 것임을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 8

제7항에 있어서,

상기 도핑은 산화제를 이용한 산화도핑방법, 강산을 이용한 산성도핑방법, 또는 디-도핑 및 리-도핑을 이용한 이차도핑방법을 통해 수행되는 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 9

제7항에 있어서,

상기 도판트는 염산(HCl), 황산(H_2SO_4), 폴리아크릴산(Polyacrylic acid), 아크릴산(Acrylic acid), 리튬(Li) 염, DBSA(Dodecylbenzenesulfonic acid), CSA(Camphorsulfonic acid) 또는 TSA(p-toluenesulfonic acid)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 10

제1항에 있어서,

상기 b) 단계는 팔라듐 활성화 과정(Pd activation), 주석-팔라듐 두-단계 활성화 과정(Sn-Pd two-step activation), 주석-팔라듐 한-단계 활성화 과정(Sn-Pd one-step activation), 치환 활성화 과정(Displacement activation), 흡착-환원 반응(Adsorption-reduction), 딥코팅법(Dip coating) 또는 스프레이법(Spray method)을 통해 수행되는 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 11

제1항에 있어서,

상기 금속촉매는 크롬(Cr), 코발트(Co), 니켈(Ni), 구리(Cu), 아연(Zn), 루테늄(Ru), 로듐(Rh), 팔라듐(Pd), 은(Ag), 카드뮴(Cd), 인듐(In), 주석(Sn), 레늄(Re), 오스뮴(Os), 이리듐(Ir), 백금(Pt) 또는 금(Au)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 12

제1항에 있어서,

상기 전해도금을 위한 금속은 크롬(Cr), 코발트(Co), 니켈(Ni), 구리(Cu), 아연(Zn), 루테늄(Ru), 로듐(Rh), 팔라듐(Pd), 은(Ag), 카드뮴(Cd), 인듐(In), 주석(Sn), 레늄(Re), 오스뮴(Os), 이리듐(Ir), 백금(Pt) 또는 금(Au)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 13

제1항에 있어서,

상기 금속 배선 공정은 인쇄회로기판(PCB) 또는 반도체의 금속화 공정인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 14

제13항에 있어서,

상기 인쇄회로기판(PCB)은 연성인쇄회로기판(Flexible printed circuit board; FPCB)인 것을 특징으로 하는,

금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법.

청구항 15

제1항 내지 제14항 중 어느 한 항의 방법에 따라 형성된,

금속촉매/폴리아닐린 구조를 갖는,

금속 배선 공정을 위한 폴리아닐린 씨앗층.

발명의 설명

기 술 분 야

[0001] 본 발명은 금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법에 관한 것으로, 더욱 상세하게는 연성인쇄회로기판(Flexible printed circuit board) 공정에서 전도성이 없는 기판으로 사용하는 물질(예컨대, Polyimide, Polypyrrole) 위에 폴리아닐린(Polyaniline; PANI) 박막 및 금속촉매층(예컨대, Pd 나노입자)을 형성하고 이를 전해도금을 위한 씨앗층으로 적용함으로써, 기존의 씨앗층 제조방법인 무전해도금(예컨대, Cu 무전해도금)으로 인해 발생하는 환경문제를 개선하고 연성인쇄회로기판에서 사용되는 절연재 기판과 도체(예컨대, Cu 박막) 사이의 접착력을 보완해주며 PANI 기반 씨앗층의 부족한 전기전도성을 향상시킴과 함께 전해도금이 용이해지도록

한, 금속 배선 공정을 위한 금속촉매/폴리아닐린 구조의 씨앗층 형성방법에 관한 것이다.

배 경 기 술

[0003] 연성인쇄회로기판(Flexible printed circuit board; FPCB)은 경질의 절연 재료로 만든 경성인쇄회로기판과는 다르게 폴리이미드(Polyimide), 폴리피롤(Polypyrrole) 등 연성의 절연 재료로 만든 회로기판이다.

[0004] 이러한 연성인쇄회로기판은 얇고 가벼우며 3차원 설계 및 입체배선을 통한 공간 확보와 비용절감에 유리하다는 장점이 있어, 최근 스마트폰, 태블릿 PC 등을 중심으로 한 IT 산업에서 차세대 핵심기술로 주목받고 있다.

[0005] FPCB용 기판재로는 절연재, 도체 및 접착제로 구성된 FCCL(Flexible Copper Clad Lamination)을 사용하며, 이 중 도체로는 전해도금을 이용한 전해 동박을 주로 사용한다.

[0006] 전해도금은 외부로부터 전자를 공급받아 기판 표면 위에 수용액 상의 금속 이온을 환원시켜 박막을 형성하는 방법으로, 인쇄회로기판 배선 및 반도체 배선 등 여러 분야에서 사용되고 있다. 또한 수용액 상의 공정으로 매우 간단하고 공정비용이 저렴하다는 장점이 있다.

[0008] 한편, 전도성이 없는 물질 위에서 전해도금을 진행하기 위해서는 전도성을 갖는 씨앗층을 형성하는 것이 필요하다.

[0009] 즉, 연성인쇄회로기판에서 기판으로 사용하는 절연재 위에 전해도금을 수행하기 위해서는 씨앗층이 필수적인데, 현재 전해도금의 씨앗층 형성을 위해 사용되는 무전해도금은 그 과정에서 발생하는 포름알데히드(HCHO)로 인한 환경오염 문제가 지속적으로 제기되고 있는 상황이며, 유연기판에는 적용이 용이하지 않다는 단점을 지니고 있다.

[0010] 포름알데히드에 의한 환경문제 해결의 일환으로, 포름알데히드 대신 글리옥실산(Glyoxylic acid), 하이포아인산염(Hypophosphite) 등의 대체 환원제를 이용하는 연구가 진행되고 있다.

[0011] 그러나, 이러한 대체 환원제를 이용하는 경우 역시 기존 포름알데히드의 경우와 마찬가지로 절연재와 동박 사이의 접착력이 불량하다는 문제가 존재한다.

[0013] 이에, 금속 배선 공정을 위한 씨앗층 형성방법으로서, 기존의 무전해도금을 대체하여 환경문제를 개선하고, 연성인쇄회로기판에서 사용되는 절연재 기판과 도체 사이의 접착력을 효과적으로 보완해줄 수 있는 새로운 방법이 요구되고 있다.

선행기술문헌

비특허문헌

[0015] (비특허문헌 0001) Irina Sapurina, Andrea Riede, Jaroslav Stejskal, "In-situ polymerized polyaniline films 3. Film formation", Synthetic Metals 123 (2001) 503-507.

발명의 내용

해결하려는 과제

[0016] 본 발명은 상기와 같은 종래의 요구를 충족시키기 위한 것으로, 전도성 고분자 중 하나인 폴리아닐린을 이용하여 종래의 씨앗층을 대체하는 방법을 제시하고자 한다.

[0017] 즉, 본 발명은 폴리아닐린을 금속화 공정을 위한 씨앗층으로 적용하여, 기존의 씨앗층 제조방법인 무전해도금으로 인해 발생하는 환경문제와 절연재 및 도체 사이의 접착력을 동시에 개선할 수 있는 새로운 방법을 제공함을

기술적 과제로 한다.

과제의 해결 수단

[0019] 상기한 기술적 과제를 달성하고자, 본 발명은 금속 배선 공정을 위한 씨앗층 형성방법으로서, a) 기판(예컨대, 폴리이미드 또는 폴리피롤 기판) 위에 폴리아닐린(Polyaniline; PANI) 박막을 형성하는 단계; 및 b) 상기 폴리아닐린 박막 위에 금속 나노입자를 코팅하여 금속촉매층을 형성하는 단계;를 포함하고, 형성된 금속촉매/폴리아닐린 구조의 씨앗층 위에 금속 박막이 전해도금되는 것이며, 상기 폴리아닐린 박막에 의해 절연재인 기판과 도체인 금속 박막 사이의 접착력이 향상되고, 상기 금속 나노입자가 성장핵(Nuclei)으로 작용하여 금속 박막의 전해도금이 용이해지는 것을 특징으로 하는, 금속 배선 공정(예컨대, 연성인쇄회로기판의 금속화 공정)을 위한 폴리아닐린 씨앗층 형성방법을 제공한다.

[0020] 또한, 상기 a) 단계는 폴리아닐린 박막에 도판트를 도핑하여 전기전도도를 향상시키는 과정이 동시에 수행되는 것임을 특징으로 하는, 금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법을 제공한다.

[0021] 또한, 본 발명의 다른 측면으로, 상기와 같은 방법에 따라 형성된, 금속촉매/폴리아닐린 구조를 갖는, 금속 배선 공정을 위한 폴리아닐린 씨앗층을 제공한다.

발명의 효과

[0023] 본 발명은 전해도금을 위한 씨앗층 형성을 위해 사용되던 기존의 무전해도금을 대체한 것으로서, 무전해도금 과정 중 발생하는 포름알데히드에 의한 환경문제를 해결하고, 연성기판에도 적용이 용이한 씨앗층을 제공할 수 있다.

[0024] 아울러, 본 발명은 폴리아닐린을 적용하여 연성인쇄회로기판 FCCL 기판재 중 절연재(예컨대, 연성기판)와 도체(예컨대, Cu 박막)의 접착제 역할을 동시에 수행하게 함으로써, 금속 씨앗층만 적용했을 때 문제가 되는 절연재와 도체 사이의 접합강도를 보완해줄 수 있다.

[0025] 나아가, 본 발명은 폴리아닐린 박막 위에 소정의 촉매 입자를 코팅함으로써, 금속 이온의 핵 형성을 효과적으로 유도하여 PANI 기반의 고비저항 기판 위에서도 전해도금이 원활하게 수행되도록 할 수 있다.

[0026] 또한, 본 발명은 다른 전도성 고분자 박막 형성방법과 달리 수용액 상에서 중합이 진행되는바, 후속의 전해도금에서 사용되는 수용액 도금액에 의한 영향이 없다는 장점이 있다.

[0027] 부수적으로, 본 발명은 폴리아닐린 박막의 도핑을 통해 전기전도도 향상을 도모할 수 있다.

[0028] 이러한 본 발명은 친환경적이면서도 다양한 연성기판에 적용이 가능한바, 비저항 기판이면서 일반적인 금속 막질의 배선을 요구하는 다양한 분야에 적용이 가능할 것이다.

[0029] 또한, 본 발명은 간단한 습식 공정이고, Cu 무전해도금과 같이 배치(Batch) 공정으로 수행이 가능하다는 편리함이 있다.

도면의 간단한 설명

[0031] 도 1은 폴리이미드 기판 위에서의 폴리아닐린 박막의 주사전자현미경 사진이다.

도 2는 스프레이법을 이용하여 폴리아닐린 박막 위에 형성한 팔라듐 촉매층의 주사전자현미경 사진이다.

도 3은 스프레이법을 이용하여 폴리아닐린 박막 위에 형성한 팔라듐 촉매층 위에서 전해도금을 통해 전착한 구리 박막의 주사전자현미경 사진이다.

발명을 실시하기 위한 구체적인 내용

[0032] 이하, 본 발명에 대해 상세히 설명한다.

[0034] 본 발명에 따른 금속 배선 공정을 위한 폴리아닐린 씨앗층 형성방법은,

[0035] a) 기판 위에 폴리아닐린(Polyaniline; PANI) 박막을 형성하는 단계; 및

[0036] b) 상기 폴리아닐린 박막 위에 금속 나노입자를 코팅하여 금속촉매층을 형성하는 단계;를 포함하고,

[0037] 형성된 금속촉매/폴리아닐린 구조의 씨앗층 위에 금속 박막이 전해도금되는 것이며,

[0038] 상기 폴리아닐린 박막에 의해 절연재인 기판과 도체인 금속 박막 사이의 접착력이 향상되고,

[0039] 상기 금속 나노입자가 성장핵(Nuclei)으로 작용하여 금속 박막의 전해도금이 용이해지는 것을 특징으로 한다.

[0040] 씨앗층은 비전도성 기판 위에서 전해도금을 진행하기 위해 사용된다. 이러한 씨앗층은 금속 이온의 환원반응과 환원제의 산화반응을 이용한 무전해도금 방법을 통해 주로 형성된다.

[0041] 본 발명에서는 이러한 종래의 무전해도금 방법을 통한 금속 씨앗층 대신, 전도성 고분자인 폴리아닐린 박막을 형성하고 그 위에 금속촉매층을 코팅하여 금속촉매/폴리아닐린 구조의 씨앗층을 형성한 다음, 전해도금으로 금속 박막(예컨대, Cu 박막)을 전착하였다.

[0042] 이러한 본 발명은 무전해도금 방법 중 사용하는 포름알데히드에 의한 환경문제 개선뿐만 아니라, 폴리아닐린의 적용에 의해 절연재와 도체 사이의 접합강도를 보완하는 접착제 역할까지 수행할 수 있다.

[0043] 다만, 폴리아닐린(PANI)은 전도성 고분자이기는 하지만 전기전도성이 다소 낮아 고비저항 기판과 같은 작용을 한다. 따라서 본 발명에서는 금속 나노입자(예컨대, Pd 나노입자)로 성장핵(Nuclei)을 형성하여 PANI라는 고비저항 기판에 금속 박막(예컨대, Cu 박막) 전해도금이 용이해지도록 조치하였다. 구체적으로 본 발명은 씨앗층 적용을 위해 부족한 전기전도도와 관련하여 폴리아닐린 박막 위에 금속촉매층을 추가적으로 형성한 것이며, 그 결과 과전압(Overpotential)을 낮추고 금속(예컨대, Cu) 핵 형성을 도와 금속(예컨대, Cu) 박막을 원활하게 전착할 수 있다.

[0045] 상기 a) 단계는 기판 위에 본 발명에서 씨앗층으로 사용하기 위한 폴리아닐린 박막을 소정의 방법으로 형성하는 단계이다.

[0046] 상기 기판은 금속 배선 공정에 사용되는 것으로서 폴리아닐린이 코팅될 수 있는 임의의 기판일 수 있으며, 예를 들어 폴리이미드(Polyimide) 또는 폴리피롤(Polypyrrole) 재질의 기판일 수 있다.

[0047] 상기 폴리아닐린은 본 발명의 씨앗층 형성을 위해 사용되는 전도성 고분자로서 이론적으로 산화상태에 따라 다른 특성을 지니며, 그 중 에머랄딘 염(Emeraldine salt) 형태일 때 약 15 S/cm의 전기전도도를 갖는 것으로 알려져 있다.

[0048] 또한, 본 발명은 다른 전도성 고분자 박막 형성방법과 달리 수용액 상에서 중합이 진행되기 때문에, 이후 진행할 전해도금에서 사용되는 수용액 도금액에 의한 영향이 없다는 장점이 있다.

[0049] 구체적으로, 본 발명에서 상기 폴리아닐린 박막은 아닐린 단량체 및 산화제를 이용한 산화중합반응, 전압 및 전류 인가를 이용한 전기화학적 중합반응, 또는 고분자 형태의 폴리아닐린을 이용한 박막 형성법을 통해 형성될 수 있다.

[0050] 상기 아닐린 단량체는 아닐린이 포함된 모든 단량체를 의미하며, 예를 들어 염산아닐린(Aniline hydrochloride), 아닐린(Aniline) 또는 황산아닐린(Aniline sulfate)을 사용할 수 있다.

[0051] 상기 산화제는 아닐린 단량체를 산화중합시키기 위해 사용되는 산화제를 의미하며, 예를 들어 과산화황산암모늄($(NH_4)_2S_2O_8$), 다이크로뮴산칼륨($K_2Cr_2O_7$), 황산세륨($Ce(SO_4)_2$), (메타)바나듐산나트륨($NaVO_3$), 페리시안화칼륨($K_3[Fe(CN)_6]$), 요오드산칼륨(KIO_3) 또는 과산화수소(H_2O_2)를 사용할 수 있다.

[0052] 일 구체예에서, 상기 폴리아닐린 박막은 아닐린 단량체인 염산아닐린 및 산화제인 과산화황산암모늄의 혼합물에 0℃ 내지 45℃에서 기판을 1분 이상 침지함으로써 직접 형성될 수 있다.

[0053] 본 단계에서, 폴리아닐린 박막 형성을 위해 사용되는 물질은 이미 중합된 고분자 형태일 수 있으며, 예를 들어 폴리에머랄딘 염(Polyemeraldine salt), 폴리에머랄딘 베이스(Polyemeraldine base), 폴리류코에머랄딘 베이스(Polyleucoemeraldine base), 폴리프로토에머랄딘 베이스(Polyprotoemeraldine base), 폴리니그라닐린 베이스

(Polynigraniline base) 또는 폴리퍼니그라닐린 베이스(Polypernigraniline base)를 사용할 수 있다.

[0055] 상기 a) 단계에서는 폴리아닐린 박막의 전기전도도를 향상시키기 위해, 이에 소정의 도판트를 도핑하는 과정이 동시에 수행될 수 있다.

[0056] 즉, 본 발명에서는 추가적인 도핑 공정 없이 폴리아닐린 중합반응과 동시에 도핑을 함으로써 공정을 간편화할 수 있다.

[0057] 상기 폴리아닐린 박막의 도핑은 산화제를 이용한 산화도핑방법, 강산을 이용한 산성도핑방법, 또는 디-도핑(De-doping) 및 리-도핑(Re-doping)을 이용한 이차도핑방법을 통해 수행될 수 있다.

[0058] 상기 도판트로는 염산(HCl), 황산(H_2SO_4), 폴리아크릴산(Polyacrylic acid), 아크릴산(Acrylic acid), 리튬(Li) 염, DBSA(Dodecylbenzenesulfonic acid), CSA(Camphorsulfonic acid) 또는 TSA(p-toluenesulfonic acid)를 사용할 수 있다.

[0060] 상기 b) 단계는 a) 단계를 통해 형성된 (도핑된) 폴리아닐린 박막 위에 금속촉매층을 형성하는 단계로서, 이를 통해 금속 이온의 핵 형성이 효과적으로 유도되어 원활한 전해도금이 가능해진다.

[0061] 본 단계에서, 상기 금속촉매층은 팔라듐 활성화 과정(Pd activation), 주석 민감화(Sn sensitization) 및 팔라듐 활성화(Pd activation)를 순서대로 진행하는 주석-팔라듐 두-단계 활성화 과정(Sn-Pd two-step activation), 주석-팔라듐 콜로이드를 이용하는 주석-팔라듐 한-단계 활성화 과정(Sn-Pd one-step activation), 주석 민감화 과정 없이 직접 기판을 산화시킴으로써 전자를 제공받아 금속 이온을 환원시키는 치환 활성화(Displacement activation), 금속 콜로이드를 표면에 흡착시킨 후 환원제를 이용하여 환원시키는 흡착-환원 반응(Adsorption-reduction), 금속촉매 나노입자를 기판 위에 직접 코팅하는 딥코팅법(Dip coating) 또는 스프레이법(Spray method)을 통해 형성할 수 있다.

[0062] 상기 금속촉매층 형성을 위해 사용할 수 있는 금속으로는 크롬(Cr), 코발트(Co), 니켈(Ni), 구리(Cu), 아연(Zn), 루테늄(Ru), 로듐(Rh), 팔라듐(Pd), 은(Ag), 카드뮴(Cd), 인듐(In), 주석(Sn), 레늄(Re), 오스뮴(Os), 이리듐(Ir), 백금(Pt) 또는 금(Au) 등을 들 수 있다.

[0064] 본 발명의 바람직한 일 구체예에서, 본 발명은

[0065] a1) 폴리이미드 기판 위에 아닐린 단량체인 염산아닐린(Aniline hydrochloride)과 산화제인 과산화황산암모늄(Ammonium persulfate; APS)을 이용한 산화중합반응을 통해 폴리아닐린 박막을 형성하는 단계;

[0066] a2) HCl, CSA 또는 TSA, 예컨대 HCl을 이용한 산화도핑을 통해 폴리아닐린 박막의 전기전도도를 향상시키는 단계; 및

[0067] b) 도핑된 폴리아닐린 박막 위에 스프레이건을 이용하여 톨루엔(Toluene)에 분산시킨 Pd 나노입자를 코팅하는 단계;를 거쳐 팔라듐/폴리아닐린(Pd/PANI) 필름 씨앗층을 형성하는 것일 수 있다.

[0068] 아닐린을 폴리아닐린으로 중합시키는 연구는 많이 진행되어 왔지만, 폴리아닐린을 박막으로 형성하여 이를 전해도금을 위한 씨앗층으로 활용하는 예는 없었다. 본 발명은 폴리아닐린을 사용함으로써 전도성 고분자를 씨앗층으로 활용하고, 이때 부족한 전기전도도를 개선하기 위해 스프레이법을 통해 Pd 촉매층을 형성하였다. 또한 형성된 Pd 촉매층 위에서 정전압 및 정전류 방법을 이용하여 구리 박막을 전착하는데 성공하였다.

[0069] 본 구체예에서, 상기 a1) 단계는 아닐린 단량체인 염산아닐린과 산화제인 과산화황산암모늄을 이용하여 산화중합반응을 통해 폴리아닐린 박막을 형성하는 것이고, 상기 a2) 단계는 염산(HCl)을 아닐린 단량체 용액 내에 부가하여 아닐린의 산화중합반응과 동시에 산화도핑을 통해 전기전도도를 향상시키는 것이며, 상기 b) 단계는 유기용매인 톨루엔(Toluene)에 Pd 촉매를 분산시켜 스프레이건을 통해 직접적으로 Pd 촉매층을 형성하는 것이다.

[0071] 본 발명에서는, 상기 a) 및 b) 단계를 거쳐 얻어진 금속촉매/폴리아닐린 씨앗층에서 금속촉매층 형성시 사용한 분산제를 제거하기 위해, 열처리 과정이 추가적으로 수행될 수 있다.

[0072] 상기 열처리 과정에서는 가열로를 이용할 수 있으며, 금속촉매/폴리아닐린 씨앗층의 산화를 막기 위해 질소 등의 비활성 기체 조건 하에서 100℃ 내지 400℃의 온도로 열처리 과정을 진행할 수 있다.

[0074] 이처럼 형성된 본 발명의 금속촉매/폴리아닐린 씨앗층 위에, 금속 배선을 위한 금속 박막이 전해도금된다.

[0075] 상기 전해도금을 위한 금속으로는 크롬(Cr), 코발트(Co), 니켈(Ni), 구리(Cu), 아연(Zn), 루테늄(Ru), 로듐(Rh), 팔라듐(Pd), 은(Ag), 카드뮴(Cd), 인듐(In), 주석(Sn), 레늄(Re), 오스뮴(Os), 이리듐(Ir), 백금(Pt) 또는 금(Au) 등을 들 수 있다.

[0077] 본 발명에 따른 씨앗층 형성방법과 이에 따라 형성된 금속촉매/폴리아닐린 구조의 씨앗층은 인쇄회로기판(PCB) 또는 반도체의 금속화 공정, 특히 연성인쇄회로기판(Flexible printed circuit board; FPCB)의 금속화 공정에 매우 적합하게 적용될 수 있다.

[0079] 이하, 실시예를 통해 본 발명을 보다 구체적으로 설명한다. 그러나 이들 예는 본 발명의 이해를 돕기 위한 것일 뿐 어떠한 의미로든 본 발명의 범위가 이들 예로 한정되는 것은 아니다.

[0081] **실시예: Pd/PANI 씨앗층 제조**

[0082] (1) 폴리아닐린 산화중합

[0083] 아닐린 단량체 용액으로 0.2M 염산아닐린 수용액 100mL, 산화제 용액으로 0.25M 과산화황산암모늄 수용액 100mL를 준비하였다. 도핑이 필요한 경우 아닐린 단량체 용액에 염산 또는 CSA, TSA 등의 도판트를 첨가하였다.

[0084] 아닐린 단량체 용액에 산화제 용액을 부어 두 용액을 섞은 후, 폴리이미드 기판을 이러한 혼합용액에 침지하여 폴리아닐린 박막을 형성한 다음, 0.1M 염산에서 10초, 아세톤에서 10초 동안 세척하였다.

[0085] 기판의 침지시간이 5분이 넘지 않을 경우, 반응 종결 및 전기적 특성을 향상시키기 위해 앞서 제조했던 아닐린 단량체 용액과 동일한 용액을 제조한 후 30분 동안 다시 침지하였다. 아닐린 단량체 용액에 재침지한 기판은 아세톤으로 다시 한번 세척하였다.

[0086] 도 1에 폴리이미드 기판 위에서의 폴리아닐린 박막의 주사전자현미경 사진을 나타내었는바, 이를 통해 약 150nm 두께의 폴리아닐린 박막이 형성되었음을 확인할 수 있었다.

[0088] (2) 팔라듐 촉매층 형성

[0089] 올레일아민(Oleylamine)을 분산제로 사용하여 합성한 Pd 나노입자 촉매를 톨루엔 5mL에 초음파분산기로 약 30분 동안 분산시킨 후, 스프레이건을 통해 상기 폴리아닐린 박막 표면에 뿌려 직접적으로 촉매층을 코팅하였다.

[0090] 이때, 형성된 Pd 촉매층에서 분산제로 사용한 올레일아민(Oleylamine)을 제거하기 위해, 가열로를 이용하여 질소 분위기에서 190℃로 5시간 동안 열처리를 진행하였다.

[0091] 도 2에 스프레이법을 이용하여 폴리아닐린 박막 위에 형성한 팔라듐 촉매층의 주사전자현미경 사진을 나타내었다.

[0093] (3) 구리 전해도금

[0094] Pd 촉매층이 형성된 폴리아닐린 박막을 씨앗층으로 활용하여, -1.0V 전압을 인가하여 구리 전해도금을 진행하였다.

[0095] 이때, 전해도금 용액은 0.1M 황산 및 0.25M 황산구리로 구성된 도금액을 사용하였다.

[0096] 인가 전압 및 전류는 VersaSTAT 3(AMETEK PAR VersaSTAT Series)를 이용하여 조절하였고, 기준 전극으로는

Ag/AgCl, 산화 전극으로는 구리 와이어, 환원 전극으로는 Pd/PANI 기판을 사용하였다.

[0097] 도 3에 스프레이법을 이용하여 폴리아닐린 박막 위에 형성한 팔라듐 촉매층 위에서 전해도금을 통해 전착한 구리 박막의 주사전자현미경 사진을 나타내었다.

산업상 이용가능성

[0099] 본 발명에 따른 반도체 또는 인쇄회로기판 금속화 공정을 위한 폴리아닐린 씨앗층 형성방법은 기존의 씨앗층 제조방법인 무전해도금 방법으로부터 발생하는 포름알데히드에 의한 환경문제를 개선할 수 있는바, 반도체 배선 및 인쇄회로기판 배선을 위한 전해도금에 있어 친환경적인 방법으로 씨앗층을 제공할 수 있다.

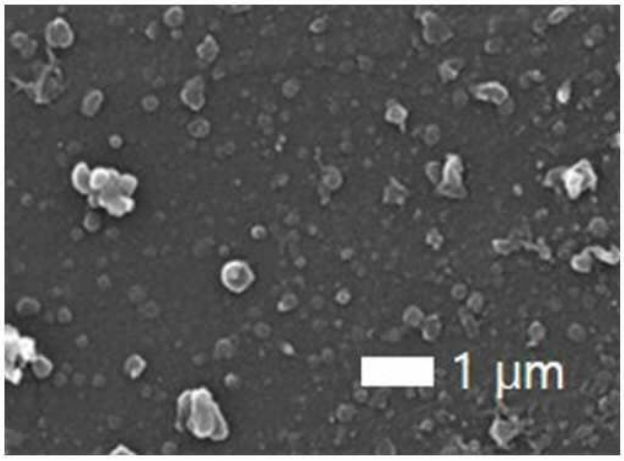
[0100] 특히, 본 발명은 연성인쇄회로기판에 적용할 때 폴리이미드 등 절연재와 도체인 동박 사이에서 폴리아닐린이 기존의 접착제를 대신하여 접합강도를 개선하는 역할을 동시에 수행할 수 있을 것으로 예상된다.

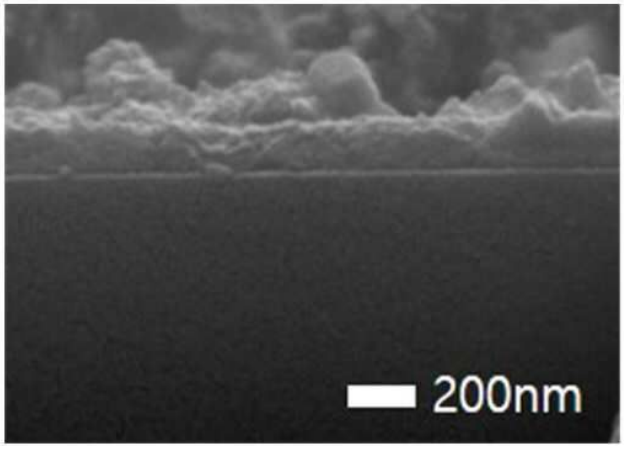
[0101] 또한, 본 발명은 단순 침지 내지 스핀코팅 등에 의해 간편하게 수행될 수 있는바, 실제 공정에서의 활용 가능성이 매우 높을 것으로 예상된다.

[0102] 이러한 본 발명은 디스플레이 및 PCB를 비롯한 다양한 플렉서블 소자(Flexible device)는 물론, 전기전도성이 없는 기판 위에 친환경적으로 금속 배선을 형성하는 모든 공정에 광범위하게 적용이 가능할 것이다.

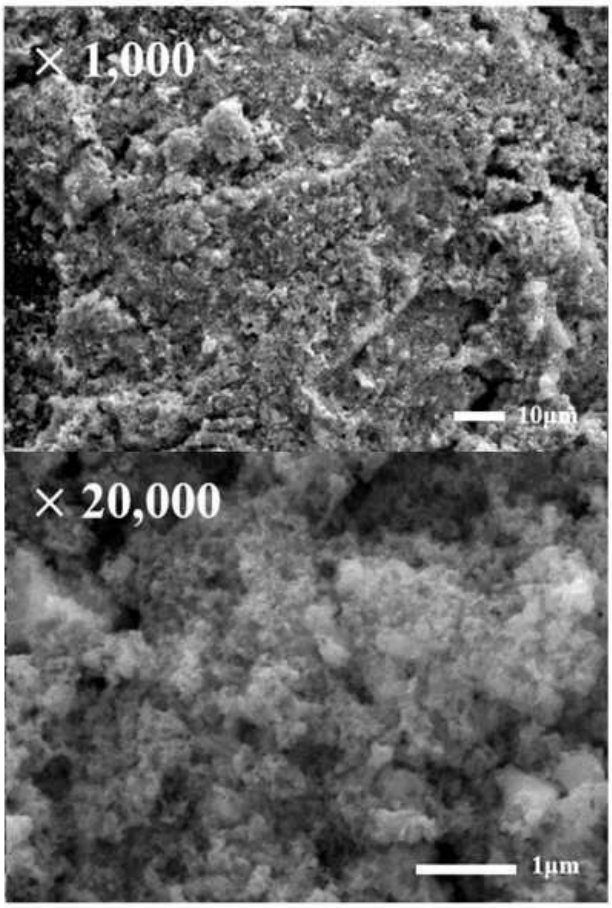
도면

도면1





도면2



도면3

