

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-124418

(P2010-124418A)

(43) 公開日 平成22年6月3日(2010.6.3)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/335 (2006.01)	HO4N 5/335 E	4M118
HO1L 27/146 (2006.01)	HO4N 5/335 P	5C024
	HO1L 27/14 A	

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号	特願2008-298539 (P2008-298539)	(71) 出願人	000003078
(22) 出願日	平成20年11月21日 (2008.11.21)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(74) 代理人	100058479
			弁理士 鈴江 武彦
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

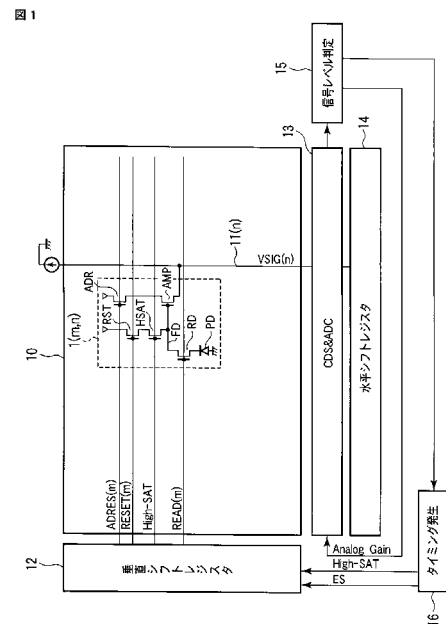
(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 CMOSイメージセンサにおいて、単位画素に新たに付加する回路素子の数を極力少なくし、1フォトダイオード当りの追加回路素子数が1以下の簡易な構成でありながら、低ノイズを維持したまま信号電荷取扱量を大きくする。

【解決手段】 CMOSイメージセンサにおいて、単位画素1(m,n)は、入射光を光電変換して蓄積するためのフォトダイオードPDと、フォトダイオードから信号電荷を読み出す読出しトランジスタRDと、読出しトランジスタから読み出された信号電荷を一時的に蓄積するフローティングディフュージョンFDと、フローティングディフュージョンの電位をリセットするリセットトランジスタRSTと、フローティングディフュージョンに一端が接続され、リセットトランジスタに他端が接続された容量付加用トランジスタHSATを具備する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入射光を光電変換して蓄積するフォトダイオードと、前記フォトダイオードに接続され、当該フォトダイオードから信号電荷を読み出す読出しトランジスタと、前記読出しトランジスタに接続され、当該読出しトランジスタから読み出された信号電荷を一時的に蓄積するフローティングディフュージョンと、前記フローティングディフュージョンの電位をリセットするリセットトランジスタとを有する単位画素を備え、

前記単位画素において前記フローティングディフュージョンに一端が接続され、前記リセットトランジスタに他端が接続された容量付加用トランジスタを具備したことを特徴とする固体撮像装置。

10

【請求項 2】

前記容量付加用トランジスタは、前記読出しトランジスタから読み出される信号電荷量が所定値よりも多い場合はオン状態に制御されることによって前記フローティングディフュージョンに容量を付加し、前記信号電荷量が所定値よりも少ない場合はオフ状態に制御されることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】

前記容量付加用トランジスタの閾値は、前記読出しトランジスタの閾値よりも低いことを特徴とする請求項 1 または 2 記載の固体撮像装置。

【請求項 4】

前記リセットトランジスタは MOS トランジスタであり、そのゲート容量は前記フローティングディフュージョンの寄生容量よりも大きいことを特徴とする請求項 1 または 2 記載の固体撮像装置。

20

【請求項 5】

前記フォトダイオードと読出しトランジスタとが複数対設けられ、当該複数の読出しトランジスタの各一端が前記フローティングディフュージョンに接続されていることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に係り、特に単位画素の回路構成に関するもので、例えば CMOS イメージセンサに使用されるものである。

30

【背景技術】

【0002】

CMOS イメージセンサにおける単位画素は、単位画素をなすフォトダイオードと、フォトダイオードの蓄積電荷をフローティングディフュージョンへ読み出し制御する読み出しトランジスタと、フローティングディフュージョンの信号を増幅して垂直信号線へ出力する増幅トランジスタと、増幅トランジスタのゲート電位（フローティングディフュージョンの電位）をリセットするリセットトランジスタと、単位画素を選択して増幅トランジスタの動作を制御する選択トランジスタから構成され、増幅トランジスタのゲートはフローティングディフュージョンに接続されており、リセットトランジスタのソースはフローティングディフュージョンに接続されている。

40

【0003】

一般に、CMOS センサでは、増幅トランジスタの熱雑音や $1/f$ ノイズが目立つことが知られている。これらの暗時ランダムノイズを改善するためには、ノイズが発生する前にフローティングディフュージョンの信号レベルを大きくすることが有効である。この場合、フローティングディフュージョンの電圧振幅 $OUT(V)$ は、 $OUT(V) = (e/CFD) \times input(q)$ の式が成立する。ここで、 e は電荷素量、 CFD はフローティングディフュージョン容量、 $input(q)$ は信号電荷数である。上式からは、暗時ランダムノイズ低減のためフローティングディフュージョンの電圧振幅を大きくするためには、フローティングディフュージョン容量 CFD を小さくすることが有効であることが分かる。なお、単位画素の変換ゲイン $Gain$ は、 Ga

50

$i_n = \text{OUT}(V) / \text{input}(q)$ で示される。

【0004】

図7は、各単位画素においてフォトダイオードPDに蓄積されている信号電荷量が少ない場合におけるリセット動作および読み出し動作を示す図である。すなわち、リセットトランジスタRSTをオンすることでリセット動作を行うことにより、リセット動作を行った直後のフローティングディフュージョンFDの電位はドレインと同じ電位レベルに設定される。次に、読み出しトランジスタRDをオンした時、それまでにフォトダイオードPDに蓄積されていた信号電荷量が少ないので、暗時ランダムノイズ低減のためにフローティングディフュージョン容量CFDを小さく設計していても、信号電荷をフローティングディフュージョンFDに転送することが可能である。

10

【0005】

一方、図8は、各単位画素においてフォトダイオードPDに蓄積されている信号電荷量が多い場合におけるリセット動作および読み出し動作を示す図である。すなわち、リセットトランジスタRSTをオンすることでリセット動作を行うことにより、リセット動作を行った直後のフローティングディフュージョンFDの電位はドレインと同じ電位レベルに設定される。次に、読み出しトランジスタRDをオンした時、それまでにフォトダイオードPDに蓄積されていた信号電荷をフローティングディフュージョンFDに転送しきれず、フォトダイオードPDに信号電荷が残留してしまう。

【0006】

上述した問題点を解決する技術として、例えば特許文献1には、単位画素においてフローティングディフュージョンにゲート容量を新しく付加することにより、フローティングディフュージョン容量を可変にした技術が開示されている。しかし、この技術では、高感度用として新しく付加したゲート容量をオフして動作させる時でも、そのゲートとフローティングディフュージョンとの間の寄生容量を完全には零にはできない。これにより、フローティングディフュージョン容量を可変にしない場合と比較すると、フローティングディフュージョンの容量が増加し、変換ゲインが低下してしまう。その結果として、暗時ランダムノイズ特性が劣化するという問題がある。

20

【0007】

また、特許文献2には、単位画素においてMOSトランジスタを介してフォトダイオードに容量を新しく付加することにより、信号電荷取扱量を大きくする技術が開示されている。しかし、この技術では、読み出しトランジスタが無くて、フォトダイオードと新しく付加した容量が増幅トランジスタのゲートに入力されている。これにより、変換ゲインが低下する。その結果として、暗時ランダムノイズ特性が劣化するという問題がある。

30

【0008】

また、特許文献3には、単位画素においてMOSトランジスタを介してフォトダイオードに容量を新しく付加することにより、信号電荷取扱量を大きくする技術が開示されている。しかし、この技術では、従来例の単位画素と比較すると、トランジスタが2個、キャパシタが2個、合計4個の回路素子が追加となってしまうので、画素サイズのシュリンクが困難になるという問題点があった。

40

【0009】

以上のように従来 of 固体撮像装置において、暗時ランダムノイズと信号電荷取扱量とはトレードオフ(二律背反)の関係にあり、暗時の低ノイズを維持したまま、信号電荷取扱量を大きくすることは困難であるという問題がある。

【特許文献1】特開2000-165754号公報

【特許文献2】特開2002-77737号公報

【特許文献3】特開2006-245522号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

本発明は、単位画素に新たに付加する回路素子の数を極力少なくし、1フォトダイオ-

50

ド当りの追加回路素子数が1以下の簡易な構成でありながら、低ノイズを維持したまま信号電荷取扱量を大きくし得る固体撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明の固体撮像装置は、入射光を光電変換して蓄積するフォトダイオードと、前記フォトダイオードに接続され、当該フォトダイオードから信号電荷を読み出す読出しトランジスタと、前記読出しトランジスタに接続され、当該読出しトランジスタから読み出された信号電荷を一時的に蓄積するフローティングディフュージョンと、前記フローティングディフュージョンの電位をリセットするリセットトランジスタを有する単位画素を備えた固体撮像装置であって、前記単位画素において前記フローティングディフュージョンに一端が接続され、前記リセットトランジスタに他端が接続された容量付加用トランジスタを具備したことを特徴とする。

10

【発明の効果】

【0012】

本発明の固体撮像装置によれば、単位画素に新たに付加する回路素子の数を極力少なくし、1フォトダイオード当りの追加回路素子数が1以下の簡易な構成でありながら、暗時の低ノイズを維持したまま信号電荷取扱量を大きくすることができる。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の実施形態を説明する。この説明に際して、全図にわたり共通する部分には共通する参照符号を付す。

20

【0014】

<第1の実施形態>

図1は、本発明の固体撮像装置の第1の実施形態に係るCMOSイメージセンサを概略的に示すブロック図である。10はm行、n列に配置された複数の単位画素1(m,n)を含む画素エリアである。ここでは、複数の単位画素のうちの一つの単位画素1(m,n)、および、画素エリアの各カラムに対応して列方向に形成された垂直信号線のうちの1本の垂直信号線11(n)を代表的に示す。

【0015】

12は画素エリアの各行に制御信号ADRES(m)、RESET(m)、READ(m)、High-SATを供給する垂直シフトレジスタ(Vertical Shift Register)、13は画素エリアの各カラムの垂直信号線11(n)に接続されているCDS(Correlated Double Sampling)アナログ・デジタル変換回路(ADC)、14はCDS&ADC 13に接続されている水平シフトレジスタ(Horizontal Shift Register)、15は信号レベル判定回路、16はタイミング発生回路(Timing Generator)である。

30

【0016】

信号レベル判定回路15は、CDS&ADC 13から出力された信号のレベルに基づいて、単位画素の出力信号VSIG(n)が所定値より少ないか多いかを判定し、判定出力をタイミング発生回路16に供給するとともに、CDS&ADC 13にアナログゲイン(Analog Gain)制御信号として供給する。

40

【0017】

タイミング発生回路16は、フォトダイオードPDの蓄積時間を制御するための電子シャッタ制御信号ESや、単位画素中の後述する容量付加用トランジスタHSATのオン/オフ動作を制御する制御信号High-SAT等をそれぞれ所定のタイミングで発生し、垂直シフトレジスタ12に供給する。この場合、制御信号High-SATについては、信号レベル判定回路15の判定出力に基づいて発生する。

【0018】

CMOSイメージセンサは、電子シャッタ制御信号ESによる蓄積時間制御、信号レベル判定回路15の判定出力に基づくCDS&ADC 13のアナログゲイン制御、容量付加用トランジスタHSATのオン/オフ制御の三つを適宜設定することによって、自動露光制御が可能になっ

50

ている。

【0019】

図1中の各単位画素1(m,n)は、入射光を光電変換して蓄積するフォトダイオードPDと、フォトダイオードPDの蓄積電荷をフローティングディフュージョンFDへ読み出し制御する読み出しトランジスタRDと、フローティングディフュージョンFDの信号を増幅して垂直信号線へ出力する増幅トランジスタAMPと、フローティングディフュージョンFDの電位(増幅トランジスタAMPのゲート電位)をリセットするリセットトランジスタRSTと、垂直方向における所望水平位置の単位画素を選択制御する増幅トランジスタAMPへの電源供給を制御する選択トランジスタADRを有する。なお、暗時ランダムノイズ低減のためにフローティングディフュージョン容量CFDを小さく設計している。

10

【0020】

さらに、本実施形態では、各単位画素1(m,n)に容量付加用トランジスタHSATが追加されている。ここで、増幅トランジスタAMPのゲートはフローティングディフュージョンFDに接続されており、リセットトランジスタRSTのソースは容量付加用トランジスタHSATのドレインに接続されており、容量付加用トランジスタHSATのソースはフローティングディフュージョンFDに接続されている。なお、各トランジスタは、本例ではn型のMOSFETである。

【0021】

本実施形態における単位画素1(m,n)は、従来例の単位画素と比較して、1個の容量付加用トランジスタHSATが追加されている点異なり、1フォトダイオード当りの追加回路素子数は1個に過ぎない。

20

【0022】

次に、図1のCMOSイメージセンサの動作の概要を説明する。画素エリア10の単位画素1(m,n)を駆動するために、垂直シフトレジスタ12からADRES(m)、RESET(m)、High-SAT、READ(m)パルスが印加される。単位画素の出力信号VSIG(n)は、対応して接続されている垂直信号線11(n)を介してCDS&ADC13に入力され、A/D変換が行われる。信号レベル判定回路15は、CDS&ADC13から出力された信号のレベルに基づいて出力信号VSIG(n)が所定値より少ないか多いかを判定し、判定出力をCDS&ADC13およびタイミング発生回路16に供給する。タイミング発生回路16は、フォトダイオードPDの蓄積時間を制御するための電子シャッタ制御信号ESや、容量付加用トランジスタHSATのオン/オフ動作を制御する制御信号High-SAT等をそれぞれ所定のタイミングで発生し、垂直シフトレジスタ12に供給する。

30

【0023】

電子シャッタ制御信号ESによる蓄積時間制御、信号レベル判定回路15の判定出力に基づくCDS&ADC13のアナログゲイン制御、容量付加用トランジスタHSATのオン/オフ制御の三つを適宜設定することによって自動露光制御が行われる。

【0024】

制御信号High-SATによる容量付加用トランジスタHSATのオン/オフ制御は、以下のように行われる。単位画素1(m,n)の設計が決まれば、フォトダイオードPDの信号電荷量がどの程度であればフローティングディフュージョンFDが飽和するか予め分かっている。そこで、信号レベル判定回路15は、単位画素の出力信号VSIG(n)に依存するCDS&ADC13の出力信号のレベルに基づいて、フローティングディフュージョンFDが飽和するレベル以上であれば容量付加用トランジスタHSATをオンさせ、上記とは逆に、フローティングディフュージョンFDが飽和しないレベルであれば容量付加用トランジスタHSATをオフさせて暗時ランダムノイズを低減する。

40

【0025】

本実施形態のCMOSイメージセンサによれば、上記したようなトランジスタHSATのオン/オフ制御の結果、暗時ランダムノイズと信号電荷取扱量のトレードオフの関係を乗り越え、暗時の低ノイズを維持したまま、信号電荷取扱量を大きくすることが可能になる。

【0026】

50

次に、図 1 中の各単位画素 1 (m,n) の動作を詳細に説明する。

【 0 0 2 7 】

図 2 は、単位画素 1 (m,n) のフォトダイオードPDに蓄積されている信号電荷量が少ない場合における動作タイミング、リセット動作(Reset Operation) 時における半導体基板内のポテンシャル(Potential) 電位および読み出し動作(Read Operation)時のポテンシャル電位の一例を示す図である。すなわち、リセットトランジスタRST および容量付加用トランジスタHSATを同時にオンすることでリセット動作を行うことにより、リセット動作を行った直後のフローティングディフュージョンFDの電位はドレインと同じ電位レベルに設定される。リセット動作終了後は、リセットトランジスタRST および容量付加用トランジスタHSATを共にオフする。

10

【 0 0 2 8 】

次に、読み出しトランジスタRDをオンした時、それまでにフォトダイオードPDに蓄積されていた信号電荷量が少ないので、前述したように暗時ランダムノイズ低減のためにフローティングディフュージョン容量CFD を小さくしているにも拘らず、信号電荷をフローティングディフュージョンFDに転送することが可能である。

【 0 0 2 9 】

一方、図 3 は、単位画素 1 (m,n) のフォトダイオードPDに蓄積されている信号電荷量が多い場合における動作タイミング、リセット動作時における半導体基板内のポテンシャル電位および読み出し動作時のポテンシャル電位の一例を示す図である。すなわち、リセットトランジスタRST および容量付加用トランジスタHSATを同時にオンすることでリセット動作を行うことにより、リセット動作を行った直後のフローティングディフュージョンFDの電位はドレインと同じ電位レベルに設定される。リセット動作終了後は、前述した信号電荷量が少ない場合とは異なり、リセットトランジスタRST はオフするが、容量付加用トランジスタHSATはオンしたままにしておく。

20

【 0 0 3 0 】

次に、読み出しトランジスタRDをオンした時、フローティングディフュージョンFDの容量CFD だけでなく、容量付加用トランジスタHSATの下の容量にも信号電荷を蓄積することが可能である。したがって、それまでにフォトダイオードPDに蓄積されていた信号電荷量が多い場合でも信号電荷をフローティングディフュージョンFDにすべて転送することが可能であり、フォトダイオードPDに信号電荷に残留させずに、読み出し動作を行うことが可能である。

30

【 0 0 3 1 】

なお、信号電荷量が多い場合は、一般には、他のノイズ、例えばショットノイズや感度ムラがノイズの支配要因となることから、フローティングディフュージョンFDの容量が大きくて暗時ランダムノイズの低減が困難であることは、実使用上、問題とならない。

【 0 0 3 2 】

図 4 は、図 1 のCMOSイメージセンサの入出力特性の一例を示す図である。図 4 中、特性 A は単位画素中の容量付加用トランジスタHSATがオフ(OFF) した時における信号読み出し時の出力電圧の変化を示している。この特性 A は、フローティングディフュージョンFD(Floating Diffusion)の信号電子数(電荷量)がHSATオフ時の飽和信号電子数(電荷量) $Q_{sat_HSAT=OFF}$ まで増加するにつれて出力電圧は急激に飽和値まで上昇する。

40

【 0 0 3 3 】

特性 B は、単位画素中の容量付加用トランジスタHSATがオン(ON)した時における信号読み出し時の出力電圧の変化を示している。ここでは、容量付加用トランジスタHSATのゲート容量CHAST をフローティングディフュージョン容量CFD の 2 倍に設定した場合を想定している。この特性 B は、フローティングディフュージョンFDの信号電子数がHSATオン時の飽和信号電子数 $Q_{sat_HSAT=ON}$ まで増加するにつれて出力電圧は緩やかに飽和値まで上昇する。

【 0 0 3 4 】

図 4 から分かるように、容量付加用トランジスタHSATがオン時には、フローティングデ

50

イフュージョンFDの飽和信号電子数 $Q_{\text{sat_HSAT=ON}}$ を、容量付加用トランジスタHSATがオフ時のフローティングディフュージョンFDの飽和信号電子数 $Q_{\text{sat_HSAT=OFF}}$ の実質的に3倍 ($Q_{\text{sat_HSAT=ON}} = Q_{\text{sat_HSAT=OFF}} \times 3$) にすることができ、信号電荷取扱量を3倍にすることが可能である。

【0035】

上記したように本実施形態のCMOSセンサでは、入射光を光電変換して蓄積するフォトダイオードPDと、このフォトダイオードPDから信号電荷を読み出す読出しトランジスタと、この読出しトランジスタから読み出された信号電荷を一時的に蓄積するフローティングディフュージョンFDと、このフローティングディフュージョンFDの電位をリセットするリセットトランジスタRSTを有する単位画素に対して、フローティングディフュージョンFDとリセットトランジスタRSTの間に容量付加用トランジスタHSATを追加している。そして、フローティングディフュージョンFDの信号電荷量の少ない時は、容量付加用トランジスタHSATをオフし、フローティングディフュージョンFDの容量を増やさないで、変換ゲインを高くする。これに対して、フローティングディフュージョンFDの信号電荷量が多い時は、容量付加用トランジスタHSATをオンし、フローティングディフュージョンFDの容量を増やし、信号電荷取扱量を確保する。このように、二つの動作モードを使い分けることにより、低ノイズを維持したまま信号電荷取扱量を大きくすることが可能である。

10

【0036】

なお、図2、図3に示した動作例では、リセット動作時にリセットトランジスタRSTを容量付加用トランジスタHSATと同じようにオン/オフ制御しているが、リセットトランジスタRSTは常時オンさせて、フローティングディフュージョンFDの電位の制御を容量付加用トランジスタHSATのオン/オフ制御だけ行うように変更してもよい。

20

【0037】

<第2の実施形態>

図5は、本発明の第2の実施形態に係るCMOSイメージセンサにおける単位画素を取り出して示す回路図である。

【0038】

この単位画素は、前述した第1の実施形態の単位画素1(m,n)と比べて、フォトダイオードPDと読出しトランジスタRDとの直列回路が複数対(本例では2対)設けられ、この読出しトランジスタの各一端がフローティングディフュージョンFDに接続されており、2個の読出しトランジスタRDは別々の制御信号READ1, READ2により読み出し制御される点異なる。つまり、出力回路を構成するトランジスタAMP、RST、HSAT、ADRが2個のフォトダイオードPDと2個の読み出しトランジスタRDとで共有されている。

30

【0039】

第2の実施形態のCMOSイメージセンサは、単位画素において2個のフォトダイオードPDと2個の読み出しトランジスタRDに対する追加回路素子数は1個のトランジスタHSATであり、従来例のCMOSイメージセンサと比較して1フォトダイオード当りの追加回路素子数は0.5個に過ぎず、追加回路素子数は第1の実施形態よりも少ない。

【0040】

第2の実施形態における単位画素の動作は、第1の実施形態における単位画素の動作とほぼ同様であり、暗時ランダムノイズと信号電荷取扱量のトレードオフの関係を乗り越え、暗時の低ノイズを維持したまま、信号電荷取扱量を大きくすることが可能である。

40

【0041】

<第3の実施形態>

図6は、本発明の第3の実施形態に係るCMOSイメージセンサにおける単位画素を取り出して示す回路図である。

【0042】

この単位画素は、前述した第2の実施形態の単位画素1(m,n)と比べて、トランジスタRST、HSATの相互接続ノードと所定電位ノード(例えば接地電位ノード)との間に付加容量Csが接続されている点異なる。

50

【 0 0 4 3 】

第3の実施形態のCMOSイメージセンサは、単位画素において2個のフォトダイオードPDと2個の読み出しトランジスタRDに対する追加回路素子数は1個のトランジスタHSATと1個の付加容量Csであり、1フォトダイオード当りの追加回路素子数は1個に過ぎない。

【 0 0 4 4 】

第3の実施形態における単位画素の動作は、第2の実施形態における単位画素の動作とほぼ同様であり、暗時ランダムノイズと信号電荷取扱量のトレードオフの関係を乗り越え、暗時の低ノイズを維持したまま、信号電荷取扱量を大きくすることが可能であるとともに、付加容量Csの追加によってダイナミックレンジが広がる。すなわち、信号電荷量はフローティングディフュージョンFDの実質的な容量に比例し、付加容量Csが存在すると、トランジスタHSATをオンした場合のフローティングディフュージョンFDの実質的な容量はCFD + CHSAT + Csとなり、信号電荷取扱量を増やすことが容易になる。

10

【 0 0 4 5 】

なお、各実施形態において、入射光量が多い場合、フォトダイオードPDに蓄積しきれない信号電荷は、読み出しトランジスタRDのゲート下を通過してフローティングディフュージョンFDに溢れてくる。そこで、容量付加用トランジスタHSATの閾値は、読み出しトランジスタRDの閾値よりも低くしておく方が良い。すると、フローティングディフュージョンFDに溢れた信号電荷は、容量付加トランジスタHSATのゲート下を経てドレインに排出させることができる。

【 0 0 4 6 】

また、各実施形態において、容量付加用トランジスタHSATの閾値は、0 V以下の方が良い。すると、容量付加用トランジスタHSATのゲートに高い電圧を印加することなく、動作させることができる。

20

【 0 0 4 7 】

また、容量付加用トランジスタHSATのゲート容量CHSATは、フローティングディフュージョンFDの寄生容量CFDよりも大きく設定するほうが良い。なぜなら、FDの容量は、High-SATモードONの時は、CFD + CHSATであり、High-SATモードOFFの時はCFDであるので、CHSATがCFDより小さいと、High-SATモードによるFD容量拡大効果が小さくなるからである。フローティングディフュージョンFDの容量拡大効果が2倍になるのは、CHSAT = CFDの関係が成り立つ場合であり、したがって、CHSAT > CFDの関係が成り立てば、フローティングディフュージョンFDの容量拡大効果を2倍以上にすることができる。

30

【 図面の簡単な説明 】

【 0 0 4 8 】

【 図 1 】 本発明の第1の実施形態に係るCMOSイメージセンサを概略的に示すブロック図。

【 図 2 】 図1中の各単位画素においてフォトダイオードに蓄積されている信号電荷量が少ない場合における動作タイミング、リセット動作時における半導体基板内のポテンシャル電位および読み出し動作時のポテンシャル電位の一例を示す図。

【 図 3 】 図1中の各単位画素においてフォトダイオードに蓄積されている信号電荷量が多い場合における動作タイミング、リセット動作時における半導体基板内のポテンシャル電位および読み出し動作時のポテンシャル電位の一例を示す図。

40

【 図 4 】 図1のCMOSイメージセンサの入出力特性の一例を示す図。

【 図 5 】 本発明の第2の実施形態に係るCMOSイメージセンサにおける単位画素を取り出して示す回路図。

【 図 6 】 本発明の第3の実施形態に係るCMOSイメージセンサにおける単位画素を取り出して示す回路図。

【 図 7 】 各単位画素においてフォトダイオードに蓄積されている信号電荷量が少ない場合におけるリセット動作および読み出し動作を示す図。

【 図 8 】 各単位画素においてフォトダイオードに蓄積されている信号電荷量が多い場合におけるリセット動作および読み出し動作を示す図。

【 符号の説明 】

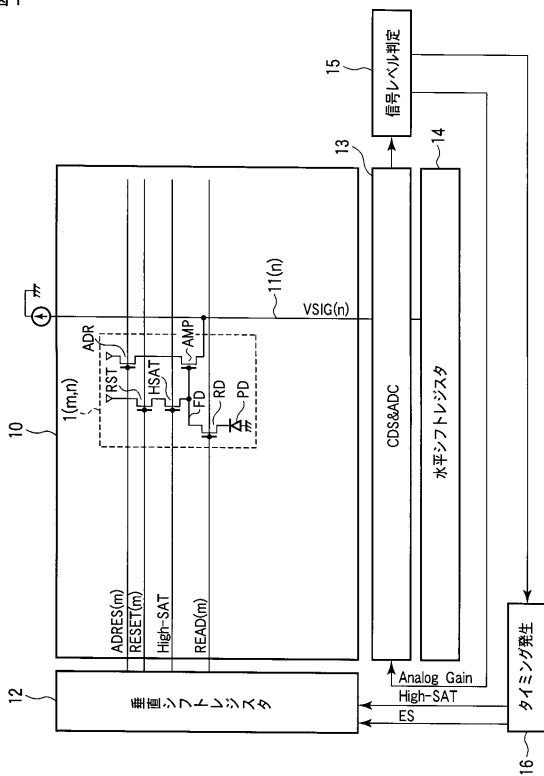
50

【 0 0 4 9 】

1 ... 単位画素、PD... フォトダイオード、FD... フローティングディフュージョン、RD... 読み出しトランジスタ、AMP ... 増幅トランジスタ、RST ... リセットトランジスタ、ADR ... 選択トランジスタ、HSAT... 容量付加用トランジスタ、1 0 ... 画素エリア、1 1 ... 垂直信号線、1 2 ... 垂直シフトレジスタ、1 3 ... CDSアナログ・デジタル変換回路、1 4 ... 水平シフトレジスタ、1 5 ... 信号レベル判定回路、1 6 ... タイミング発生回路。

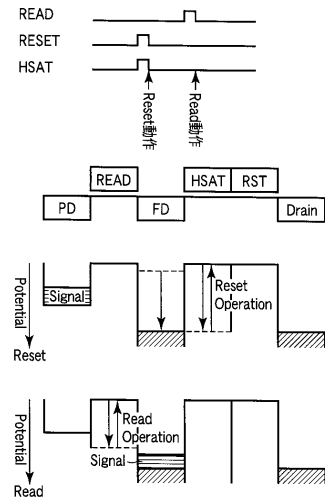
【 図 1 】

図 1



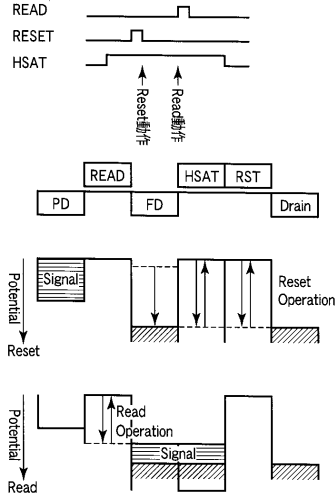
【 図 2 】

図 2



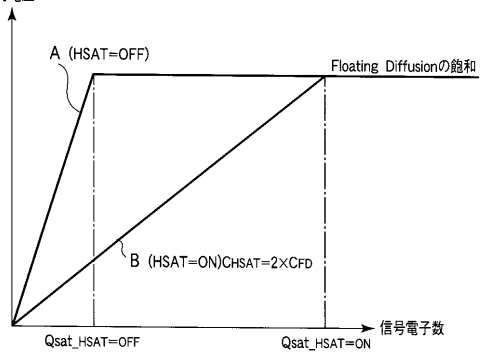
【 図 3 】

図 3



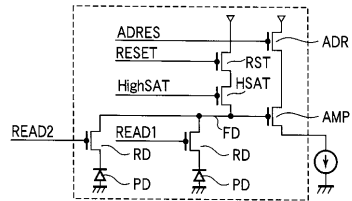
【 図 4 】

図 4 出力電圧



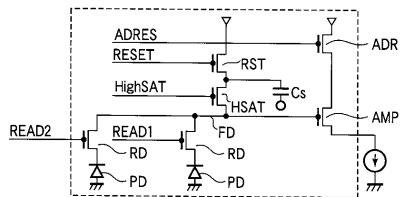
【 図 5 】

図 5



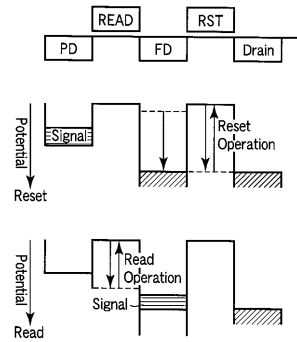
【 図 6 】

図 6



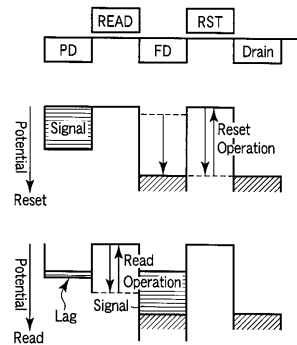
【 図 7 】

図 7



【 図 8 】

図 8



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 田中 長孝
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 宇家 眞司
東京都港区芝浦一丁目1番1号 株式会社東芝内
- Fターム(参考) 4M118 AA05 AA10 AB01 BA14 CA02 DB09 DD04 DD11 FA06 FA33
5C024 CX43 GX03 GX16 GX18 GY31 HX01 HX02 HX40 HX41