

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-294743

(P2007-294743A)

(43) 公開日 平成19年11月8日(2007.11.8)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 S 5/022 (2006.01)	HO 1 S 5/022	4E068
HO 1 L 31/02 (2006.01)	HO 1 L 31/02 B	5F088
B 2 3 K 26/38 (2006.01)	B 2 3 K 26/38 330	5F173
B 2 3 K 26/08 (2006.01)	B 2 3 K 26/08 B	
B 2 3 K 26/00 (2006.01)	B 2 3 K 26/00 G	

審査請求 未請求 請求項の数 17 O L (全 11 頁)

(21) 出願番号 特願2006-122303 (P2006-122303)
 (22) 出願日 平成18年4月26日 (2006.4.26)

(71) 出願人 000005120
 日立電線株式会社
 東京都千代田区外神田四丁目14番1号
 (74) 代理人 100068021
 弁理士 絹谷 信雄
 (72) 発明者 石神 良明
 東京都千代田区外神田四丁目14番1号
 日立電線株式会社内

Fターム(参考) 4E068 AF01 CA03 CA04 CE02 DA11
 5F088 AA01 BA11 BB01 EA03 JA03
 JA07 JA20
 5F173 MA02 MB02 MC03 MC15 MD03
 MD04 MD27 MD63 MD65 MD84
 ME02 ME14 ME15 ME22 ME47
 ME48 ME65 ME66 ME83 ME86
 ME88 MF03

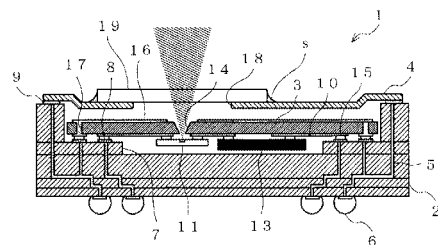
(54) 【発明の名称】 光モジュール及びその製造方法

(57) 【要約】

【課題】 光電変換素子の出入射光の光量を減らすことなく、光電変換素子がレンズや光ファイバに対して位置ずれしない光モジュールを提供する。

【解決手段】 上部が開いた開口部を有するパッケージ2と、パッケージ2の開口部を覆うと共に光信号を入出力するための光透過用開口部18を有する封止部材4と、光透過用開口部18を封止すると共に光信号の通路となる光透過部材19とからなる光モジュール1において、パッケージ2に、裏面に回路パターン10を形成した回路基板3を収納すると共に、その回路基板3の裏面の回路パターン10上に光電変換素子11, 12を搭載し、かつ回路基板3に、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴14を形成したことを特徴とする光モジュール。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

上部が開口した開口部を有するパッケージと、上記パッケージの開口部を覆うと共に光信号を入出力するための光透過用開口部を有する封止部材と、上記光透過用開口部を封止すると共に光信号の通路となる光透過部材とからなる光モジュールにおいて、上記パッケージに、裏面に回路パターンを形成した回路基板を収納すると共に、その回路基板の裏面の回路パターン上に光電変換素子を搭載し、かつ上記回路基板に、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴を形成したことを特徴とする光モジュール。

【請求項 2】

上記回路基板は、セラミック基板、Si基板、ガラスエポキシ基板などの不透明基板である請求項 1 記載の光モジュール。 10

【請求項 3】

上記回路基板は、ガラス基板である請求項 1 記載の光モジュール。

【請求項 4】

上記光通路穴は、開口角が 20°以上である請求項 1 ~ 3 いずれかに記載の光モジュール。

【請求項 5】

上記光通路穴は、上記光電変換素子が発光素子の場合は基板裏面側の径が発光径以上であり、上記光電変換素子が受光素子の場合は基板裏面側の径が受光径以上である請求項 1 ~ 4 いずれかに記載の光モジュール。 20

【請求項 6】

上記回路基板は、厚さが 0.5 mm 以上である請求項 1 ~ 5 いずれかに記載の光モジュール。

【請求項 7】

上記パッケージに上記回路基板を載置するテラスを設け、そのテラスにパッケージ側電極を形成すると共に、そのパッケージ側電極に対応して上記回路基板の裏面に基板側電極を形成し、これら両電極を接合して上記パッケージ内に上記回路基板を収納した請求項 1 ~ 6 いずれかに記載の光モジュール。

【請求項 8】

上記パッケージの上記パッケージ側電極より 1 段高い上縁面に接合枠を形成し、上記パッケージ内に上記回路基板を収納した後、上記接合枠に対応して上記光透過部材を備えた金属製の上記封止部材を設け、その封止部材と上記接合枠を接合して上記パッケージに上記封止部材を接合すると共に気密封止した請求項 7 記載の光モジュール。 30

【請求項 9】

上記封止部材は、上記接合枠を介して、上記パッケージの回路パターンと導通している請求項 8 記載の光モジュール。

【請求項 10】

上記回路基板の上記光通路穴以外となる表面に、金属膜を形成した請求項 1 ~ 9 いずれかに記載の光モジュール。

【請求項 11】

上記金属膜は、上記回路基板に形成したスルーホールを介して、上記パッケージの回路パターンと導通している請求項 10 記載の光モジュール。 40

【請求項 12】

上記光電変換素子は、面発光レーザアレイ及び/又はフォトダイオードアレイである請求項 1 ~ 11 いずれかに記載の光モジュール。

【請求項 13】

上記基板側電極は、上記回路基板の上記光電変換素子や各光電変換素子を制御する制御用半導体チップの周囲に形成され、これら上記光電変換素子や上記制御用半導体チップと導通される請求項 1 ~ 12 いずれかに記載の光モジュール。

【請求項 14】

上記基板側電極は、半田パンプあるいはAuパンプを用いて上記パッケージ側電極に電氣的に接続させると共に、上記パッケージに上記回路基板を接合した請求項1～13いずれかに記載の光モジュール。

【請求項15】

上記封止部材は中央部に光透過用開口部が形成され、その光透過用開口部に上記光透過部材がシール材で取り付けられている請求項1～14いずれかに記載の光モジュール。

【請求項16】

上記封止部材と上記接合枠を電気溶接あるいはレーザー溶接で接合して上記パッケージに上記封止部材を接合すると共に気密封止した請求項8～15いずれかに記載の光モジュール。

10

【請求項17】

上部が開口した開口部を有するパッケージと、上記パッケージの開口部を覆うと共に光信号を入出力するための光透過用開口部を有する封止部材と、上記光透過用開口部を封止すると共に光信号の通路となる光透過部材とからなる光モジュールの製造方法において、上記パッケージに収納される回路基板の裏面に、回路パターンを形成すると共に、その回路パターンに光電変換素子を搭載し、かつ上記回路基板に、フェムト秒レーザーあるいはUV-YAGレーザーを照射すると共に、走査しながら上記回路基板を掘り進み、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴を形成することを特徴とする光モジュールの製造方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、光インターコネクションに用いられる光モジュール及びその製造方法に関する。

【背景技術】

【0002】

近年、システム装置内および装置間の信号を高速に伝送する技術である光インターコネクションが広がっている。すなわち、光インターコネクションとは、光部品をあたかも電気部品のように扱って、パソコン、車両、光トランシーバなどの機器のマザーボードや回路基板に表面実装する技術をいう。

30

【0003】

光インターコネクションに用いられる従来の光モジュールとして、図8に示すような光モジュール81がある。

【0004】

この光モジュール81は、上部が開口したキャビティを有するセラミックパッケージ82内に回路パターンを形成し、そのセラミックパッケージ82に、透明基板83を収納すると共に、その透明基板83の裏面に半導体レーザー(LD)84を複数個搭載し、セラミックパッケージ82の上部を、光通路となるガラス85を付けた金属製の蓋86で覆うと共に気密封止したものである。光モジュール81では、LD84からの光信号はガラス85を通して出力され、レンズ87で集光されて外部へ伝送される。

40

【0005】

なお、この出願の発明に関連する先行技術文献情報としては、次のものがある。

【0006】

【特許文献1】特開2005-292739号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、従来の光モジュール81は、LD84を搭載する回路基板として透明基板83を使用している。このため、LD84の出射光は透明基板83の裏面と表面で一部が反射し、出射光の光量が約8%減ってしまうという問題がある。

50

【 0 0 0 8 】

また、透明基板 8 3 として樹脂基板を用いると、樹脂の温度膨張や湿気による膨潤により、LD 8 4 がその出射光を集光するレンズや、レンズに光結合される光ファイバに対して位置ずれしてしまうという問題もある。

【 0 0 0 9 】

そこで、本発明の目的は、光電変換素子の出入射光の光量を減らすことがなく、光電変換素子がレンズや光ファイバに対して位置ずれしない光モジュール及びその製造方法を提供することにある。

【 課題を解決するための手段 】

【 0 0 1 0 】

本発明は上記目的を達成するために創案されたものであり、請求項 1 の発明は、上部が開口した開口部を有するパッケージと、上記パッケージの開口部を覆うと共に光信号を入出力するための光透過用開口部を有する封止部材と、上記光透過用開口部を封止すると共に光信号の通路となる光透過部材とからなる光モジュールにおいて、上記パッケージに、裏面に回路パターンを形成した回路基板を収納すると共に、その回路基板の裏面の回路パターン上に光電変換素子を搭載し、かつ上記回路基板に、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴を形成した光モジュールである。

10

【 0 0 1 1 】

請求項 2 の発明は、上記回路基板は、セラミック基板、Si 基板、ガラスエポキシ基板などの不透明基板である請求項 1 記載の光モジュールである。

20

【 0 0 1 2 】

請求項 3 の発明は、上記回路基板は、ガラス基板である請求項 1 記載の光モジュールである。

【 0 0 1 3 】

請求項 4 の発明は、上記光通路穴は、開口角が 20 ° 以上である請求項 1 ~ 3 いずれかに記載の光モジュールである。

【 0 0 1 4 】

請求項 5 の発明は、上記光通路穴は、上記光電変換素子が発光素子の場合は基板裏面側の径が発光径以上であり、上記光電変換素子が受光素子の場合は基板裏面側の径が受光径以上である請求項 1 ~ 4 いずれかに記載の光モジュールである。

30

【 0 0 1 5 】

請求項 6 の発明は、上記回路基板は、厚さが 0 . 5 m m 以上である請求項 1 ~ 5 いずれかに記載の光モジュールである。

【 0 0 1 6 】

請求項 7 の発明は、上記パッケージに上記回路基板を載置するテラスを設け、そのテラスにパッケージ側電極を形成すると共に、そのパッケージ側電極に対応して上記回路基板の裏面に基板側電極を形成し、これら両電極を接合して上記パッケージ内に上記回路基板を収納した請求項 1 ~ 6 いずれかに記載の光モジュールである。

【 0 0 1 7 】

請求項 8 の発明は、上記パッケージの上記パッケージ側電極より 1 段高い上縁面に接合枠を形成し、上記パッケージ内に上記回路基板を収納した後、上記接合枠に対応して上記光透過部材を備えた金属製の上記封止部材を設け、その封止部材と上記接合枠を接合して上記パッケージに上記封止部材を接合すると共に気密封止した請求項 7 記載の光モジュールである。

40

【 0 0 1 8 】

請求項 9 の発明は、上記封止部材は、上記接合枠を介して、上記パッケージの回路パターンと導通している請求項 8 記載の光モジュールである。

【 0 0 1 9 】

請求項 10 の発明は、上記回路基板の上記光通路穴以外となる表面に、金属膜を形成した請求項 1 ~ 9 いずれかに記載の光モジュールである。

50

【0020】

請求項11の発明は、上記金属膜は、上記回路基板に形成したスルーホールを介して、上記パッケージの回路パターンと導通している請求項10記載の光モジュールである。

【0021】

請求項12の発明は、上記光電変換素子は、面発光レーザアレイ及び/又はフォトダイオードアレイである請求項1～11いずれかに記載の光モジュールである。

【0022】

請求項13の発明は、上記基板側電極は、上記回路基板の上記光電変換素子や各光電変換素子を制御する制御用半導体チップの周囲に形成され、これら上記光電変換素子や上記制御用半導体チップと導通される請求項1～12いずれかに記載の光モジュールである。 10

【0023】

請求項14の発明は、上記基板側電極は、半田バンプあるいはAuバンプを用いて上記パッケージ側電極に電氣的に接続させると共に、上記パッケージに上記回路基板を接合した請求項1～13いずれかに記載の光モジュールである。

【0024】

請求項15の発明は、上記封止部材は中央部に光透過用開口部が形成され、その光透過用開口部に上記光透過部材がシール材で取り付けられている請求項1～14いずれかに記載の光モジュールである。

【0025】

請求項16の発明は、上記封止部材と上記接合枠を電気溶接あるいはレーザ溶接で接合して上記パッケージに上記封止部材を接合すると共に気密封止した請求項8～15いずれかに記載の光モジュールである。 20

【0026】

請求項17の発明は、上部が開口した開口部を有するパッケージと、上記パッケージの開口部を覆うと共に光信号を入出力するための光透過用開口部を有する封止部材と、上記光透過用開口部を封止すると共に光信号の通路となる光透過部材とからなる光モジュールの製造方法において、上記パッケージに収納される回路基板の裏面に、回路パターンを形成すると共に、その回路パターンに光電変換素子を搭載し、かつ上記回路基板に、フェムト秒レーザあるいはUV-YAGレーザを照射すると共に、走査しながら上記回路基板を掘り進み、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴を形成する光モジュールの製造方法である。 30

【発明の効果】

【0027】

本発明によれば、光電変換素子の出入射光の光量を減らすことなく、光信号を入出力できる。

【発明を実施するための最良の形態】

【0028】

以下、本発明の好適な実施形態を添付図面にしたがって説明する。

【0029】

図1は、本発明の好適な実施形態を示す光モジュールの斜視図、図2はその2A-2A線断面図、図3はその分解斜視図、図4は図3を上方から見た分解斜視図と回路基板の透視図である。 40

【0030】

図1～図4に示すように、本実施形態に係る光モジュール（気密封止型パラレル光モジュール）1は、パソコン、車両、光トランシーバなどの機器のマザーボードや回路基板に表面実装するものであり、面積が1cm×1cm程度の大きさを有する。

【0031】

この光モジュール1は、上部が開口した開口部（キャビティ、空洞、凹み、部屋）を有し、縦断面が凹状のセラミックパッケージ2と、そのセラミックパッケージ2に収納される回路基板3と、セラミックパッケージの開口部を覆うと共に光信号を入出力するための 50

窓（光透過用開口部）18を有する封止部材としてのキャップ4と、窓18を封止すると共に光信号の通路となる光透過部材としてのガラス窓19とで主に構成される。

【0032】

パッケージとしてセラミックパッケージ2を用いたのは、後述するようにパッケージ内を気密封止した際、気密封止のレベルを、Heリーク試験において $10^{-9} \text{ Pa} \cdot \text{m}^3 / \text{s} [\text{He}]$ 以下に保つ必要があるからである。

【0033】

セラミックパッケージ2内には、パッケージ側回路パターン5が形成される。回路パターン5の一部は、セラミックパッケージ2の上縁面と底面を結んで形成される。セラミックパッケージ2の底面には、機器のマザーボードや回路基板に光モジュール1を実装するための半田ボール6が複数個格子状に並べて取り付けられる。つまり、セラミックパッケージ2はBGAを構成する。

10

【0034】

セラミックパッケージ2には、底面より1段高い回路基板3を搭載するためのテラス7が設けられる。テラス7には、回路パターン5と導通するパッケージ側電極として、テラス上電極8が複数個並べて形成される。テラス上電極8は、例えば、Cu箔をフォトエッチングして一括形成される。セラミックパッケージ2のテラス上電極8より1段高い上縁面に、回路パターン5と導通し、キャップ4の受け皿となる接合枠9がAu/Niなどの金属で形成される。

【0035】

回路基板3の裏面には、基板側回路パターン10が形成される。回路基板3の基板側回路パターン10には、発光用の光電変換素子（発光素子）として、LDを狭ピッチ（例えば、 $250 \mu\text{m}$ ）でアレイ状に4個並べた面発光レーザアレイ（VCSELアレイ）11と、受光用の光電変換素子（受光素子）として、フォトダイオード（PD）を狭ピッチ（例えば、 $250 \mu\text{m}$ ）でアレイ状に4個並べたPDアレイ12と、VCSELアレイ11とPDアレイ12を制御する制御用半導体チップとして制御用IC13と、抵抗やコンデンサなどの電気部品とが実装される。

20

【0036】

VCSELアレイ11は、回路基板3の裏面に半田バンプあるいはAuバンプを用いてフリップチップ実装される。すなわち、VCSELアレイ11は、各LDの発光領域が回路基板3と対向するように実装される。同様に、PDアレイ12も、回路基板3の裏面に半田バンプあるいはAuバンプを用いてフリップチップ実装される。すなわち、PDアレイ12は、各PDの受光領域が回路基板3と対向するように実装される。

30

【0037】

制御用IC13は、VCSELアレイ11の各LDを駆動する駆動回路としてのドライバ（LD駆動回路IC）、PDアレイ12の各PDからの電気信号を増幅する増幅回路としてのプリアンプ（PD駆動回路IC）などを備える。

【0038】

さて、図1、図2、図4、図5に示すように、回路基板3には、基板裏面側から表面側にかけて径が大きくなるテーパ状の光通路穴14が複数個（図では4個のLDに対して4個の光通路穴14と、4個のPDに対して4個の光通路穴14との合計8個）形成される。

40

【0039】

図5に示すように、光通路穴14は、VCSELアレイ11の各LDのビーム広がり角やPDアレイの各PDの入射光のビーム広がり角 d が $20 \sim 30^\circ$ なので、開口角 p を 20° 以上にする。

【0040】

光通路穴14は、LDの場合、実装精度が通常 $\pm 10 \mu\text{m}$ であることを考慮して、基板裏面側の径 d がLDの発光径 $t = 10 \mu\text{m}$ 以上となる $20 \sim 30 \mu\text{m}$ である。本実施形態では、VCSELアレイ11上に位置する光通路穴14の d を $30 \mu\text{m}$ とした。

50

【0041】

また、光通路穴14は、PDの場合、実装精度が通常 $\pm 10 \mu\text{m}$ であること、およびPDは受光径 $r = 80 \mu\text{m}$ のものが一般に用いられていることを考慮して、基板裏面側の径 d がPDの受光径 $r = 80 \mu\text{m}$ 以上となる $90 \sim 110 \mu\text{m}$ である。本実施形態では、PDアレイ12上に位置する光通路穴14の d を $100 \mu\text{m}$ とした。

【0042】

回路基板3の厚さ d は、 0.5mm 以上にするとよい。これは、回路基板3の厚さ d が 0.5mm 未満であると、回路基板3が反って、VCSELアレイ11の各LDやPDアレイ12の各PDが、その出入射光を集光するレンズや、レンズに光結合される光ファイバに対して位置ずれしてしまうからである。

【0043】

本実施の形態では、回路基板3の厚さ d を 0.5mm 、開口角 p を 30° にしたため、光通路穴14の基板表面側の径 u は 0.26mm となる。また、VCSELアレイ11の各LDの発光領域およびPDアレイの各PDの受光領域と回路基板3の裏面との距離 x を 0.05mm にした。

【0044】

回路基板3としては、セラミック基板、Si基板、ガラスエポキシ基板などの不透明基板を用いる。

【0045】

図1～図4に示すように、回路基板3のVCSELアレイ11、PDアレイ12、制御用IC13の周囲には、基板側電極として、下面電極15が複数個形成される。これら下面電極15は、VCSELアレイ11、PDアレイ12、制御用IC13と導通される。下面電極15は、例えば、Cu箔をフォトリソグラフィングして一括形成される。

【0046】

回路基板3の光通路穴14以外となる表面には、金属膜16がCuなどの金属で形成される。金属膜16は、例えばメッキで形成される。金属膜16は、回路基板3にスルーホール17を形成し、このスルーホール17を介して、セラミックパッケージ2内の回路パターン5の一部を構成するベタGND層(全面GND層)、あるいは機器のマザーボードや回路基板のGNDと導通している。

【0047】

キャップ4は、接合枠9に対応してCuなどの金属で枠状に形成される。このキャップ4は、接合枠9を介して、セラミックパッケージ2の回路パターン5と電氣的に接続される。キャップ4の中央部には開口部18が形成され、その開口部18にガラス窓19がシール材sで取り付けられる。シール材sとしては低融点ガラスを用いる。

【0048】

光モジュール1の組み立ては、まず、回路基板3に各光部品、各電気部品をフリップチップ実装する。

【0049】

そして、Heや窒素などの不活性ガスの雰囲気下において、テラス上電極8と下面電極15を半田バンプあるいはAuバンプを用いて、半田接合して電氣的に接続させてセラミックパッケージ2に回路基板3を接合する。これにより、セラミックパッケージ2内に回路基板3が収納される。これと同時に、接合枠9にキャップ4を接合すると共に気密封止して、セラミックパッケージ2にキャップ4を接合する。

【0050】

接合枠9とキャップ4の接合は、抵抗溶接などの電気溶接あるいはレーザー溶接で行う。接合枠9とキャップ4の接合に電気溶接あるいはレーザー溶接を用いたのは、気密封止のレベルを、Heリーク試験において $10^{-9} \text{Pa} \cdot \text{m}^3 / \text{s} [\text{He}]$ 以下に保つためである。

【0051】

ここで、接着剤や合成樹脂はノンハーメティックシールなので使用できない。特に、合成樹脂は膨潤するため、VCSELアレイ11やPDアレイ12を外気や水分に晒すこと

10

20

30

40

50

になり、適さない。

【0052】

最後に、セラミックパッケージ2の裏面に、半田ボール6を複数個格子状に並べて取り付けてBGAを構成すると、光モジュール1が組み立てられる。

【0053】

さらに、光モジュール1には、回路基板3の光通路穴14上となる表面に、VCSELアレイ11の各LDの出射光あるいはPDアレイ12の各PDの入射光を集光する8個のレンズを備えた一体型のレンズブロックが実装される。このレンズブロックには、8心の光ファイバが接続されたMT光コネクタが接続される。

【0054】

次に、光モジュール1の製造方法を説明する。ここでは、光通路穴14以外は慣用の方法で製造できるため、光通路穴14の形成方法についてのみ説明する。

【0055】

図6に示すように、回路基板3の表面に、フェムト秒レーザーあるいはUV(紫外線)-YAGレーザーを照射すると共に、螺旋状に走査しながら回路基板3を掘り進み(すなわち、トレパニングにより)、光通路穴14を形成する。

【0056】

より詳細には、図7に示すように、まず、パルスレーザーの1つであるフェムト秒レーザー、あるいはUV-YAGレーザーを、基板表面側の径 ϕ の円71内で左右に走査し、穴が深くなるにつれて徐々にレーザーを走査する範囲の円を円72, 73のように小さくしていくことで、光通路穴14を形成する。つまり、穴の深さが基板表面側から深くなるにつれて穴の径が小さくなるようにレーザーを走査する。これにより、逆円錐台状の光通路穴14が形成される。

【0057】

ここで、フェムト秒レーザーは、チタンサファイアに種光(緑レーザー)を当て、チタンサファイアの再生増幅により発射するものである。波長 $\lambda = 780 \sim 800 \text{ nm}$ 、パルス幅は 50 fs 以上、出力は $1 \sim 2 \text{ W}$ 、周波数 1 kHz (連続チャージ時間)である。フェムト秒レーザーは、パルス幅が 150 fs 以下だとレーザー光が熱エネルギーに変換する前に加工が完了してしまう。これをアブレーションという。つまり、フェムト秒レーザーを用いると、熱だれが発生しない、光通路穴14の周囲が盛り上がらないという利点がある。

【0058】

UV-YAGレーザーは、YAG結晶を励起させて発射するものであり、波長結晶を透過させて、短波長側に波長を変換したものである。波長は $\lambda / 4$ 、 $\lambda / 3$ 、 $\lambda / 2$ ($\lambda = 1064 \text{ nm}$)の各種あり、短波長になるほど強力になる。パルス幅は 20 ns 、出力は $1 \sim 50 \text{ W}$ 、周波数(連続チャージ時間)は 30 kHz である。

【0059】

第1の実施形態の作用を説明する。

【0060】

光モジュール1では、機器のマザーボードや回路基板からの4つの電気信号は、セラミックパッケージ2の回路パターン5、制御用IC13、VCSELアレイ11の順で伝送され、VCSELアレイ11で光信号にそれぞれ変換され、VCSELアレイ11から波長が異なる4つの光信号として回路基板3、光通路穴14を通して上方に出力される。

【0061】

一方、光モジュール1では、回路基板3の上方から光通路穴14、回路基板3を通して入力された波長が異なる4つの光信号は、PDアレイ12で電気信号にそれぞれ変換され、PDアレイ12から4つの電気信号として制御用IC13、セラミックパッケージ2の回路パターン5、機器のマザーボードや回路基板の順で伝送される。

【0062】

光モジュール1は、回路基板3に光通路穴14を形成しているため、回路基板3の裏面にVCSELアレイ11やPDアレイ12を搭載しても、ガラス窓19を通して光信号を

10

20

30

40

50

入出力できる。

【0063】

特に、回路基板3として不透明基板を用いた場合には、光通路穴14があることにより、回路基板3の表面と裏面で光が反射しないため、VCS E Lアレイ11やPDアレイ12の出入射光の光量を減らすことなく、光信号を入出力できる。

【0064】

光通路穴14はテーパ状なので、反りの防止を目的とした厚さが0.5mm以上の回路基板3であれば、どんな厚さの基板にも光通路穴14を形成できる。

【0065】

また、回路基板3にセラミック基板、Si基板、ガラスエポキシ基板などを使用しているため、樹脂基板を用いた場合のような温度膨張や湿気による膨潤の影響が極めて少なく、レンズブロックや、レンズブロックに光結合される光ファイバに対して位置ずれしない。

10

【0066】

本実施形態に係る製造方法によれば、フェムト秒レーザーあるいはUV-YAGレーザーで光通路穴14を形成するため、回路基板3に3次元形状の光通路穴14を簡単かつ高精度に作製できる。しかも、光通路穴14の最深部のような約10μmものスポット状の小さな穴を形成できるため、回路基板3の裏面にVCS E Lアレイ11やPDアレイ12の搭載シロも確保できる。

【0067】

また、光モジュール1は、金属製のキャップ4が接合枠9を介してセラミックパッケージ2の回路パターン5と導通しているので、キャップ4が電磁遮蔽板となって電磁波の出入射を防止でき、EMI(電磁波障害)に対して強い。

20

【0068】

さらに、光モジュール1は、回路基板3の光通路穴14以外となる表面に金属膜16が形成されており、その金属膜16が機器のマザーボードや回路基板のGNDやセラミックパッケージ2のGND層と導通している。このため、金属膜16が電磁遮蔽板となって電磁波の出入射を防止でき、EMIに対して強い。

【0069】

光モジュール1では、キャップ4と接合枠9を電気溶接あるいはレーザー溶接してセラミックパッケージ2にキャップ4を接合すると共に気密封止しているため、キャップ4と接合枠9の間に隙間がなく、気密封止のレベルを、Heリーク試験において 10^{-9} Pa・m³/s[He]以下に保つことができる。

30

【0070】

上記実施の形態では、回路基板3として不透明基板を用いた例で説明したが、回路基板3としてガラス基板を使用してもよい。このガラス基板に上述した光通路穴14を形成することで、ガラス基板の表面と裏面で光が反射しないため、この場合にも、VCS E Lアレイ11やPDアレイ12の出入射光の光量を減らすことなく、光信号を入出力できる。

【図面の簡単な説明】

【0071】

40

【図1】本発明の好適な実施形態を示す光モジュールの斜視図である。

【図2】図1に示した光モジュールの2A-2A線断面図である。

【図3】図1に示した光モジュールの分解斜視図である。

【図4】図2に示した光モジュールを上方から見た分解斜視図と回路基板の透視図である。

【図5】光通路穴の拡大断面図である。

【図6】図1に示した光モジュール(光通路穴)の製造方法を説明する図である。

【図7】図1に示した光モジュール(光通路穴)の製造方法を説明する図である。

【図8】従来の光モジュールの断面図である。

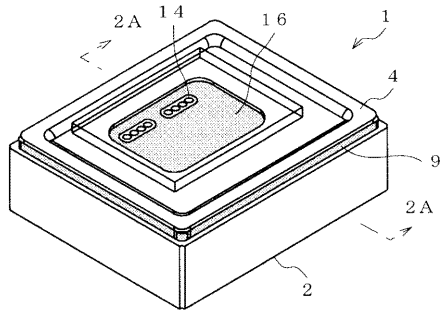
【符号の説明】

50

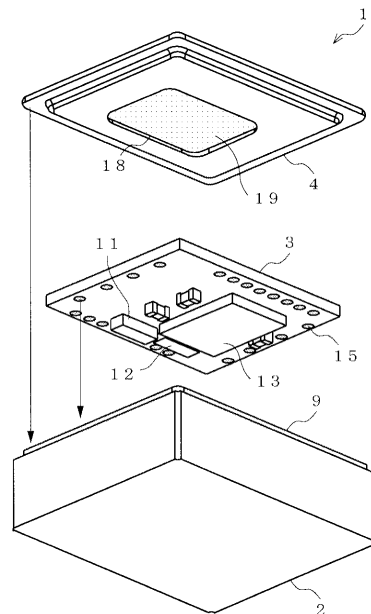
【 0 0 7 2 】

- 1 光モジュール
- 2 セラミックパッケージ
- 5 パッケージ側回路パターン
- 10 基板側回路パターン
- 11 VCSELアレイ（光電変換素子）
- 12 PDアレイ（光電変換素子）
- 14 光通路穴
- 18 窓（光透過用開口部）
- 19 ガラス窓（光透過部材）

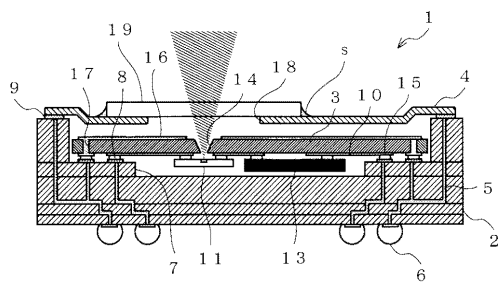
【 図 1 】



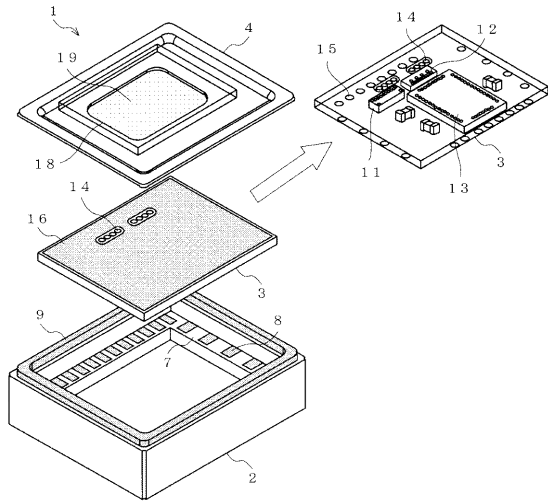
【 図 3 】



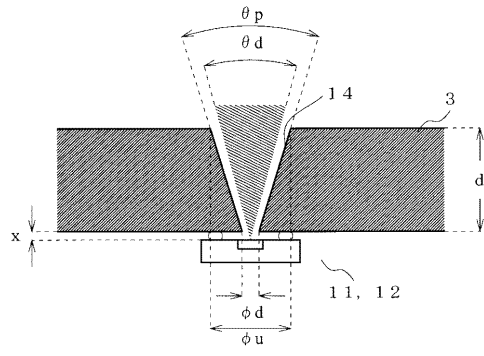
【 図 2 】



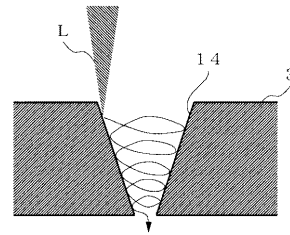
【 図 4 】



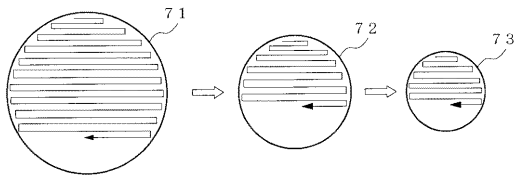
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

