(19) **日本国特許庁(JP)**

(12) 特 許 公 報(B2)

(11)特許番号

特許第3672586号 (P3672586)

(45) 発行日 平成17年7月20日(2005.7.20)

(24) 登録日 平成17年4月28日 (2005.4.28)

(51) Int.C1. ⁷		FI		
GO9G	3/36	G090	3/36	
G02F	1/133	GO2F	1/133	550
G02F	1/1368	GO9F	9/00	302
G09F	9/00	GO9F	9/00	362
		GO2F	1/136	500

請求項の数 3 (全 13 頁)

 (21) 出願番号
 特願平6-79533

 (22) 出願日
 平成6年3月24日 (1994.3.24)

(65) 公開番号 特開平7-261719

(43) 公開日 平成7年10月13日 (1995.10.13) 審查請求日 平成10年3月30日 (1998.3.30) 審判番号 不服2001-14125 (P2001-14125/J1) 審判請求日 平成13年8月9日 (2001.8.9)

(73)特許権者 000153878

株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地

||(72)発明者 小山 潤

神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内

合議体

 審判長
 瀧
 廣往

 審判官
 三輪
 学

 審判官
 福田
 裕司

最終頁に続く

(54) 【発明の名称】補正システムおよびその動作方法

(57)【特許請求の範囲】

【請求項1】

第1の記憶装置を有する表示装置と、

前記表示装置と切り離し可能な接続端子を介して接続された補正情報作成装置とを有する補正システムであって、

前記補正情報作成装置は、

前記第1の記憶装置を有する表示装置に映像を表示するための映像信号発生器と、 前記第1の記憶装置を有する表示装置に表示された映像を撮像して映像信号とする 撮像装置と、

前記撮像装置から出力された前記映像信号を加工して補正情報とする信号処理装置と、

前記信号処理装置から出力された補正情報を記憶する第2の記憶装置と、

前記第2の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第1の加算回路と、

前記第1の加算回路から出力された補正情報を記憶する第3の記憶装置と、

前記第3の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第2の加算回路と、

前記信号処理装置から出力された補正情報、前記第1の加算回路から出力された補正情報、または前記第2の加算回路から出力された補正情報を前記第1の記憶装置に書き込む書き込み装置を含み、

前記第1の記憶装置を有する表示装置は、前記補正情報作成装置に設けられた前記映像信号発生器から出力された映像信号と前記第1の記憶装置に書き込まれた補正情報とを演算する補正演算回路を含むことを特徴とする補正システム。

【請求項2】

第1の記憶装置を有するアクティブマトリクス型液晶表示装置と、

前記アクティブマトリクス型液晶表示装置と切り離し可能な接続端子を介して接続された補正情報作成装置とを有する補正システムであって、

前記補正情報作成装置は、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置に映像を表示するための映像信号発生器と、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置に表示された映像を撮像して映像信号とする撮像装置と、

前記撮像装置から出力された前記映像信号を加工して補正情報とする信号処理装置と、

前記信号処理装置から出力された補正情報を記憶する第2の記憶装置と、

前記第2の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第1の加算回路と、

前記第1の加算回路から出力された補正情報を記憶する第3の記憶装置と、

前記第3の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補正情報を加算する第2の加算回路と、

前記信号処理装置から出力された補正情報、前記第1の加算回路から出力された補正情報、または前記第2の加算回路から出力された補正情報を前記第1の記憶装置に書き込む書き込み装置を含み、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置は、前記補正情報作成装置に設けられた前記映像信号発生器から出力された映像信号と前記第1の記憶装置に書き込まれた補正情報とを演算する補正演算回路を含むことを特徴とする補正システム。

【請求項3】

補正情報作成装置に設けられた映像信号発生器により第1の映像信号を作成し、

切り離し可能な第1の接続端子を介して前記補正情報作成装置から第1の記憶装置を有する表示装置に前記第1の映像信号を入力し、

前記第1の映像信号をもとに前記第1の記憶装置を有する表示装置に表示された第1の映像を前記補正情報作成装置に設けられた撮像装置により撮像して第2の映像信号とし、

前記撮像装置から出力された第2の映像信号を前記補正情報作成装置に設けられた信号処理装置により加工して第1の補正情報とし、

前記信号処理装置から出力された前記第1の補正情報を切り離し可能な第2の接続端子を介して前記第1の記憶装置と、前記補正情報作成装置に設けられた第2の記憶装置とに書き込み、

前記第1の記憶装置に書き込まれた前記第1の補正情報と、前記第1の映像信号をもと に前記表示装置において映像を表示し、

前記撮像装置を用いてこの映像を撮像して第3の映像信号とし、

<u>前</u>記第2の記憶装置に書き込まれた前記第1の補正情報と、前記信号処理装置から出力された補正情報とを加算して第2の補正情報とし、

切り離し可能な第2の接続端子を介して前記第1の記憶装置と、前記補正情報作成装置に設けられた第3の記憶装置とに前記第2の補正情報を書き込み、

前記第1の記憶装置に書き込まれた前記<u>第2の</u>補正情報と、前記第1の映像信号をもと に前記表示装置において映像を表示し、

前記撮像装置を用いてこの映像を撮像して第4の映像信号とし、

<u>前</u>記第3の記憶装置に書き込まれた前記<u>第2の</u>補正情報と、前記信号処理装置から出力された補正情報とを加算して第3の補正情報とし、

前記第3の補正情報を切り離し可能な第2の接続端子を介して前記第1の記憶装置に書

20

10

30

40

き込むことを特徴とした補正システムの動作方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】

本発明は表示装置、とくに不揮発性の記憶装置を有する表示装置の表示補正システムとその補正方法に関する。

[00002]

【従来の技術】

従来の表示装置としては、CRT、プラズマディスプレイ、液晶表示装置等の種類があり 、近年、液晶表示装置、特にアクティブマトリクス型液晶表示装置の開発が盛んである。

[0003]

液晶表示装置は液晶物質が分子軸に対して平行方向と垂直方向で誘電率が異なることを利用し、光の透過光量または散乱量を制御することでON/OFFすなわち明暗を表示している。液晶材料としてはTN液晶、STN液晶、強誘電性液晶等が一般的である。

[0004]

液晶を使用した表示装置のうちでは、アクティブマトリクス型の液晶表示装置が表示特性が優れているといわれている。図2に示す様に、従来のアクティブマトリクス型液晶表示装置ではソース線203~205とゲイト線206~208をマトリクス状に組み合わせ、その交点部に薄膜トランジスタ(以下TFT)209~212を配置し、TFTのゲイト電極をゲイト線に、ソース電極をソース線に、ドレイン電極を一方の画素電極及び保持容量(213~216で示される)に接続したものである。また画素電極に挟まれて液晶217~220が存在している。図3にその動作波形を示す。TFTのゲイトおよびソースに信号電圧が印加されるとTFTはオン状態になり、画素電極はソース電位とほぼ等電位になる。TFTのゲイトに信号電圧がかからなくなるとTFTはオフとなり、画素電極の電位は次にTFTがオンになるまで保持される。

このような方法で画素電極より液晶に電圧を印加するため、隣接の画素に関してクロストークの少ない、コントラストの大きな液晶表示装置を実現する事が可能である。

[0005]

以上に述べたアクティブマトリクス型の液晶表示装置は画素の数だけ、TFTを必要とするため、基板面内のTFT素子に欠陥が生じ、TFTがオープンまたはショートになると、その点の画素は特定の電位に固定されたり、電位が不安定になるため、その画素はパネル上で点欠陥となって現れていた。またTFTのしきい値や移動度のばらつきによって、画素電極に印加される電圧値がばらつき、それによって画素の輝度にばらつきを生じていた。

[0006]

この問題点を解決するために、図4に示すように、ひとつの画素電極407に対して複数のTFT405、406を配置し、冗長性を確保することによって、対策をおこなっていた。すなわち図4のTFT406が不良素子であった場合、レーザーなどを使用してドレイン端子を408のレーザー部分で切断し、欠陥を対策していた。なお、図4において、401、402がゲイト線であり、403、404がソース線である。

[0007]

また、不良素子の判別には図5に示すような、方法で検査が行われていた。図5には、ゲイト線501、502と、ソース線503、504と、共通電極線505と、TFT506~509と、保持容量510、511と、スイッチ512~515と、アンプ516、517と、測定端子518、519と、電源520、521とが示されている。この場合、調べようする素子のつながるゲイト線501、502にスイッチ512、513によって、十分TFTがオンになる電圧を印加し、同時に調べようとする素子につながるソース線503、504にスイッチ514、515によって特定の電圧を印加する。つぎに、ゲイト線の電位をGNDに落とし、TFTをオフさせる。

ここでソース線に電圧印加をやめ、特定時間の間放置する、その後再度ゲイト線に電圧を

10

20

30

40

印加し、ソース線の電位を測定する。TFTが正常であれば、最初のソース電位が保持容量によって保持されるため、その電圧が測定される。また、TFTのドレイン・ソースがショートであった場合、ソース線につながる抵抗を介して、放置中に放電し、測定時には電圧は変動している。またTFTがオープンの場合にはゲイト線に電圧印加されても、保持容量には電圧印加がされない。さらに、TFTの移動度やしきい値のばらつきで保持容量の充電が不十分である場合にも電圧測定を高精度で行うことによって判別が可能である

[0008]

【発明が解決しようとする問題点】

以上にて説明した従来の液晶表示装置およびその補正方法には以下のような問題点があった。画素TFTの欠陥にたいしては補正が可能であるが、液晶材料のばらつきによる表示ムラやラビング時に発生する帯状のムラ等に関しては補正を行うことができず、液晶表示装置を不良品にしてしまうことが多かった。

[0009]

一般に、人間が表示装置を目視した場合、距離が十分離れた画素では10%以上の輝度差があっても、認識できないが、近接の画素においては、2%程度の輝度差であっても、認識される。そのため、近接画素間における輝度のばらつきをおさえることは、重要である

また、液晶表示装置の画面サイズは近年より大きくなる方向にあり、サイズが大きくなればなるほど、画面の均一性を保つのは困難であるため、液晶表示装置の歩留まりを悪化させていた。さらに、パーソナルコンピュータやワークステーションにおいては、オペレータが長時間にわたり、至近距離で画面を見続けるため、画面むらは気になりやすく、オペレータの効率を低下させ、ユーザークレームになっていた。

[0010]

【問題を解決するための手段】

(1)本発明は、第1の記憶装置を有する表示装置と、

前記表示装置と切り離し可能な接続端子を介して接続された補正情報作成装置とを有す る補正システムであって、

前記補正情報作成装置は、

前記第1の記憶装置を有する表示装置に映像を表示するための映像信号発生器と、 前記第1の記憶装置を有する表示装置に表示された映像を撮像して映像信号とする 撮像装置と、

前記撮像装置から出力された前記映像信号を加工して補正情報とする信号処理装置と、

前記信号処理装置から出力された補正情報を記憶する第2の記憶装置と、

前記第2の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第1の加算回路と、

前記第1の加算回路から出力された補正情報を記憶する第3の記憶装置と、

前記第3の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第2の加算回路と、

前記信号処理装置から出力された補正情報、前記第1の加算回路から出力された補 正情報、または前記第2の加算回路から出力された補正情報を前記第1の記憶装置に書き 込む書き込み装置を含み、

前記第1の記憶装置を有する表示装置は、前記補正情報作成装置に設けられた前記映像 信号発生器から出力された映像信号と前記第1の記憶装置に書き込まれた補正情報とを演 算する補正演算回路を含むことを特徴とする。

<u>(2)また本発明は、第1の記憶装置を有するアクティブマトリクス型液晶表示装置と</u>

前記アクティブマトリクス型液晶表示装置と切り離し可能な接続端子を介して接続された補正情報作成装置とを有する補正システムであって、

10

20

30

40

前記補正情報作成装置は、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置に映像を表示するための映像信号発生器と、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置に表示された映像を撮像して映像信号とする撮像装置と、

前記撮像装置から出力された前記映像信号を加工して補正情報とする信号処理装置と、

前記信号処理装置から出力された補正情報を記憶する第2の記憶装置と、

前記第2の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第1の加算回路と、

前記第1の加算回路から出力された補正情報を記憶する第3の記憶装置と、

前記第3の記憶装置に記憶された補正情報と、前記信号処理装置から出力された補 正情報を加算する第2の加算回路と、

前記信号処理装置から出力された補正情報、前記第1の加算回路から出力された補 正情報、または前記第2の加算回路から出力された補正情報を前記第1の記憶装置に書き 込む書き込み装置を含み、

前記第1の記憶装置を有するアクティブマトリクス型液晶表示装置は、前記補正情報作 成装置に設けられた前記映像信号発生器から出力された映像信号と前記第1の記憶装置に 書き込まれた補正情報とを演算する補正演算回路を含むことを特徴とする。

(3)また本発明は、補正情報作成装置に設けられた映像信号発生器により第1の映像 信号を作成し、

切り離し可能な第1の接続端子を介して前記補正情報作成装置から第1の記憶装置を有 する表示装置に前記第1の映像信号を入力し、

前記第1の映像信号をもとに前記第1の記憶装置を有する表示装置に表示された第1の映像を前記補正情報作成装置に設けられた撮像装置により撮像して第2の映像信号とし、

前記撮像装置から出力された第 2 の映像信号を前記補正情報作成装置に設けられた信号 処理装置により加工して第 1 の補正情報とし、

前記信号処理装置から出力された前記第1の補正情報を切り離し可能な第2の接続端子 を介して前記第1の記憶装置と、前記補正情報作成装置に設けられた第2の記憶装置とに 書き込み、

前記第1の記憶装置に書き込まれた前記第1の補正情報と、前記第1の映像信号をもとに前記表示装置において映像を表示し、

前記撮像装置を用いてこの映像を撮像して第3の映像信号とし、

前記第2の記憶装置に書き込まれた前記第1の補正情報と、前記信号処理装置から出力された補正情報とを加算して第2の補正情報とし、

切り離し可能な第2の接続端子を介して前記第1の記憶装置と、前記補正情報作成装置 に設けられた第3の記憶装置とに前記第2の補正情報を書き込み、

前記第1の記憶装置に書き込まれた前記第2の補正情報と、前記第1の映像信号をもと に前記表示装置において映像を表示し、

前記撮像装置を用いてこの映像を撮像して第4の映像信号とし、

前記第3の記憶装置に書き込まれた前記第2の補正情報と、前記信号処理装置から出力 された補正情報とを加算して第3の補正情報とし、

前記第3の補正情報を切り離し可能な第2の接続端子を介して前記第1の記憶装置に書き込むことを特徴とする。

本発明では液晶表示装置に画素の補正内容を記憶する記憶装置を有し、その記憶装置に外部の撮像装置より得られた補正内容を記憶することによって補正を行い良好な表示をえることができる。

[0011]

【実施例】

〔参考例1〕

10

30

40

20

10

20

30

40

50

参考例を図1に示す。以下図面をもちいて詳細な説明をおこなう。

この参考例の補正システムは記憶装置(ここでは補正メモリ115)を有する液晶表示装置110とその表示装置の補正のための補正情報を作成し、記憶装置に書き込む補正情報作成装置100によって構成される。その両者は接続端子108、109を介して接続されている。

一つの液晶表示装置にたいして補正をおこない、それが終了すると、接続を切り放し、 他の液晶表示装置を接続し、つぎの補正を行う。

[0012]

補正情報作成装置100内部の映像信号発生器107より出力された映像信号は液晶表示 装置110の内部の同期分離回路118を介してA/Dコンバータ

1 1 7 に入力され、そこでデジタル変換される。デジタル変換された映像信号は補正演算回路 1 1 6 に入力されるが、初期段階では補正は行わず、そのまま D / A コンバータ 1 2 0 に入力され、アナログ変換される。その後、ソースドライバー 1 1 3 を介して、アクティブマトリクス 1 1 1 に入力され、表示をおこなう。この段階では従来の液晶表示装置となんら変わるものではない。

[0013]

補正情報の作成は以下の様に行う。液晶表示装置110の光学表示内容は補正情報作成装置内のCCDカメラなどを備えた撮像装置101によって撮像される、撮像装置101の出力映像信号は一般的には微弱な信号であるため増幅器102で増幅されたのち、A/Dコンバータ103によってデジタル変換され、信号処理装置104に入力される。

[0014]

信号処理装置 1 0 4 では映像信号中に含まれるノイズ成分やモアレ成分を除去して液晶表示装置 1 1 0 の画素の欠陥やむらの情報のみを検出する。欠陥やむらの検出が行いやすいようにアクティブマトリクス 1 1 1 に表示する表示内容は単一色かつ同一輝度であることが望ましい。

欠陥やむらを検出するための方法としては、信号処理装置104において、ある一定基準レベルと信号処理装置の入力信号の差をとり、その値を補正値とする方法やメディアンフィルタを使用し入力信号のゆるやかな変化を抽出し、もとの信号から抽出結果を減算して、特異点を検出する方法や、ラプラシアンフィルタを使用し入力信号の急峻な変化を抽出し、特異点を検出する方法をもちいても良い。 ただし、メディアンフィルタやラプラシアンフィルタを使用して特異点を検出する場合には、言うまでもなく補正情報は特異点のみの情報となるため、表示装置の輝度の緩やかな変化については対応しない。しかし、これは前述した様に人間の目の感覚が緩やかな変化に関しては鈍感であることより、実用上の不具合にはならない。

[0015]

信号処理装置104の出力は書き込み装置105によって、液晶表示装置110内の補正 メモリ115に書き込まれる。書き込み方法はメモリコントローラ114で制御される補 正メモリ115の種類に応じて必要な方法で実行される。

[0016]

補正メモリ115への書き込みが終了した段階で補正作業は終了する。

補正作業終了後、液晶表示装置110に映像信号が入力され、表示を行う場合においては、映像信号は同期分離装置118を経てA/Dコンバータ117でデジタル変換されたのち、補正演算回路116で補正メモリ115の出力信号と演算され、補正を受けた後、D/Aコンバータ120を介してソースドラーバー113に入力される。ゲイトドライバーは、クロックジェネレータ119で制御される。ここで、アクティブマトリクスは補正された映像を光学表示する。なお各構成要素は、クロックジェネレータ106と119とによって制御される。

[0017]

本発明による表示情報を記載した例を図7~図15に示す

図7は補正を行う前の表示装置111の表示結果である。ここでは8×8のマトリクスを

例にしているが、値は任意で問題ない。 X の印がムラの箇所である。この例では輝度を 0 から 1 0 0 まで区分し、表示すべき輝度は一律に 5 0 であるものとしている。

[0018]

図8は図7の表示結果を撮像し、デジタル化した表示の情報の例である。ムラの発生している場所は周囲とくらべて数値が離れている。また、表示画面全体としては、左上から右下にむけて緩やかに数値が変化しているが、前述したように人間の視覚上は変化が緩やかであれば問題ない。

[0019]

図9は表示すべき輝度すなわち50と図8の差分をとったものである。この差分検出は信号処理装置106でおこなわれる。この場合は図9が補正情報となる。

[0020]

図10は補正情報作成後に、新たに表示を行うべき映像信号をデジタル化したものでA/Dコンバータ117の出力情報である。

[0021]

図11は図10と図9の情報を補正演算回路116で加算したもので補正演算装置116の出力情報である。この値を表示装置111に入力すると表示装置111の表示ムラが相殺され、本来表示すべき映像信号の情報図10が表示される。

[0022]

また、信号処理装置104において、単なる減算処理ではなく、図8をメディアンフィルタを通過させたものが図12であり、図12と図8を減算処理したものが図13である。この場合は図13が補正情報となる。メディアンフィルタはここでは緩やかな変化のみを通過させ、ムラの情報を除去している。このムラ除去後の情報ともとの情報を減算する事により、ムラの情報がひきだせる。

[0023]

また、ラプラシアンフィルタをもちいれば、急激な変化点の情報をひきだせる。図13の情報を補正演算回路116で図10と加算したものが、図14であり補正演算装置116の出力情報である。図14を表示装置111に入力した結果、得られる表示情報は図15となり、緩やかな変化はあるものの、急峻な変化はなくなり、ムラをめだたなくする事が可能である。

[0024]

この<u>参考</u>例ではアナログ諧調のドライバーを想定しているが、これはデジタル諧調のドライバーを使用してもよい、ただし、この場合には、D/Aコンバータ120は不要である。また映像信号発生器107がデジタル出力であり、且つ液晶表示装置110への映像信号入力がデジタルの場合はA/Dコンバータ117も不要である。

[0025]

ここに使用する補正メモリはEPROM、EEPROM、フラッシュメモリなど不揮発性メモリであればよい、これらのメモリは液晶表示用装置110のガラス上にCOG技術によって装着しても良いし、ガラスとは別に基板実装しても良い。また、画素TFTを駆動する駆動回路はTFTをもちいてガラス基板上にアクティブマトリクスと同時形成して製作しても良いし、メモリと同様に単結晶チップをCOGで実装しても良いし、TABを用いても良い。

[0026]

〔実施例1〕

図6は発明<u>の実施</u>例である。この実施例では<u>参考</u>例とは異なり撮像と補正を複数回行っている。以下図6の説明を行う。<u>この実施例</u>に示す補正システムは、記憶装置(ここでは補正メモリ625)を有する液晶表示装置620とその表示装置の補正のための補正情報を作成し、記憶装置に書き込む補正情報作成装置600によって構成される。その両者は接続端子613、614を介して接続されている。

一つの液晶表示装置に対して補正をおこない、それが終了すると、接続を切り放し、他 の液晶表示装置を接続し、つぎの補正を行う。 10

20

30

50

[0027]

補正情報作成装置600内部の映像信号発生器607より出力された映像信号は液晶表示 装置620の内部の同期分離回路628を介してA/Dコンバータ

627に入力され、そこでデジタル変換される。デジタル変換された映像信号は補正演算回路626に入力されるが、初期段階では補正は行わず、そのまま D/Aコンバータ630に入力され、アナログ変換される。その後、ソースドライバー623を介して、アクティブマトリクス621に入力され、表示をおこなう。この段階では従来の液晶表示装置となんら変わるものではない。

[0028]

補正情報の作成は以下の様に行う。液晶表示装置620の光学表示内容は補正情報作成装置内のCCDカメラなどを備えた撮像装置601によって撮像される、撮像装置601の出力映像信号は一般的には微弱な信号であるため増幅器602で増幅されたのち、A/Dコンバータ603によってデジタル変換され、信号処理装置604に入力される。

[0029]

以下の動作方法を示す。第一回目の撮像において、信号処理装置604で得られた補正情報はスイッチ612と信号書き込み装置605を介して補正メモリ625に記憶されるだけでなく、メモリ608に記憶される。参考例と同様にして画面の補正をおこなった後、再度、表示を行い、第二回目の撮像を行う、ここで信号処理装置604でえられた情報はメモリ608に記憶された第一回目の補正情報と加算してメモリ609に記憶されるとともに再度補正メモリ625に記憶され、液晶表示装置は再補正される。さらに、表示を行い、第三回目の撮像を行う。信号処理装置604の出力情報はメモリ609に記憶された第二回目の補正情報と加算され、信号書き込み装置605を介して補正メモリ625に記憶される。

[0030]

このようにして、撮像と補正を複数回繰り返すことにより、より高精度な補正が可能となる。この例では3回の補正を行っているが、4回以上補正をおこなってもかまわない。 また、補正メモリやアクティブマトリクスの駆動については、参考例と同じである。

[0031]

本発明は従来の画素TFTに冗長性をもたせることによって補正を行う従来の補正方法と背反するものでは無く、従来の補正方法と組み合わせることによって、よりいっそう効果を得ることができるものである。

[0032]

【発明の効果】

以上述べたように、本発明では液晶表示装置に内蔵した記憶装置にその液晶表示装置の欠陥やムラの情報を記憶し、その情報と液晶表示装置に入力される映像信号とを演算し、欠陥やムラを補正することによってより、高品質な表示を行うことが可能であるという効果がある。

【図面の簡単な説明】

- 【図1】 本発明の第一の実施例
- 【図2】 アクティブマトリクスLCDの従来例
- 【図3】 TFTの動作波形
- 【図4】 従来の画素領域の平面図
- 【図5】 従来のアクティブマトリクスの検査回路
- 【図6】 本発明の第二の実施例
- 【図7】 表示情報を記載した例
- 【図8】 表示情報を記載した例
- 【図9】 表示情報を記載した例
- 【図10】 表示情報を記載した例
- 【図11】 表示情報を記載した例
- 【図12】 表示情報を記載した例

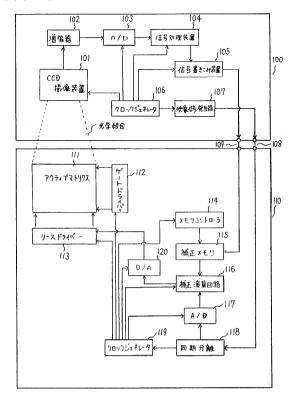
20

30

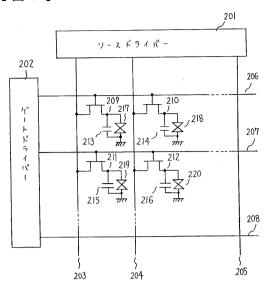
40

```
【図13】 表示情報を記載した例
【図14】 表示情報を記載した例
【図15】 表示情報を記載した例
【符号の説明】
ソースドライバー
                 2 0 1
ゲイトドライバー
                 2 0 2
ソース線
                 2 0 3 ~ 2 0 5
ゲイト線
                 2 0 6 ~ 2 0 8
TFT
                 2 0 9 ~ 2 1 2
保持容量
                 2 1 3 ~ 2 1 6
                                                           10
液晶
                 2 1 7 ~ 2 2 0
アクティブマトリクス
                 2 2 1
a)ソース端子電位波形
b)ゲイト端子電位波形
c)ドレイン端子電位波形
                 4 0 1 、 4 0 2
ゲイト線
ソース線
                 403,404
TFT
                 405,406
画素電極
                 4 0 7
レーザー切断部
                 4 0 8
                                                           20
                 501,502
ゲイト線
ソース線
                 503,504
                 5 0 5
共通電極線
                 5 0 6 ~ 5 0 9
TFT
保持容量
                 5 1 0 、 5 1 1
スイッチ
                 5 1 2 ~ 5 1 5
アンプ
                 5 1 6 、 5 1 7
測定端子
                 5 1 8 、 5 1 9
電源
                 5 2 0 、 5 2 1
メモリ
                 1 1 5
                                                           30
                 1 1 0
液晶表示装置
情報作成装置
                 1 0 0
接続端子
                 108,109
                 1 0 7
映像信号発生器
同期分離回路
                 1 1 8
                 1 1 7
A / Dコンバータ
補正演算回路
                 1 1 6
D / A コンバータ
                 1 2 0
アクティブマトリクス
                 1 1 1
撮像装置
                 1 0 1
                                                           40
増幅器
                 1 0 2
A / Dコンバータ
                 1 0 3
信号処理装置
                 1 0 4
補正メモリ
                 1 1 5
メモリコントローラ
                1 1 4
クロックジェネレーター 106、119
```

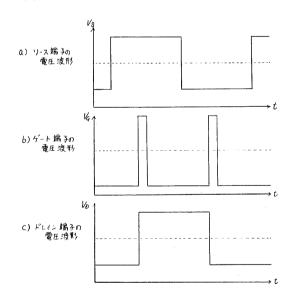
【図1】



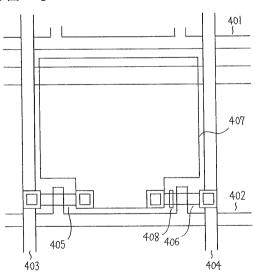
【図2】



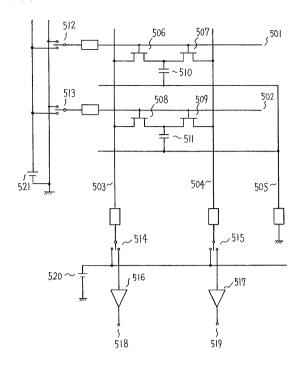
【図3】



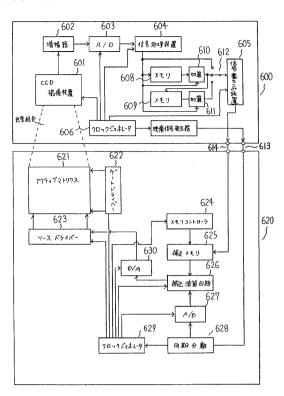
【図4】



【図5】



【図6】



【図7】

画素のムラの例

		ļ			
 1					
T	j			1	1
l v	1	l			
 		 	ļ		
l x		!		1	l
 		 			-
l x			X	X	į.
1		1	X	X	-
 +		 			
1	-	1	1		l
 		 			
1		İ	1	1	1
 		 i	L	L	

【図10】

入力映像信号

				T	Ι		
20	20	4 0	4.0	6.0	60	8.0	8.0
2 0	20	4.0	4 0	60	6.0	80	8.0
2 0	2 0	4 0	4 0	6 0	60	8 0	8 0
2 0	20	4 0	4 0	6 0	6.0	8 0	8 0
20	20	4 0	4 0	6 0	6 0	8 0	8 0
20	20	4 0	4 0	6 0	60	8 0	8 0
20	20	4 0	4 0	60	6 0	8 0	8 0
2 0	2 0	4 0	40	60	60	8.0	8 0

【図8】

D / Aコンバータ の出力情報

					1		
4 3	4 4	4.5	46	4 7	48	49	50
4 4	4 5	4 6	4 7	4 8	4 9	50	5 1
4 5	50	4 7	4 8	4 9	50	5 1	52
4 6	5 1	4 8	4 9	5 0	5 1	5 2	5 3
4 7	5 2	4 9	5 0	5 1	4 8	4 9	5 4
4 8	4 9	5 0	5 1	5 2	4 8	4 9	5.5
4 9	5 0	5 1	5 2	5 3	5 4	5 5	5 6
5 0	5 1	5 2	5 3	5 4	5 5	5 6	5 7

【図11】

補正演算装置の 出力情報

-	2 7	2 6	4 5	4 4	63	6 2	8 1	80
	2 6	2 5	4 4	4 3	6 2	6 1	80	7 9
i	2 5	2 0	4 3	4 2	6 1	60	7 9	7 8
	2 4	19	4 2	4 1	60	5 9	7 8	7 7
	2 3	1 8	4 1	4 0	5 9	6 2	8 1	7 6
	2 2	2 1	40	3 9	5 8	6 2	8 1	7 5
	2 1	2 0	3 9	3 8	5 7	5 6	7 5	7 4
	2 0	19	3 8	3 7	5 6	5 5	7 4	7 3

【図9】

信号処理装置 6 出力情報

+ 7	+ 6	+ 5	+ 4	+ 3	+ 2	+ 1	0
+ 6	+ 5	+ 4	+ 3	+ 2	+ 1	0	- 1
+ 5	0	+ 3	+ 2	+ 1	0	- 1	- 2
+ 4	- 1	+ 2	- 1	0	- 1	- 2	- 3
+ 3	- 2	+ 1	0	- 1	+ 2	+ 1	- 4
+ 2	+ 1	0	- 1	- 2	+ 2	+ 1	- 5
+ 1	0	- 1	- 2	- 3	- 4	- 5	- 6
0	- 1	- 2	- 3	- 4	- 5	- 6	- 7

【図12】

メディアン フィルタ通過後の 出力情報

4 3	4 4	4 5	4 6	4 7	4 8	4 9	50
4 4	4 5	4 6	4 7	4 8	4 9	5 0	5 1
4 5	4 6	4 7	4 8	4 9	50	5 1	5 2
4 6	4 7	4 8	4 9	5 0	5 1	5 2	5 3
4 7	4 8	4.9	5.0	5 1	5 2	5 3	5 4
4 8	4 9	5.0	5 1	5 2	5 3	5 4	5.5
4 9	5 0	5 1	5 2	5 3	5.4	5 5	5 6
5 0	5 1	5 2	5 3	5 4	5 5	5 6	5 7

【図13】

図 8 と図 1 2 の 差分情報

	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0
	0	- 4	0	0	0	0	0	0
Γ	0	- 4	0	0	0	0	0	0
Γ	0	- 4	0	0	0	+ 4	+ 4	0
T	0	0	0	0	0	+ 5	+ 5	0
T	0	0	0	0	0	0	0	0
Γ	0	0	0	0	0	0	0	0

【図14】

補正演算装置の 出力情報

2 0	2 0	4 0	4 0	6 0	6 0	8 0	8.0
2 0	2 0	4 0	4 0	60	6.0	8 0	8 0
2 0	1 6	4 0	40	6.0	6 0	8 0	80
2 0	1 6	4 0	4 0	6.0	60	8 0	8.0
2 0	16	4 0	4 0	60	6 4	8 4	8 0
2 0	2 0	4 0	4 0	60	6.5	8 5	8 0
2 0	2 0	4 0	4 0	60	60	8 0	8.0
2 0	2 0	4 0	4 0	60	6 0	8 0	8 0

【図15】

補正後の 表示結果

1 3	1 4	3 5	3 6	5 7	5 8	7 9	8 0
1 4	1 5	3 6	3 7	5 8	5 9	8 0	8 1
1 5	1 6	3 7	3 8	5 9	6 0	8 1	8 2
1 6	1 7	3 8	3 9	6 0	6 1	8 2	8 3
1 7	1 8	3 9	4 0	6 1	6 2	8 3	8 4
18	19	40	4 1	6 2	6 3	8 4	8 5
1 9	2 0	4 1	4 2	6 3	6 4	8 5	8 6
20	2 1	4 2	4 3	6 4	6 5	8 6	8 7

フロントページの続き

(56)参考文献 実開平4-31120(JP,U)

実開平3-77995(JP,U)

特開昭63-148781(JP,A)

特開昭61-137194(JP,A)

特開平5-11725(JP,A)

テレビジョン学会編「テレビジョン・画像工学ハンドブック」(1990年11月30日株式会社オーム社発行、403~404頁、413~414頁)

(58)調査した分野(Int.CI.⁷, DB名) G09G3/36