

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成18年8月10日(2006.8.10)

【公表番号】特表2005-531087(P2005-531087A)

【公表日】平成17年10月13日(2005.10.13)

【年通号数】公開・登録公報2005-040

【出願番号】特願2004-517786(P2004-517786)

【国際特許分類】

G 0 6 F 12/06 (2006.01)

【F I】

G 0 6 F 12/06 5 7 0 A

【手続補正書】

【提出日】平成18年6月22日(2006.6.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ビデオ信号処理装置でメモリを管理する方法であって、
第一のメモリと第二のメモリとをディスエーブルにするステップと、
ビデオ信号の一部に 응답して前記第一のメモリから前記第二のメモリに出力を切り替えるステップと、
前記第一のメモリと前記第二のメモリとをイネーブルにするステップと、
を備えることを特徴とする方法。

【請求項2】

前記ビデオ信号の一部は、ビデオ帰線消去期間である、
請求項1記載のメモリ管理方法。

【請求項3】

前記ビデオ帰線消去期間は、垂直ビデオ帰線消去期間である、
請求項2記載のメモリ管理方法。

【請求項4】

前記出力はビデオフィルタに接続される、
請求項1記載のメモリ管理方法。

【請求項5】

前記第一のメモリと前記第二のメモリは、ビデオフィルタの係数データを記憶する、
請求項4記載のメモリ管理方法。

【請求項6】

前記ビデオフィルタの係数データは、ビデオフィルタの係数からなるメモリアドレスデータである、
請求項5記載のメモリ管理方法。

【請求項7】

前記第一のメモリと前記第二のメモリをディスエーブルにするステップは、前記第一のメモリと前記第二のメモリの読取り及び書き込み機能をディスエーブルにするステップを備える、
請求項1記載のメモリ管理方法。

【請求項8】

前記ビデオ信号のビデオ表示フォーマットにおける変化を検出するステップと、
前記第一のメモリにビデオフィルタ係数からなるバンクの少なくとも1つのアドレスを書き込むステップと、
を更に備える請求項1記載のメモリ管理方法。

【請求項9】

複数のビデオフィルタの係数のうちの1つを選択するための装置であって、
第一の組のビデオフィルタデータを記憶するための第一のメモリと、
第二の組のビデオフィルタデータを記憶するための第二のメモリと、
前記第一のメモリと前記第二のメモリのいずれかを選択するためのスイッチと、
ビデオ信号の一部を検出して、前記スイッチの状態を変えるバンク切り替え装置と、
を備えることを特徴とする装置。

【請求項10】

前記ビデオ信号の一部は、ビデオ帰線消去期間である、
請求項9記載の装置。

【請求項11】

前記ビデオ帰線消去期間は、垂直ビデオ帰線消去期間である、
請求項10記載の装置。

【請求項12】

前記第一の組のビデオフィルタデータと前記第二の組のビデオフィルタデータは、複数のメモリアドレスロケーションのビデオフィルタ係数である、
請求項9記載の装置。

【請求項13】

前記第一の組のビデオフィルタデータと前記第二の組のビデオフィルタデータは、複数のビデオフィルタの係数である、
請求項9記載の装置。

【請求項14】

前記スイッチはマルチプレクサである、
請求項9記載の装置。

【請求項15】

当該装置は集積回路内に含まれる、
請求項9記載の装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

垂直帰線消去期間が示された後、バンク切り替え回路340は、誤った読み出し又は書き込みが生じることを防止するため、チップイネーブル/ディスエーブルライン360を介してRAM418, 419をディスエーブルにする。誤った読み出し又は書き込みは、RAM418, 419から情報が読み取られ、同時に、RAM418, 419に情報が書き込まれるときに生じる場合がある。この例では、VFCフィルタ66(図2参照)は、書き込まれている新たな組のビデオフィルタ係数と書き込まれている組のビデオフィルタ係数の両者から、ビデオフィルタ係数を誤って読み出し、これにより誤った組のビデオフィルタ係数となる場合がある。さらに、類似のエラーは、1つのアドレスを同時に読み出し及び書き込みすることで起こる場合がある。RAM418, 419がディスエーブルにされた後、バンク切り替え回路340は、先に説明されたように、バンク選択ライン350を介して読み取られるべきRAM418, 419を切り替える。バンク選択ライン350は、入力マルチプレクサ410, 411の状態を切り替えるために同時に使用される。入力マルチプレクサ410, 411の状態を切り替えることで、リードクロック401及びリ

ードアドレス 4 0 3 のラインは、書き込みするために予めセットされた R A M 4 1 8 , 4 1 9 に接続され、ライトクロック及びライトアドレスのライン 4 1 6 は、読取るために予めセットされた R A M 4 1 8 , 4 1 9 に接続される。入力マルチプレクサは、導体のライン 4 1 4 , 4 1 6 を介して R A M 4 1 8 , 4 1 9 に接続される。バンク切り替え回路 3 4 0 がバンク選択ライン 3 5 0 の状態を変えた後、チップイネーブル/ディスエーブルライン 3 6 0 を介して R A M 4 1 8 , 4 1 9 をイネーブルにする。このとき、新たなビデオフォーマットのビデオフィルタ係数は、バンクデータライン 4 2 4 及び出力マルチプレクサ 4 2 2 を介して、V F C フィルタ 6 6 (図 2 参照) により読み取ることが可能である。