

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年5月6日(06.05.2021)



(10) 国際公開番号

WO 2021/084994 A1

(51) 国際特許分類:

H01L 27/146 (2006.01) **H04N 5/369** (2011.01)

大阪府大阪市中央区城見2丁目1番61号 Osaka (JP).

(21) 国際出願番号:

PCT/JP2020/036495

(22) 国際出願日:

2020年9月28日(28.09.2020)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2019-197384 2019年10月30日(30.10.2019) JP

(71) 出願人: パナソニックIPマネジメント株式会社(PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5406207

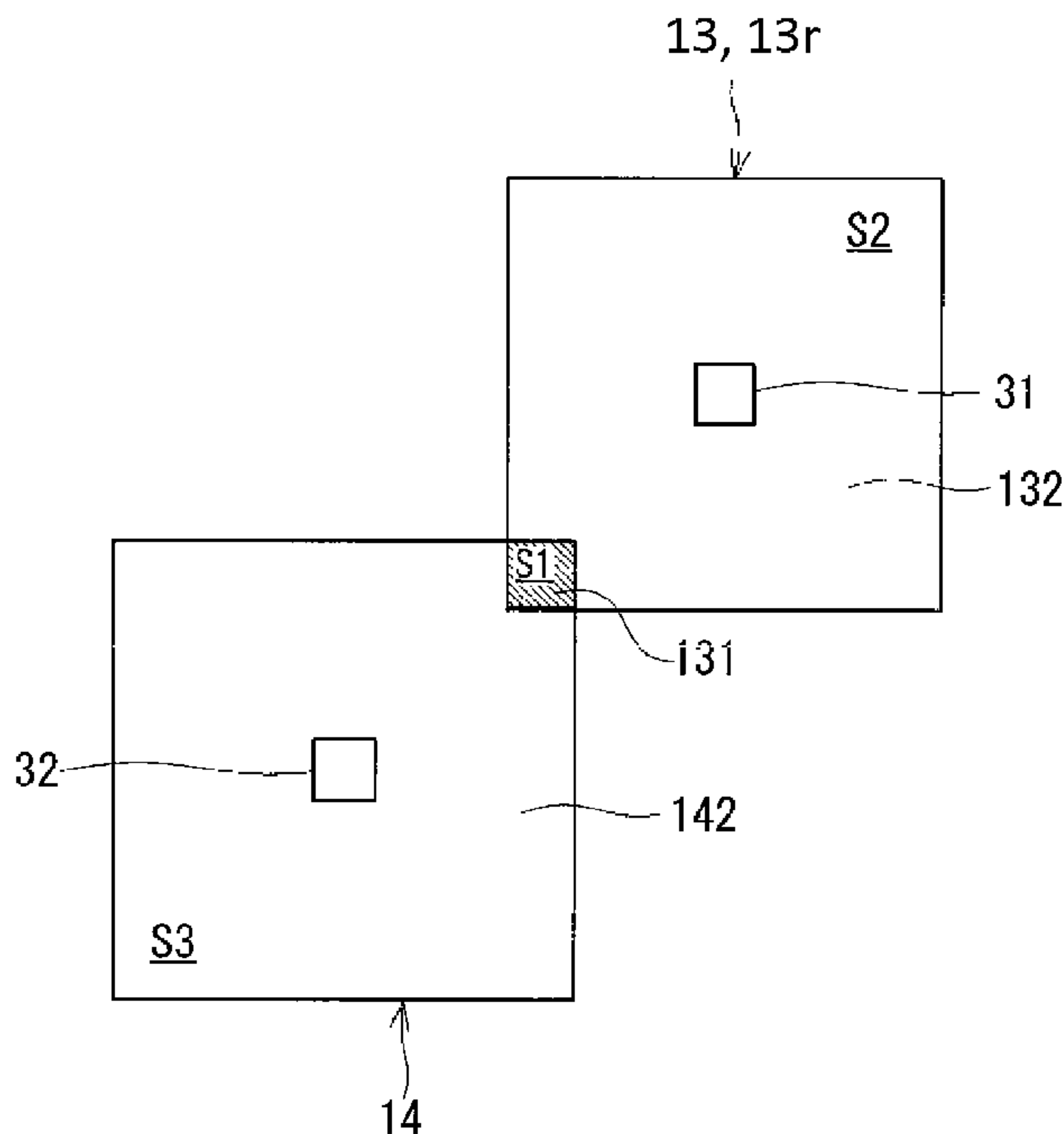
(72) 発明者: 穴戸 三四郎 (SHISHIDO Sanshiro).
留河 優子 (TOMEKAWA Yuuko). 町田 真一 (MACHIDA Shinichi). 土居 隆典 (DOI Takanori).

(74) 代理人: 鎌田 健司, 外 (KAMATA Kenji et al.);
〒5406207 大阪府大阪市中央区城見2丁目1番61号 パナソニックIPマネジメント株式会社内 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,

(54) Title: IMAGING ELEMENT

(54) 発明の名称: 撮像素子



(57) Abstract: An imaging element according to one embodiment of the present disclosure comprises: a first pixel array that includes a first photoelectric conversion unit that absorbs light in a first wavelength region, and a first pixel electrode connected to the first photoelectric conversion unit; and a second pixel array that includes a second photoelectric conversion unit that absorbs light in a second wavelength region, and a second pixel electrode connected to the second photoelectric conversion unit. The center wavelength of the first wavelength region differs from the center wavelength

[続葉有]

EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

of the second wavelength region. The first pixel array and the second pixel array are stacked. In plan view, the surface area of an overlap area which is defined by an overlap between the first pixel electrode and the second pixel electrode is smaller than the surface area of a remaining area obtained by excluding the overlap area from the first pixel electrode.

(57) 要約: 本開示の一態様に係る撮像素子は、第1の波長域の光を吸収する第1光電変換部と、第1光電変換部に接続された第1画素電極と、を含む第1画素アレイと、第2の波長域の光を吸収する第2光電変換部と、第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、を備えている。第1の波長域の中心波長は、第2の波長域の中心波長と異なる。第1画素アレイと第2画素アレイとは積層されている。平面視において、第1画素電極と第2画素電極との重なりによって規定される重なり領域の面積は、第1画素電極から重なり領域を除いた残余領域の面積よりも小さい。

明 細 書

発明の名称：撮像素子

技術分野

[0001] 本開示は、撮像素子に関する。

背景技術

[0002] 撮像素子は、ビデオカメラ、デジタルスチルカメラ、監視カメラ及び車載カメラなどの様々な製品分野で広く使用されている。撮像素子として、CCD (Charge Coupled Device) 撮像素子又はCMOS (Complementary Metal Oxide Semiconductor) 撮像素子が用いられる。

[0003] 近年、撮像素子の画素の高密度化に伴って画素のサイズが縮小する傾向にあり、フォトダイオードなどの光電変換部の面積も縮小しつつある。

[0004] 特許文献1は、積層された複数の光電変換膜を有する撮像素子を開示している。このタイプの撮像素子は、積層型撮像素子と称されることがある。積層型撮像素子は、画素の高密度化の観点で有利である。

先行技術文献

特許文献

[0005] 特許文献1：特許第4320270号公報

発明の概要

発明が解決しようとする課題

[0006] 積層型撮像素子の1つの課題は、感度を向上させることである。

課題を解決するための手段

[0007] 本開示の一態様に係る撮像素子は、第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された第1画素電極と、を含む第1画素アレイと、第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、を備える。前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なる。前記第1画素アレイと前記第2画素アレイとは積層されている。平面視におい

て、前記第 1 画素電極と前記第 2 画素電極との重なりによって規定される重なり領域の面積は、前記第 1 画素電極から前記重なり領域を除いた残余領域の面積よりも小さい。

発明の効果

[0008] 本開示の技術によれば、カップリング容量を減らして感度を向上させることができる。

図面の簡単な説明

[0009] [図1]図 1 は、本開示の第 1 実施形態に係る撮像装置の構成図である。

[図2A]図 2 A は、図 1 に示す撮像素子の断面図である。

[図2B]図 2 B は、第 1 画素アレイと第 2 画素アレイとの他の位置関係を示す図である。

[図2C]図 2 C は、変形例に係る撮像素子の断面図である。

[図3A]図 3 A は、撮像素子を平面視したときの単位画素における第 1 画素電極と第 2 画素電極との位置関係を示す図である。

[図3B]図 3 B は、図 3 A の部分拡大図である。

[図4A]図 4 A は、第 1 画素電極及び第 2 画素電極の他の配置を示す図である。

[図4B]図 4 B は、第 1 画素電極及び第 2 画素電極のさらに他の配置を示す図である。

[図4C]図 4 C は、第 1 画素電極及び第 2 画素電極のさらに他の配置を示す図である。

[図5A]図 5 A は、第 1 画素電極及び第 1 シールド電極の平面図である。

[図5B]図 5 B は、第 2 画素電極及び第 2 シールド電極の平面図である。

[図5C]図 5 C は、第 1 画素電極、第 1 シールド電極、第 2 画素電極及び第 2 シールド電極の平面図である。

[図6]図 6 は、第 2 画素アレイが上層であり、第 1 画素アレイが下層であるときの第 1 画素電極、第 1 シールド電極、第 2 画素電極及び第 2 シールド電極の平面図である。

[図7]図7は、図5Aから図5Cを参照して説明した例の変形例を示す平面図である。

[図8A]図8Aは、他の変形例における第1画素電極及び第1シールド電極の平面図である。

[図8B]図8Bは、他の変形例における第2画素電極及び第2シールド電極の平面図である。

[図8C]図8Cは、他の変形例における第1画素電極、第1シールド電極、第2画素電極及び第2シールド電極の平面図である。

[図9A]図9Aは、さらに他の変形例における第2画素電極及び第2シールド電極の平面図である。

[図9B]図9Bは、さらに他の変形例における第1画素電極、第1シールド電極、第2画素電極及び第2シールド電極の平面図である。

[図10]図10は、さらに他の変形例における第1画素電極、第1シールド電極、第2画素電極及び第2シールド電極の平面図である。

[図11A]図11Aは、さらに他の変形例における第1画素電極、第1シールド電極、第2画素電極及び第2シールド電極の平面図である。

[図11B]図11Bは、互いに分離した複数のライン状の部分で構成された第2シールド電極の平面図である。

[図12A]図12Aは、集光レンズの配置を示す平面図である。

[図12B]図12Bは、集光レンズの他の配置を示す平面図である。

[図12C]図12Cは、集光レンズのさらに他の配置を示す平面図である。

[図13]図13は、本開示の第2実施形態に係る撮像素子の断面図である。

[図14A]図14Aは、フィルタ及び画素電極の位置関係を示す概略図である。

[図14B]図14Bは、フィルタ及び画素電極の位置関係を示す他の概略図である。

[図15A]図15Aは、レンズ及び画素電極の位置関係を示す概略図である。

[図15B]図15Bは、レンズ及び画素電極の位置関係を示す他の概略図である。

[図16]図16は、他の実施形態に係る撮像素子の断面図である。

[図17]図17は、さらに他の実施形態に係る撮像素子の断面図である。

[図18]図18は、カメラシステムの構成を示すブロック図である。

発明を実施するための形態

[0010] (本開示の基礎となった知見)

本発明者らは、積層型撮像素子における感度の低下の原因について鋭意検討を進めた。その結果、以下の知見を得た。

[0011] 解像度を上げるために画素の高密度化を進めると、各画素の感度が低下する傾向にある。特に、積層型撮像素子においては、上層をなす光電変換部に設けられた電極と下層をなす光電変換部に設けられた電極との間の容量性カップリングが生じやすい。電極間の大きいカップリング容量は、撮像素子における変換ゲイン、すなわち感度を低下させる。電極間のカップリング容量を十分に減らすことができれば、高い解像度及び高い感度を有する積層型撮像素子を提供できる。こうした知見に基づき、本発明者らは、本開示の撮像素子を完成させるに至った。

[0012] (本開示に係る一態様の概要)

本開示の第1態様に係る撮像素子は、

第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された第1画素電極と、を含む第1画素アレイと、

第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

を備える。

前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なる。

前記第1画素アレイと前記第2画素アレイとは積層されている。

平面視において、前記第1画素電極と前記第2画素電極との重なりによって規定される重なり領域の面積は、前記第1画素電極から前記重なり領域を除いた残余領域の面積よりも小さい。

[0013] 第1態様によれば、第1画素電極と第2画素電極との間のカップリング容

量を減らすことができる。カップリング容量を減らすことによって、変換ゲインの低下が抑制される。言い換えれば、撮像素子の感度が向上する。

[0014] 本開示の第2態様に係る撮像素子は、

第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された少なくとも1つの第1画素電極と、を含む第1画素アレイと、

第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

前記第1の波長域の光を透過させる第1フィルタと、

前記第2の波長域の光を透過させる第2フィルタと、

を備える。

前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なる。

前記第1画素アレイと前記第2画素アレイとは積層されている。

平面視において、前記第1フィルタは前記少なくとも1つの第1画素電極と重なり、前記第2フィルタは前記第2画素電極と重なっている。

[0015] 第2態様によれば、第1画素電極と第2画素電極との間のカップリング容量を減らしつつ、特定の波長の光を効率的に信号として読み出すことが可能である。均一なカラーフィルタ配列を実現可能であり、歩留まりが向上し、色再現性もよくなる。

[0016] 本開示の第3態様に係る撮像素子は、

第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された少なくとも1つの第1画素電極と、を含む第1画素アレイと、

第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

第1レンズと、

第2レンズと、

を備える。

前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なる。

前記第1画素アレイと前記第2画素アレイとは積層されている。

平面視において、前記第1レンズの光軸は前記少なくとも1つの第1画素電極の中心領域に位置し、前記第2レンズの光軸は前記第2画素電極の中心領域に位置する。

[0017] 第3態様によれば、第1画素電極と第2画素電極との間のカップリング容量を減らしつつ、特定の波長の光を効率的に信号として読み出すことが可能である。均一なレンズ配列を実現可能であり、歩留まりが向上し、入射角特性のバラつきも抑制される。

[0018] 本開示の第4態様において、例えば、第1態様に係る撮像素子では、平面視において、前記第1画素電極と前記第2画素電極とが重ならず、前記重なり領域の面積がゼロであってもよい。このような構成は、電極間のカップリング容量の更なる低減に有利である。

[0019] 本開示の第5態様において、例えば、第2態様に係る撮像素子では、前記少なくとも1つの第1画素電極は、複数の第1画素電極を含んでいてもよく、前記撮像素子は、前記第1の波長域及び前記第2の波長域とは異なる第3の波長域の光を透過させる第3フィルタをさらに備えていてもよく、平面視において、前記第3フィルタは、前記複数の第1画素電極のうち、前記第1フィルタと重なっていない第1画素電極と重なっていてもよい。このような構成によれば、画素電極間のカップリング容量を減らしつつ、互いに異なる3つの波長域の光を信号として読み出すことができる。

[0020] 本開示の第6態様において、例えば、第3態様に係る撮像素子では、前記少なくとも1つの第1画素電極は、複数の第1画素電極を含んでいてもよく、前記撮像素子は第3レンズをさらに備えていてもよく、平面視において、前記第3レンズの光軸は、前記複数の第1画素電極のうち、前記第1レンズの光軸が中心領域に位置していない第1画素電極の中心領域に位置していてもよい。このような構成によれば、画素電極間のカップリング容量を減らしつつ、互いに異なる3つの波長域の光を効率的に信号として読み出すことができる。

[0021] 本開示の第7態様において、例えば、第6態様に係る撮像素子では、前記

第1レンズの光軸が前記第2画素電極の中心領域から逸れていてもよく、前記第2レンズの光軸が前記複数の第1画素電極の各々の中心領域から逸れていてもよい。このような構成によれば、画素電極間のカップリング容量を減らしつつ、互いに異なる3つの波長域の光を効率的に信号として読み出すことができる。

[0022] 本開示の第8態様において、例えば、第1から第7態様のいずれか1つに係る撮像素子では、前記第1画素アレイは、前記第2画素アレイよりも、前記撮像素子の受光面の近くに配置されていてもよく、前記第2の波長域の光の波長は、前記第1の波長域の光の波長よりも長くてもよい。このような構成によれば、高い感度で第1の波長域の光に基づく画像を形成することが可能である。

[0023] 本開示の第9態様において、例えば、第1から第7態様のいずれか1つに係る撮像素子では、前記第2画素アレイは、前記第1画素アレイよりも、前記撮像素子の受光面の近くに配置されていてもよく、前記第2の波長域の光の波長は、前記第1の波長域の光の波長よりも長くてもよい。このような構成は、クロストーク及び寄生容量の観点で有利である。

[0024] 本開示の第10態様において、例えば、第1態様に係る撮像素子では、前記第1画素電極は酸化インジウムスズ（Indium Tin Oxide：ITO）を含んでいてもよい。第1画素電極がITOを含む材料で作られていると、第2の波長域の光が第1画素電極を透過して第2光電変換部に吸収される。

[0025] 本開示の第11態様において、例えば、第1から第10態様のいずれか1つに係る撮像素子では、前記第1の波長域は可視光の波長域を含んでいてもよい。可視光に基づき、鮮明な画像が得られる。

[0026] 本開示の第12態様において、例えば、第1から第11態様のいずれか1つに係る撮像素子では、前記第2の波長域は近赤外光の波長域を含んでいてもよい。近赤外光に基づき、有用性の高い画像が得られる。

[0027] 本開示の第13態様において、例えば、第1態様に係る撮像素子は、前記第1画素アレイ及び前記第2画素アレイを支持する基板と、前記第1画素電

極と前記基板とを接続する第1プラグと、前記第2画素電極と前記基板とを接続する第2プラグと、をさらに備えていてもよく、平面視において、前記第1プラグは前記第2画素電極と重なっておらず、前記第2プラグは前記第1画素電極と重なっていないなくてもよい。このような構成も感度の向上に寄与する。

[0028] 本開示の第14態様において、例えば、第2または第3態様に係る撮像素子では、前記少なくとも1つの第1画素電極は酸化インジウムスズ（Indium Tin Oxide：ITO）を含んでいてもよい。少なくとも1つの第1画素電極がITOを含む材料で作られていると、第2の波長域の光が少なくとも1つの第1画素電極を透過して第2光電変換部に吸収される。

[0029] 本開示の第15態様において、例えば、第2または第3態様に係る撮像素子は、前記第1画素アレイ及び前記第2画素アレイを支持する基板と、前記少なくとも1つの第1画素電極と前記基板とを接続する第1プラグと、前記第2画素電極と前記基板とを接続する第2プラグと、をさらに備えていてもよく、平面視において、前記第1プラグは前記第2画素電極と重なっておらず、前記第2プラグは前記少なくとも1つの第1画素電極と重なっていないなくてもよい。このような構成も感度の向上に寄与する。

[0030] 以下、本開示の実施形態について、図面を参照しながら説明する。本開示は、以下の実施形態に限定されない。

[0031] （第1実施形態）

図1は、本開示の第1実施形態に係る撮像装置100Aの構成を示している。撮像装置100Aは、撮像素子100を備えている。撮像素子100は、半導体基板1及び複数の単位画素10を備えている。複数の単位画素10は、半導体基板1の上に設けられている。各単位画素10は、半導体基板1によって支持されている。単位画素10の一部が半導体基板1によって構成されていてもよい。

[0032] 単位画素10は、少なくとも1つの第1画素10aと、少なくとも1つの第2画素10bとを含む。第1画素10aは、第1の波長域の光に基づくデ

ータを生成するための画素である。第2画素10bは、第2の波長域の光に基づくデータを生成するための画素である。第2の波長域は、第1の波長域の中心波長と異なる中心波長を有する波長域である。第2の波長域の光の波長は、例えば、第1の波長域の光の波長よりも長い。第1の波長域は、例えば、可視光の波長域である。第2の波長域は、例えば、近赤外光の波長域である。生成されるべきデータは、典型的には、画像データである。可視光に基づき、鮮明な画像が得られる。画像は、フルカラー画像であってもよく、モノクロ画像であってもよい。近赤外光に基づき、有用性の高い画像が得られる。

[0033] 本実施形態において、単位画素10は、4つの第1画素10aと1つの第2画素10bとを含む。ただし、単位画素10において、第1画素10aの数及び第2画素10bの数は特に限定されない。単位画素10において、第2画素10bの数 N_2 に対する第1画素10aの数 N_1 の比率(N_1/N_2)は、4であってもよく、2であってもよく、1であってもよい。本明細書において、画素の数は、画素電極の数に等しい。

[0034] 半導体基板1は、各種の電子回路を含む回路基板でありうる。半導体基板1は、例えば、Si基板によって構成されている。

[0035] 各単位画素10は、光電変換部12を含む。光電変換部12は、光の入射を受けて正の電荷及び負の電荷、典型的には、正孔－電子対を発生させる。光電変換部12は、半導体基板1の上方に配置された少なくとも1つの光電変換層を含む。図1では、各単位画素10の光電変換部12が空間的に互いに分離されて示されている。ただし、これは説明の便宜に過ぎない。複数の単位画素10の光電変換部12は、互いに間隔を空けずに半導体基板1の上に連続的に配置されうる。

[0036] 図1において、単位画素10は、 m 行及び n 列の複数の行及び複数の列に並べられている。 m 及び n は、互いに独立して、1以上の整数を表す。単位画素10は、半導体基板1に例えば2次元に並べられることによって、撮像領域を形成する。撮像装置100Aを平面視したとき、撮像素子100は、

光電変換層が存在する領域として規定されうる。

[0037] 単位画素 10 の数及び配置は、特に限定されない。図 1 では、各単位画素 10 の中心が正方格子の格子点上に位置している。各単位画素 10 の中心が、三角格子、六角格子などの格子点上に位置するように、複数の単位画素 10 が配置されていてもよい。単位画素 10 を 1 次元に並べることによって、撮像素子 100 をラインセンサとして使用しうる。

[0038] 撮像装置 100A は、半導体基板 1 に形成された周辺回路を有する。

[0039] 周辺回路は、垂直走査回路 52 及び水平信号読み出し回路 54 を含む。周辺回路は、付加的に、制御回路 56 及び電圧供給回路 58 を含みうる。周辺回路は、信号処理回路、出力回路などをさらに含んでもよい。各回路は、半導体基板 1 の上に設けられている。周辺回路の一部は、単位画素 10 が形成された半導体基板 1 とは異なる他の基板上に配置されることもありうる。

[0040] 垂直走査回路 52 は、行走査回路とも呼ばれる。複数の単位画素 10 の各行に対応してアドレス信号線 44 が設けられ、アドレス信号線 44 が垂直走査回路 52 に接続されている。複数の単位画素 10 の各行に対応して設けられた信号線は、アドレス信号線 44 に限定されず、垂直走査回路 52 には、複数の単位画素 10 の行毎に複数の種類の信号線が接続されうる。水平信号読み出し回路 54 は、列走査回路とも呼ばれる。複数の単位画素 10 の各列に対応して垂直信号線 45 が設けられ、垂直信号線 45 が水平信号読み出し回路 54 に接続されている。

[0041] 制御回路 56 は、撮像装置 100A の外部から与えられた指令データ、クロックなどを受け取って撮像装置 100A の全体を制御する。典型的には、制御回路 56 は、タイミングジェネレータを有し、垂直走査回路 52、水平信号読み出し回路 54、電圧供給回路 58 などに駆動信号を供給する。制御回路 56 は、例えば、1 以上のプロセッサを含むマイクロコントローラによって実現されうる。制御回路 56 の機能は、汎用の処理回路とソフトウェアとの組み合わせによって実現されてもよいし、このような処理に特化したハ

ードウェアによって実現されてもよい。

[0042] 電圧供給回路58は、電圧線48を介して、各单位画素10に所定の電圧を供給する。電圧供給回路58は、特定の電源回路に限定されず、バッテリーなどの電源から供給された電圧を所定の電圧に変換する回路であってもよいし、所定の電圧を生成する回路であってもよい。電圧供給回路58は、上述の垂直走査回路52の一部であってもよい。周辺回路を構成するこれらの回路は、撮像素子100の外側の周辺領域R2に配置されうる。

[0043] 図2は、撮像素子100の断面を示している。

[0044] 撮像素子100は、第1画素アレイ102及び第2画素アレイ104を有する。第1画素アレイ102及び第2画素アレイ104は、半導体基板1によって支持されている。半導体基板1と第1画素アレイ102との間に第2画素アレイ104が配置されている。第1画素アレイ102は、第2画素アレイ104の上方に積層されている。本実施形態では、第1画素アレイ102と第2画素アレイ104との間に絶縁層8が設けられている。半導体基板1と第2画素アレイ104との間に絶縁層9が設けられている。第1画素アレイ102と第2画素アレイ104とが接していることもある。「上」及び「下」の方向は、半導体基板1を基準に定められる。半導体基板1から遠ざかる方向が上方向である。半導体基板1に接近する方向が下方向である。

[0045] 第1画素アレイ102は、第1光電変換層121、第1対向電極17及び複数の第1画素電極13を有する。第1光電変換層121、第1対向電極17及び第1画素電極13は、第1画素10aを構成する。第1光電変換層121は、複数の第1画素10aに共用された単一の層でありうる。撮像素子100において、複数の第1画素電極13は、格子状に並べられている。図2Aは、隣接する2つの第1画素電極13を示している。

[0046] 第2画素アレイ104は、第2光電変換層122、第2対向電極18及び複数の第2画素電極14を有する。第2光電変換層122、第2対向電極18及び第2画素電極14は、第2画素10bを構成する。第2光電変換層122は、複数の第2画素10bに共用された単一の層でありうる。撮像素子

100において、複数の第2画素電極14は、格子状に並べられている。図2Aは、第2画素電極14を1つのみ示している。

[0047] 第1光電変換層121及び第2光電変換層122は、図1を参照して説明した光電変換部12に相当する。第1光電変換層121が第1光電変換部に相当し、第2光電変換層122が第2光電変換部に相当する。第1光電変換層121及び第2光電変換層122は、それぞれ、光電変換材料によって作られている。光電変換材料は、典型的には、有機材料である。

[0048] 第1光電変換層121は、第1の波長域の光を吸収して電荷を生成する。第2光電変換層122は、第2の波長域の光を吸収して電荷を生成する。第1の波長域の中心波長は、第2の波長域の中心波長と異なる。第2の波長域の光の波長は、第1の波長域の光の波長よりも長い。第1の波長域は、例えば、可視光の波長域である。第1光電変換層121は、可視光に感度を持つ材料によって作られている。第2の波長域は、例えば、近赤外光の波長域である。第2光電変換層122は、近赤外光に感度を持つ材料によって作られている。互いに異なる特性を持つ2つの光電変換層によって、性質の異なる2種類のデータが得られる。

[0049] 本実施形態において、第1光電変換層121、第2光電変換層122及び半導体基板1がこの順番で並んでいる。半導体基板1の法線方向において、第1光電変換層121と半導体基板1との間に第2光電変換層122が配置されている。言い換えれば、第1画素アレイ102は、第2画素アレイ104よりも受光面の近くに配置されている。

[0050] 第1光電変換層121が相対的に受光面の近くに位置している場合、第2光電変換層122に光が吸収されずに済むので、高い感度でフルカラー画像を形成することが可能である。一方、近赤外光に基づく画像には、フルカラー画像ほどの解像度及び感度は要求されないことが多い。また、プラグを通すためのビアを第1光電変換層121に形成せずに済むので、エッチングなどの処理によるダメージが第1光電変換層121に残りにくい。このことは、ノイズを低減して第1光電変換層121の感度を高めることにつながる。

撮像素子 100 の一例において、第 1 画素電極 13 の数は、第 2 画素電極 14 の数よりも多い。そのため、第 1 画素アレイ 102 が可視光に基づく画像を形成する場合、人間の視覚に適合した高感度及び高解像度の画像形成が実現されうる。第 2 画素アレイ 104 が近赤外光に基づく画像を形成する。第 2 画素アレイ 104 における実効感度が低かったとしても、第 2 画素電極 14 のために大きい受光面積が確保されるので、十分な感度が達成されうる。こうした観点において、本実施形態の配置は有利である。

[0051] 「プラグ」は、半導体基板 1 の法線方向に延びて層と層との間又は層と半導体基板 1 との電氣的な接続を形成するための導体である。「ビア」は、層を厚さ方向に貫通する孔である。孔に充填された導体も含めて「ビア」と呼ぶこともある。

[0052] 撮像素子 100 において、第 1 光電変換層 121 及び第 2 光電変換層 122 の並び順は特に限定されない。

[0053] 図 2B は、第 1 画素アレイ 102 と第 2 画素アレイ 104 との他の位置関係を示している。この例では、第 2 画素アレイ 104 と半導体基板 1 との間に第 1 画素アレイ 102 が配置されている。つまり、第 2 光電変換層 122 と半導体基板 1 との間に第 1 光電変換層 121 が配置されている。第 2 画素アレイ 104 は、第 1 画素アレイ 102 よりも受光面の近くに配置されている。

[0054] 例えば、第 2 光電変換層 122 が近赤外光に感度を持つ材料で作られており、その材料が優れた可視光透過性を有している場合、可視光に由来する電荷を生成する第 1 光電変換層 121 が下層に存在していたとしても、感度の低下の問題が起こりにくい。また、フルカラー画像を形成するには RGB の信号が必要であるため、第 1 光電変換層 121 には、より多くの電極及びプラグが接続される。クロストーク及び寄生容量の観点から、プラグは短ければ短いほど有利である。そのため、第 1 光電変換層 121 が下層に位置していることは、プラグの長さの観点において有利である。第 2 画素アレイ 104 に含まれた第 2 画素電極 14 の数は、第 1 画素アレイ 102 の第 1 画素電

極 1 3 の数よりも少ないので、第 2 画素アレイ 1 0 4 が上層に位置している場合、第 1 光電変換層 1 2 1 を貫通する第 2 プラグ 3 2 の数も少ない。第 1 光電変換層 1 2 1 に形成するべきビアの数を減らすことができるので、第 1 光電変換層 1 2 1 にエッチングなどの処理によるダメージが残りにくい。

[0055] 第 1 画素電極 1 3 は、第 1 光電変換層 1 2 1 に電氣的に接続されている。第 1 画素電極 1 3 は、第 1 の波長域の光に由来する電荷（正孔又は電子）を収集する。第 2 画素電極 1 4 は、第 2 光電変換層 1 2 2 に電氣的に接続されている。第 2 画素電極 1 4 は、第 2 の波長域の光に由来する電荷（正孔又は電子）を収集する。

[0056] 第 1 画素電極 1 3 は、可視光及び／又は近赤外光に対する透光性を有する透明電極である。透明電極は、ITO（Indium Tin Oxide）のような透明導電性酸化物で作られている。第 2 画素電極 1 4 は、可視光及び／又は近赤外光に対する透光性を有さない非透明電極である。非透明電極の材料としては、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどが挙げられる。第 1 画素電極 1 3 が ITO を含む材料で作られていると、第 2 の波長域の光が第 1 画素電極 1 3 を透過して第 2 光電変換層 1 2 2 に吸収される。これにより、第 2 画素 1 0 b の感度を十分に確保することができる。

[0057] 本明細書において、「透光性を有する」とは、特定の波長域の光の透過率が 40% 以上であることを意味する。可視光の波長域は、例えば、400 nm から 780 nm である。近赤外光の波長域は、例えば、780 nm から 2000 nm である。透過率は、日本産業規格 JIS R 3106（1998）に規定された方法によって算出されうる。

[0058] 絶縁層 8 及び 9 は、SiO₂ などの絶縁材料によって作られている。絶縁層 8 は、詳細には、第 1 画素電極 1 3 と第 2 対向電極 1 8 との間に設けられている。絶縁層 9 は、詳細には、第 2 画素電極 1 4 と半導体基板 1 との間に設けられている。

[0059] 第 1 対向電極 1 7 は、第 1 光電変換層 1 2 1 に電氣的に接続されている。第 1 対向電極 1 7 は、複数の第 1 画素 1 0 a に共用されている。第 2 対向電

極 1 8 は、第 2 光電変換層 1 2 2 に電氣的に接続されている。第 2 対向電極 1 8 は、複数の第 2 画素 1 0 b に共用されている。第 1 対向電極 1 7 及び第 2 対向電極 1 8 は、それぞれ、可視光及び／又は近赤外光に対する透光性を有する透明電極である。

[0060] 第 1 対向電極 1 7 は、第 1 画素電極 1 3 に対応して設けられている。第 1 光電変換層 1 2 1 は、第 1 対向電極 1 7 と第 1 画素電極 1 3 とに挟まれている。第 2 対向電極 1 8 は、第 2 画素電極 1 4 に対応して設けられている。第 2 光電変換層 1 2 2 は、第 2 対向電極 1 8 と第 2 画素電極 1 4 とに挟まれている。

[0061] 第 1 画素電極 1 3 と第 1 対向電極 1 7 との位置関係が入れ替わってもよい。この場合、絶縁層 8 を省略することによって、第 1 対向電極 1 7 と第 2 対向電極 1 8 とを一体化させることができる。言い換えれば、第 1 光電変換層 1 2 1 と第 2 光電変換層 1 2 2 との間に両者に電氣的に接する単一の対向電極が設けられていてもよい。

[0062] 単位画素 1 0 は、少なくとも 1 つの第 1 プラグ 3 1 及び少なくとも 1 つの第 2 プラグ 3 2 をさらに有する。本実施形態において、単位画素 1 0 は、4 つの第 1 プラグ 3 1 と 1 つの第 2 プラグ 3 2 を有する。第 1 プラグ 3 1 及び第 2 プラグ 3 2 は、半導体基板 1 の法線方向に延びている。第 1 プラグ 3 1 は、半導体基板 1 と第 1 画素電極 1 3 とを電氣的に接続している。第 2 プラグ 3 2 は、半導体基板 1 と第 2 画素電極 1 4 とを電氣的に接続している。

[0063] 第 1 プラグ 3 1 及び第 2 プラグ 3 2 は、導電性材料で作られている。導電性材料としては、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどが挙げられる。

[0064] 半導体基板 1 は、第 1 電荷蓄積領域 3 及び第 2 電荷蓄積領域 4 を有する。第 1 電荷蓄積領域 3 及び第 2 電荷蓄積領域 4 は、単位画素 1 0 の一部であってもよい。第 1 電荷蓄積領域 3 及び第 2 電荷蓄積領域 4 は、n 型又は p 型の不純物領域である。第 1 プラグ 3 1 は、第 1 電荷蓄積領域 3 と第 1 画素電極 1 3 とを電氣的に接続している。第 2 プラグ 3 2 は、第 2 電荷蓄積領域 4 と

第2画素電極14とを電氣的に接続している。

[0065] 半導体基板1は、第1電荷蓄積領域3及び第2電荷蓄積領域4に蓄積された電荷を読み出したり、蓄積された電荷をリセットしたりするための複数のトランジスタを有していてもよい。

[0066] 撮像素子100に光が照射されると、第1光電変換層121及び第2光電変換層122において電子－正孔対が生成する。

[0067] 例えば、第1対向電極17の電位が第1画素電極13の電位を上回るように第1対向電極17と第1画素電極13との間に電圧が印加されると、正の電荷である正孔が第1画素電極13に集められ、負の電荷である電子が第1対向電極17に集められる。第1画素電極13に集められた正孔が第1プラグ31及び第1電荷蓄積領域3に蓄積される。

[0068] 第2対向電極18の電位が第2画素電極14の電位を上回るように第2対向電極18と第2画素電極14との間に電圧が印加されると、正の電荷である正孔が第2画素電極14に集められ、負の電荷である電子が第2対向電極18に集められる。第2画素電極14に集められた正孔が第2プラグ32及び第2電荷蓄積領域4に蓄積される。

[0069] 画素電極と光電変換層との間には、暗時における画素電極への電荷の流れ込みを妨げるブロッキング層が設けられていてもよい。

[0070] 本実施形態の撮像素子100は、多層構造を有する。「多層」とは、半導体基板1の法線方向に複数の光電変換層が存在することを意味する。多層構造によれば、画素電極の面積を十分に確保することができるので、画素の感度を高めるうえで有利である。本実施形態では、2つの光電変換層である第1光電変換層121及び第2光電変換層122が存在するので、撮像素子100が2層構造を有すると言える。第1光電変換層121及び第2光電変換層122は、典型的には、互いに異なる光電変換特性を有する。

[0071] 一般に、近赤外光に感度を持つ材料のバンドギャップは、可視光に感度を持つ材料（パシクロマチック材料）のバンドギャップよりも狭い。そのため、近赤外光に感度を持つ材料を用いて光電変換層を形成すると、常温熱励起

による暗電流が原理的に多くなる。本実施形態では、第1光電変換層121と第2光電変換層122とが電氣的に絶縁されているので、第2光電変換層122で発生した暗電流の第1光電変換層121への流れ込みが阻止される。その結果、暗電流による画質の劣化を防ぐことができる。

[0072] 撮像素子100は、カラーフィルタ19をさらに備えている。カラーフィルタ19は、第1光電変換層121の上方に配置されている。第1光電変換層121には、カラーフィルタ19を通過した光が照射される。カラーフィルタ19は、例えば、ベイヤーフィルタである。カラーフィルタ19の働きによって、第1光電変換層121から青色、緑色及び赤色の情報を取得してフルカラー画像を形成することができる。カラーフィルタ19が省略されている場合、撮像素子100は、モノクロの画像を形成しうる。

[0073] 撮像素子100は、複数の集光レンズ21をさらに備えている。集光レンズ21は、撮像素子100の受光面を構成するように半導体基板1の上方に配置されている。集光レンズ21は、第1画素電極13の上方に一对一の対応関係で配置されている。集光レンズ21によれば、斜めに入射する光を減らすことができる。これにより、斜め入射に起因する混色を抑制することができる。

[0074] 撮像素子100は、第1シールド電極23及び第2シールド電極24をさらに備えている。第1シールド電極23は、隣り合う第1画素電極13の間に設けられている。第1シールド電極23は、第1画素電極13と同じレベルに位置している。第2シールド電極24は、隣り合う第2画素電極14の間に設けられている。第2シールド電極24は、第2画素電極14と同じレベルに位置している。「同じレベル」とは、同一の層に位置していること、言い換えれば、半導体基板1から等しい距離に位置していることを意味する。第1シールド電極23及び第2シールド電極24は、それぞれ、第1光電変換層121及び第2光電変換層122に電氣的に接している。

[0075] 第1シールド電極23及び第2シールド電極24を設けることによって、第1画素電極13及び第2画素電極14のそれぞれにおける電荷の収集効率

が向上する。すなわち、第1画素電極13と第1画素電極13との間に設けられた第1シールド電極23に適切なバイアス電圧を印加することによって、第1光電変換層121に適切な電位勾配が生じる。この電位勾配によって、電荷の収集効率が向上する。隣接する第1画素10aからの電荷の流れ込み、隣接する第1画素10aへの電荷の流れ込みが抑制される。その結果、電氣的な混色が防止される。同様に、第2画素電極14と第2画素電極14との間に設けられた第2シールド電極24に適切なバイアス電圧を印加することによって、第2光電変換層122に適切な電位勾配が生じる。この電位勾配によって、電荷の収集効率が向上する。隣接する第2画素10bからの電荷の流れ込み、隣接する第2画素10bへの電荷の流れ込みが抑制される。その結果、電氣的な混色が防止される。したがって、高い解像度及び高い感度が両立されうる。

[0076] 第1シールド電極23は、可視光及び／又は近赤外光に対する透光性を有する透明電極である。透明電極は、ITOのような透明導電性酸化物で作られている。第2シールド電極24は、可視光及び／又は近赤外光に対する透光性を有さない非透明電極である。非透明電極の材料としては、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどが挙げられる。第1シールド電極23は、第1画素電極13と同じ材料で作られていてもよく、異なる材料で作られていてもよい。第2シールド電極24は、第2画素電極14と同じ材料で作られていてもよく、異なる材料で作られていてもよい。

[0077] 本実施形態において、第1シールド電極23は、単一の電位を持つ単一の電極である。第2シールド電極24は、単一の電位を持つ単一の電極である。ただし、第1シールド電極23は、互いに絶縁された複数の部分を有していてもよい。第1シールド電極23の複数の部分は、同一の電位を持っていてもよく、互いに異なる電位を持っていてもよい。第2シールド電極24は、互いに絶縁された複数の部分を有していてもよい。第2シールド電極24の複数の部分は、同一の電位を持っていてもよく、互いに異なる電位を持っていてもよい。

[0078] 撮像素子 100 は、第 1 シールド電極 23 と第 2 シールド電極 24 と電氣的に接続している少なくとも 1 つのプラグ 27 をさらに備えている。プラグ 27 は、金属、金属酸化物、金属窒化物、導電性ポリシリコンなどの導電性材料で作られている。第 1 シールド電極 23 が第 2 シールド電極 24 に導通している場合、第 1 シールド電極 23 及び第 2 シールド電極 24 の一方に電圧を印加すれば、他方にも同じ電圧が印加される。つまり、電圧の印加及びその制御が容易である。

[0079] 図 2C は、変形例に係る撮像素子 110 の断面を示している。撮像素子 110 において、第 1 画素電極 13 が絶縁層 8 の上面に接し、第 2 画素電極 14 が絶縁層 8 の下面に接している。つまり、第 1 画素電極 13 と第 2 画素電極 14 とが絶縁層 8 を介して隣接している。第 1 画素電極 13 と第 2 対向電極 18 とが絶縁層 8 を介して向かい合うように、第 1 画素アレイ 102 と第 2 画素アレイ 104 とが積層されている。

[0080] 次に、第 1 画素電極 13 と第 2 画素電極 14 との位置関係について詳細に説明する。

[0081] 図 3A は、撮像素子 100 を平面視したときの単位画素 10 における第 1 画素電極 13 と第 2 画素電極 14 との位置関係を示している。単位画素 10 は、4 つの第 1 画素電極 13 と 1 つの第 2 画素電極 14 とを含む。4 つの第 1 画素電極 13 は、ベイヤー配列に従い、赤色の光に由来する電荷を収集する第 1 画素電極 13r、緑色の光に由来する電荷を収集する 2 つの第 1 画素電極 13g、及び、青色の光に由来する電荷を収集する第 1 画素電極 13b を含む。平面視において、第 1 画素電極 13 が第 2 画素電極 14 と重なっている。第 1 画素電極 13 の重心の位置は、第 2 画素電極 14 の重心の位置と異なっている。第 1 画素電極 13 の中心領域と第 2 画素電極 14 の中心領域とが面内方向にオフセットしている。第 1 画素電極 13 の一部が第 2 画素電極 14 の一部と重なっている。本実施形態では、第 1 画素電極 13 のそれぞれが第 2 画素電極 14 と重なっている。ベイヤー配列における各交点上に第 2 画素電極 14 が配置されている。

[0082] 図3Bは、図3Aを部分的に拡大して示している。第1画素電極13と第2画素電極14との重なりによって規定される重なり領域131の面積 S_1 は、第1画素電極13から重なり領域131を除いた残余領域132の面積 S_2 よりも小さい。このような構成によれば、第1画素電極13と第2画素電極14との間のカップリング容量を減らすことができる。カップリング容量を減らすことによって、変換ゲインの低下が抑制される。言い換えれば、撮像素子100の感度が向上する。一例において、第1画素電極13の面積 $(S_1 + S_2)$ に対する重なり領域131の面積 S_1 の比率 $(S_1 / (S_1 + S_2))$ は、 $1/2$ 未満であり、 $1/4$ 未満であってもよい。

[0083] 図3Bに示すように、重なり領域131の面積 S_1 は、第2画素電極14から重なり領域131を除いた残余領域142の面積 S_3 よりも小さい。この構成も電極間のカップリング容量の低減に寄与する。

[0084] 第1画素電極13の形状は、例えば、平面視で矩形であり、正方形であってもよい。第2画素電極14の形状は、例えば、平面視で矩形であり、正方形であってもよい。第1プラグ31は、第1画素電極13の中心領域に位置している。第2プラグ32は、第2画素電極14の中心領域に位置している。重なり領域131が狭いので、第1プラグ31及び第2プラグ32の配置の自由度が高い。平面視において、第1プラグ31が第2画素電極14の範囲外に位置し、第2プラグ32が第1画素電極13の範囲外に位置している。平面視で第1プラグ31から第2画素電極14及び第2プラグ32までの距離が十分に確保されているので、第1プラグ31を介した第1画素電極13と第2画素電極14との間のカップリング容量が十分に小さい。第1プラグ31と第2プラグ32との間のクロストークも抑制される。これらも撮像素子100の感度の向上に寄与する。

[0085] プラグが画素電極の中心領域に配置されていることは必須ではない。プラグの位置は、適宜変更されうる。

[0086] 本明細書において、「画素電極の中心領域」は、画素電極を平面視したときの画素電極の重心を含む一定の広さを持つ領域を意味する。具体的には、

画素電極が平面視で概ね矩形の形状を有するとき、分割された領域のそれぞれの面積が互いに等しくなるように画素電極を9個の矩形状の領域に分割する。9個の矩形状の領域の中で画素電極の重心を含む領域が中心領域である。画素電極に切り欠きなどが設けられているとき、画素電極を包囲する最小の四角形が9分割されうる。画素電極の重心は、画素電極を包囲する最小の四角形の重心でありうる。中心領域以外の領域は外周領域である。

[0087] 図3Aに示す例では、第1画素電極13のそれぞれが第2画素電極14と重なっている。第2画素電極14から全ての重なり領域131を除いた残余領域143の面積 S_4 は、重なり領域131の面積 S_1 よりも大きい。第2画素電極14における全ての重なり領域131の面積 S_1 の合計面積（面積 S_1 の4倍の面積）は、残余領域143の面積 S_4 よりも小さい。これらの構成も電極間のカップリング容量の低減に寄与する。

[0088] 単位画素10を平面視したとき、第1画素電極13と第2画素電極14との重なり領域が存在していなくてもよい。つまり、平面視で第1画素電極13と第2画素電極14とが接していてもよく、離れていてもよい。言い換えれば、平面視において、第1画素電極13と第2画素電極14とが重ならず、重なり領域の面積がゼロであってもよい。このような構成は、電極間のカップリング容量の更なる低減に有利である。

[0089] 図4A、図4B及び図4Cは、第1画素電極13及び第2画素電極14の他の配置を示している。「R」「G」「B」「IR」の記号は、各画素電極が電荷の収集を担う光の波長域（色）を表している。図4A、図4B及び図4Cの各例において、重なり領域が存在しない。ただし、図3A及び図3Bを参照して説明したように、図4A、図4B及び図4Cの各例において、重なり領域が存在していてもよい。

[0090] 図4Aに示す例では、単位画素10に4つの第1画素電極13と1つの第2画素電極14とが含まれている。第2画素電極14は4つの第1画素電極13に囲まれている。第2画素電極14の対角線の方法は、第1画素電極13の対角線の方法に対して45度傾いている。このような構成によれば、カ

ップリング容量を低減しつつ、第2画素電極14の面積をより十分に確保することができるので、第2画素10b（図2A参照）の感度の向上に有利である。図3A及び図4Aに示す例によれば、第2画素アレイ104の解像度は、第1画素アレイ102の解像度の $1/4$ であるものの、第2画素10bの受光面積は広いので、十分な感度が確保される。

[0091] 図4Bに示す例では、隣接する4つの単位画素10の交点上に追加の第2画素電極14が設けられている。第1画素電極13の数に対する第2画素電極14の数の比率は $1/2$ である。図4Bに示す例によれば、第2画素アレイ104の解像度は、第1画素アレイ102の解像度の $1/2$ である。

[0092] 図4Cに示す例では、図4Bの例に加え、隣接する2つの単位画素10の境界線上に追加の第2画素電極14が設けられている。第2画素電極14の向き（orientation）は、第1画素電極13の向きに対して45度傾いている。第1画素電極13の数に対する第2画素電極14の数の比率は1である。図4Bに示す例によれば、第2画素アレイ104の解像度は、第1画素アレイ102の解像度に等しい。

[0093] 本実施形態では、4つの第1画素電極13が同一の層に存在している。ただし、この構造は必須ではなく、第1画素電極13r、第1画素電極13g、及び、第1画素電極13bが互いに異なる層に存在していてもよい。

[0094] 次に、第1シールド電極23及び第2シールド電極24について詳細に説明する。

[0095] 図5Aは、第1画素電極13及び第1シールド電極23の平面図である。図5Bは、第2画素電極14及び第2シールド電極24の平面図である。図5Cは、第1画素電極13、第1シールド電極23、第2画素電極14及び第2シールド電極24の平面図である。撮像素子100を平面視したとき、第1画素電極13、第1シールド電極23、第2画素電極14及び第2シールド電極24は、図5Cの位置関係を示す。

[0096] 第1シールド電極23は、第1画素電極13を包囲する枠の形状を有する。第1画素電極13の周囲の全方向にわたって、電荷の収集効率が向上する。

。第2シールド電極24も第2画素電極14を包囲する枠の形状を有する。第2画素電極14の周囲の全方向にわたって、電荷の収集効率が向上する。電荷の収集効率の向上は、感度の向上につながる。

[0097] 図5Aに示すように、第1シールド電極23は、外周部分23a及び区画部分23bを含む。外周部分23aは、単位画素10に帰属する4つの第1画素電極13を包囲している部分である。外周部分23aは、枠の形状を有する。区画部分23bは、第1画素電極13のそれぞれが第1シールド電極23によって個別に包囲されるように、外周部分23aに囲まれた領域を4つの領域に区画している部分である。4つの領域の面積は互いに等しい。区画部分23bは、十字の形状を有する。区画部分23bは外周部分23aと一体に形成されており、互いに導通している。第1シールド電極23の区画部分23bは、第2シールド電極24に重なっていない。

[0098] 図5Bに示すように、第2シールド電極24は、外周部分24aを含む。外周部分は、枠の形状を有する。図5Bに示す例において、第2シールド電極24には、第1シールド電極23の区画部分23bに相当する部分が存在しない。第2シールド電極24の設計は、第1シールド電極23の設計と異なっている。第2シールド電極24の外周部分24aは、第1シールド電極23の外周部分23aの設計と同じ設計を有している。これにより、第1シールド電極23と第2シールド電極24との重なりを増やしてシールド抵抗を十分に下げることができる。

[0099] 図5Cは、図5Aと図5Bとの重ね合わせである。第1画素アレイ102と第2画素アレイ104との積層方向において、第1シールド電極23の外周部分23aは、第2シールド電極24と重なっている。第1シールド電極23は、その外周部分23aとして、第1方向D1に延びるライン状の部分を含む。第2シールド電極24は、その外周部分24aとして、第2方向D2に延びるライン状の部分を含む。第1方向D1と第2方向D2とは互いに平行である。第1方向D1及び第2方向D2は、例えば、単位画素10の並び方向における縦方向である。平面視において、第1シールド電極23のラ

イン状の部分と第2シールド電極24のライン状の部分とが重なり合っている。少なくとも1つのプラグ27は、第1シールド電極23のライン状の部分及び第2シールド電極24のライン状の部分に沿って設けられた複数のプラグ27を含む。このような構成によれば、シールド抵抗をより十分に下げることができる。

[0100] 図5Aから図5Cに示す例によれば、平面視において、第2シールド電極24は、第2画素電極14の周囲の360度にわたって、第1シールド電極23に重なっている。これにより、上記した効果がより十分に得られる。

[0101] 図5Aから図5Cに示す例において、第1シールド電極23と第1画素電極13との間の最短距離は、第2シールド電極24と第2画素電極14との間の最短距離と異なる。第1シールド電極23と第1画素電極13との間の最短距離は、第2シールド電極24と第2画素電極14との間の最短距離よりも短い。第1シールド電極23と第1画素電極13との間の最短距離は、詳細には、第1シールド電極23の外周部分23aと第1画素電極13との最短距離であるか、第1シールド電極23の区画部分23bと第1画素電極13との最短距離である。第1画素電極13と第1シールド電極23とを十分に接近させることによって、第1画素10a（図2A）の感度を十分に向上させることができる。他方、第2画素電極14と第2シールド電極24との間の距離を十分に確保することによって、より広い範囲にわたって電荷の収集効率を向上させることができる。

[0102] 平面視において、第1シールド電極23によって囲まれた最小の領域の面積M1は、第2シールド電極24によって囲まれた最小の領域の面積M2と異なる。前者の面積M1は、後者の面積M2よりも狭い。第1シールド電極23及び第2シールド電極24は、第1画素電極13及び第2画素電極14のそれぞれに適した設計を有している。図5Aから図5Cに示す例によれば、面積M2に対する面積M1の比率（ $M1/M2$ ）は、約1/4である。

[0103] 図2Aの断面は、図5Cに示す直線Lに沿った断面でありうる。図5Aから図5Cに示す例では、第1シールド電極23が上層に位置し、第2シールド

ド電極 2 4 が下層に位置している。第 1 画素アレイ 1 0 2 の位置と第 2 画素アレイ 1 0 4 の位置とが入れ替わると、第 1 シールド電極 2 3 の位置と第 2 シールド電極 2 4 の位置も入れ替わる。

[0104] 図 6 は、第 2 画素アレイ 1 0 4 が上層であり、第 1 画素アレイ 1 0 2 が下層であるときの第 1 画素電極 1 3、第 1 シールド電極 2 3、第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の平面図である。下層の第 1 画素アレイ 1 0 2 の解像度が高く、上層の第 2 画素アレイ 1 0 4 の解像度が低い。第 2 プラグ 3 2 が第 2 画素電極 1 4 の中心領域から半導体基板 1 まで延びており、第 1 シールド電極 2 3 の区画部分 2 3 b が第 2 プラグ 3 2 を避けて設けられている。

[0105] 図 7 は、図 5 A から図 5 C を参照して説明した例の変形例である。図 7 に示す例において、第 2 画素電極 1 4 の対角線の方法は、第 1 画素電極 1 3 の対角線の方法に対して 4 5 度傾いている。この配置は、図 4 A を参照して説明した配置と同じである。図 7 に示す例によれば、第 1 画素電極 1 3 と第 2 画素電極 1 4 との重なりを減らしつつ、第 2 画素電極 1 4 の面積を増やすことができる。

[0106] 図 8 A から図 8 C は、他の変形例を示している。図 8 A は、第 1 画素電極 1 3 及び第 1 シールド電極 2 3 の平面図である。図 8 B は、第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の平面図である。図 8 C は、第 1 画素電極 1 3、第 1 シールド電極 2 3、第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の平面図である。

[0107] 図 8 A に示すように、第 1 シールド電極 2 3 の設計は、図 5 A を参照して説明した通りである。ただし、第 1 プラグ 3 1 の位置が第 1 画素電極 1 3 の中心領域から外周領域へと移されている。

[0108] 図 8 B に示すように、第 2 シールド電極 2 4 は、外周部分 2 4 a 及び区画部分 2 4 b を含む。外周部分 2 4 a は、枠の形状を有する部分である。区画部分 2 4 b は、外周部分 2 4 a に囲まれた領域を複数の領域に区画している部分である。詳細には、区画部分 2 4 b は、矩形の枠の形状を有し、外周部

分 2 4 a を構成する 4 つの辺の中点を結んでいる。区画部分 2 4 b は外周部分 2 4 a と一体に形成されており、互いに導通している。

[0109] 図 8 C は、図 8 A と図 8 B との重ね合わせである。平面視において、第 1 シールド電極 2 3 の外周部分 2 3 a は、第 2 シールド電極 2 4 の外周部分 2 4 a に重なっている。外周部分 2 3 a は、外周部分 2 4 a と同じ設計を有する。第 1 シールド電極 2 3 の区画部分 2 3 b は、第 2 シールド電極 2 4 に重なっていない。第 2 シールド電極 2 4 の区画部分 2 4 b は、第 1 シールド電極 2 3 に重なっていない。言い換えれば、平面視において、第 1 シールド電極 2 3 及び第 2 シールド電極 2 4 のそれぞれが互いに重ならない部分を有する。第 1 プラグ 3 1 は、第 2 シールド電極 2 4 の区画部分 2 4 b と重ならない位置に設けられている。このような構成によれば、第 1 画素電極 1 3 及び第 2 画素電極 1 4 のそれぞれに適したシールド電極を提供できる。

[0110] 第 1 プラグ 3 1 は、区画部分 2 4 b によって区画された複数の領域のうち、第 2 画素電極 1 4 が存在する領域とは異なる領域に位置している。図 8 C の例では、区画部分 2 4 b は、外周部分 2 4 a に囲まれた領域を 1 つの矩形の領域と 4 つの三角形の領域とに区画している。矩形の領域に第 2 画素電極 1 4 が存在する。4 つの三角形の領域のそれぞれに第 1 プラグ 3 1 が存在する。

[0111] 第 1 プラグ 3 1 は、第 1 画素電極 1 3 から半導体基板 1 まで延びている。第 2 光電変換層 1 2 2 は、第 1 プラグ 3 1 を貫通させるためのビアを必要とする。エッチングなどの処理によってビアを形成すると、横方向へのエッチングによるダメージが光電変換層に残る。光電変換層に残留したダメージは、リーク電流の原因となる。しかし、図 8 C に示す例によれば、第 2 画素電極 1 4 と同じレベルにおいて、第 1 プラグ 3 1 が第 2 シールド電極 2 4 によって囲まれている。つまり、エッチングされた部分が第 2 シールド電極 2 4 によって囲まれている。第 2 シールド電極 2 4 が生じさせる電位勾配によって、エッチングされた部分が第 2 画素電極 1 4 から離されるので、第 2 画素アレイ 1 0 4 におけるノイズが抑制されうる。図 8 A から図 8 C を参照して

説明した例は、特に、低解像度の画素アレイが下層に位置し、高解像度の画素アレイが上層に位置する場合に有効である。

[0112] 本変形例によれば、第1プラグ31と第2画素電極14との間のシールドが確実に達成されるので、第1プラグ31と第2画素電極14との間のカップリングがさらに低減されうる。その結果、更なる感度の向上を期待できる。

[0113] 図9Aは、さらに他の変形例における第2画素電極14及び第2シールド電極24の平面図である。第2シールド電極24は、外周部分24a、区画部分24b及び複数の小区画部分24cを含む。外周部分24a及び区画部分24bは、図8Bを参照して説明した通りである。小区画部分24cは、矩形の枠の形状を有している。小区画部分24cは、区画部分24bを構成する4つのライン状の部分のそれぞれに設けられており、第1プラグ31を包囲している。外周部分24a、区画部分24b及び小区画部分24cは一体に形成されており、互いに導通している。

[0114] 図9Bは、図5Aと図9Aとの重ね合わせである。平面視において、第1シールド電極23の外周部分23aは、第2シールド電極24の外周部分24aに重なっている。外周部分23aは、外周部分24aと同じ設計を有する。第1シールド電極23の区画部分23bは、第2シールド電極24に重なっていない。第2シールド電極24の区画部分24bは、第1シールド電極23に重なっていない。言い換えれば、平面視において、第1シールド電極23及び第2シールド電極24のそれぞれが互いに重ならない部分を有する。

[0115] 第2シールド電極24の小区画部分24cは、第1プラグ31を包囲するとともに、第1シールド電極23に重なっている。平面視において、小区画部分24cの外形は、第1シールド電極23の外形よりも内側に収まってもよく、第1シールド電極23の外形と一致していてもよい。小区画部分24cが第2画素電極14に接しない限り、小区画部分24cの外形の少なくとも一部が第1シールド電極23の外形の外側に位置していてもよい。

- [0116] 本変形例によれば、図 8 A から図 8 C を参照して説明した効果と同じ効果が得られる。第 1 プラグ 3 1 と第 2 画素電極 1 4 との間のシールドがより確実に達成されるので、第 1 プラグ 3 1 と第 2 画素電極 1 4 との間のカップリングがさらに低減されうる。その結果、更なる感度の向上を期待できる。
- [0117] 図 1 0 は、さらに他の変形例における第 1 画素電極 1 3、第 1 シールド電極 2 3、第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の平面図である。図 1 0 に示す例では、第 1 画素電極 1 3 の数に対する第 2 画素電極 1 4 の数の比率が等しい。第 2 シールド電極 2 4 の外周部分 2 4 a は、4 つの第 2 画素電極 1 4 を包囲している。
- [0118] 第 1 シールド電極 2 3 及び第 2 シールド電極 2 4 の設計は、図 5 A 及び図 5 B を参照して説明した通りである。一方、本変形例によれば、第 2 シールド電極 2 4 の外周部分 2 4 a の対角線の方法は、第 1 シールド電極 2 3 の外周部分 2 3 a の対角線の方法に対して 4 5 度傾いている。第 2 シールド電極 2 4 の外周部分 2 4 a を 4 5 度回転させると、第 1 シールド電極 2 3 の外周部分 2 3 a に一致する。第 1 シールド電極 2 3 は、その外周部分 2 3 a として、第 1 方向 D 1 に延びるライン状の部分を含む。第 2 シールド電極 2 4 は、その外周部分 2 4 a として、第 2 方向 D 2 に延びるライン状の部分を含む。第 1 方向 D 1 と第 2 方向 D 2 とは互いに交差する。第 1 方向 D 1 は、第 2 方向 D 2 に対して 4 5 度傾いている。第 1 シールド電極 2 3 と第 2 シールド電極 2 4 との重なりが最小化されている。第 1 シールド電極 2 3 及び第 2 シールド電極 2 4 のそれぞれに互いに異なるバイアス電圧を印加すべきとき、図 1 0 に示す構成が有用である。
- [0119] 図 1 0 に示す例において、第 1 シールド電極 2 3 は、第 2 シールド電極 2 4 から電氣的に絶縁されていてもよい。第 1 シールド電極 2 3 に印加されるべき電圧は、第 2 シールド電極 2 4 に印加されるべき電圧と異なってもよい。第 1 光電変換層 1 2 1 の特性は、第 2 光電変換層 1 2 2 の特性と異なる。そのため、本変形例によれば、第 1 光電変換層 1 2 1 に適した電圧を第 1 シールド電極 2 3 に印加しつつ、第 2 光電変換層 1 2 2 に適した電圧を第

2 シールド電極 2 4 に印加することができる。その結果、電荷の収集効率の更なる向上を期待できる。

[0120] 図 1 1 A は、さらに他の変形例における第 1 画素電極 1 3、第 1 シールド電極 2 3、第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の平面図である。図 1 1 A の上図が第 1 画素電極 1 3 及び第 1 シールド電極 2 3 の組を表している。図 1 1 A の下図が第 2 画素電極 1 4 及び第 2 シールド電極 2 4 の組を表している。これらが上下に積層される。図 1 1 A に示す例では、第 1 画素電極 1 3 の数に対する第 2 画素電極 1 4 の数の比率が等しい。第 2 シールド電極 2 4 の外周部分 2 4 a は、4 つの第 2 画素電極 1 4 を包囲している。

[0121] 図 1 1 A に示す例では、第 1 画素電極 1 3 と第 2 画素電極 1 4 とが概ね重なっている。第 1 プラグ 3 1 を通すための切り欠きが第 2 画素電極 1 4 に設けられていることを除き、第 2 画素電極 1 4 の大きさは、第 1 画素電極 1 3 の大きさに概ね一致している。つまり、第 1 シールド電極 2 3 及び第 2 シールド電極 2 4 によってもたらされる効果は、第 1 画素電極 1 3 と第 2 画素電極 1 4 とのオフセットによってもたらされる効果とは独立している。もちろん、両方の構成によって、感度は重畳的に向上する。

[0122] 図 1 1 A に示す例では、第 2 シールド電極 2 4 の区画部分 2 4 b は、十字の形状を有する。つまり、第 1 シールド電極 2 3 と第 2 シールド電極 2 4 とが同じ設計を有している。そのため、第 1 シールド電極 2 3 と第 2 シールド電極 2 4 との重なりを最大限に増やすことができる。

[0123] また、第 2 シールド電極 2 4 が枠の形状を有していることは必須ではない。例えば、図 1 1 B に示すように、外周部分 2 4 a は、互いに分離した複数のライン状の部分で構成されていてもよい。区画部分 2 4 b は、互いに分離した複数のライン状の部分で構成されていてもよい。各部分への電圧の印加は、プラグを通じて達成されうる。これらの構成は、第 1 シールド電極 2 3 にも当てはまる。

[0124] 図 1 2 A から図 1 2 C は、それぞれ、単位画素 1 0 における集光レンズ 2 1 の配置を示している。第 1 画素電極 1 3、第 1 シールド電極 2 3、第 2 画

素電極 1 4 及び第 2 シールド電極 2 4 の構成は、図 7 を参照して説明した例に対応している。

[0125] 図 1 2 A に示すように、第 1 画素電極 1 3 のそれぞれの上方及び第 2 画素電極 1 4 の上方に集光レンズ 2 1 が設けられている。集光レンズ 2 1 の働きによって、第 1 光電変換層 1 2 1 及び第 2 光電変換層 1 2 2 のそれぞれの感度を向上させることができる。

[0126] 図 1 2 B に示すように、集光レンズ 2 1 は、第 1 画素電極 1 3 のそれぞれの上方にのみ設けられていてもよい。第 2 画素電極 1 4 の上方に集光レンズは設けられていないので、第 1 画素電極 1 3 の上方に大きいサイズの集光レンズ 2 1 を設けることが可能である。この場合、入射角が広がり、感度も向上する。

[0127] 図 1 2 C は、集光レンズ 2 1 に加え、ダミーレンズ 2 2 が設けられた例を示している。集光レンズ 2 1 は、第 1 画素電極 1 3 及び第 2 画素電極 1 4 のそれぞれの上方に設けられている。ダミーレンズ 2 2 の下方には画素電極が存在しない。隣り合う集光レンズ 2 1 の間に広い空間が存在すると、均一な形状の集光レンズ 2 1 を作製することが難しい。隣り合う集光レンズ 2 1 の間にダミーレンズ 2 2 が設けられていると、集光レンズ 2 1 の形状の均一性が向上する。

[0128] 以下、他のいくつかの実施形態について説明する。第 1 実施形態と他の実施形態とで共通する要素には同じ参照符号を付し、それらの説明を省略することがある。各実施形態に関する説明は、技術的に矛盾しない限り、相互に適用されうる。技術的に矛盾しない限り、各実施形態は、相互に組み合わせられてもよい。

[0129] (第 2 実施形態)

図 1 3 は、本開示の第 2 実施形態に係る撮像素子 2 0 0 の断面を示している。本実施形態においては、第 2 画素電極 1 4 に対応したカラーフィルタ 1 9 0 が設けられている、及び／又は、第 2 画素電極 1 4 の上方に集光レンズ 2 1 が設けられている。これら点に関して、撮像素子 2 0 0 は、先に説明し

た撮像素子 100 及び 110 と異なる。

[0130] カラーフィルタ 190 は、第 1 フィルタ 19 r、第 3 フィルタ 19 b 及び第 2 フィルタ 19 i を含む。第 1 フィルタ 19 r は、赤色の光を透過させるフィルタである。第 3 フィルタ 19 b は、青色の光を透過させるフィルタである。第 2 フィルタ 19 i は、近赤外光を透過させるフィルタである。図示しない位置には、ベイヤー配列に基づき、緑色の光を透過させるフィルタが配置されている。

[0131] 本実施形態では、赤色の光の波長域を第 1 の波長域と定義する。近赤外光の波長域を第 2 の波長域と定義する。青色の光の波長域を第 1 の波長域及び第 2 の波長域とは異なる第 3 の波長域と定義する。詳細には、第 1 の波長域の中心波長、第 2 の波長域の中心波長及び第 3 の波長域の中心波長が互いに異なる。

[0132] 複数の集光レンズ 21 は、第 1 レンズ 21 r、第 3 レンズ 21 b 及び第 2 レンズ 21 i を含む。第 1 レンズ 21 r は、赤色の光によって生成された電荷を収集する第 1 画素電極 13 の上方に配置されたレンズである。第 3 レンズ 21 b は、青色の光によって生成された電荷を収集する第 1 画素電極 13 の上方に配置されたレンズである。第 2 レンズ 21 i は、近赤外光によって生成された電荷を収集する第 2 画素電極 14 の上方に配置されたレンズである。図示しない位置であって、緑色の光によって生成された電荷を収集する第 1 画素電極 13 の上方にもレンズが配置されている。各レンズの形状は、同一であってもよく、異なってもよい。各レンズの材料は、同一であってもよく、異なってもよい。

[0133] 図 14 A は、フィルタ及び画素電極の位置関係を概略的に示している。平面視において、第 1 フィルタ 19 r は第 1 画素電極 13 r と重なり、第 2 フィルタ 19 i は第 2 画素電極 14 と重なっている。このような構成によれば、第 1 画素電極 13 と第 2 画素電極 14 との間のカップリング容量を減らしつつ、特定の波長の光を効率的に信号として読み出すことが可能である。均一なカラーフィルタ配列を実現可能であり、歩留まりが向上し、色再現性も

よくなる。

[0134] 平面視において、第3フィルタ19bは、第1フィルタ19rが重なっている第1画素電極13rとは異なる第1画素電極13bと重なっている。このような構成によれば、画素電極間のカップリング容量を減らしつつ、互いに異なる3つの波長域の光を効率的に信号として読み出すことができる。

[0135] 図14Bは、フィルタ及び画素電極の位置関係を示す他の概略図である。第1画素アレイ102と第2画素アレイ104とが対向電極16を共用していることを除き、図14Bに示す例は、図14Aを参照して説明した例と同じ配置を有する。

[0136] 図15Aは、レンズ及び画素電極の位置関係を概略的に示している。平面視において、第1レンズ21rの光軸は第1画素電極13rの中心領域に位置し、第2レンズ21iの光軸は第2画素電極14の中心領域に位置する。詳細には、第1レンズ21rの光軸が第1画素電極13rの中心領域を通るとともに第2画素電極14の中心領域から逸れている。第2レンズ21iの光軸が第2画素電極14の中心領域を通るとともに第1画素電極13rの中心領域から逸れている。このような構成によれば、第1画素電極13と第2画素電極14との間のカップリング容量を減らしつつ、特定の波長の光を効率的に信号として読み出すことが可能である。均一なレンズ配列を実現可能であり、歩留まりが向上し、入射角特性のバラつきも抑制される。

[0137] 平面視において、第3レンズ21bの光軸は、第1レンズ21rの光軸が中心領域に位置している第1画素電極13rとは異なる第1画素電極13bの中心領域に位置する。このような構成によれば、画素電極間のカップリング容量を減らしつつ、互いに異なる3つの波長域の光を効率的に信号として読み出すことができる。

[0138] 図15Bは、レンズ及び画素電極の位置関係を示す他の概略図である。第1画素アレイ102と第2画素アレイ104とが対向電極16を共用していることを除き、図15Bに示す例は、図15Aを参照して説明した例と同じである。図15Bにおいて、第2フィルタ19iは省略されていてもよい。

[0139] 本実施形態によれば、1つの画素電極に対して集光レンズ21が1つのみ設けられている。このことは、画素ピッチの縮小にとって有利であり、撮像素子200の高精細化を可能にする。集光レンズ21が上方に設けられていない画素電極が存在していてもよい。例えば、第1実施形態で説明したように、第1光電変換層121がパнковロマチック材料で作られ、第2光電変換層122が近赤外光に感度を持つ材料で作られているとき、第1画素電極13の上方にのみ集光レンズ21が設けられていてもよい。第2画素電極14の上方には専用の集光レンズが設けられていない。そのような構成によれば、人間の視覚に適合した高感度及び高解像度の画像形成が実現されうる。

[0140] 第1シールド電極23及び／又は第2シールド電極24は、撮像素子200から省略されていてもよい。

[0141] (他の実施形態)

図16は、他の実施形態に係る撮像素子300の断面図である。撮像素子300は、集光レンズ40をさらに備えている。集光レンズ40は、積層方向において、第1画素アレイ102と第2画素アレイ104との間、かつ、第2画素電極14の上方に配置されている。集光レンズ40によれば、集光レンズ21によって集められた光をより多く第2光電変換層122に導くことができる。これにより、第2画素10bの感度が向上する。

[0142] 図17は、さらに他の実施形態に係る撮像素子400の断面図である。撮像素子400は、導波路構造42をさらに備えている。導波路構造42は、積層方向において、第1画素アレイ102と第2画素アレイ104との間に配置されている。平面視において、導波路構造42は、第2画素電極14の周囲に位置している。導波路構造42は、材料の屈折率差を利用して光を特定の方角に導くように構成された構造である。例えば、窒化ケイ素と二酸化ケイ素との組み合わせによって、導波路構造42が作製されうる。導波路構造42によれば、より多くの光を第2光電変換層122に導くことができる。これにより、第2画素10bの感度が向上する。

[0143] 図16を参照して説明した集光レンズ40、及び、図17を参照して説明

した導波路構造42は、他の実施形態にも適宜採用されうる。

[0144] (カメラシステムの実施形態)

図18は、カメラシステム500の構成を示している。カメラシステム500は、撮像装置100A、近赤外光源501、レンズ502、ISP (Image Signal Processor) 503、信号処理回路504、エッジ処理回路505及びエッジ処理回路506を備えている。カメラシステム500は、撮像装置100Aによって得られた2つの波長域の光に基づくデータを処理して外部に出力するように構成されている。

[0145] 被写体P2に向けて近赤外光源501から近赤外光P1が照射される。撮像装置100Aは、レンズ502を通じて、被写体P2からの光P3を受け取る。撮像装置100Aは、可視光に基づくデータと近赤外光に基づくデータとを2系統で出力する。可視光に基づくデータは、ISP 503によって処理される。これにより、フルカラー画像が得られる。フルカラー画像は、外部表示器509aに伝えられ、表示される。フルカラー画像は、エッジ処理回路506によって処理された後、外部機器及び／又はクラウド508aに伝えられる。近赤外光に基づくデータは、信号処理回路504によって処理される。これにより、近赤外光による画像が得られる。信号処理回路504は、近赤外光に基づくデータから被写体までの距離などを算出するように構成されていてもよい。近赤外光による画像は、外部表示器509bに伝えられ、表示される。近赤外光による画像は、エッジ処理回路505によって処理された後、外部機器及び／又はクラウド508aに伝えられる。フルカラー画像と近赤外光による画像とを加算して外部表示器509cに表示することも可能である。

産業上の利用可能性

[0146] 本明細書に開示された技術は、撮像素子に有用である。撮像素子は、撮像装置、光センサなどに適用されうる。撮像装置としては、デジタルスチルカメラ、医療用カメラ、監視用カメラ、車載用カメラ、デジタル一眼レフカメラ、デジタルミラーレス一眼カメラなどのカメラシステムが挙げられる。

符号の説明

- [0147] 1 半導体基板
- 3 第1電荷蓄積領域
- 4 第2電荷蓄積領域
- 10 単位画素
- 10a 第1画素
- 10b 第2画素
- 12 光電変換部
- 13, 13r, 13g, 13b 第1画素電極
- 14 第2画素電極
- 17 第1対向電極
- 18 第2対向電極
- 19, 190 カラーフィルタ
- 19r 第1フィルタ
- 19i 第2フィルタ
- 19b 第3フィルタ
- 21 集光レンズ
- 21r 第1レンズ
- 21i 第2レンズ
- 21b 第3レンズ
- 22 ダミーレンズ
- 23 第1シールド電極
- 23a 外周部分
- 23b 区画部分
- 24 第2シールド電極
- 24a 外周部分
- 24b 区画部分
- 24c 小区画部分

2 7 プラグ

3 1 第1 プラグ

3 2 第2 プラグ

4 0 集光レンズ

4 2 導波路構造

1 0 0, 1 1 0, 2 0 0, 3 0 0, 4 0 0 撮像素子

1 0 0 A 撮像装置

1 0 2 第1 画素アレイ

1 0 4 第2 画素アレイ

1 2 1 第1 光電変換層

1 2 2 第2 光電変換層

1 3 1 重なり領域

1 3 2, 1 4 2, 1 4 3 残余領域

5 0 0 カメラシステム

請求の範囲

[請求項1] 第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された第1画素電極と、を含む第1画素アレイと、

 第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

 を備え、

 前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なり、

 前記第1画素アレイと前記第2画素アレイとは積層され、

 平面視において、前記第1画素電極と前記第2画素電極との重なりによって規定される重なり領域の面積は、前記第1画素電極から前記重なり領域を除いた残余領域の面積よりも小さい、

 撮像素子。

[請求項2] 第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された少なくとも1つの第1画素電極と、を含む第1画素アレイと、

 第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

 前記第1の波長域の光を透過させる第1フィルタと、

 前記第2の波長域の光を透過させる第2フィルタと、

 を備え、

 前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なり、

 前記第1画素アレイと前記第2画素アレイとは積層され、

 平面視において、前記第1フィルタは前記少なくとも1つの第1画素電極と重なり、前記第2フィルタは前記第2画素電極と重なっている、

 撮像素子。

[請求項3] 第1の波長域の光を吸収する第1光電変換部と、前記第1光電変換部に接続された少なくとも1つの第1画素電極と、を含む第1画素アレイと、

第2の波長域の光を吸収する第2光電変換部と、前記第2光電変換部に接続された第2画素電極と、を含む第2画素アレイと、

第1レンズと、

第2レンズと、

を備え、

前記第1の波長域の中心波長は、前記第2の波長域の中心波長と異なり、

前記第1画素アレイと前記第2画素アレイとは積層され、

平面視において、前記第1レンズの光軸は前記少なくとも1つの第1画素電極の中心領域に位置し、前記第2レンズの光軸は前記第2画素電極の中心領域に位置する、

撮像素子。

[請求項4] 平面視において、前記第1画素電極と前記第2画素電極とが重ならず、前記重なり領域の面積がゼロである、

請求項1に記載の撮像素子。

[請求項5] 前記少なくとも1つの第1画素電極は、複数の第1画素電極を含み、

前記第1の波長域及び前記第2の波長域とは異なる第3の波長域の光を透過させる第3フィルタをさらに備え、

平面視において、前記第3フィルタは、前記複数の第1画素電極のうち、前記第1フィルタと重なっていない第1画素電極と重なっている、

請求項2に記載の撮像素子。

[請求項6] 前記少なくとも1つの第1画素電極は、複数の第1画素電極を含み、

第3レンズをさらに備え、

平面視において、前記第3レンズの光軸は、前記複数の第1画素電極のうち、前記第1レンズの光軸が中心領域に位置していない第1画素電極の中心領域に位置する、

請求項3に記載の撮像素子。

[請求項7] 前記第1レンズの光軸が前記第2画素電極の中心領域から逸れており、

前記第2レンズの光軸が前記複数の第1画素電極の各々の中心領域から逸れている、

請求項6に記載の撮像素子。

[請求項8] 前記第1画素アレイは、前記第2画素アレイよりも、前記撮像素子の受光面の近くに配置され、

前記第2の波長域の光の波長は、前記第1の波長域の光の波長よりも長い、

請求項1から7のいずれか1項に記載の撮像素子。

[請求項9] 前記第2画素アレイは、前記第1画素アレイよりも、前記撮像素子の受光面の近くに配置され、

前記第2の波長域の光の波長は、前記第1の波長域の光の波長よりも長い、

請求項1から7のいずれか1項に記載の撮像素子。

[請求項10] 前記第1画素電極は酸化インジウムスズを含む、

請求項1に記載の撮像素子。

[請求項11] 前記第1の波長域は可視光の波長域を含む、

請求項1から10のいずれか1項に記載の撮像素子。

[請求項12] 前記第2の波長域は近赤外光の波長域を含む、

請求項1から11のいずれか1項に記載の撮像素子。

[請求項13] 前記第1画素アレイ及び前記第2画素アレイを支持する基板と、

前記第1画素電極と前記基板とを接続する第1プラグと、

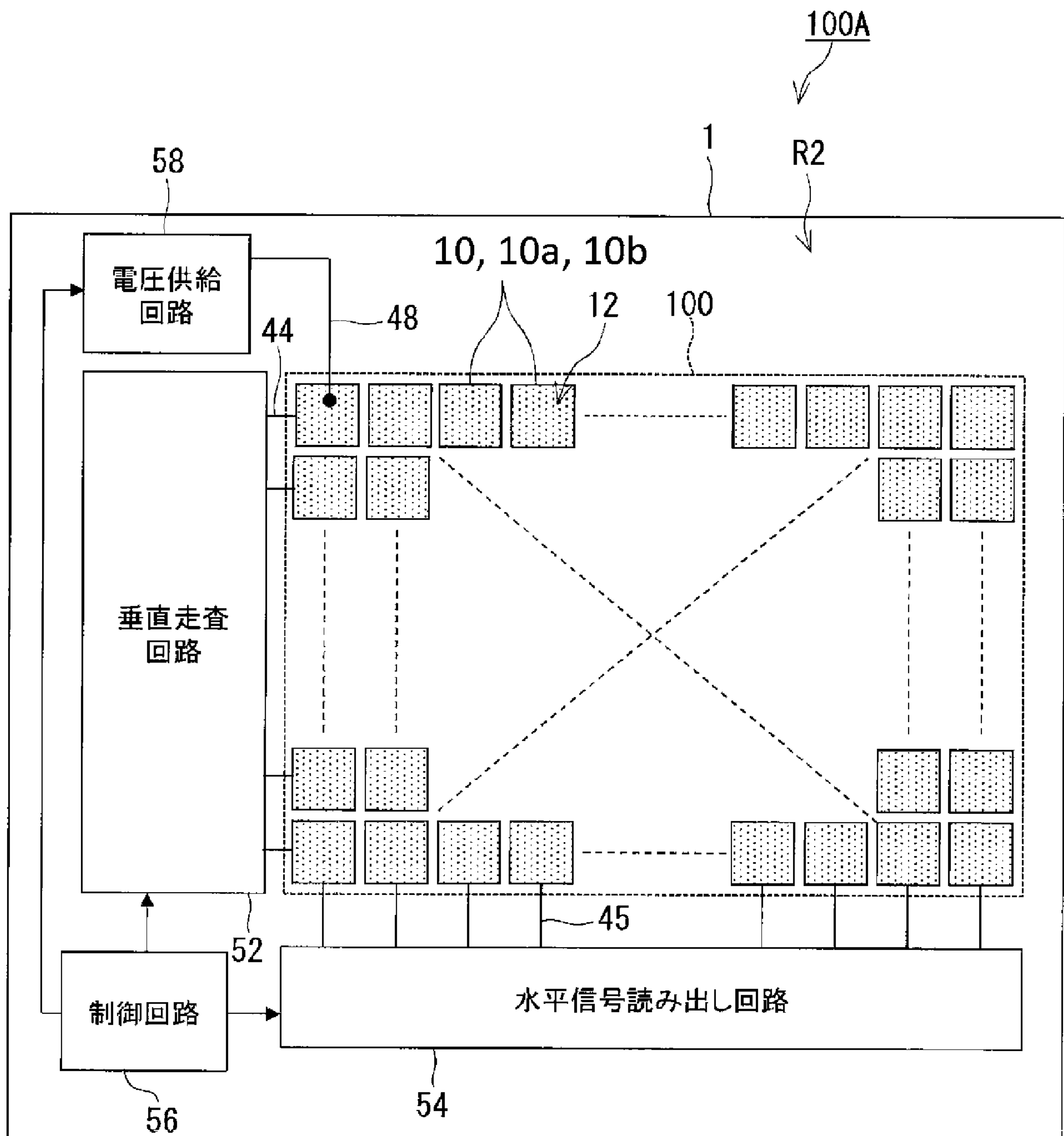
前記第2画素電極と前記基板とを接続する第2プラグと、
をさらに備え、

平面視において、前記第1プラグは前記第2画素電極と重なっておらず、前記第2プラグは前記第1画素電極と重なっていない、
請求項1に記載の撮像素子。

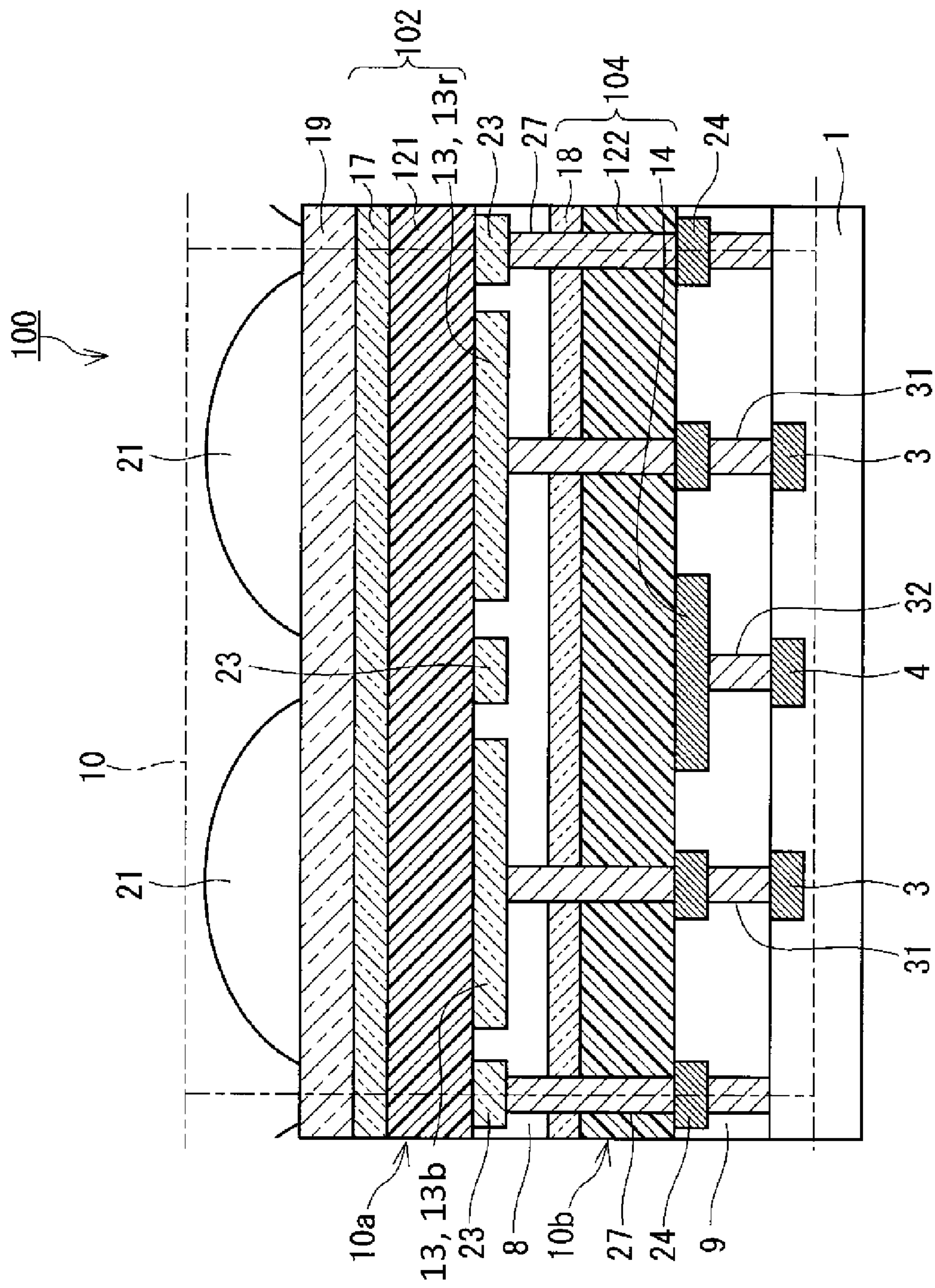
[請求項14] 前記少なくとも1つの第1画素電極は酸化インジウムスズを含む、
請求項2または3に記載の撮像素子。

[請求項15] 前記第1画素アレイ及び前記第2画素アレイを支持する基板と、
前記少なくとも1つの第1画素電極と前記基板とを接続する第1プラグと、
前記第2画素電極と前記基板とを接続する第2プラグと、
をさらに備え、
平面視において、前記第1プラグは前記第2画素電極と重なっておらず、前記第2プラグは前記少なくとも1つの第1画素電極と重なっていない、
請求項2または3に記載の撮像素子。

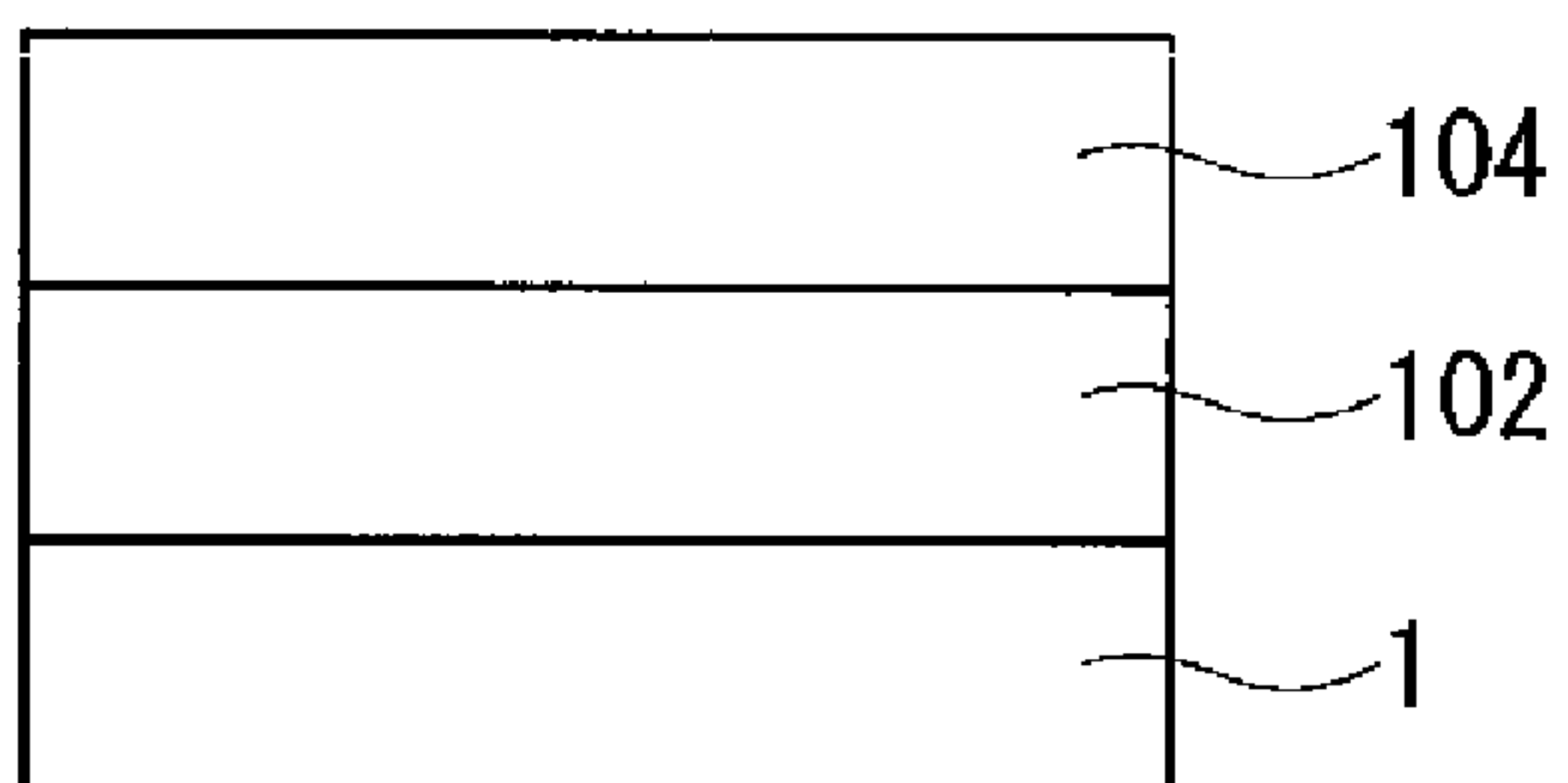
[図1]



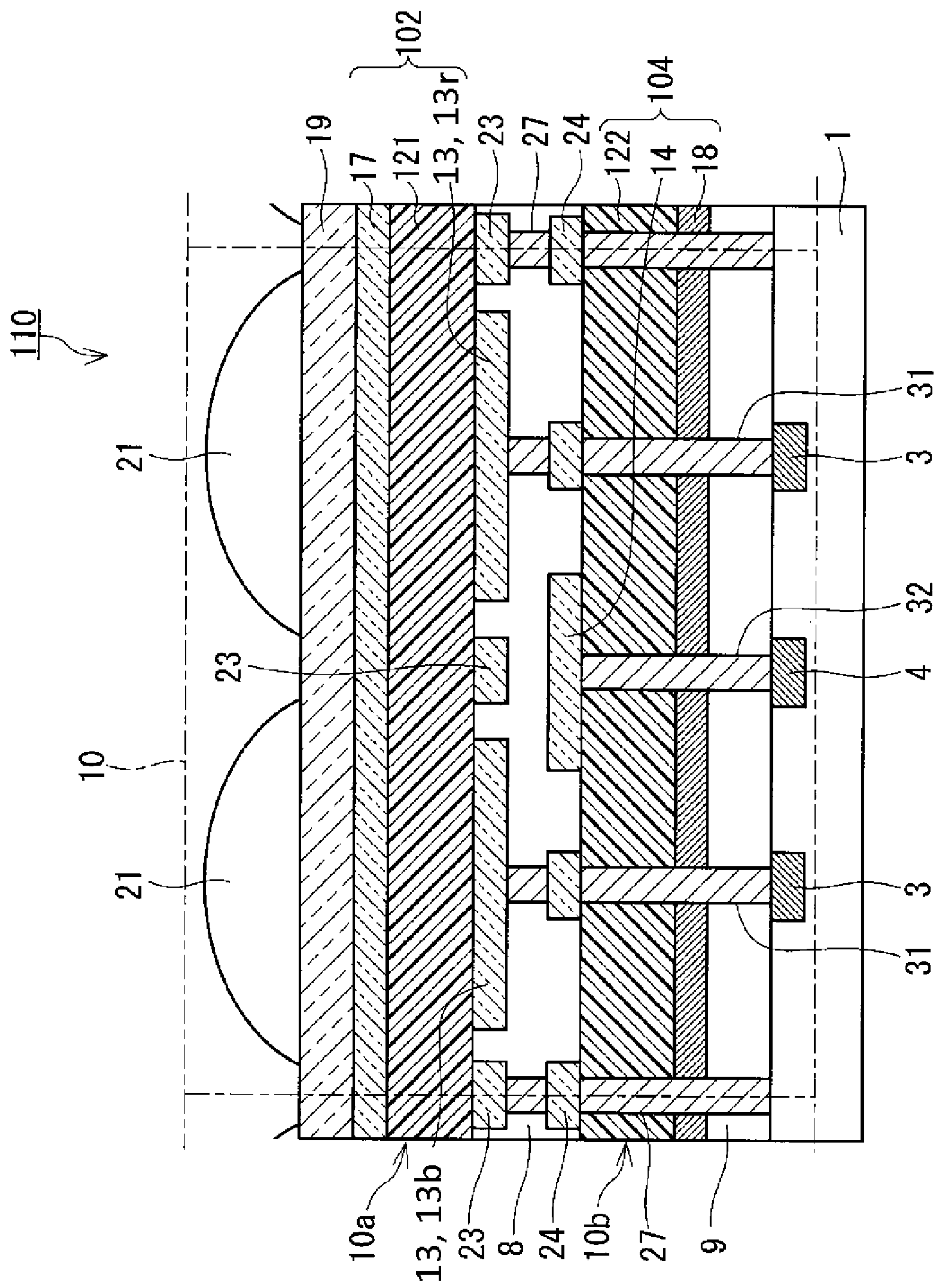
[図2A]



[図2B]



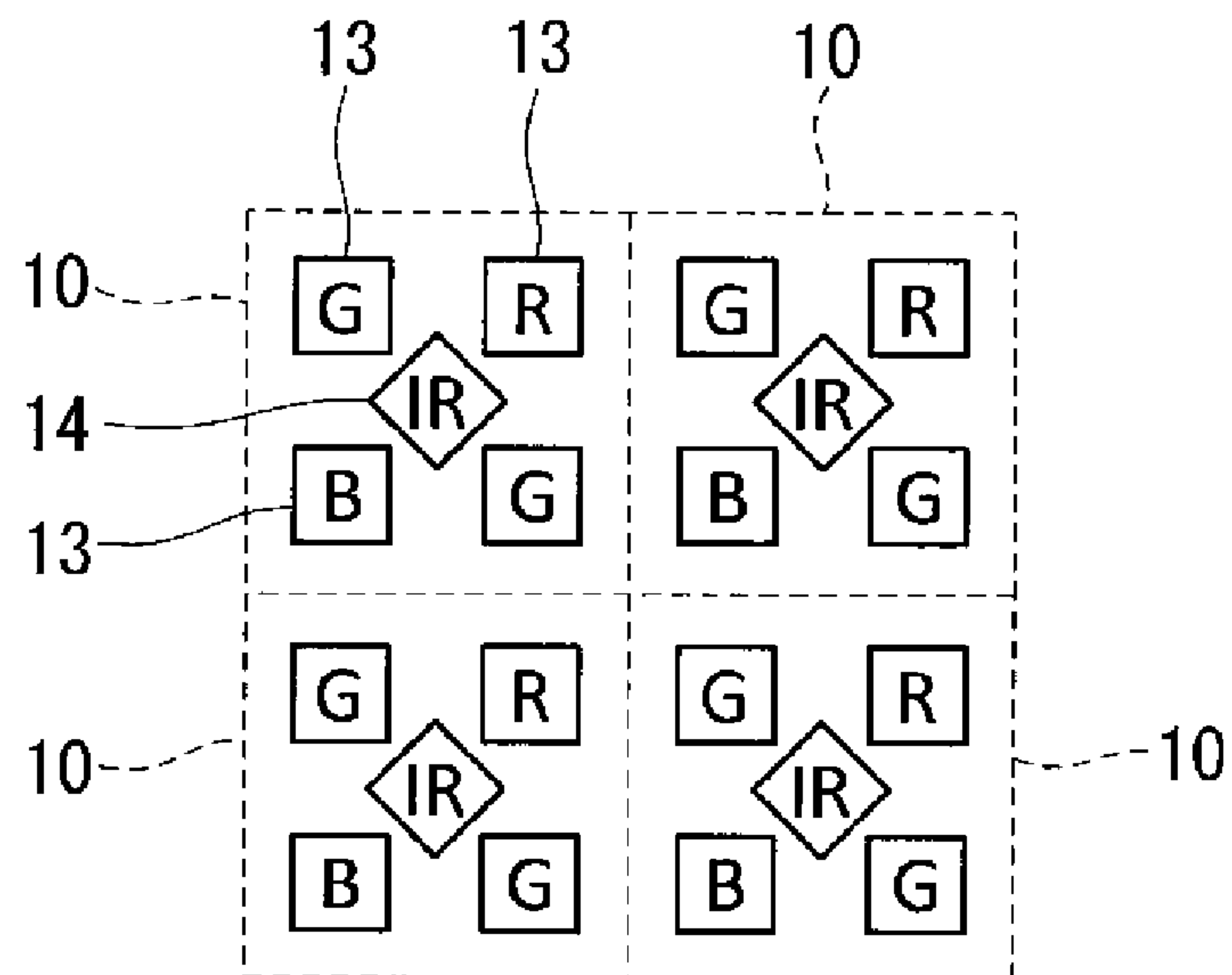
[図2C]



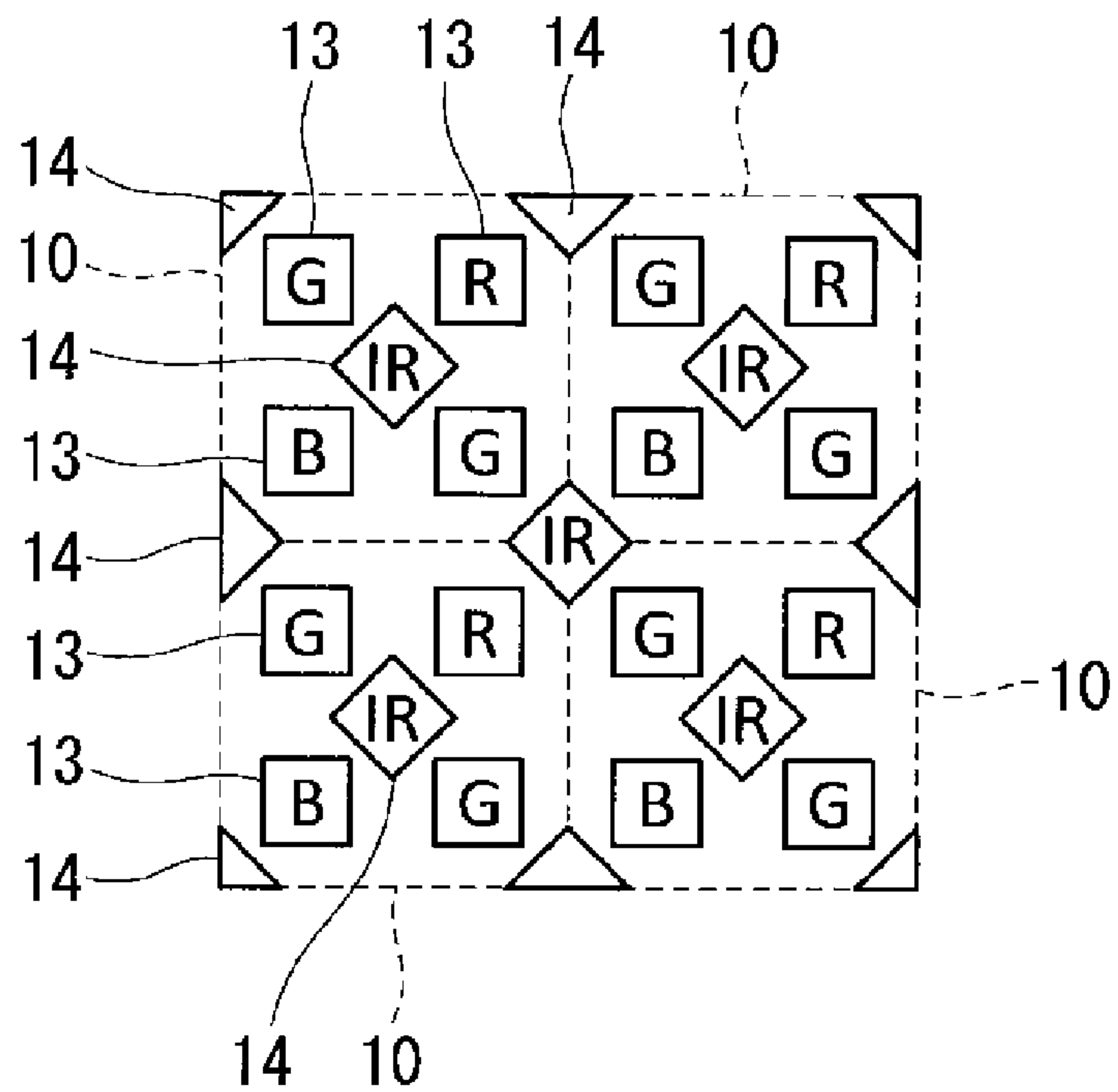
[illegible]

Diagram illustrating a multi-layered structure 13, 13r. The structure consists of three main regions: S1 (a shaded square), S2 (a large square), and S3 (a large square). Region S1 is located at the bottom-left corner of region S2. Region S3 is located below region S2. A small square 31 is located within region S2, and a small square 32 is located within region S3. The structure is labeled 13, 13r at the top and 14 at the bottom. The regions are labeled S1, S2, and S3. The small squares are labeled 31 and 32. The structure is labeled 13, 13r at the top and 14 at the bottom. The regions are labeled S1, S2, and S3. The small squares are labeled 31 and 32.

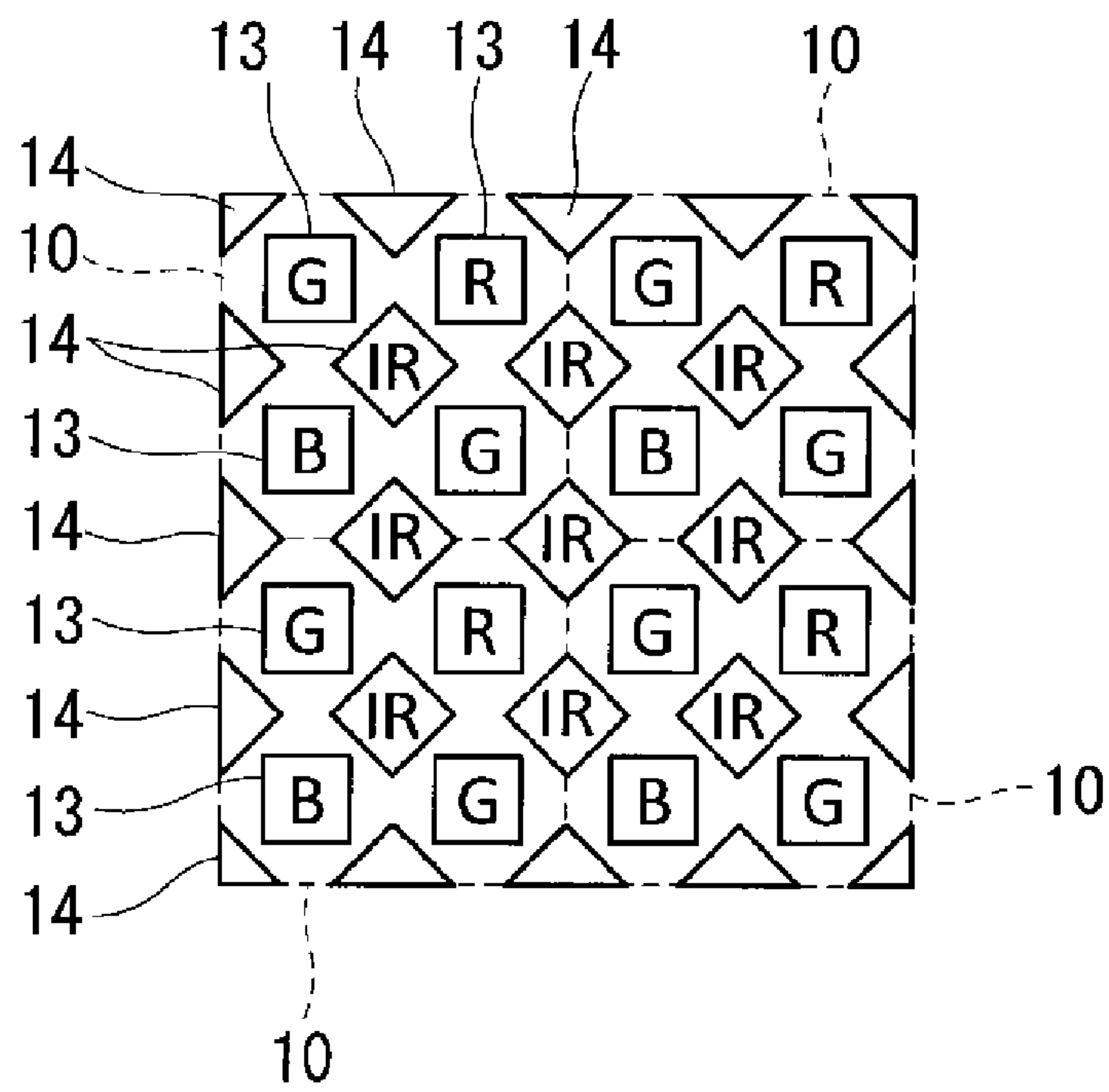
[図4A]



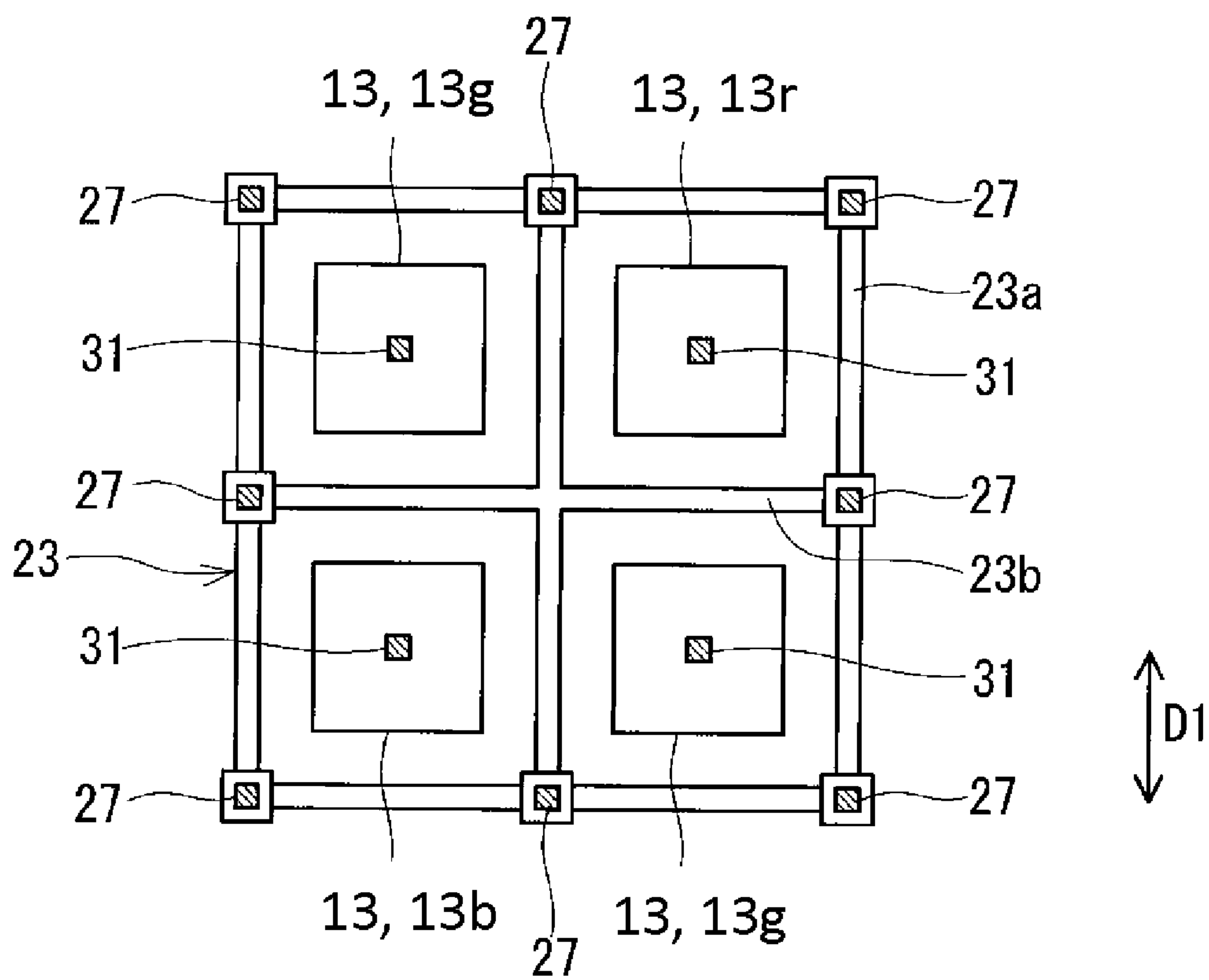
[図4B]



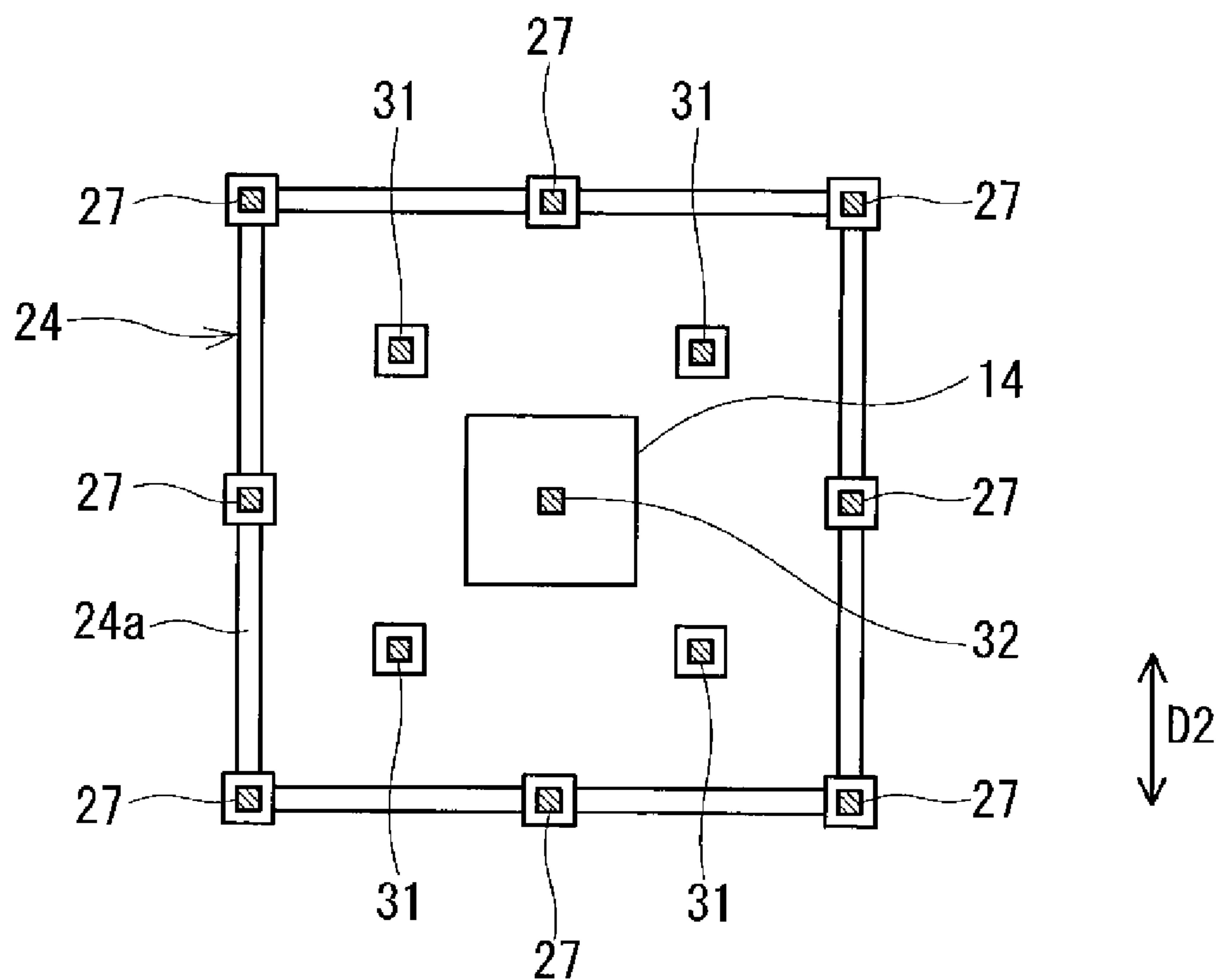
[図4C]



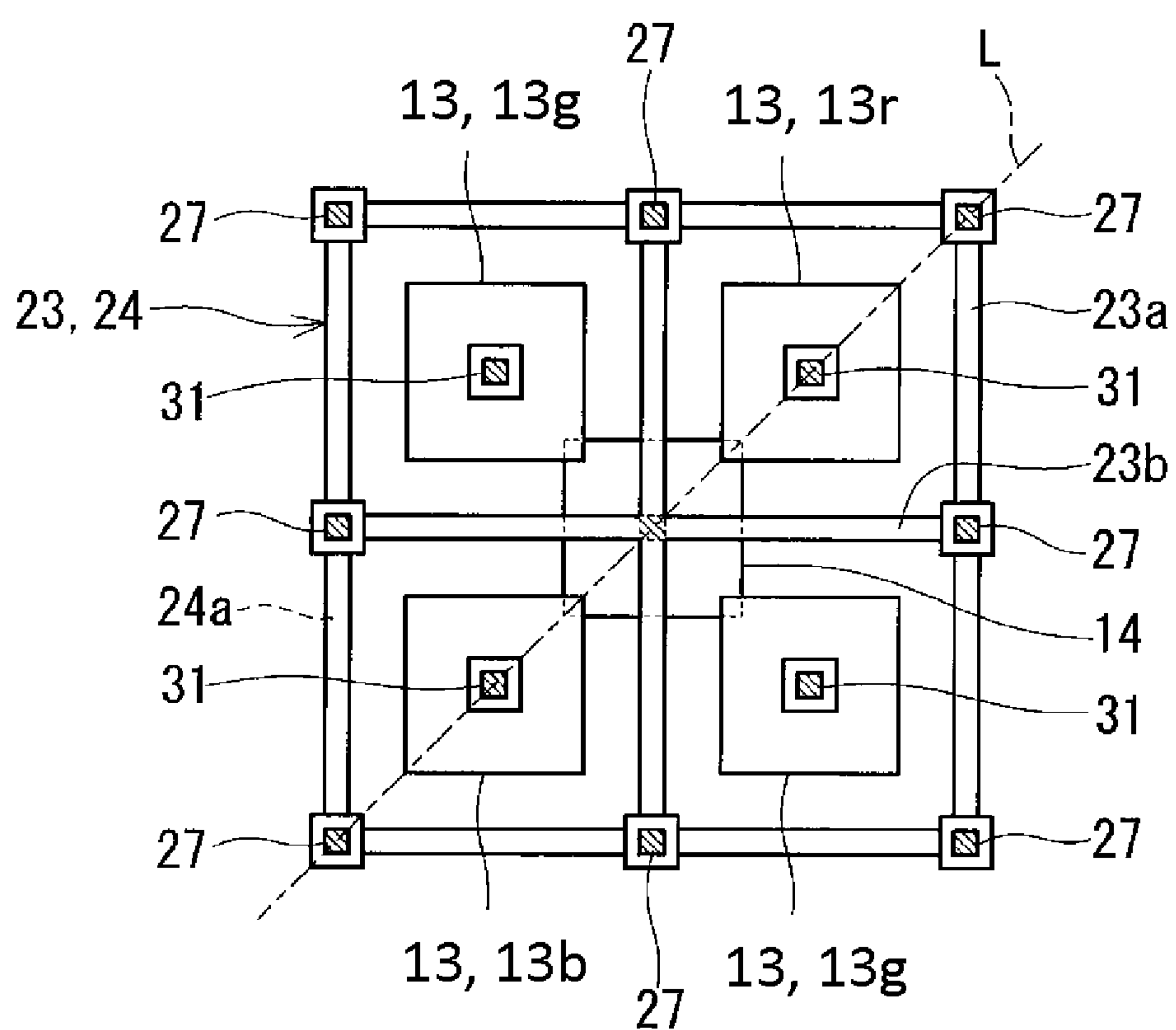
[図5A]



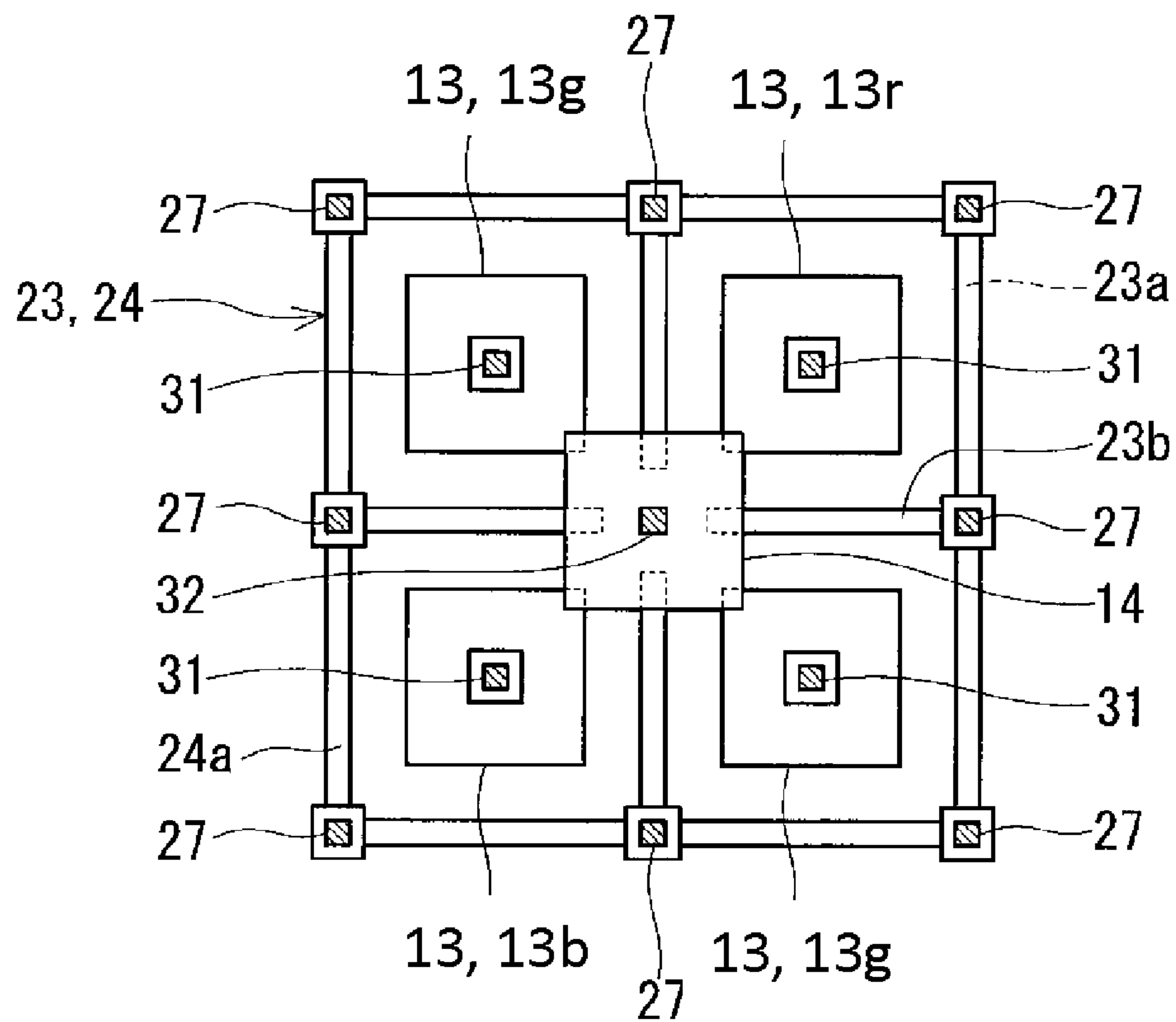
[図5B]



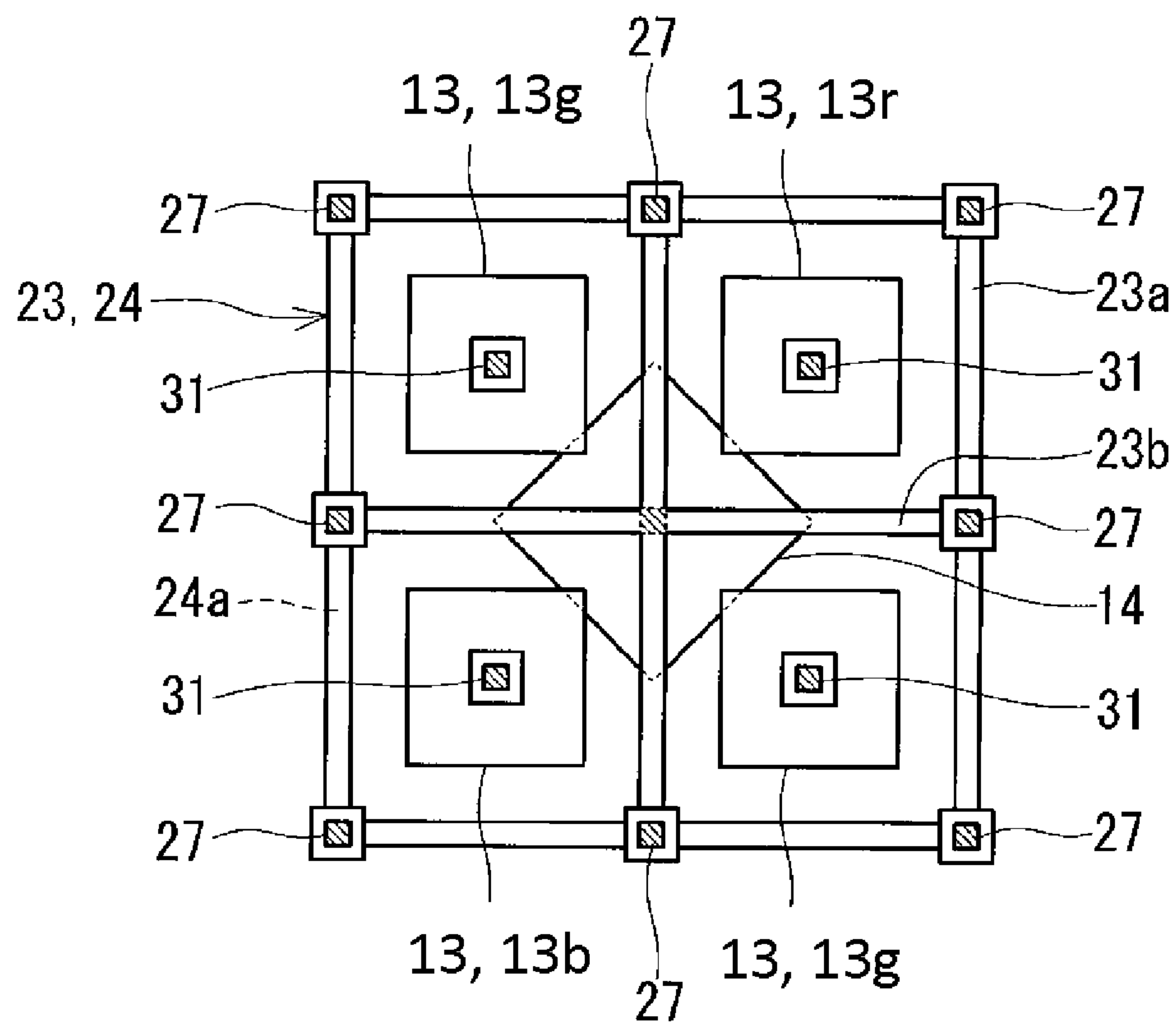
[図5C]



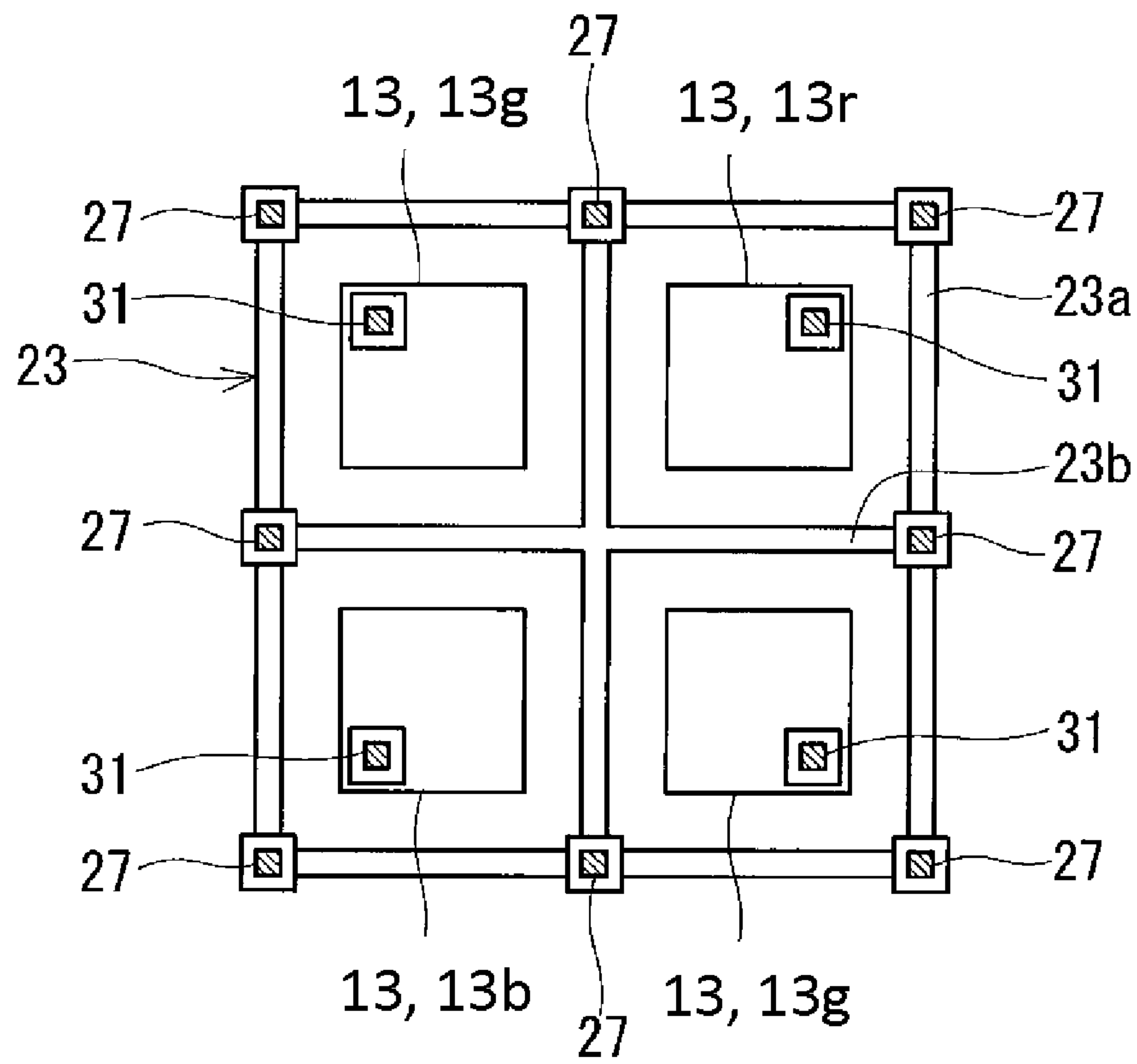
[図6]



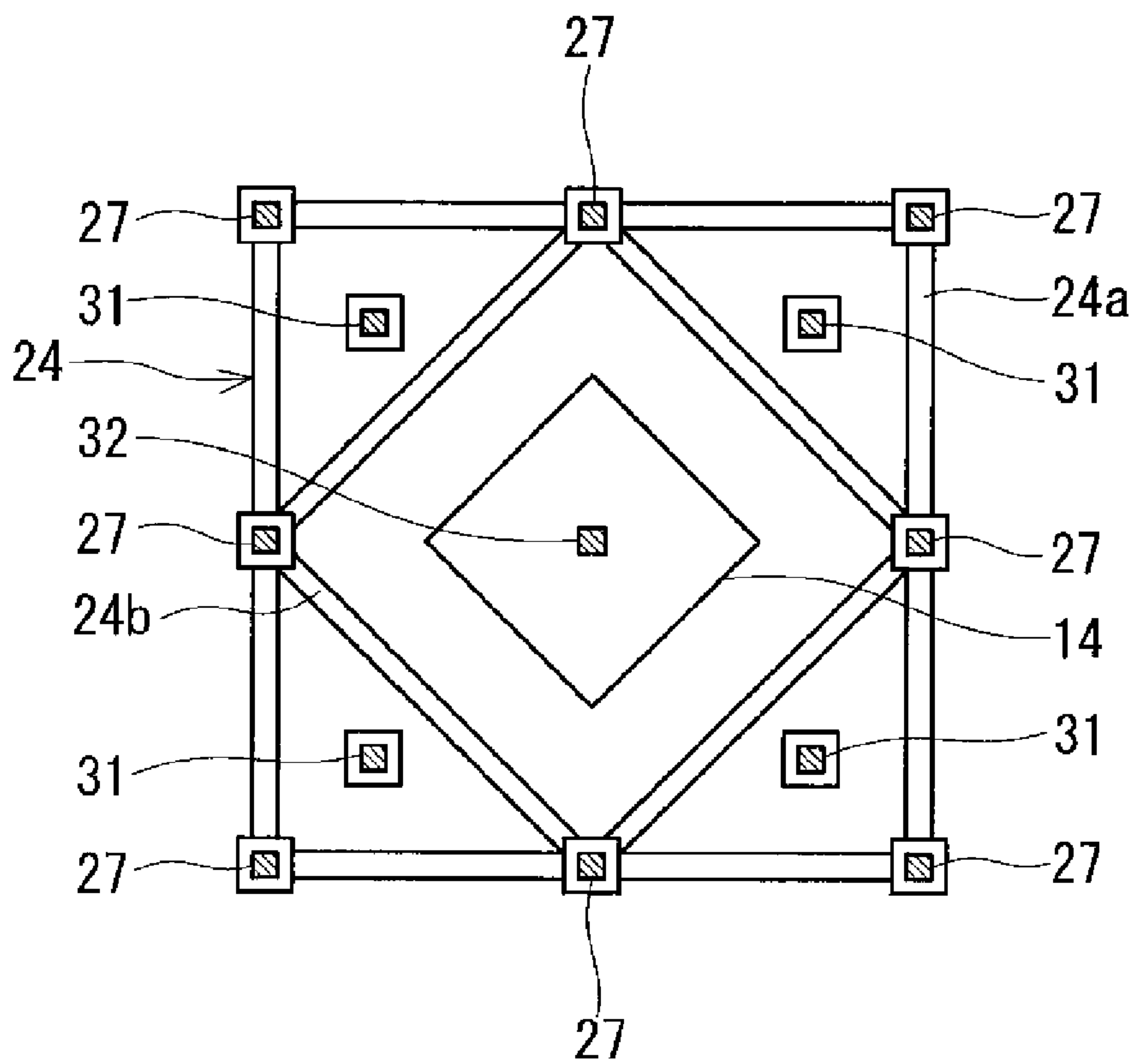
[図7]



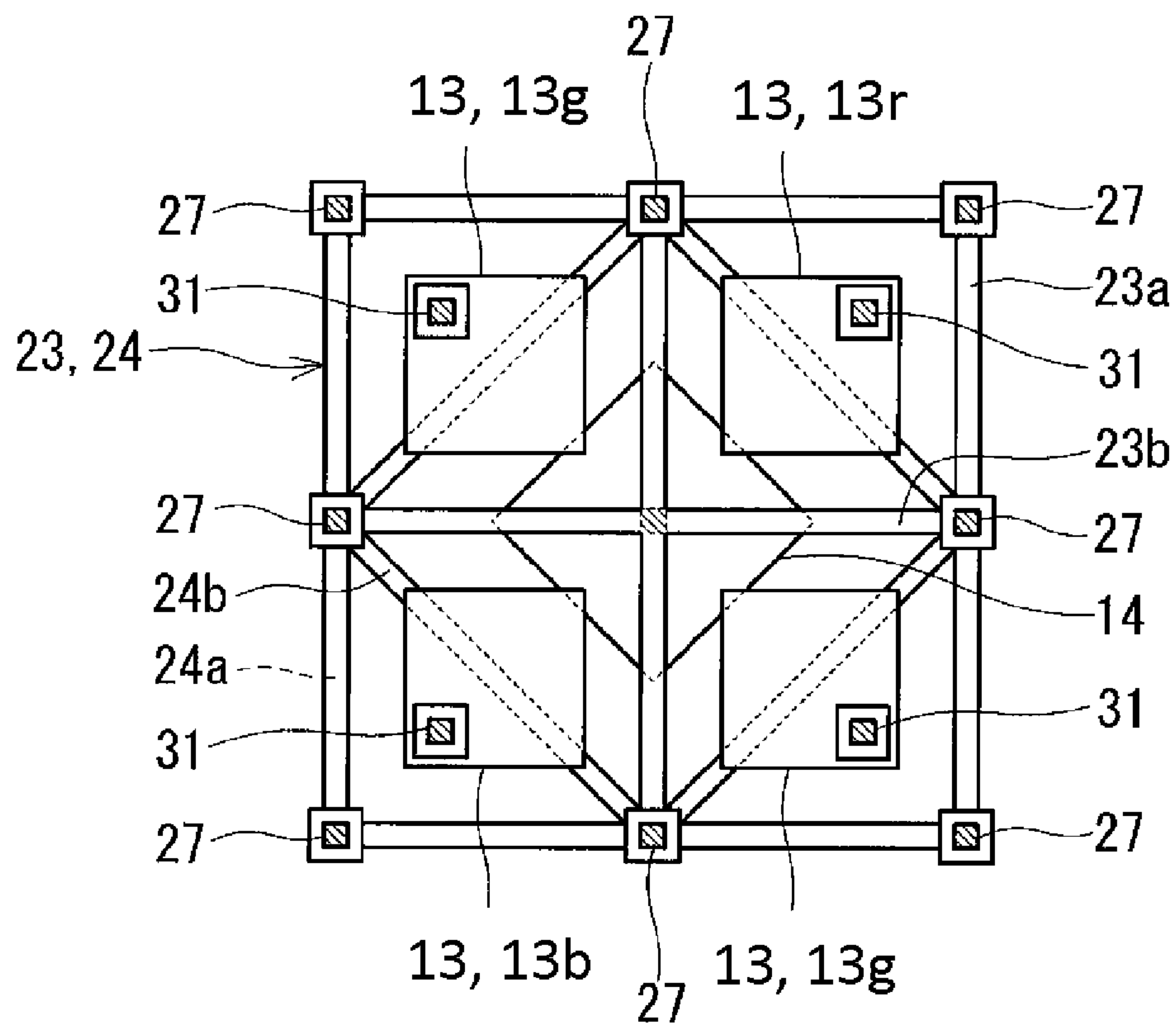
[図8A]



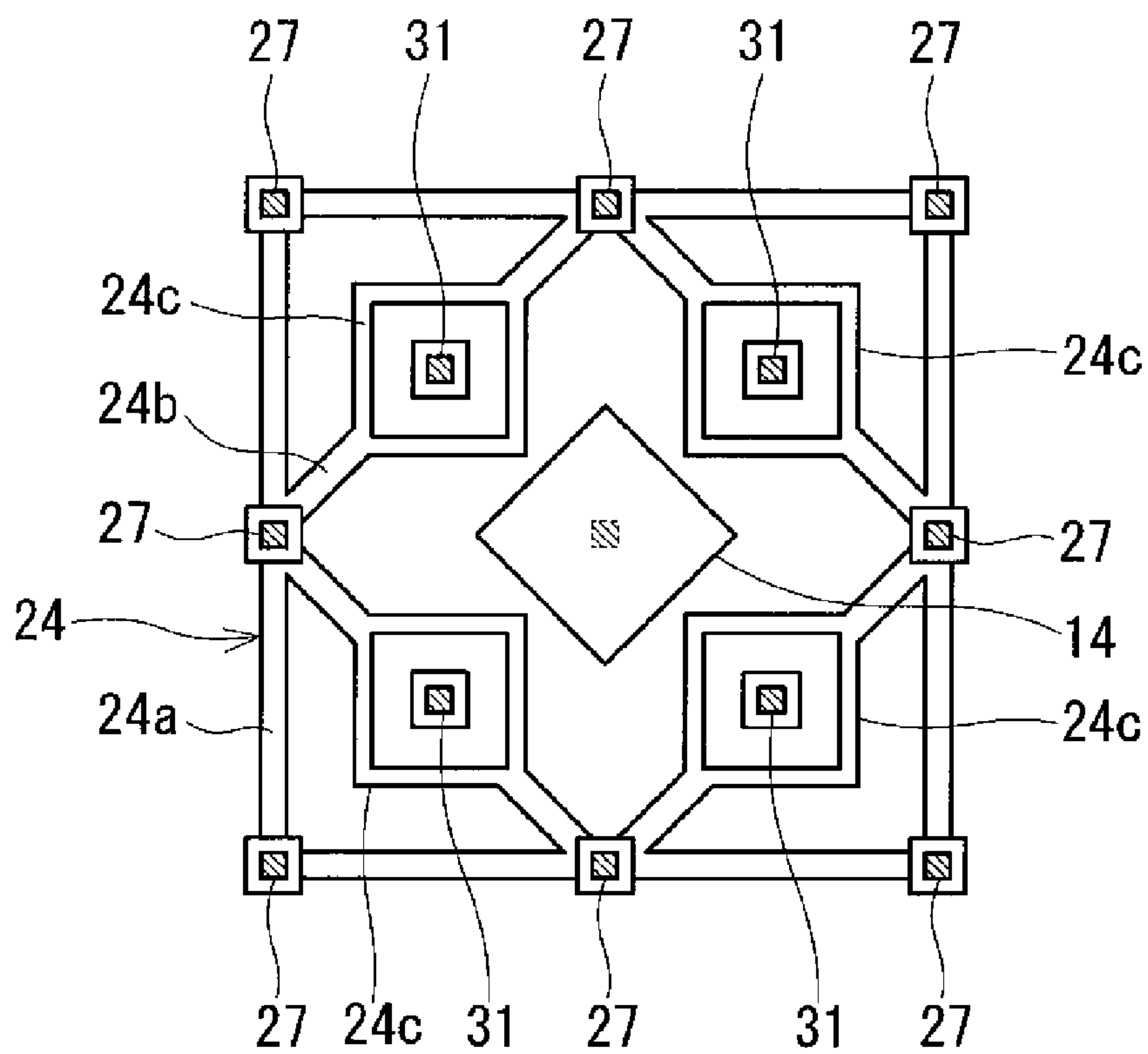
[図8B]



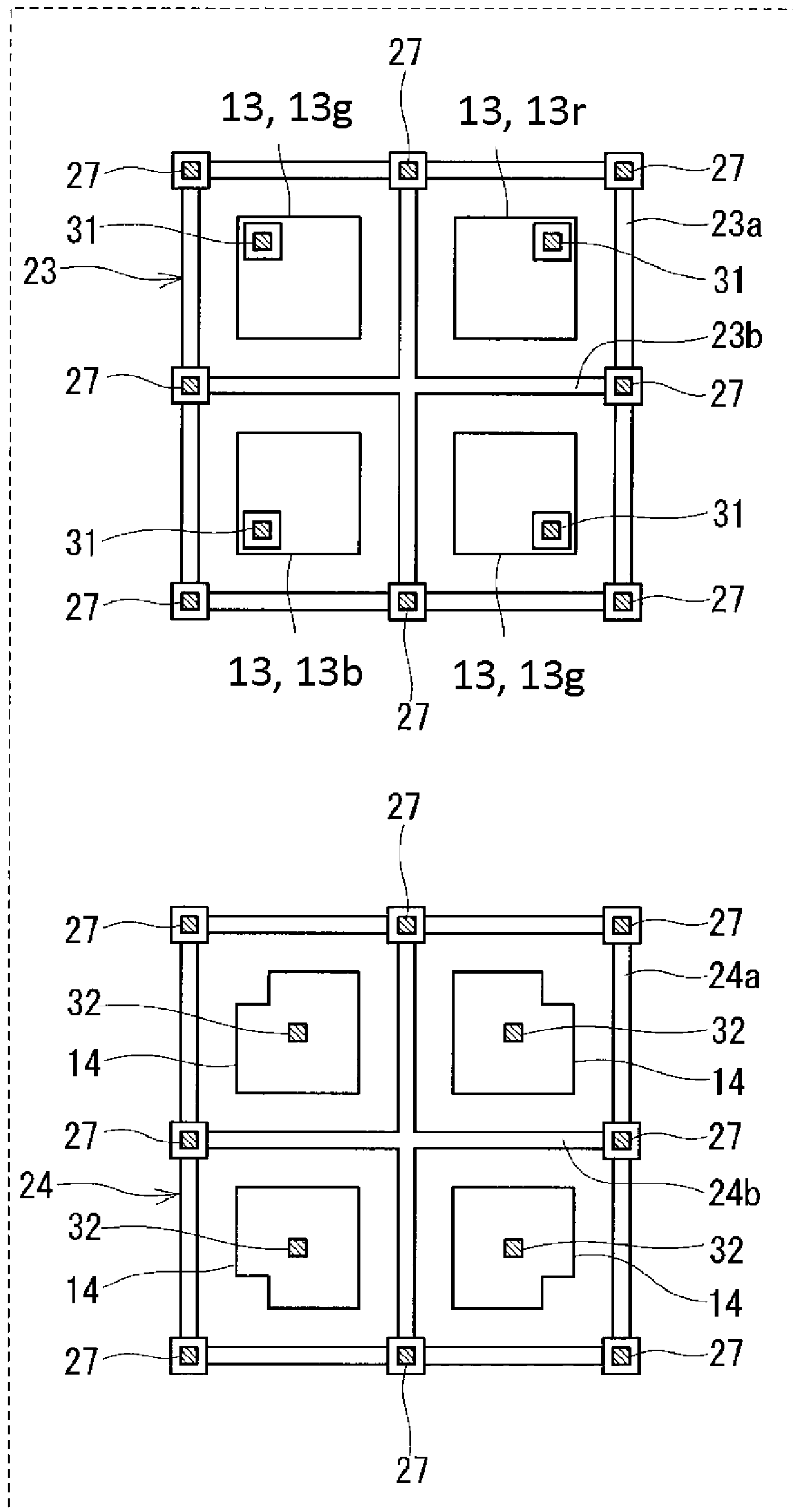
[図8C]



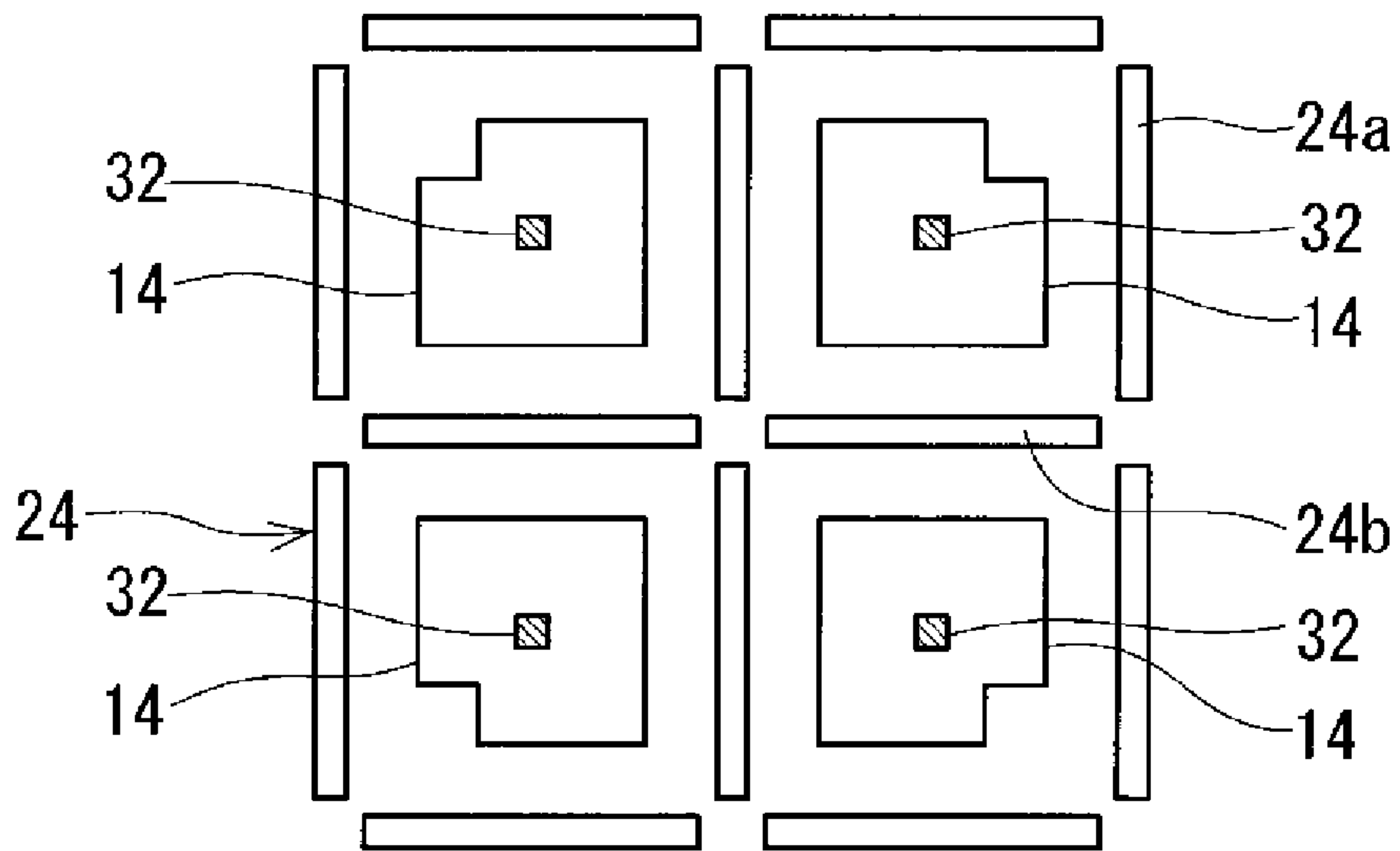
[図9A]



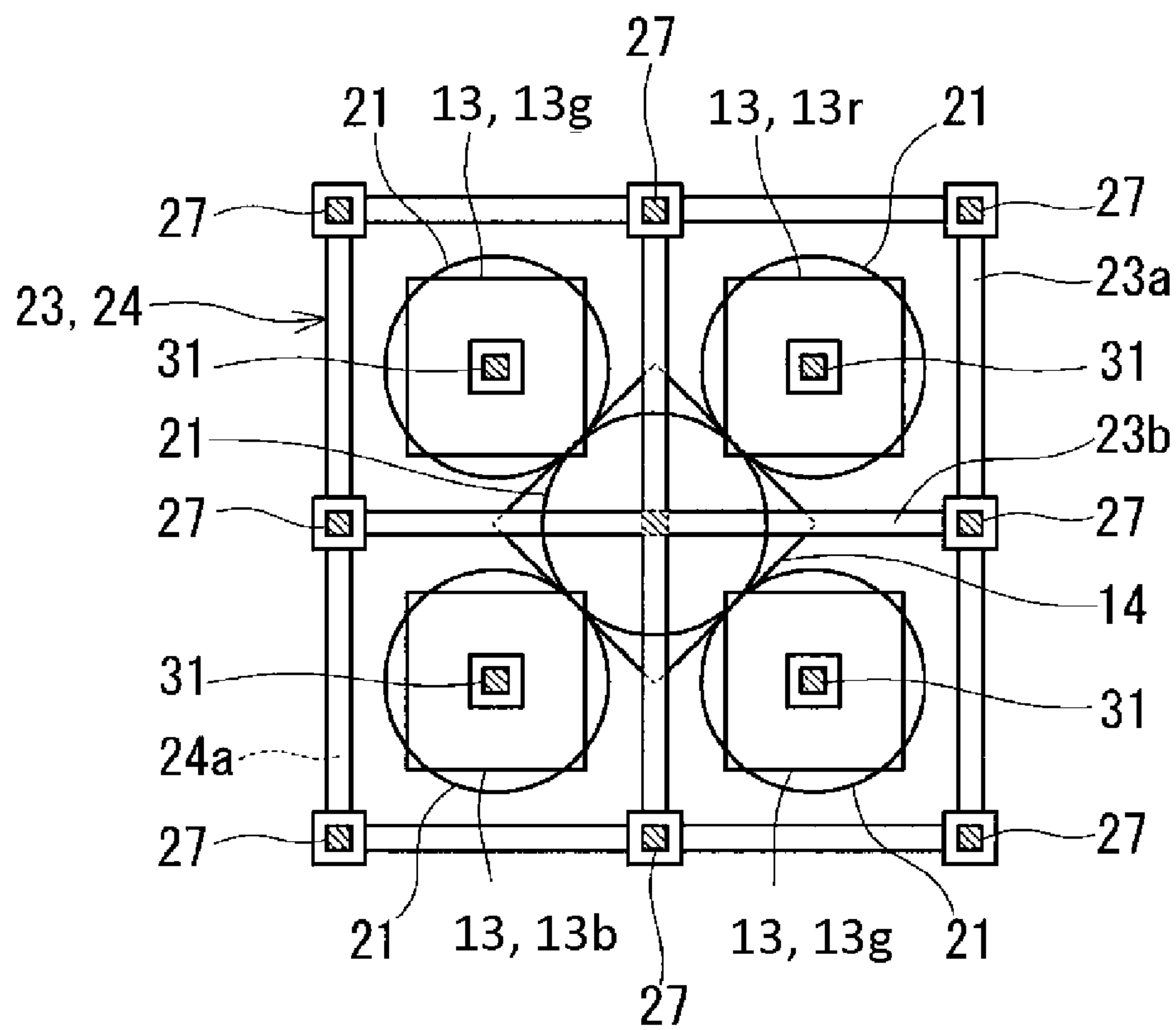
[図11A]



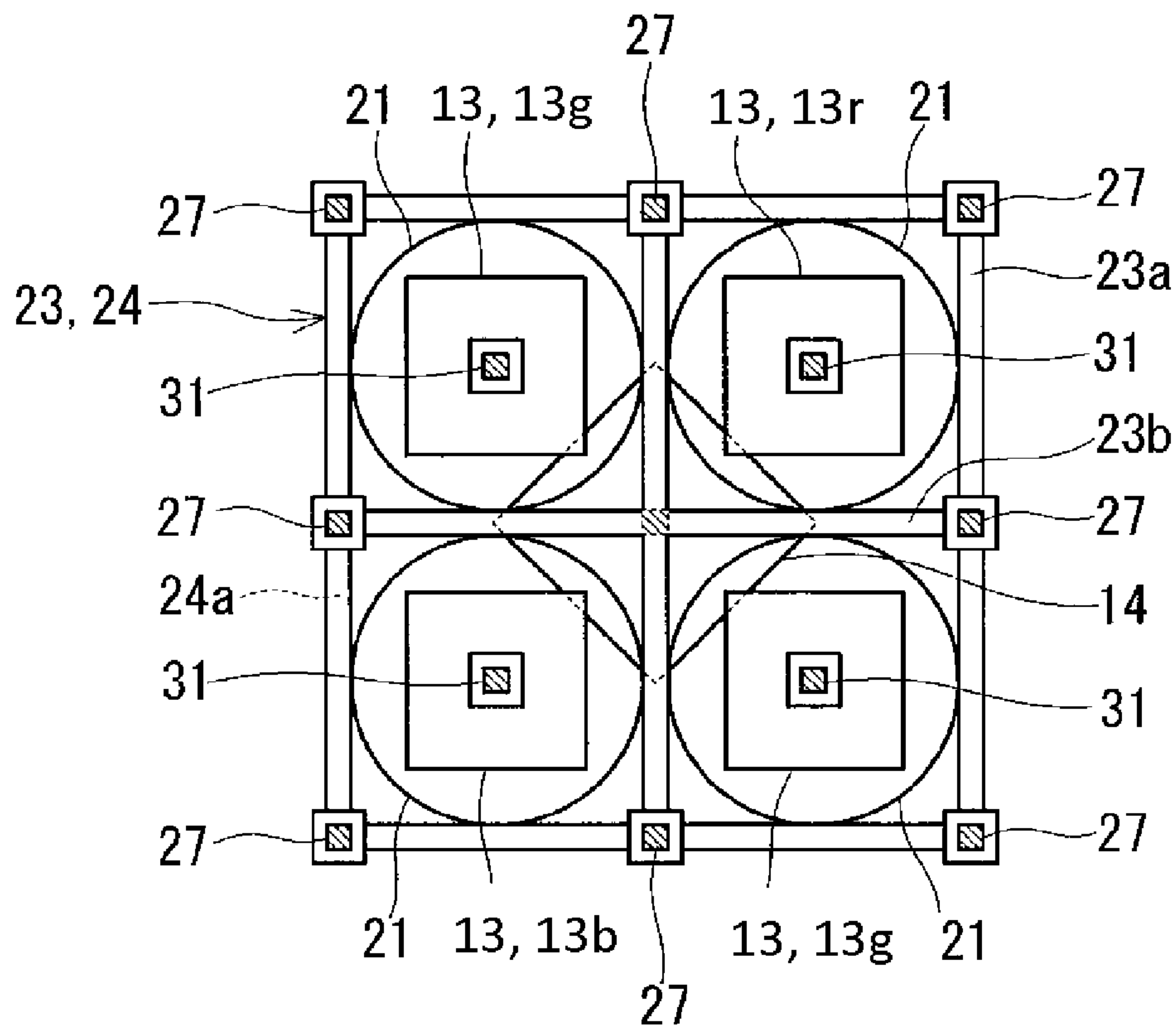
[図11B]



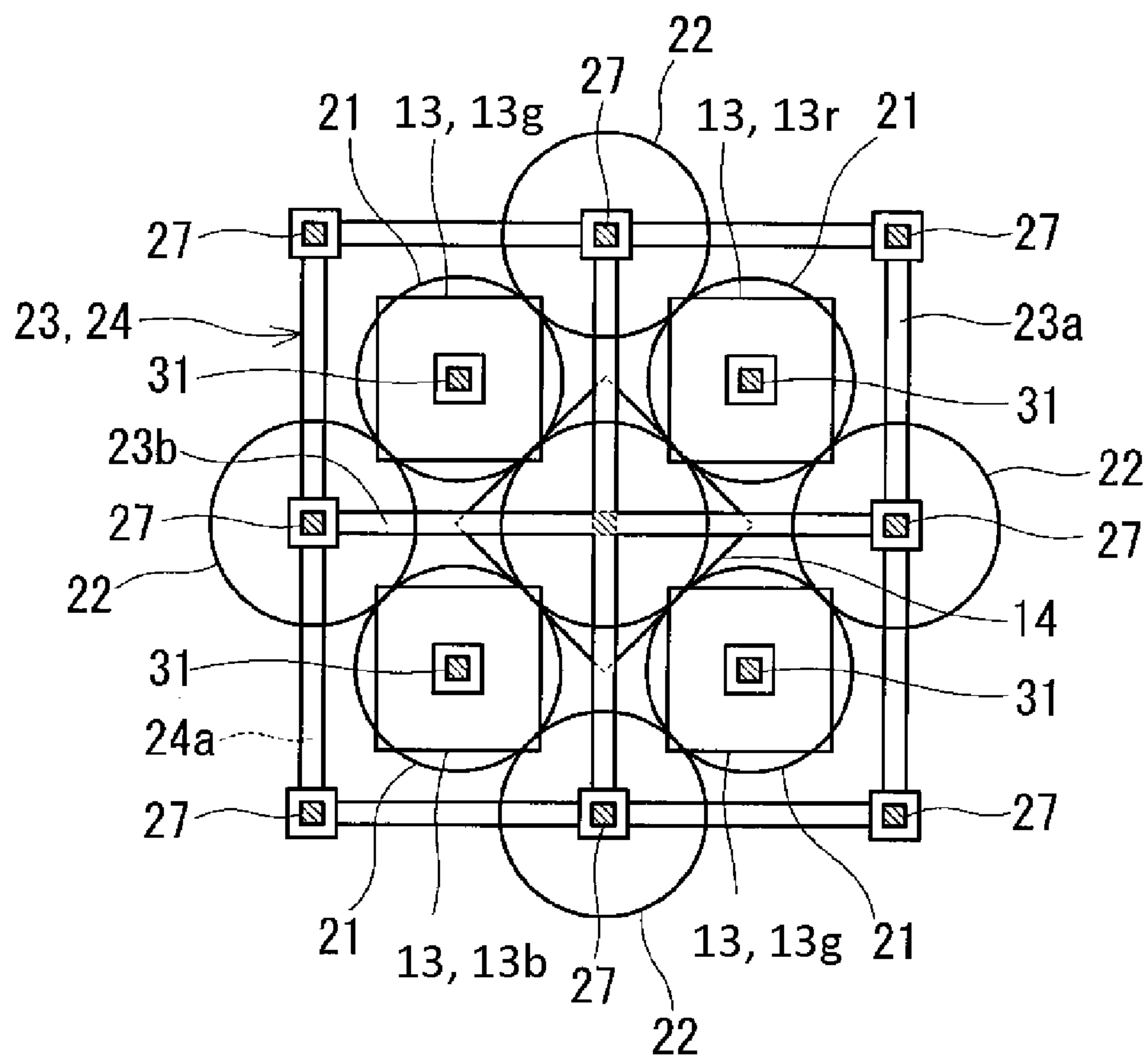
[図12A]



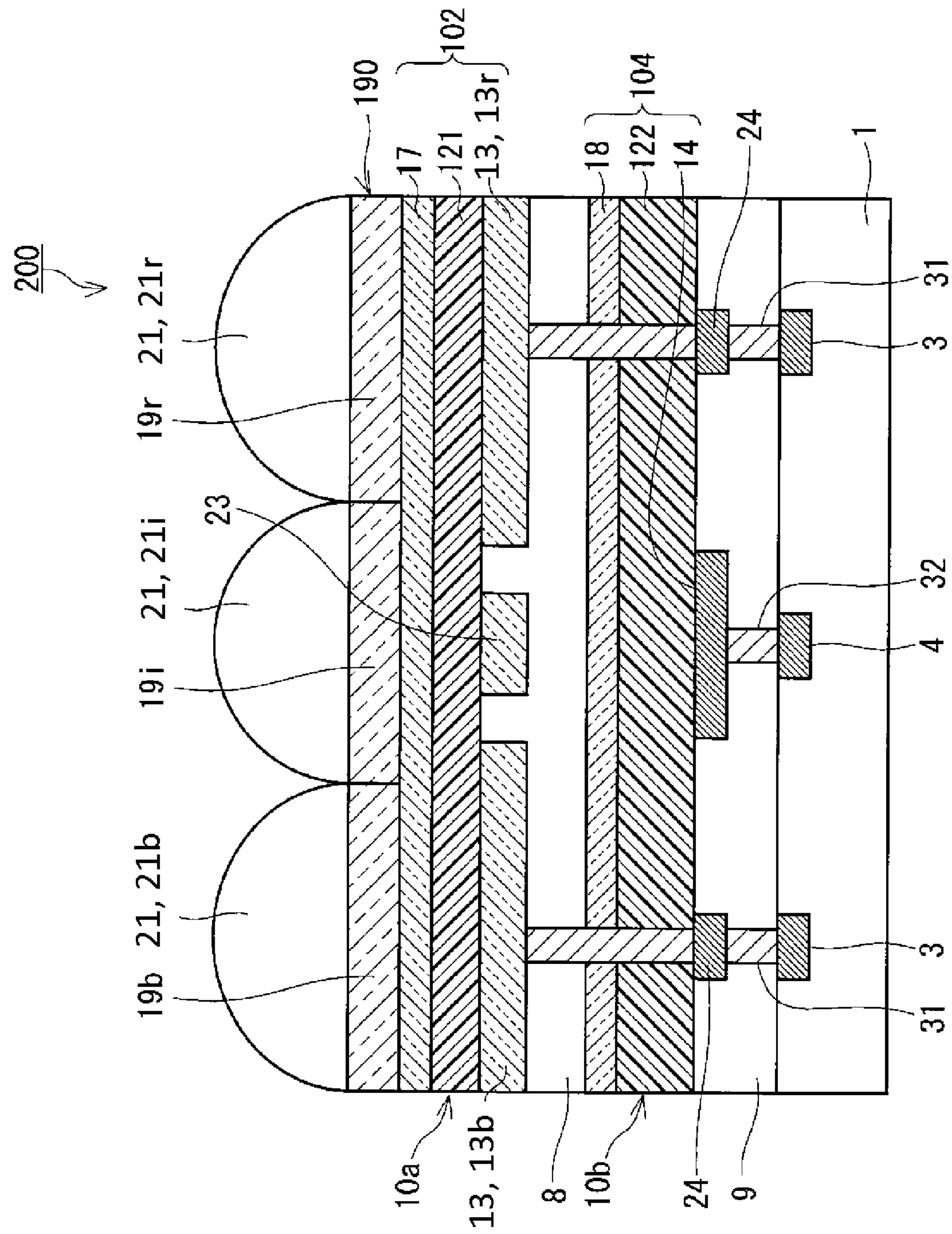
[図12B]



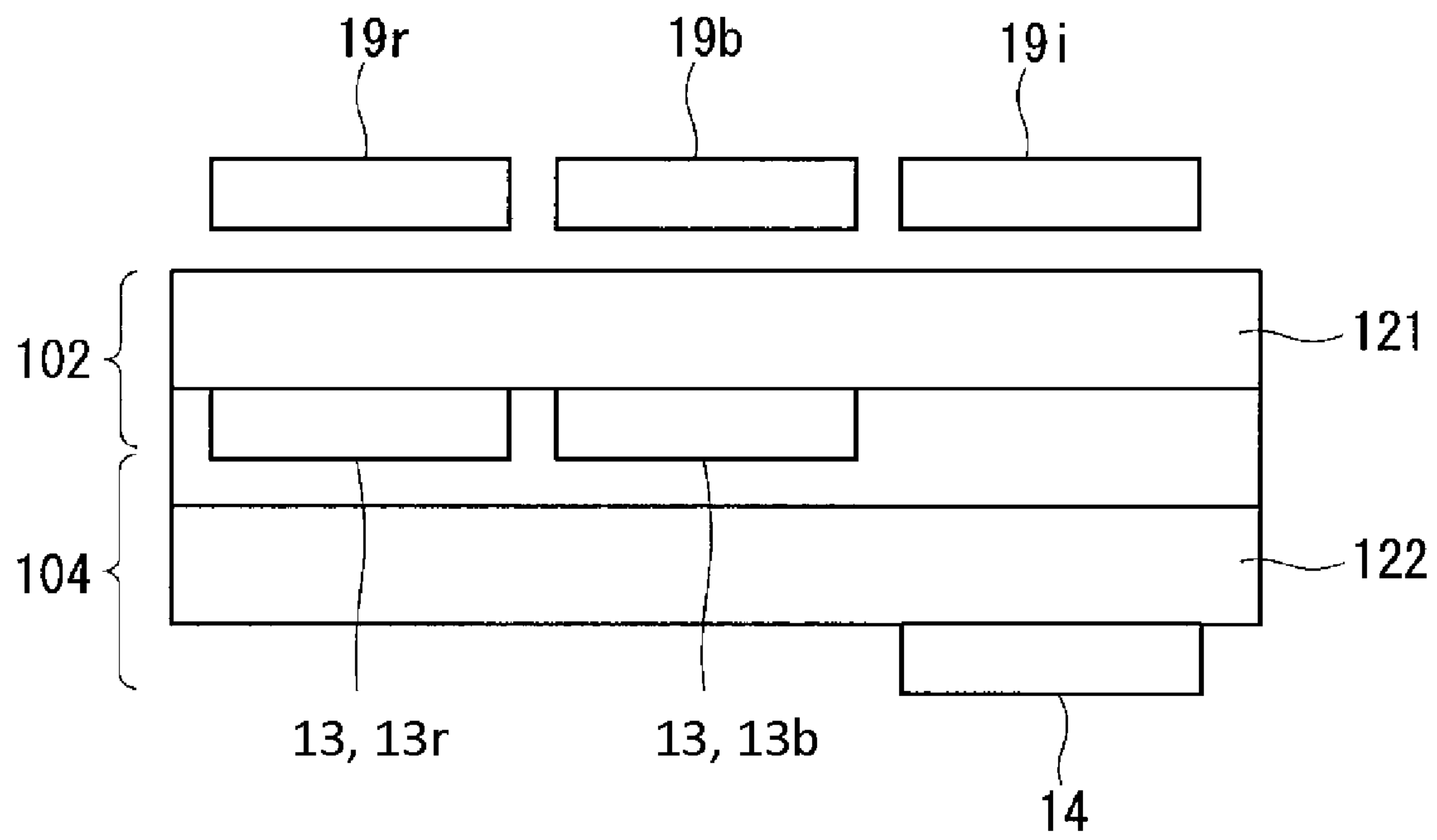
[図12C]



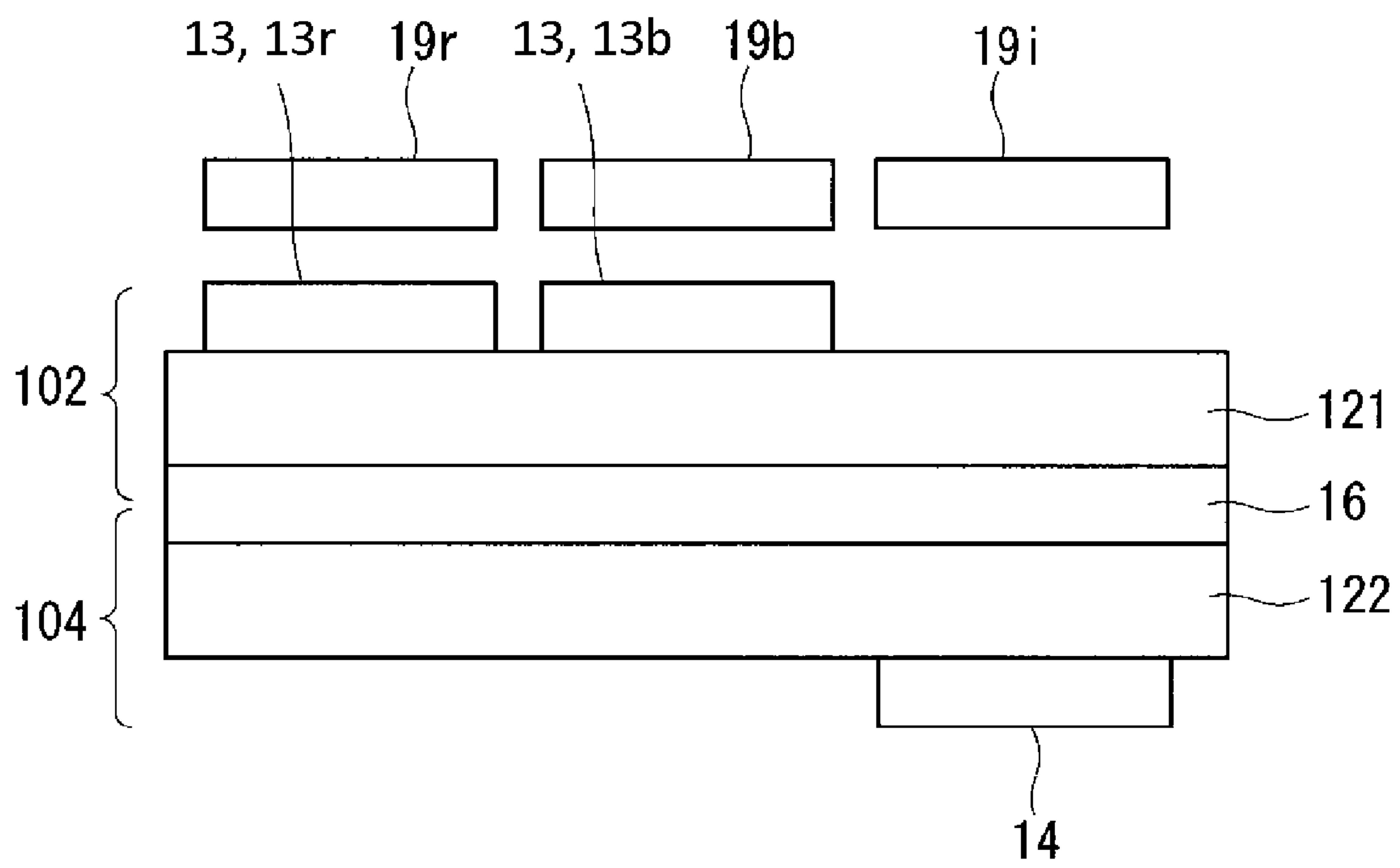
[図13]



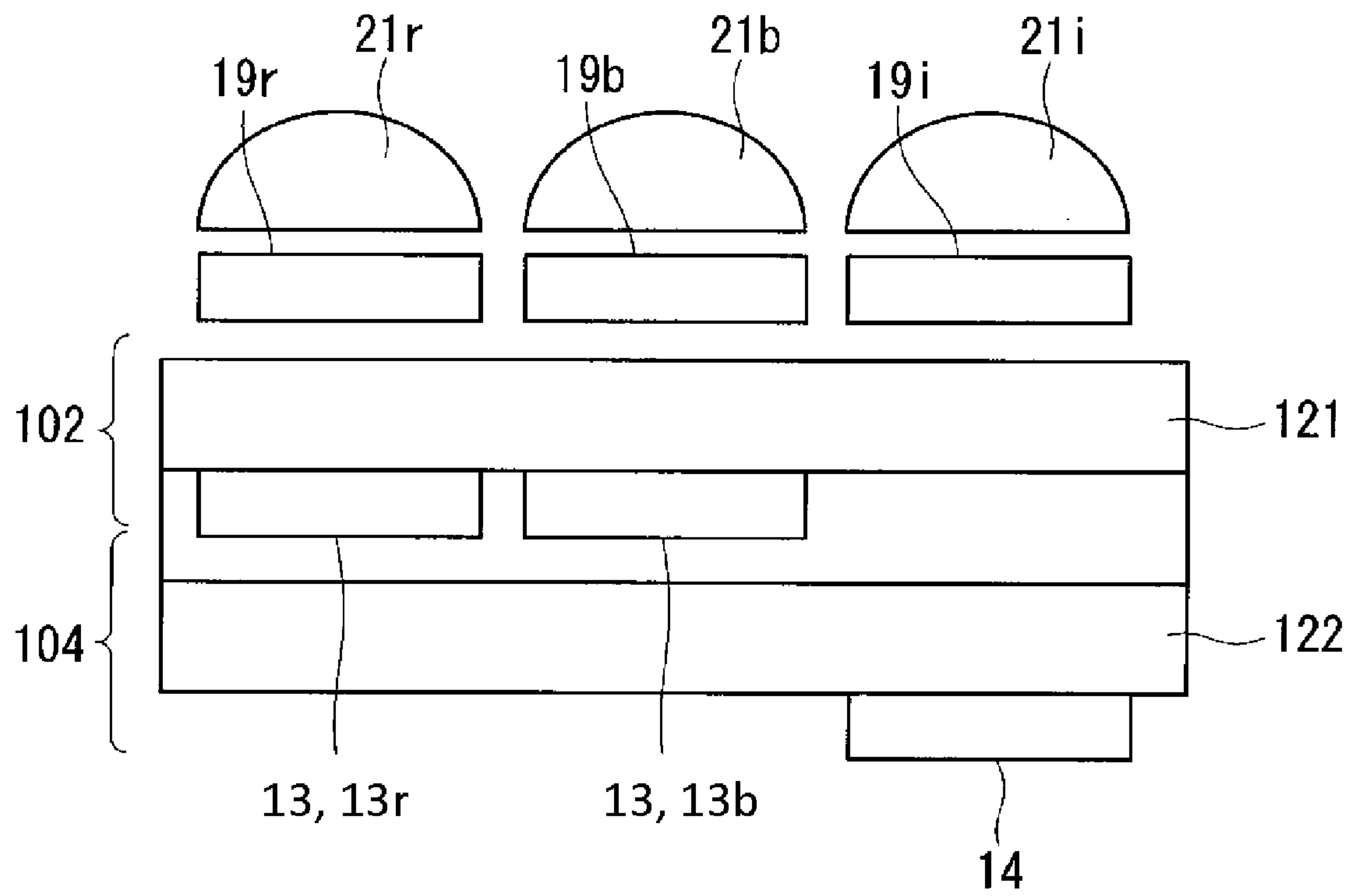
[図14A]



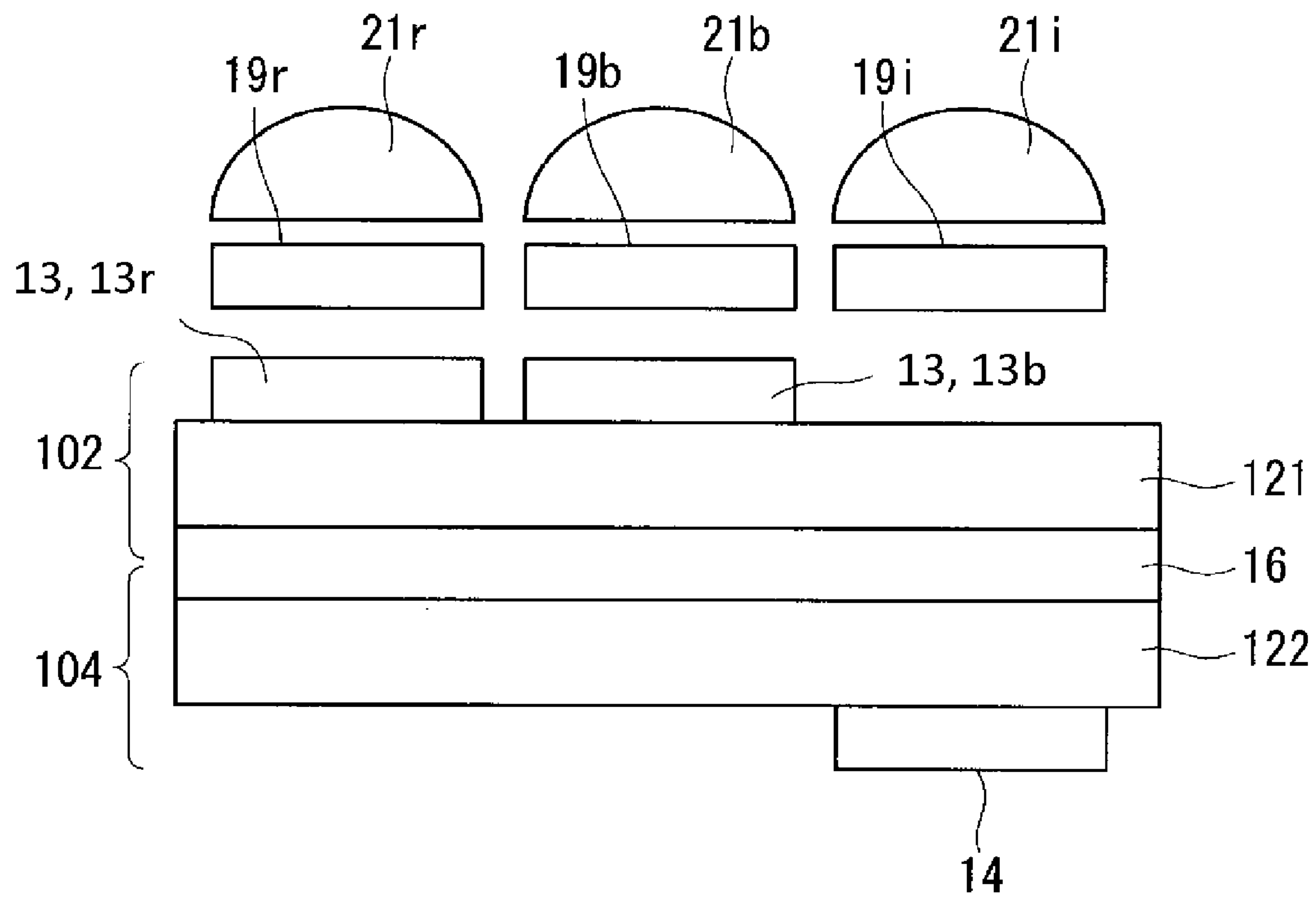
[図14B]



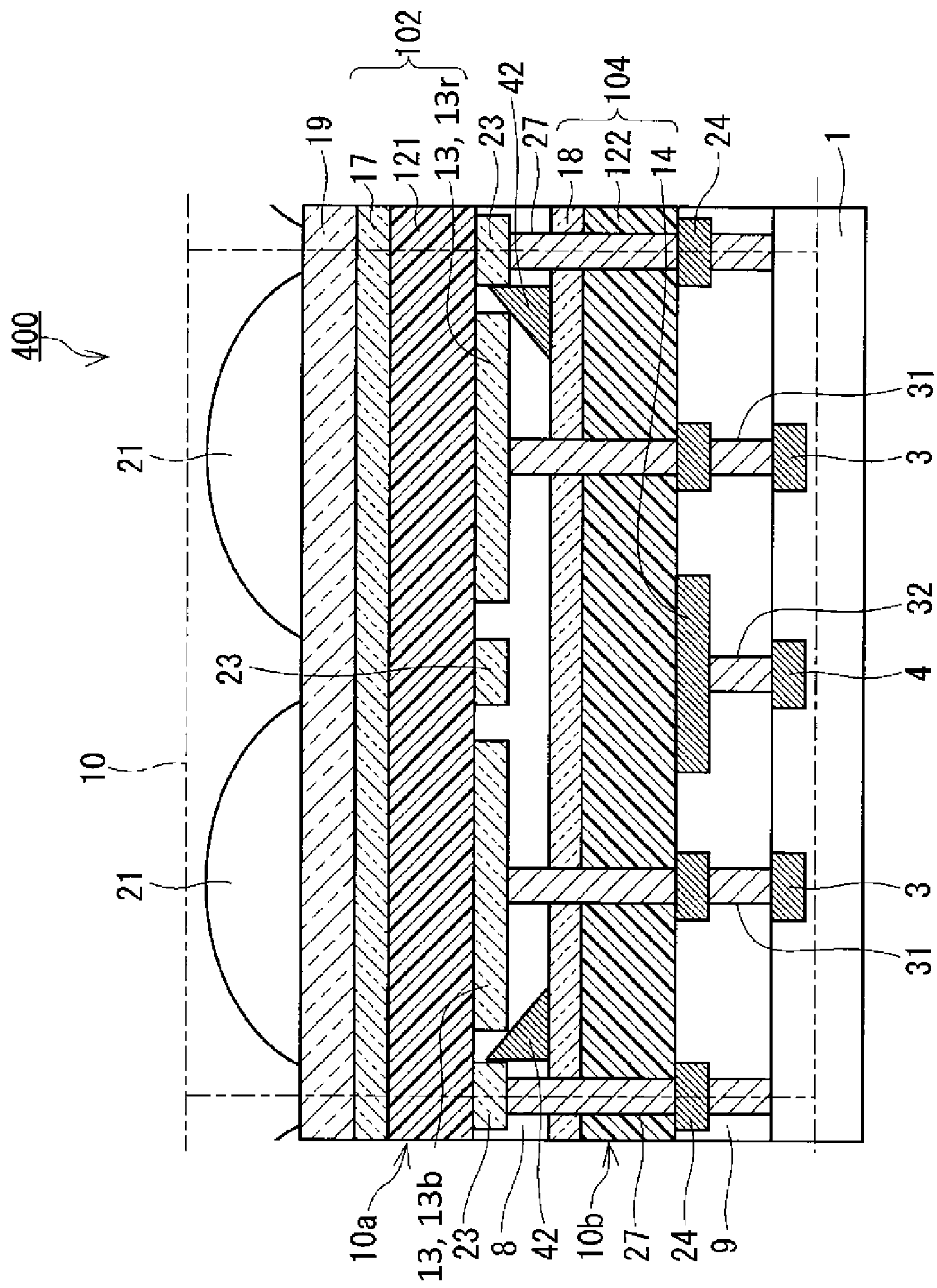
[図15A]



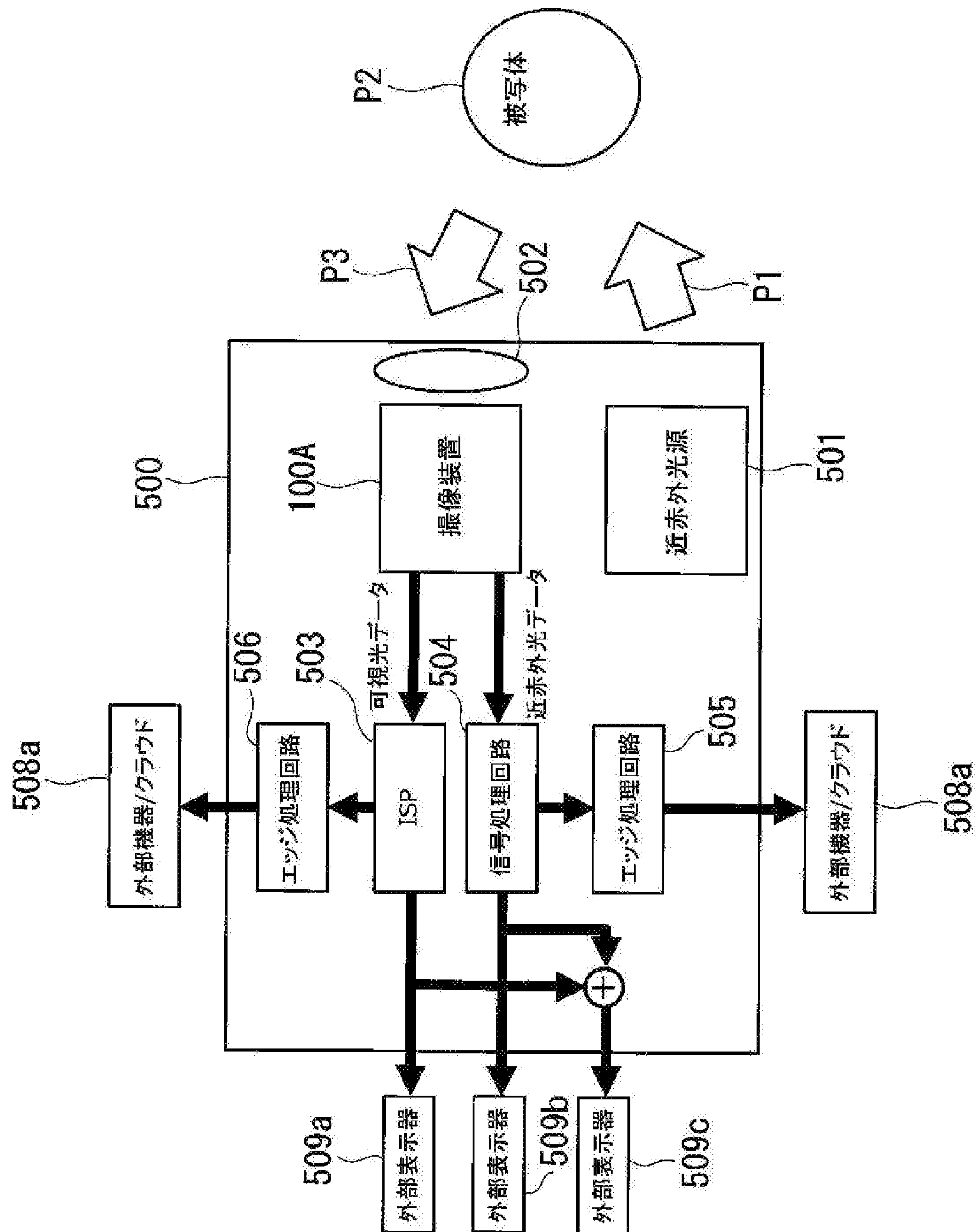
[図15B]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/036495

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146(2006.01) i, H04N5/369(2011.01) i
 FI: H01L27/146E, H04N5/369, H01L27/146D

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2009-54806 A (CANON INC.) 12 March 2009 (2009-03-12), paragraphs [0014]-[0018], fig. 1-4	1, 4, 8-13
X	JP 2016-12642 A (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) 21 January 2016 (2016-01-21), paragraphs [0026]-[0060], fig. 1-8	2, 5, 8-9, 11-12, 14
X	JP 2016-152417 A (SAMSUNG ELECTRONICS CO., LTD.) 22 August 2016 (2016-08-22), paragraphs [0042], [0064]-[0069], fig. 9	3, 6, 8-9, 11-12, 14
Y	JP 2015-73070 A (VISERA TECHNOLOGIES COMPANY LTD.) 16 April 2015 (2015-04-16), paragraphs [0013]-[0029], fig. 1	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

01 December 2020

Date of mailing of the international search report

08 December 2020

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/036495

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-13741 A (YOKOGAWA ELECTRIC CORPORATION) 22 January 1993 (1993-01-22), paragraphs [0006]-[0008], fig. 1, 2	1-15
Y	JP 3-148175 A (FUJITSU LIMITED) 24 June 1991 (1991-06-24), page 2, lower right column, line 6 to page 5, upper right column, line 15, fig. 1-8	1-15
X Y	KR 10-2018-0040556 A (SAMSUNG ELECTRONICS CO., LTD.) 20 April 2018 (2018-04-20), paragraphs [0027]-[0056], fig. 1-8	1, 4, 8-13 3, 6-7, 14-15
A	JP 2005-353626 A (FUJI PHOTO FILM CO., LTD.) 22 December 2005 (2005-12-22), entire text, all drawings	1-15
A	JP 2011-187725 A (TOSHIBA CORPORATION) 22 September 2011 (2011-09-22), entire text, all drawings	1-15
A	WO 2016/002576 A1 (SONY CORPORATION) 07 January 2016 (2016-01-07), entire text, all drawings	1-15
A	JP 2018-160779 A (CANON INC.) 11 October 2018 (2018-10-11), entire text, all drawings	1-15
A	US 2018/0190697 A1 (SAMSUNG ELECTRONICS CO., LTD.) 05 July 2018 (2018-07-05), entire text, all drawings	1-15
A	JP 2012-104759 A (FUJITSU LIMITED) 31 May 2012 (2012-05-31), entire text, all drawings	1-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/036495

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17 (2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:
2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Document 1: JP 2009-54806 A (CANON INC.) 12 March 2009 (2009-03-12), paragraphs [0014]-[0018], fig. 1-4
(Family: none)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/036495

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

(Invention 1) Claims 1, 4, and 8-13

Claims 1, 4, 8, and 11-12 lack novelty in light of document 1, or would be obtained by addition or design modification of a well-known feature to document 1, and thus do not have a special technical feature.

Accordingly claims 1, 4, 8, and 11-12 and claims 9-10 and 13 that cite claim 1 are classified as invention 1.

(Invention 2) Claims 2, 5, and 14-15

Claims 2, 5, and 14-15 cannot be said to have the same or corresponding technical features between these claims and claim 1 classified as invention 1.

In addition, claims 2, 5, and 14-15 are not substantially identical to or similarly closely related to any of the claims classified as invention 1.

Accordingly claims 2, 5, and 14-15 cannot be identified as invention 1. Meanwhile, claims 2, 5, and 14-15 have the special technical feature wherein [in a plan view, the first filter overlaps the at least one first pixel electrode, and the second filter overlaps the second pixel electrode]; thus these claims are classified as invention 2.

(Invention 3) Claims 3 and 6-7

Claims 3 and 6-7 cannot be said to have the same or corresponding technical features between these claims and claims 1 classified as invention 1 or claims 2 classified as invention 2.

In addition, claims 3 and 6-7 are not substantially identical to or similarly closely related to any of the claims classified as invention 1 or 2.

Accordingly claims 3 and 6-7 cannot be identified as either of inventions 1 and 2. Meanwhile, claims 3 and 6-7 have the special technical feature wherein [in a plan view, the optical axis of the first lens is positioned in a central region of the at least one first pixel electrode, and the optical axis of the second lens is positioned in a central region of the second pixel electrode]; thus these claims are classified as invention 3.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/036495

JP 2009-54806 A	12 March 2009	(Family: none)
JP 2016-12642 A	21 January 2016	(Family: none)
JP 2016-152417 A	22 August 2016	US 2016/0240571 A1 paragraphs [0075], [0111]-[0118], fig. 9 DE 102016102111 A1 KR 10-2016-0100569 A CN 105898118 A
JP 2015-73070 A	16 April 2015	US 2015/0091115 A1 paragraphs [0016]-[0032], fig. 1 CN 104517980 A TW 201515201 A
JP 5-13741 A	22 January 1993	(Family: none)
JP 3-148175 A	24.06. 1991	(Family: none)
KR 10-2018-0040556 A	20 April 2018	(Family: none)
JP 2005-353626 A	22 December 2005	(Family: none)
JP 2011-187725 A	22 September 2011	US 2011/0220778 A1 entire text, all drawings
WO 2016/002576 A1	07 January 2016	US 2017/0148841 A1 entire text, all drawings
JP 2018-160779 A	11 October 2018	(Family: none)
US 2018/0190697 A1	05 July 2018	KR 10-2018-0080421 A CN 108269813 A
JP 2012-104759 A	31 May 2012	(Family: none)

国際調査報告		国際出願番号 PCT/JP2020/036495
A. 発明の属する分野の分類（国際特許分類（I P C）） H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 E; H04N5/369; H01L27/146 D		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（I P C）） H01L27/146; H04N5/369		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 2 0 年 日本国実用新案登録公報 1 9 9 6 - 2 0 2 0 年 日本国登録実用新案公報 1 9 9 4 - 2 0 2 0 年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-54806 A（キヤノン株式会社）12.03.2009（2009 - 03 - 12） 段落[0014]-[0018]，図1-4	1，4，8-13
X	JP 2016-12642 A（パナソニック I P マネジメント株式会社）21.01.2016（2016 - 01 - 21） 段落[0026]-[0060]，図1-8	2，5，8-9， 11-12，14
X	JP 2016-152417 A（三星電子株式会社）22.08.2016（2016 - 08 - 22） 段落[0042]，[0064]-[0069]，図9	3，6，8-9， 11-12，14
Y	JP 2015-73070 A（采▲ぎよく▼科技股▲ふん▼有限公司）16.04.2015（2015 - 04 - 16） 段落[0013]-[0029]，図1	1-15
Y	JP 5-13741 A（横河電機株式会社）22.01.1993（1993 - 01 - 22） 段落[0006]-[0008]，図1-2	1-15
Y	JP 3-148175 A（富士通株式会社）24.06.1991（1991 - 06 - 24） 第2頁右下欄第6行-第5頁右上欄第15行，第1図-第8図	1-15
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 01.12.2020		国際調査報告の発送日 08.12.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 今井 聖和 5F 4666 電話番号 03-3581-1101 内線 3516

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	KR 10-2018-0040556 A (SAMSUNG ELECTRONICS CO., LTD.) 20.04.2018 (2018 - 04 - 20)	1, 4, 8-13
Y	段落[0027]-[0056], 図1-8	3, 6-7, 14-15
A	JP 2005-353626 A (富士写真フイルム株式会社) 22.12.2005 (2005 - 12 - 22) 全文全図	1-15
A	JP 2011-187725 A (株式会社東芝) 22.09.2011 (2011 - 09 - 22) 全文全図	1-15
A	WO 2016/002576 A1 (ソニー株式会社) 07.01.2016 (2016 - 01 - 07) 全文全図	1-15
A	JP 2018-160779 A (キヤノン株式会社) 11.10.2018 (2018 - 10 - 11) 全文全図	1-15
A	US 2018/0190697 A1 (SAMSUNG ELECTRONICS CO., LTD.) 05.07.2018 (2018 - 07 - 05) 全文全図	1-15
A	JP 2012-104759 A (富士通株式会社) 31.05.2012 (2012 - 05 - 31) 全文全図	1-15

第Ⅲ欄 発明の単一性が欠如しているときの意見（第 1 ページの 3 の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

文献1: JP 2009-54806 A（キヤノン株式会社）12.03.2009(2009-03-12)
段落[0014]-[0018]，図1-4
（ファミリーなし）

（発明 1）請求項1， 4， 8-13
請求項1， 4， 8， 11-12は、文献1により新規性が欠如している、または、文献1に対する周知技術の付加や設計変更の範ちゅうであり、特別な技術的特徴を有しない。
したがって、請求項1， 4， 8， 11-12及び請求項1を引用する請求項9-10， 13を発明 1 に区分する。

（発明 2）請求項2， 5， 14-15
請求項2， 5， 14-15は、発明1に区分された請求項1と、同一の又は対応する技術的特徴を有しているとはいえない。
また、請求項2， 5， 14-15は、発明 1 に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。
したがって、請求項2， 5， 14-15は発明 1 に区分できない。そして、請求項2， 5， 14-15は、[平面視において、前記第 1 フィルタは前記少なくとも 1 つの第 1 画素電極と重なり、前記第 2 フィルタは前記第 2 画素電極と重なっている]という特別な技術的特徴を有しているので、発明 2 に区分する。

（発明 3）請求項3， 6-7
請求項3， 6-7は、発明 1 に区分された請求項1又は発明 2 に区分された請求項2と、同一の又は対応する技術的特徴を有しているとはいえない。
また、請求項3， 6-7は、発明 1 又は発明 2 に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。
したがって、請求項3， 6-7は発明 1 及び発明 2 のいずれにも区分できない。そして、請求項3， 6-7は、[平面視において、前記第 1 レンズの光軸は前記少なくとも 1 つの第 1 画素電極の中心領域に位置し、前記第 2 レンズの光軸は前記第 2 画素電極の中心領域に位置する]という特別な技術的特徴を有しているので、発明 3 に区分する。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☒ 追加調査手数料の納付はあったが、異議申立てはなかった。

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-54806	A	12.03.2009	(ファミリーなし)	
JP	2016-12642	A	21.01.2016	(ファミリーなし)	
JP	2016-152417	A	22.08.2016	US 2016/0240571 A1 段落[0075], [0111]- [0118], 図9 DE 102016102111 A1 KR 10-2016-0100569 A CN 105898118 A	
JP	2015-73070	A	16.04.2015	US 2015/0091115 A1 段落[0016]-[0032], 図1 CN 104517980 A TW 201515201 A	
JP	5-13741	A	22.01.1993	(ファミリーなし)	
JP	3-148175	A	24.06.1991	(ファミリーなし)	
KR	10-2018-0040556	A	20.04.2018	(ファミリーなし)	
JP	2005-353626	A	22.12.2005	(ファミリーなし)	
JP	2011-187725	A	22.09.2011	US 2011/0220778 A1 全文全図	
WO	2016/002576	A1	07.01.2016	US 2017/0148841 A1 全文全図	
JP	2018-160779	A	11.10.2018	(ファミリーなし)	
US	2018/0190697	A1	05.07.2018	KR 10-2018-0080421 A CN 108269813 A	
JP	2012-104759	A	31.05.2012	(ファミリーなし)	