

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
14. September 2006 (14.09.2006)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2006/094487 A2

(51) Internationale Patentklassifikation:
Nicht klassifiziert

(21) Internationales Aktenzeichen: PCT/DE2006/000399

(22) Internationales Anmeldedatum:
1. März 2006 (01.03.2006)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2005 010 821.0 7. März 2005 (07.03.2005) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): TECHNISCHE UNIVERSITÄT BERLIN [DE/DE]; Strasse des 17. Juni 135, 10623 Berlin (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): STRITTMATTER, André [DE/DE]; Neue Schönholzer Strasse 5, 13187

Berlin (DE). REISSMANN, Lars [DE/DE]; Kalksee-
strasse 4, 12587 Berlin (DE). BIMBERG, Dieter
[DE/DE]; Hackländerweg 28, 14089 Berlin (DE).

(74) Anwalt: FISCHER, Uwe; Moritzstrasse 22, 13597 Berlin (DE).

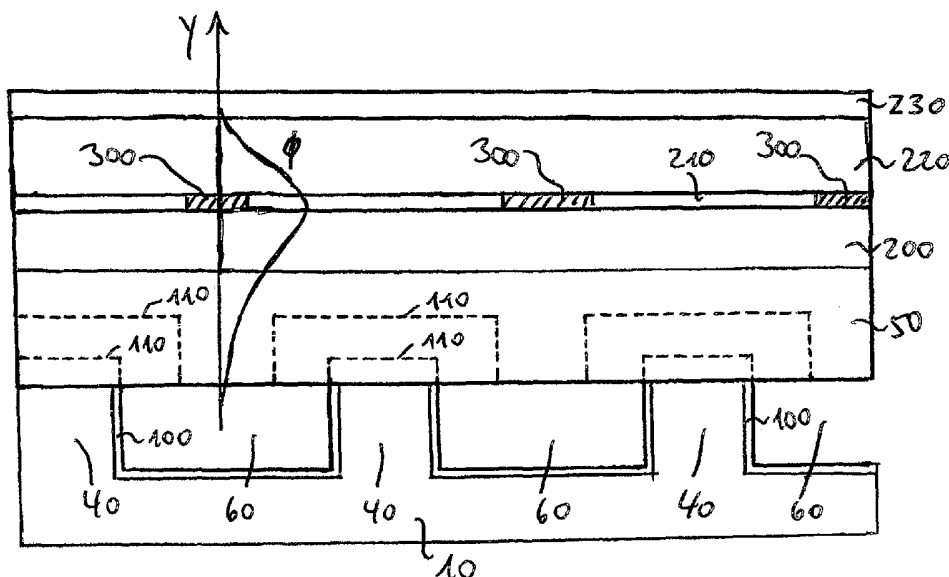
(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PRODUCING A COMPONENT

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN EINES BAUELEMENTS



(57) Abstract: The invention relates to a method for producing an electrical and/or optical component. The aim of the invention is to attain a particularly good quality of the component and, in particular, to reliably prevent crystal offsettings in the material layers of the component. To this end, the invention provides a method for producing a component (70, 300, 405) during which at least one trench (30) is etched into a substrate (10). At least one semiconductor layer (50) is laterally grown over said trench so that the trench is completely covered by the semiconductor layer while forming a gas-filled, in particular, air-filled cavity (60). The component is integrated in the semiconductor layer or in an additional semiconductor layer applied to the first semiconductor layer, the active region of the component being located above the cavity.

[Fortsetzung auf der nächsten Seite]

WO 2006/094487 A2



TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Veröffentlicht:

- ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

(57) Zusammenfassung: Die Erfindung bezieht sich auf ein Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements. Um zu erreichen, dass eine besonders gute Qualität des Bauelements erreicht wird und insbesondere Kristallversetzungen in den Materialschichten des Bauelements zuverlässig vermieden werden, ist erfindungsgemäß ein Verfahren zum Herstellen eines Bauelements (70, 300, 405) vorgesehen, bei dem in ein Substrat (10) zumindest ein Graben (30) geätzt wird, der Graben mit mindestens einer Halbleiterschicht (50) lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums (60) vollständig abgedeckt wird und das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert wird, wobei der aktive Bereich des Bauelements oberhalb des Hohlraumes angeordnet wird.

Verfahren zum Herstellen eines Bauelements

Die Erfindung bezieht sich auf ein Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements - beispielsweise eines elektrischen Transistors, eines Lasers, einer Leuchtdiode, eines Photodetektors oder eines optischen Wellenleiters.

Ein derartiges Verfahren ist beispielsweise aus der US-Patentschrift 5,389,571 bekannt. Bei diesem Verfahren wird auf einem Silizium-Substrat zunächst eine AlN-Zwischenschicht aufgebracht. Auf dieser AlN-Zwischenschicht werden anschließend GaN-Schichten abgeschieden, aus denen eine Leuchtdiode gebildet wird. Die Funktion der AlN-Zwischenschicht besteht darin, dreidimensionales Wachstum der GaN-Schichten zu vermeiden; GaN und Silizium weisen nämlich unterschiedliche Gitterkonstanten auf, so dass es bei einem unmittelbaren Aufwachsen der GaN-Schichten auf dem Silizium-Substrat zu dreidimensionalem Wachstum kommen würde.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements anzugeben, bei dem eine besonders gute Qualität des Bauelements erreicht wird. Insbesondere sollen Kristallversetzungen in den Materialschichten des Bauelements zuverlässig vermieden werden.

Diese Aufgabe wird erfindungsgemäß durch ein Verfahren mit den Merkmalen gemäß Patentanspruch 1 gelöst. Vorteilhafte Ausgestaltungen des erfindungsgemäßen Verfahrens sind in Unteransprüchen angegeben.

Danach ist erfindungsgemäß ein Verfahren vorgesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird. Der Graben wird mit mindestens einer Halbleiterschicht lateral derart überwachsen, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird. Anschließend wird das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebracht weiteren Halbleiterschicht integriert, wobei der aktive Bereich des Bauelements oberhalb des Hohlraumes angeordnet wird.

Ein wesentlicher Vorteil des erfindungsgemäßen Verfahrens besteht darin, dass aufgrund des Ätzens eines oder mehrerer Gräben ein besonders versetzungsarmes Aufwachsen der Halbleiterschichten ermöglicht wird. Durch das Ätzen von Gräben wird nämlich ein nichtplanares Substrat erzeugt, auf dem anschließend auch solche Halbleiterschichten versetzungsarm abgeschieden werden können, deren Kristall-Gitterabstände nicht zu den Kristall-Gitterabständen des Substrats passen. Dies ist darauf zurückzuführen, dass im Bereich der Gräben die abgeschiedenen Halbleiterschichten keinen Kontakt zum Substrat aufweisen, so dass in diesen Bereichen keine Gitterspannungen auftreten können.

Ein weiterer wesentlicher Vorteil des erfindungsgemäßen Verfahrens besteht in verbesserten Eigenschaften des Bauelements, da dieses über dem gasgefüllten Hohlraum platziert wird. Sowohl bei optischen als auch bei elektrischen Bauelementen ist es nämlich regelmäßig von Vorteil, wenn die von den Bauelementen erzeugten elektrischen und/oder elektromagnetischen Felder bzw. Wellen nicht in das Substrat eindringen können, weil ein solches Eindringen zur Ausbildung zusätzlicher Dämpfung und/oder zur Ausbildung zusätzlicher kapazitärer Effekte führen kann; solche parasitären Effekte

werden bei dem erfindungsgemäßen Verfahren vermieden, weil die Bauelemente gezielt in einem Bereich platziert werden, der durch ein Gas, beispielsweise Luft, von dem Substrat entfernt ist, so dass eine elektrische und optische Entkopplung vom Substrat erreicht wird.

Im Ergebnis tritt bei dem erfindungsgemäßen Verfahren ein Synergieeffekt auf: Durch das Überwachsen der zuvor geätzten Gräben wird einerseits das Kristallwachstum der aufzuwachsen- den Halbleiterschichten verbessert. Andererseits werden dadurch außerdem Bereiche geschaffen, in denen die Bauelemente unter Verbesserung ihrer elektrischen und/oder optischen Eigenschaften platziert werden können.

Silizium ist bekanntermaßen ein für die Herstellung elektrischer Komponenten sehr geeignetes Material, so dass es als vorteilhaft angesehen wird, wenn als Substrat ein Silizium-Substrat verwendet wird.

Zur Bildung elektrooptischer Bauelemente wird vorzugsweise als Halbleiterschicht eine Nitrid-Schicht, insbesondere auf Basis eines oder mehrerer Elemente der Gruppe III des Periodensystems, abgeschieden. Beispielsweise können als Halbleiterschicht GaN-Schichten oder GaN-haltige Schichten auf dem Substrat abgeschieden werden.

Ein besonders versetzungsarmes Wachstum von GaN-Schichten oder GaN-haltigen Schichten auf einem Silizium-Substrat wird beispielsweise erreicht, wenn die Oberfläche des Silizium-Substrats eine (111)-Orientierung aufweist und die Längsrichtung des Hohlraumes entlang einer (1 -1 0)-Substratorientierung oder einer (1 1 -2)-Substratorientierung angeordnet wird.

Handelt es sich bei dem Bauelement um ein optoelektronisches Bauelement, so wird die optisch aktive Zone des optoelektronischen Bauelements vorzugsweise oberhalb des Hohlraumes angeordnet.

5

Im Falle eines optoelektronischen Bauelements mit einem optischen Wellenleiter wird die Längsrichtung des Wellenleiters bevorzugt parallel zur Längsrichtung des Hohlraumes angeordnet.

10

Als optoelektronisches Bauelement kann beispielsweise ein lichtemittierendes Element, insbesondere eine Leuchtdiode oder ein Laser, oder ein Detektorelement, insbesondere eine Photodiode, hergestellt werden. Handelt es sich bei dem optoelektronischen Bauelement um einen kantenemittierenden Laser, so wird dessen Emissionsrichtung vorzugsweise parallel zur Längsrichtung des Hohlraumes angeordnet.

Als Bauelement kann beispielsweise auch ein Transistor, insbesondere ein Feldeffekttransistor hergestellt werden. In diesem Falle wird der Kanalbereich des Transistors bevorzugt oberhalb des Hohlraums angeordnet. Der Kanalbereich kann senkrecht, parallel oder in jedem beliebigen anderen Winkel zur Längsrichtung des Hohlraumes angeordnet werden.

25

Im Übrigen kann oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement hergestellt werden, wobei die beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden werden.

30

Um zu vermeiden, dass es während des Aufwachsens der Halbleiterschicht zu Wachstumsstörungen kommt, die auf ein Ausdiffundieren von Atomen aus dem Substrat zurückzuführen

sind, wird nach dem Ätzen des Grabens das Substrat bevorzugt mit einer Passivierungsschicht versehen und die Halbleiterschicht wird erst danach mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden.

5

Besonders zuverlässig wird ein Ausdiffundieren störender Substrat-Atome vermieden, wenn das Abscheiden der Passivierungsschicht vorzugsweise derart erfolgt, dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden. Somit wird sichergestellt, dass auch aus diesen Seitenwandbereichen keine Verunreinigungen austreten können.

Die Passivierungsschicht kann beispielsweise unmittelbar als Nukleationsschicht für das Aufwachsen der Halbleiterschicht verwendet werden. Im Übrigen kann die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet werden.

Um eine Kontaktierung des Bauelements über das Substrat zu ermöglichen, wird die Passivierungsschicht vorzugsweise elektrisch leitfähig ausgebildet.

Die Passivierungsschicht kann beispielsweise durch eine einzige Schicht oder alternativ durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet werden. Vorzugsweise wird als Passivierungsschicht eine AlN- oder eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN- und mindestens einer $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden.

Zur Bildung der Passivierungsschicht kann beispielsweise zunächst auch eine AlAs-Schicht abgeschieden werden; diese

AlAs-Schicht wird anschließend vorzugsweise unter Bildung einer AlN-Schicht nitriert.

Zur Bildung des Bauelements kann auf die AlN-Passivierungsschicht beispielsweise eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht als weitere Passivierungsschicht oder als Halbleiter- bzw. „Nutzschicht“ abgedeckt werden.

Um zu vermeiden, dass es bei dickeren GaN-Halbleiterschichten oder bei dickeren GaN-haltigen Halbleiterschichten zu Kristallversetzungen kommt, wird während des Aufwachsens der GaN-Halbleiterschicht bzw. der GaN-haltigen Halbleiterschicht das Wachstum vorzugsweise zumindest einmal unterbrochen und bei jeder Unterbrechung wird jeweils eine Zwischenschicht aufgewachsen. Diese Zwischenschicht ist bevorzugt derart beschaffen, dass sie eine kompressive Verspannung erzeugt.

Als Zwischenschichten können beispielsweise AlN-Schichten aufgewachsen werden. Die Dicke jeder Zwischenschicht beträgt beispielsweise zwischen 7 nm und 9 nm, vorzugsweise ca. 8 nm.

Das Wachstum der Zwischenschichten wird bevorzugt bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius, durchgeführt. Nachfolgend beziehen sich alle Temperaturangaben auf Grad Celsius, sofern im Einzelfall nichts anderes angegeben ist.

Im Hinblick auf ein besonders gutes Kristallwachstum wird es als vorteilhaft angesehen, wenn eine Mehrzahl paralleler Gräben in das Substrat geätzt wird, wobei der Abstand der Gräben zueinander kleiner als die Breite der Gräben gewählt wird. Die Tiefe der Gräben beträgt beispielsweise mindestens 1 μm , vorzugsweise 2-4 μm . Die Breite der Gräben liegt bevorzugt bei mindestens 2 μm , vorzugsweise bei 5 μm bis 10 μm . Die

Breite der Stege, die jeweils zwischen zwei benachbarten Gräben gebildet werden, beträgt beispielsweise maximal 2 μm und ist vorzugsweise kleiner als 1 μm .

5 Im Falle, dass sehr kleine Bauelemente wie beispielsweise Transistoren oberhalb des Hohlraumes angeordnet werden, ist es vorteilhaft, diese Bauelemente am äußeren Rand des Hohlraumes anzuordnen, um eine Ableitung von Abwärme der Bauelemente in das Substrat zu erleichtern. Außerdem ist zu
10 erwägen, die Breite der Gräben kleiner als die erwähnten Mindestbreiten zu wählen, um einen Wärmeabfluss zu beiden Hohlraumrändern zu ermöglichen; eine optimale Wärmeabfuhr wird erreicht, wenn die Breite des Hohlraumes nur wenig größer als die Breite des Bauelements ist.

15

Im Hinblick auf eine besonders geringe Kristallversetzungsdichte wird es als vorteilhaft angesehen, wenn die Gräben derart angeordnet werden, dass die zwischen den Gräben stehen bleibenden Stege eine Säulenstruktur, beispielsweise ein he-
20 xagonales Gitter, bilden.

Als Substrat kann beispielsweise ein SOI(SOI:silicon-on-insulator)-Substrat verwendet werden; der Graben bzw. die Gräben können in diesem Falle beispielsweise bis zur vergraben-
25 benen Isolationsschicht geätzt werden, die als Ätzstopp fungieren würde. SOI-Material bewirkt eine besonders gute Isolation insbesondere für Transistoren.

Die Erfindung bezieht sich außerdem auf ein elektrisches
30 und/oder optisches Bauelement.

Der Erfindung liegt bezüglich eines solchen Bauelements die Aufgabe zugrunde, ein besonders gutes Bauelementverhalten zu erhalten.

Diese Aufgabe wird erfindungsgemäß durch ein Bauelement mit den Merkmalen gemäß Patentanspruch 33 gelöst. Vorteilhafte Ausgestaltungen des erfindungsgemäßen Bauelements sind in Unteransprüchen angegeben.

Danach ist erfindungsgemäß ein Bauelement mit einem Substrat mit zumindest einem Graben vorgesehen, wobei der Graben mit mindestens einer Halbleiterschicht lateral derart überwachsen ist, dass er von der Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt ist. Der aktive Bereich des Bauelements ist in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert und - vorzugsweise ausschließlich - oberhalb des Hohlraumes angeordnet. Unter dem Begriff „aktiver Bereich“ ist beispielsweise bei einem lichtemittierenden Element wie z. B. einem Laser oder einer Leuchtdiode der lichterzeugende Bereich, bei einem Feldeffekttransistor der Kanalbereich und bei einem Wellenleiter der wellenführende Bereich zu verstehen.

Bezüglich der Vorteile des erfindungsgemäßen Bauelements wird auf die obigen Ausführungen im Zusammenhang mit dem erfindungsgemäßen Verfahren verwiesen. Entsprechendes gilt für die in den Unteransprüchen definierten vorteilhaften Ausgestaltungen des Bauelements.

Das bereits oben im Detail beschriebene Abscheiden einer Passivierungsschicht stellt im Übrigen einen selbständigen Erfindungsgedanken dar. Durch das Abscheiden der Passivierungsschicht wird ein Austreten von Verunreinigungen aus dem Substrat während des Aufwachsens der Halbleiterschicht verhindert, so dass das Aufwachsen der Halbleiterschicht nicht

gestört wird und ein versetzungsarmes Überwachsen des Grabens zuverlässig erreicht wird. Demgemäß wird also ein Verfahren als erfinderisch angesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird, nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht versehen wird, wobei das Abscheiden der Passivierungsschicht derart erfolgt, dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden, mindestens eine Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden wird, wobei der Graben mit der Halbleiterschicht lateral derart überwachsen wird, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird, und das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebrauchten weiteren Halbleiterschicht integriert wird.

Das Abscheiden von Zwischenschichten während des Abscheidens einer GaN-Halbleiterschicht oder einer GaN-haltigen Halbleiterschicht stellt einen weiteren selbständigen Erfindungsaspekt dar. Durch das Abscheiden von Zwischenschichten werden Kristallspannungen in der Halbleiterschicht verhindert, zumindest reduziert, so dass ein versetzungsärmeres Überwachsen des Grabens erreicht wird. Es wird demgemäß also auch ein Verfahren als erfinderisch angesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird und der Graben mit mindestens einer GaN-Halbleiterschicht oder einer GaN-haltigen Halbleiterschicht lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird, wobei während des Aufwachsens der Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht aufgewachsen wird, und bei dem das Bau-

element in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert wird.

5 Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen erläutert. Dabei zeigen

Figur 1 ein erstes Ausführungsbeispiel für ein erfindungsgemäßes Bauelement, anhand dessen eine
10 erste Variante des erfindungsgemäßen Verfahrens erläutert wird,

Figur 2 ein zweites Ausführungsbeispiel der Erfindung, bei dem die Substratoberfläche passiviert wird,
15

Figur 3 ein drittes Ausführungsbeispiel der Erfindung, bei dem Zwischenschichten abgeschieden werden,

Figur 4 ein viertes Ausführungsbeispiel der Erfindung mit einer Laserstruktur und
20

Figur 5 ein fünftes Ausführungsbeispiel der Erfindung mit einer Feldeffekttransistorstruktur.

25

In den Figuren 1 bis 5 werden für identische oder vergleichbare Komponenten dieselben Bezugszeichen verwendet.

In der Figur 1 erkennt man ein Siliziumsubstrat 10, dessen
30 Substratoberfläche 20 eine (111) Orientierung aufweist. Zur Herstellung der in der Figur 1 dargestellten Struktur wird auf die Oberfläche 20 des Siliziumsubstrats 10 zunächst eine fotolithographisch definierte Fotolackmaske in Form paralleler, in Silizium [1-10]-Richtung orientierter Streifen

aufgebracht. Bei der Darstellung gemäß der Figur 1 würden sich diese Streifen in Z-Richtung erstrecken. Die Breite dieser Streifen beträgt $2\ \mu\text{m}$ und der Abstand zwischen den Streifen jeweils $3\ \mu\text{m}$. Durch Trockenätzung mit einem $\text{SF}_6:\text{O}_2$ -Plasma wird die Siliziumoberfläche 20 zwischen den Fotolackstreifen bis zu einer Tiefe von $T=2\ \mu\text{m}$ geätzt. Die Oberfläche 20 des Siliziumsubstrats 10 weist dann Gräben auf, die in der Figur 1 mit dem Bezugszeichen 30 gekennzeichnet sind. Die Breite b der Gräben beträgt ca. $b = 3\ \mu\text{m}$. Die zwischen den Gräben 30 befindlichen Stege 40 weisen eine Breite $B = 2\ \mu\text{m}$ auf.

Nach dem Ätzen der Gräben 30 wird das Siliziumsubstrat 10 in Aceton und Propanol gereinigt und einer Ätzung mit einem $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ -Gemisch und gepufferter HF-Lösung unterzogen, wobei zwischen jedem einzelnen Schritt eine ausreichende Spülung mit deionisiertem Reinstwasser erfolgt.

Anschließend wird auf das so gereinigte Siliziumsubstrat 10 eine Halbleiterschicht, beispielsweise eine Galliumnitrit-Halbleiterschicht 50 abgeschieden. Als Ausgangsstoffe für die Epitaxie können alle geeigneten chemischen Verbindungen mit Gruppe-III bzw. Gruppe-V Elementen verwendet werden, die zum Abscheiden der gewünschten Galliumnitrit-Halbleiterschicht führen. Geeignet heißt in diesem Zusammenhang, dass die Verbindungen bei Raumtemperatur stabil sind, sich aber bei den für Nitrit-Epitaxie üblichen Temperaturen $T > 100^\circ\text{C}$ zerlegen lassen. Verwendet werden können beispielsweise Trimethylgallium, Trimethylaluminium, Ammoniak und Arsin. Für die Epitaxie kann beispielsweise eine metallorganische Gasphasen-Epitaxie (MOCVD) oder eine andere Epitaxie-Methode, wie MBE oder HVPE, verwendet werden.

Das Abscheiden der Galliumnitrit-Halbleiterschicht 50 erfolgt dabei derart, dass die Gräben 30 lateral überwachsen werden. Durch dieses laterale Überwachsen bildet sich auf dem nichtplanaren Siliziumsubstrat 10 eine geschlossene, planare Deckschicht, unter der sich gas-, insbesondere luftgefüllte Hohlräume 60 ausbilden. Auf die derart abgeschiedene Halbleiterschicht 50 können in üblicher, bekannter Weise elektrische, elektronische oder elektrooptische Bauelemente 70, beispielsweise im Rahmen weiterer Abscheideprozesse, angeordnet werden. Die Anordnung der Bauelemente 70 auf der Halbleiterschicht 50 erfolgt dabei derart, dass diese oberhalb der gasgefüllten Hohlräume 60 liegen. Die Anordnung der Bauelemente 70 oberhalb der Hohlräume 60 führt nämlich zu einem besonders günstigen elektrischen und/oder optischen Verhalten der Bauelemente, was weiter unten im Zusammenhang mit den Ausführungsbeispielen gemäß Figur 4 und 5 noch näher im Detail erläutert werden wird.

In der Figur 2 ist ein zweites Ausführungsbeispiel der Erfindung gezeigt. Man erkennt, dass auf dem Siliziumsubstrat 10 nach dem Ätzen der Gräben 30 zunächst eine Passivierungsschicht 100 aufgebracht wird, bevor die Galliumnitrit-Halbleiterschicht 50 ganzflächig auf dem Substrat 10 abgeschieden wird.

Die Bildung der Passivierungsschicht 100 wird wie folgt durchgeführt: Zunächst wird auf dem nichtplanaren Siliziumsubstrat 10 bei einer Temperatur von ca. 430°C eine ca. 2 nm dicke Aluminiumarsenit (AlAs)-Schicht abgeschieden. Anschließend erfolgt das Wachstum einer ca. 30 nm dicken AlAs-Schicht bei einer Temperatur von 825°C. Das so gebildete Aluminiumarsenit-Schichtpaket wird durch Zufuhr von Ammoniak bei einer Temperatur von ca. 960°C nitriert, so dass eine Aluminiumnitrit(AlN)-Schicht bzw. Oberfläche erhalten wird.

Danach wird auf der so gebildeten Aluminiumnitrit-Oberfläche eine ca. 50 nm dicke $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht ($x>0$) bei einer Temperatur von ca. 1150°C abgeschieden; der Reaktordruck beträgt vorzugsweise ca. 50 mbar, und die Wachstumsrate ist vorzugsweise größer als 0,3 $\mu\text{m}/\text{h}$. Das Abscheiden dieser Schicht erfolgt durch ein Zuschalten von TMAI (Trimethyl-Aluminium) und TMGa (Trimethyl-Gallium) sowie Ammoniak. Die Wachstumsrate der $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht ergibt sich aus dem entsprechenden Angebot von TMAI und TMGa. Solche Schichten besitzen einen hohen Haftungsgrad an der Siliziumoberfläche 20 des Siliziumsubstrats 10, wodurch die gesamte Oberfläche, insbesondere auch die Seitenwände 105 der Gräben 30, vollständig bedeckt werden.

15

Das in dieser Weise gebildete Schichtpaket aus Aluminiumnitrit und der darauf aufgesetzten $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht ist in der Figur 2 als Passivierungsschicht 100 bezeichnet. Auf diese Passivierungsschicht 100 wird anschließend als Halbleiterschicht eine GaN-Schicht 50 durch Zufuhr von TMGa und Ammoniak bei einer Temperatur von 1125°C mit einer vertikalen Wachstumsrate von 0,5 $\mu\text{m}/\text{h}$ und einem Reaktordruck von 200 mbar gewachsen. Nachdem sich die lateralen Wachstumsfronten geschlossen haben und die Gräben 30 unter Bildung der gasgefüllten Hohlräume 60 geschlossen sind, kann eine gebräuchliche Halbleiterstruktur für Transistoren, Leuchtdioden oder Laserdioden aus $(\text{In},\text{Ga},\text{Al})\text{N}$ -Schichten als Halbleiterbauelemente abgeschieden werden.

30 In der Figur 3 ist ein drittes Ausführungsbeispiel der Erfindung dargestellt. Man erkennt, dass beim Abscheiden der Galliumnitrat-Halbleiterschicht 50 zusätzliche Zwischenschichten 110 abgeschieden werden.

Die Herstellung der Struktur gemäß Figur 3 erfolgt in folgenden Schritten: Das Substrat 10 wird unter Stickstoffatmosphäre zunächst auf eine Temperatur von 720°C aufgeheizt. Der Wachstums-Start erfolgt durch Vorströmen mit TMAI für 10 Sekunden und anschließendem Zuschalten von Ammoniak mit einem Fluss von 1,5 l/min bei einem Reaktordruck von ca. 50 mbar. Die resultierende AlN-Nukleationsschicht dient gleichzeitig als Passivierungsschicht 100 und wird daher 50 nm dick gewachsen.

10

Anschließend beginnt das Wachstum der Galliumnitrit-Halbleiterschicht 50 durch Zufuhr TMGa und Ammoniak bei einer Temperatur von 125°C und einem Reaktordruck von 200 mbar sowie einer vertikalen Wachstumsrate von 0,5 µm/h. Das Wachstum der GaN-Schicht wird nach jeweils 0,5 µm – also einer Wachstumszeit von ca. 60 min vertikalen GaN-Wachstums – unterbrochen und es wird eine ca. 8 nm dicke AlN-Schicht als Zwischenschicht 110 bei einer Temperatur von 1000°C und einem Reaktordruck von 50 mbar sowie einer Wachstumsrate von 160 nm/h auf die GaN-Oberfläche gewachsen. Anschließend wird wieder eine GaN-Schicht für 60 min aufgewachsen. Diese GaN/AlN-Abscheidung wird so oft wiederholt, bis sich eine geschlossene GaN-Oberfläche 120 ergibt, auf die dann geeignete Bauelemente 70 aufgebracht bzw. abgeschieden werden können.

25

Bei dem Ausführungsbeispiel gemäß der Figur 3 sind zwei Zwischenschichten 110 in der Halbleiterschicht 50 untergebracht. Selbstverständlich ist die Anzahl der Zwischenschichten 110 so zu wählen, dass ein möglichst versetzungsarmes Wachstum der Galliumnitrit-Halbleiterschicht 50 erreicht wird.

30

In der Figur 4 ist ein viertes Ausführungsbeispiel der Erfindung gezeigt; bei diesem Beispiel werden auf der

Galliumnitrit-Halbleiterschicht 50 optische Bauelemente in Form dreier Laser 300 aufgebracht.

Zur Herstellung der in der Figur 4 dargestellten Laserstruktur wird das Siliziumsubstrat 10 zunächst mit den Gräben 30 versehen und anschließend mit der Passivierungsschicht 100 passiviert. Nachfolgend wird auf der passivierten Siliziumoberfläche 20 eine Galliumnitrit-Halbleiterschicht 50 abgeschieden, wodurch die Gräben 30 unter Bildung gasgefüllter Hohlräume 60 überwachsen werden. Während des Abscheidens der Galliumnitrit-Halbleiterschicht 50 werden jeweils Zwischenschichten 110 abgeschieden, um Kristallversetzungen beim Wachstum der Galliumnitrit-Halbleiterschicht 50 zu vermeiden. Nachdem die Gräben 30 vollständig geschlossen sind, wird auf der Galliumnitrit-Halbleiterschicht 50 zunächst eine n-dotierte Kontaktschicht 200 aufgebracht. Auf der n-dotierten Kontaktschicht 200 wird eine lichtemittierende Schicht 210 und darauf eine Wellenleitermantelschicht 220 abgeschieden. Nachfolgend wird auf die Wellenleitermantelschicht 220 eine p-dotierte Kontaktschicht 230 abgeschieden, die eine obere Elektrodenschicht der Laserstruktur bildet.

Die Laserstruktur gemäß Figur 4 umfasst insgesamt drei kantenemittierende Laser 300, die das Licht jeweils parallel zur Längsrichtung der Gräben 30 bzw. parallel zur Längsrichtung der gasgefüllten Hohlräume 60 emittieren. Die optische Feldverteilung - in y-Richtung - der drei Laser 300 ist in der Figur 4 ebenfalls schematisch dargestellt. Man erkennt, dass sich die optische Feldverteilung Φ bis in die gasgefüllten Hohlräume 60 hineinerstreckt, jedoch aufgrund des hohen Brechzahlsprungs zwischen Halbleitermaterial und Gas von dem Siliziumsubstrat 10 getrennt bleibt. Dadurch, dass die optische Feldverteilung sich nicht bis in das Siliziumsubstrat hinein erstrecken kann, wird eine zusätzliche Lichtdämpfung

bzw. Wellenleiterdämpfung durch das Siliziumsubstrat 10 verhindert.

Zur Herstellung der Laserstruktur gemäß Figur 4 im Einzelnen:
5 Das Abscheiden der lateral überwachsenen Galliumnitrit-Halbleiterschicht 50 erfolgt entsprechend den im Zusammenhang mit den Figuren 1, 2 und 3 beschriebenen Verfahren, wobei eine Passivierung der Oberfläche 20 des Siliziumsubstrats 10 durch eine Passivierungsschicht 100 in Form einer 50 nm dicken AlN-Nukleationsschicht erfolgt. Auf dieser
10 Passivierungsschicht 100 wird die Galliumnitrit-Halbleiterschicht 50 abgeschieden, wobei zusätzlich jeweils eine 8 nm dünne AlN-Zwischenschicht 110 genau dann abgeschieden wird, wenn jeweils 500 nm Galliumnitrit in vertikaler
15 Richtung gewachsen worden sind. Diese Prozedur wird wiederholt, bis die resultierende Galliumnitrit-Halbleiterschicht 50 die Gräben 30 lateral vollständig abschließt und die gasgefüllten Hohlräume 60 komplett abgedeckt sind.

20 Auf die so erhaltene, defektarme Galliumnitrit-Halbleiterschicht werden anschließend die bereits erläuterten Laser 300 aufgewachsen, die die genannten Schichten 200 bis 230 umfassen. Für die Herstellung der Laserdioden 300 sind nach Abschluss der Epitaxie weitere Prozesse notwendig, die
25 den vertikalen Stromfluss und/oder die laterale, optische Wellenführung auf den Bereich oberhalb der gasgefüllten Hohlräume 60 begrenzen - dies ist in der Figur 4 durch schraffierte Zonen 300 angedeutet. Diese weiteren Prozesse können z. B. Ätzprozesse zur Definition eines Rippenwellenleiters umfassen oder Implantationsprozesse zur Definition
30 entsprechender Strompfade. Wichtig ist jedoch, dass die Laser 300 sowie die ggf. mit den Lasern 300 in Verbindung stehenden optischen Wellenleiter derart ausgerichtet sind, dass sich das Licht oberhalb und ggf. innerhalb der gasgefüllten Hohl-

räume 60 ausbreitet, und zwar entlang der Längsrichtung der Hohlräume 60. Durch die entsprechende Anordnung der Laser 30 sowie die entsprechende Anordnung der Lichtausbreitungsrichtung ist sichergestellt, dass sich das Licht nicht innerhalb des Siliziumsubstrats 10 ausbreiten kann; dadurch, dass eine Ausbreitung des Lichts innerhalb des Siliziumsubstrats 10 vermieden wird, wird eine zusätzliche Wellenleiterdämpfung durch das Siliziumsubstrat 10 verhindert. Im Zusammenhang mit der zu vermeidenden zusätzlichen Lichtdämpfung durch das Siliziumsubstrat 10 sei insbesondere darauf hingewiesen, dass Silizium für Wellenlängen unterhalb von 1,1 μm stark absorbierend ist. Wird also bei der Struktur gemäß Figur 4 Licht mit Wellenlängen unterhalb von 1,1 μm erzeugt und/oder durch Wellenleiter geführt, so ist es besonders wichtig, dass die optische Wellenführung von dem Siliziumsubstrat 10 räumlich getrennt bleibt; dies wird durch die entsprechende Anordnung der optischen Komponenten - wie beispielsweise Laser, Leuchtdioden und Wellenleiter - oberhalb der gasgefüllten Hohlräume 60 erreicht.

20

Ein weiterer Vorteil der Anordnung der Laser 300 oberhalb der gasgefüllten Hohlräume 60 ist außerdem darin zu sehen, dass Spiegelfacetten der Laser 300 auch durch Kristallspalten anstelle aufwendiger Ätzverfahren erzeugt werden können. Darüber hinaus wird aufgrund des relativ versetzungsarmen Aufwachsens der Galliumnitrit-Halbleiterschicht 50 ein sehr versetzungsarmes und hochwertiges Aufwachsen der Laserschichten ermöglicht, so dass die elektrischen Eigenschaften des Lasers ebenfalls sehr gut sind.

30

In der Figur 5 ist ein fünftes Ausführungsbeispiel der Erfindung gezeigt; bei diesem fünften Ausführungsbeispiel wird eine Feldeffekttransistorstruktur 400 mit mehreren Feldeffekttransistoren 405 auf der Galliumnitrit-Halbleiterschicht

50 abgeschieden. Die Herstellung der lateral überwachsenen Halbleiternitritschicht 50 erfolgt entsprechend den Ausführungsbeispielen gemäß den Figuren 1 bis 4, wobei eine Passivierung der Oberfläche 20 des nichtplanaren Siliziumsubstrats 10 nach Deposition der Nukleationsschicht mittels einer 50 nm dicken AlN-Schicht erfolgt. Dann wird eine GaN-Schicht vertikal bis zu einer Dicke von 500 nm auf den Stegen 40 gewachsen, und anschließend wird eine 8 nm dünne AlN-Zwischenschicht 110 abgeschieden. Die nun folgende GaN-Schicht wird hauptsächlich lateral gewachsen, bis sich die GaN-Schicht schließt, so dass die GaN-Dicke über der AlN-Zwischenschicht 110 kleiner als ca. 1 μm bleibt. Auf die so erhaltende defektarme Galliumnitrit-Halbleiterschicht 50 wird eine undotierte, ca. 30 nm dicke AlGaN-Deckschicht 410 ganzflächig aufgewachsen. Die Grenzschicht zwischen der Galliumnitrit-Halbleiterschicht 50 und der AlGaN-Deckschicht 410 ist die elektrisch aktive Zone der Feldeffekttransistorstruktur 400. Die Leitfähigkeit der Feldeffekttransistorstruktur 400 wird durch Polarisationsladungen erzeugt.

Für die Herstellung der Transistorstruktur 400 gemäß der Figur 5 sind nach Durchführung bzw. Abschluss der Epitaxie weitere Prozesse nötig, die den Ladungsträgerkanal der Feldeffekttransistoren 405 auf den Bereich oberhalb der gasgefüllten Hohlräume 60 begrenzen. Hierzu müssen die photolithographischen Definitionen der Kontaktbereiche (Source-Gate-Drain) auf die entsprechenden lateral überwachsenen Bereiche bzw. die gasgefüllten Hohlräume 60 eingeschränkt werden - dies ist in der Figur 5 durch die schraffierten Bereiche 405 angedeutet.

Ein wesentlicher Vorteil der Anordnung der Transistoren 405 oberhalb der gasgefüllten Hohlräume 60 besteht darin, dass

durch die Gasfüllung eine elektrische Trennung zu dem Siliziumsubstrat 10 erreicht wird, so dass parasitäre Kapazitäten durch eine elektrische Ankopplung an das Siliziumsubstrat 10 vermieden werden; denn die gasgefüllten Hohlräume 60 rufen
5 eine hohe elektrische Isolation hervor. Dadurch, dass die gasgefüllten Hohlräume 60 parasitäre Kapazitäten zu dem und in dem Siliziumsubstrat 10 vermeiden, wird beispielsweise die üblicherweise RC-begrenzte Grenzfrequenz der Transistoren 405 deutlich erhöht. Trotzdem liegen die Transistoren 405 noch
10 nahe genug an dem als thermische Masse fungierenden Siliziumsubstrat 10, so dass thermische Verluste bzw. Abwärme der Transistoren 405 in das Substrat 10 abgeführt werden können.

Durch das sehr versetzungsarme Wachsen der Galliumnitrid-Schicht 50 wird im Übrigen auch erreicht, dass im Kanalbereich der Transistoren 405 relativ wenige
15 Kristallversetzungen auftreten; eine zusätzliche Ladungsträgerstreuung durch Versetzungen wird somit ebenfalls vermieden, wodurch die transitzeitbegrenzte Grenzfrequenz der
20 Transistoren 405 deutlich erhöht wird.

Da Transistoren sehr kleine Bauelemente sind, werden die Gräben 30 und damit die Hohlräume 60 vorzugsweise möglichst
25 schmal gewählt, beispielsweise nur wenig größer als die Transistoren 405, um eine möglichst gute Wärmeabführung sicherzustellen.

Bezugszeichen

	10	Siliziumsubstrat
	20	Substratoberfläche
5	30	Gräben
	40	Stege
	50	Galliumnitrit-Halbleiterschicht
	60	Hohlräume
	70	Bauelemente
10	100	Passivierungsschicht
	105	Seitenwände
	110	Zwischenschichten
	120	GaN-Oberfläche
	200	n-dotierte Kontaktschicht
15	210	lichtemittierende Schicht
	220	Wellenleitermantelschicht
	230	p-dotierte Kontaktschicht
	300	Laser
	400	Feldeffekttransistorstruktur
20	405	Feldeffekttransistoren
	410	AlGaN-Deckschicht

Patentansprüche

1. Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements (70, 300, 405), bei dem
 - 5 - in ein Substrat (10) zumindest ein Graben (30) geätzt wird,
 - der Graben mit mindestens einer Halbleiterschicht (50) lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums (60)
10 vollständig abgedeckt wird und
 - das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert wird, wobei
 - 15 - der aktive Bereich des Bauelements oberhalb des Hohlraumes angeordnet wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass
20 als Bauelement ein optoelektronisches Bauelement hergestellt wird.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass
25 eine optisch aktive Zone des optoelektronischen Bauelements oberhalb des Hohlraumes angeordnet wird.

4. Verfahren nach einem der voranstehenden Ansprüche, dadurch
30 gekennzeichnet, dass als Bauelement ein optoelektronisches Bauelement mit einem Wellenleiter hergestellt wird.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass
35 die Längsrichtung des Wellenleiters parallel zur Längsrichtung des Hohlraumes angeordnet wird.

6. Verfahren nach einem der voranstehenden Ansprüche 2 bis
5, dadurch gekennzeichnet, dass als optoelektronisches Bauelement ein lichtemittierendes Element, insbesondere

eine Leuchtdiode oder ein Laser, oder ein Detektorelement, insbesondere eine Photodiode, hergestellt wird.

- 5 7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass als optoelektronisches Bauelement ein kantenemittierender Laser hergestellt wird, dessen Emissionsrichtung parallel zur Längsrichtung des Hohlraumes verläuft.
- 10 8. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Bauelement ein Transistor hergestellt wird.
- 15 9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, dass als Transistor ein Feldeffekttransistor hergestellt wird und der Kanalbereich des Transistors oberhalb des Hohlraums angeordnet wird.
- 20 10. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement hergestellt wird und dass die beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden werden.
- 25 11. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Substrat ein Silizium-Substrat verwendet wird.
- 30 12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass die Oberfläche des Substrats eine (111)-Orientierung aufweist und die Längsrichtung des Hohlraumes entlang einer (1 -1 0)-Substratorientierung oder einer (1 1 -2)-Substratorientierung angeordnet wird.
- 35 13. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als die mindestens eine Halbleiterschicht eine Nitrid-Schicht gebildet wird,

insbesondere auf Basis eines oder mehrerer Elemente der Gruppe III des Periodensystems.

- 5 14. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Halbleiterschicht eine GaN-Schicht oder eine GaN-haltige Schicht auf dem Substrat abgeschieden wird.
- 10 15. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht (100) versehen wird und die Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden wird.
- 15 16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, dass das Abscheiden der Passivierungsschicht derart erfolgt, dass alle Seitenwandbereiche (105) des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden.
- 20 17. Verfahren nach einem der voranstehenden Ansprüche 15 oder 16, dadurch gekennzeichnet, dass die Passivierungsschicht als Nukleationsschicht für das Aufwachsen der Halbleiterschicht verwendet wird.
- 25 18. Verfahren nach einem der voranstehenden Ansprüche 15 bis 17, dadurch gekennzeichnet, dass die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet wird.
- 30 19. Verfahren nach einem der voranstehenden Ansprüche 15 bis 18, dadurch gekennzeichnet, dass die Passivierungsschicht derart gebildet wird, dass sie elektrisch leitfähig ist.
- 35 20. Verfahren nach einem der voranstehenden Ansprüche 15 bis 19, dadurch gekennzeichnet, dass die Passivierungs-

schicht durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet wird.

- 5 21. Verfahren nach einem der voranstehenden Ansprüche 15 bis 20, dadurch gekennzeichnet, dass als Passivierungsschicht eine AlN- oder eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN- und mindestens einer $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden wird.
- 10 22. Verfahren nach einem der voranstehenden Ansprüche 15 bis 21, dadurch gekennzeichnet, dass zur Bildung der Passivierungsschicht zunächst eine AlAs-Schicht abgeschieden wird und diese AlAs-Schicht anschließend unter Bildung einer AlN-Schicht nitriert wird.
- 15 23. Verfahren nach einem der voranstehenden Ansprüche 21 bis 22, dadurch gekennzeichnet, dass auf der AlN-Schicht eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht abgeschieden wird.
- 20 24. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass während des Aufwachsens der GaN-Halbleiterschicht oder der GaN-haltigen Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht (110) aufgewachsen wird.
- 25 25. Verfahren nach Anspruch 24, dadurch gekennzeichnet, dass die Zwischenschicht derart beschaffen ist, dass sie eine kompressive Verspannung erzeugt.
- 30 26. Verfahren nach einem der voranstehenden Ansprüche 24 oder 25, dadurch gekennzeichnet, dass als Zwischenschicht eine AlN-Schicht aufgewachsen wird.
- 35 27. Verfahren nach einem der voranstehenden Ansprüche 24 bis 26, dadurch gekennzeichnet, dass die Dicke jeder Zwi-

schenschicht zwischen 7 nm und 9 nm, vorzugsweise 8 nm, beträgt.

- 5 28. Verfahren nach einem der voranstehenden Ansprüche 24 bis 27, dadurch gekennzeichnet, dass das Wachstum der Zwischenschichten bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius, durchgeführt wird.
- 10 29. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass eine Mehrzahl paralleler Gräben in das Substrat geätzt wird, wobei der Abstand der Gräben kleiner als die Breite der Gräben gewählt wird.
- 15 30. Verfahren nach Anspruch 29, dadurch gekennzeichnet, dass die Tiefe der Gräben mindestens 1 μm , vorzugsweise 2-4 μm beträgt.
- 20 31. Verfahren nach einem der voranstehenden Ansprüche 29 oder 30, dadurch gekennzeichnet, dass die Breite der Gräben mindestens 2 μm , vorzugsweise 5 μm bis 10 μm , beträgt.
- 25 32. Verfahren nach einem der voranstehenden Ansprüche 29 bis 31, dadurch gekennzeichnet, dass die Breite zwischen jeweils zwei benachbarten Gräben befindlicher Stege (40) maximal 2 μm beträgt und vorzugsweise kleiner als 1 μm ist.
- 30 33. Elektrisches und/oder optisches Bauelements, mit
- einem Substrat (10) mit zumindest einem Graben (30),
 - wobei der Graben mit mindestens einer Halbleiterschicht lateral derart überwachsen ist, dass er von
- 35 der Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums (60) vollständig abgedeckt ist,

- wobei der aktive Bereich des Bauelements in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert ist und
 - 5 - wobei der aktive Bereich des Bauelements oberhalb des Hohlraumes (60) angeordnet ist.
34. Bauelement nach Anspruch 33, dadurch gekennzeichnet, dass das Bauelement ein optoelektronisches Bauelement
- 10 ist.
35. Bauelement nach einem der voranstehenden Ansprüche 33 bis 34, dadurch gekennzeichnet, dass das Bauelement einen Wellenleiter aufweist.
- 15
36. Bauelement nach Anspruch 35, dadurch gekennzeichnet, dass die Längsrichtung des Wellenleiters parallel zur Längsrichtung des Hohlraumes angeordnet ist.
- 20
37. Bauelement nach einem der voranstehenden Ansprüche 33 bis 36, dadurch gekennzeichnet, dass das Bauelement ein lichtemittierendes Element, insbesondere eine Leuchtdiode oder ein Laser, oder ein Detektorelement, insbesondere eine Photodiode, ist.
- 25
38. Bauelement nach einem der voranstehenden Ansprüche 33 bis 37, dadurch gekennzeichnet, dass das Bauelement ein kantenemittierender Laser ist, dessen Emissionsrichtung parallel zur Längsrichtung des Hohlraumes verläuft.
- 30
39. Bauelement nach einem der voranstehenden Ansprüche 33 bis 38, dadurch gekennzeichnet, dass das Bauelement ein Transistor ist.
- 35
40. Bauelement nach Anspruch 39, dadurch gekennzeichnet, dass der Transistor ein Feldeffekttransistor ist und der Kanalbereich des Transistors oberhalb des Hohlraums angeordnet ist.

41. Bauelement nach einem der voranstehenden Ansprüche 33 bis 40, dadurch gekennzeichnet, dass oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement angeordnet ist und dass diese beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden sind.
- 5
- 10 42. Verfahren zum Herstellen eines Bauelements, bei dem
- in ein Substrat zumindest ein Graben geätzt wird,
 - nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht versehen wird, wobei das Abscheiden der Passivierungsschicht derart erfolgt,
 - 15 dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden,
 - mindestens eine Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden
 - 20 wird, wobei der Graben mit der Halbleiterschicht lateral derart überwachsen wird, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird und
 - 25 - das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebrauchten weiteren Halbleiterschicht integriert wird.
43. Verfahren nach Anspruch 42, dadurch gekennzeichnet, dass die Passivierungsschicht eine Nukleationsschicht für das Aufwachsen der Halbleiterschicht bildet.
- 30
44. Verfahren nach einem der voranstehenden Ansprüche 42 oder 43, dadurch gekennzeichnet, dass die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet wird.
- 35

45. Verfahren nach einem der voranstehenden Ansprüche 42 bis 44, dadurch gekennzeichnet, dass die Passivierungsschicht derart gebildet wird, dass sie elektrisch leitfähig ist.
- 5
46. Verfahren nach einem der voranstehenden Ansprüche 42 bis 45, dadurch gekennzeichnet, dass die Passivierungsschicht durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet wird.
- 10
47. Verfahren nach einem der voranstehenden Ansprüche 42 bis 46, dadurch gekennzeichnet, dass als Passivierungsschicht eine AlN oder eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN und mindestens einer $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden wird.
- 15
48. Verfahren nach Anspruch 47, dadurch gekennzeichnet, dass zur Bildung der Passivierungsschicht zunächst eine AlAs-Schicht abgeschieden wird und diese AlAs-Schicht anschließend unter Bildung einer AlN-Schicht nitriert wird.
- 20
49. Verfahren nach einem der voranstehenden Ansprüche 47 oder 48, dadurch gekennzeichnet, dass auf die AlN-Schicht eine $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht abgeschieden wird.
- 25
50. Verfahren zum Herstellen eines Bauelements, bei dem
- in ein Substrat zumindest ein Graben geätzt wird und
 - der Graben mit mindestens einer GaN-Halbleiterschicht oder einer GaN-haltigen Halbleiterschicht lateral
- 30
- derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird,
- wobei während des Aufwachsens der Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht aufgewachsen wird und
- 35

- das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebracht weiteren Halbleiterschicht integriert wird.

- 5 51. Verfahren Anspruch 50, dadurch gekennzeichnet, dass die Zwischenschicht derart beschaffen ist, dass sie eine kompressive Verspannung erzeugt.
- 10 52. Verfahren nach einem der voranstehenden Ansprüche 50 oder 51, dadurch gekennzeichnet, dass als Zwischenschicht eine AlN-Schicht aufgewachsen wird.
- 15 53. Verfahren nach einem der voranstehenden Ansprüche 50 bis 52, dadurch gekennzeichnet, dass die Dicke jeder Zwischenschicht zwischen 7 nm und 9 nm, vorzugsweise 8 nm beträgt.
- 20 54. Verfahren nach einem der voranstehenden Ansprüche 50 bis 53, dadurch gekennzeichnet, dass das Wachstum der Zwischenschichten bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius durchgeführt wird.
- 25 55. Verfahren nach einem der voranstehenden Ansprüche 1 bis 32 oder 33 bis 54, dadurch gekennzeichnet, dass die Gräben (30) derart angeordnet werden, dass die zwischen den Gräben stehen bleibenden Stege (40) eine Säulenstruktur, insbesondere ein hexagonales Gitter bilden.
- 30 56. Verfahren nach einem der voranstehenden Ansprüche 1 bis 32 oder 33 bis 55, dadurch gekennzeichnet, dass das Substrat aus SOI-Material besteht und der Graben bzw. die Gräben (30) bis zur vergrabenen Isolationsschicht geätzt werden.

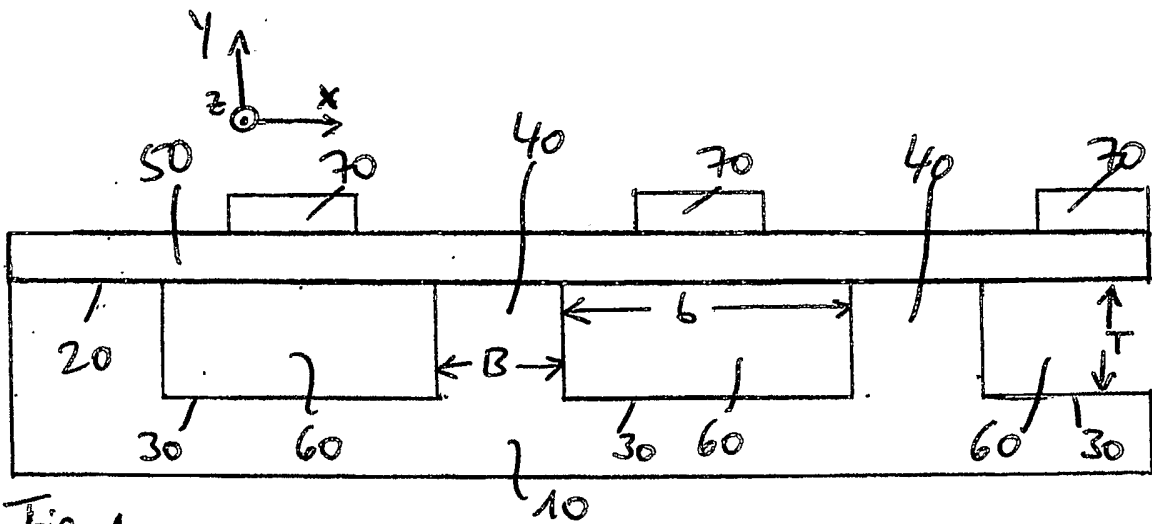


Fig. 1

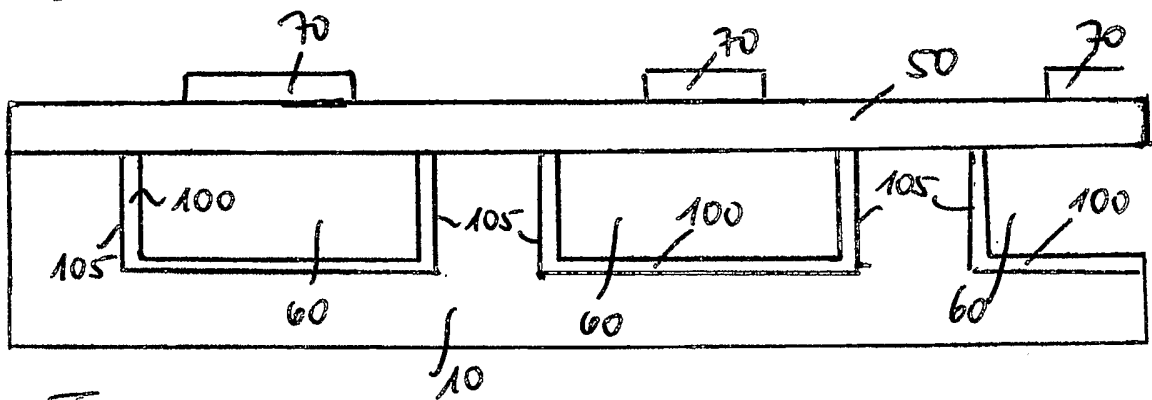


Fig. 2

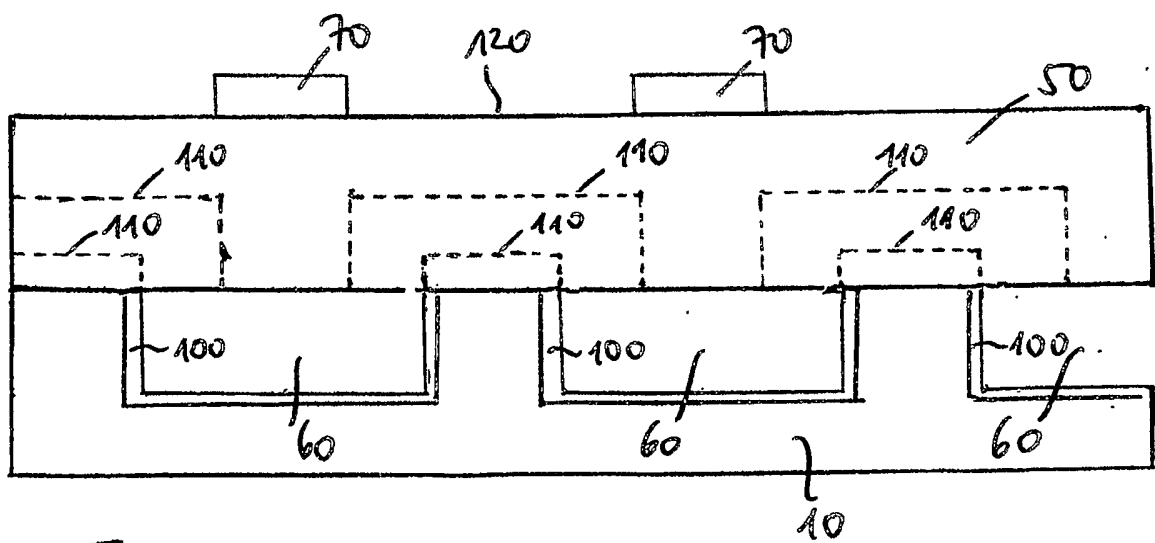


Fig. 3

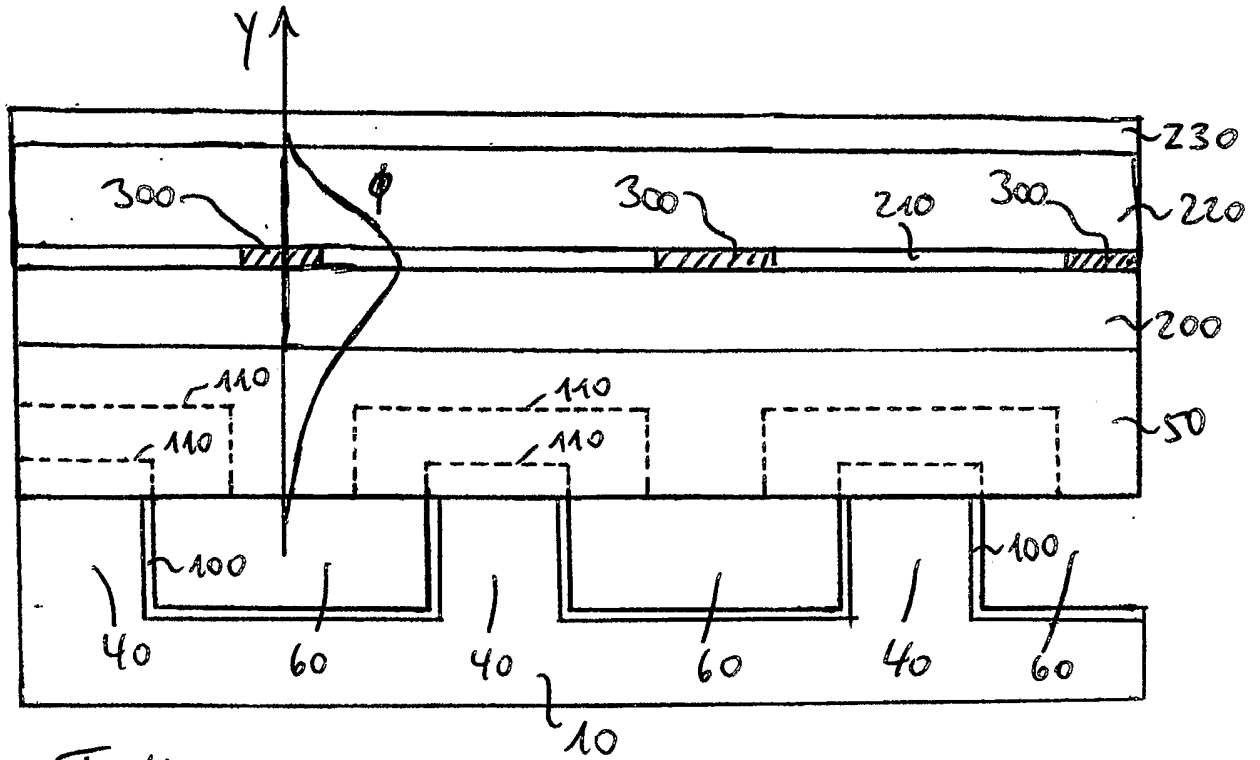


Fig. 4

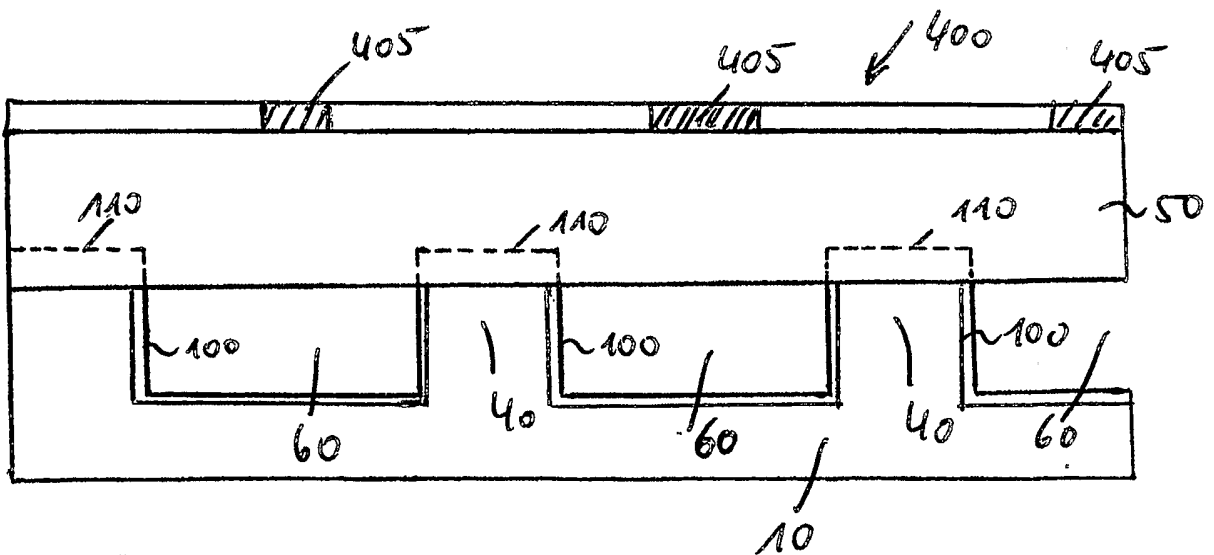


Fig. 5