



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214746 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100105421

(22)申請日：中華民國 100 (2011) 年 02 月 18 日

(51)Int. Cl. : *H01L33/00 (2010.01)*

H01L21/50 (2006.01)

(30)優先權：2010/03/18 日本

2010-063288

(71)申請人：東芝股份有限公司 (日本) KABUSHIKI KAISHA TOSHIBA (JP)

日本

(72)發明人：赤池康彥 AKAIKE, YASUHIKO (JP)；西脇若菜 NISHIWAKI, WAKANA (JP)

(74)代理人：林志剛

申請實體審查：有 申請專利範圍項數：20 項 圖式數：5 共 27 頁

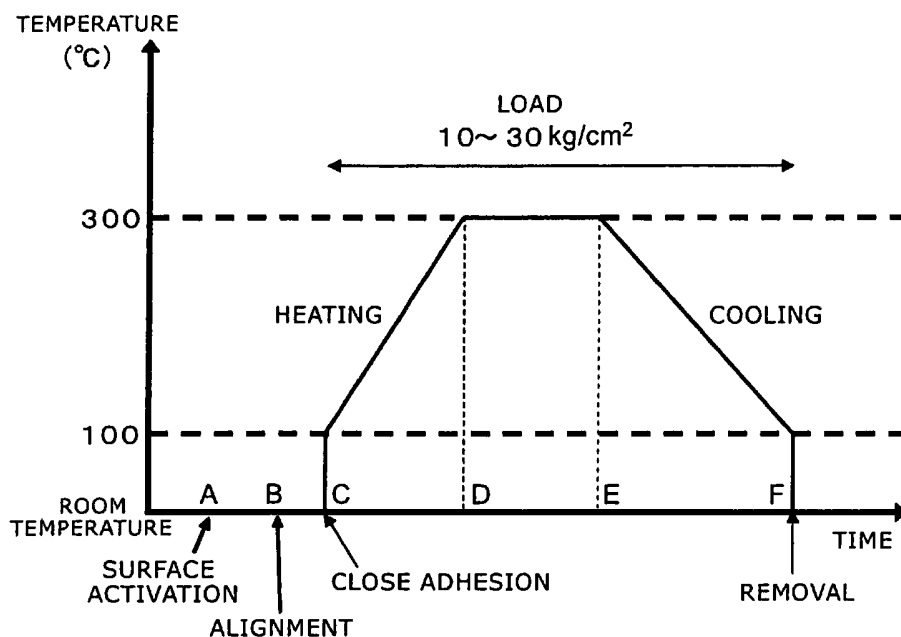
(54)名稱

半導體發光元件的製造方法

METHOD FOR MANUFACTURING SEMICONDUCTOR LIGHT EMITTING DEVICE

(57)摘要

關於實施形態之半導體發光元件的製造方法，係貼合具有第 1 基板、半導體層及第 1 金屬層的第 1 層積體，與具有第 2 基板及第 2 金屬層的第 2 層積體之半導體發光元件的製造方法，具備：使前述第 1 層積體的劈裂方向與前述第 2 層積體的劈裂方向偏離，並使前述第 1 金屬層與前述第 2 金屬層接觸而加以重疊對合的工程；及在前述第 1 層積體與前述第 2 層積體之間施加加重之狀態下加以升溫，貼合前述第 1 層積體與前述第 2 層積體的工程。



20：第 1 層積體

20H：劈裂方向

40：第 2 層積體

40H：劈裂方向



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201214746 A1

(43)公開日：中華民國 101 (2012) 年 04 月 01 日

(21)申請案號：100105421

(22)申請日：中華民國 100 (2011) 年 02 月 18 日

(51)Int. Cl. : *H01L33/00 (2010.01)*

H01L21/50 (2006.01)

(30)優先權：2010/03/18 日本

2010-063288

(71)申請人：東芝股份有限公司 (日本) KABUSHIKI KAISHA TOSHIBA (JP)

日本

(72)發明人：赤池康彥 AKAIKE, YASUHIKO (JP)；西脇若菜 NISHIWAKI, WAKANA (JP)

(74)代理人：林志剛

申請實體審查：有 申請專利範圍項數：20 項 圖式數：5 共 27 頁

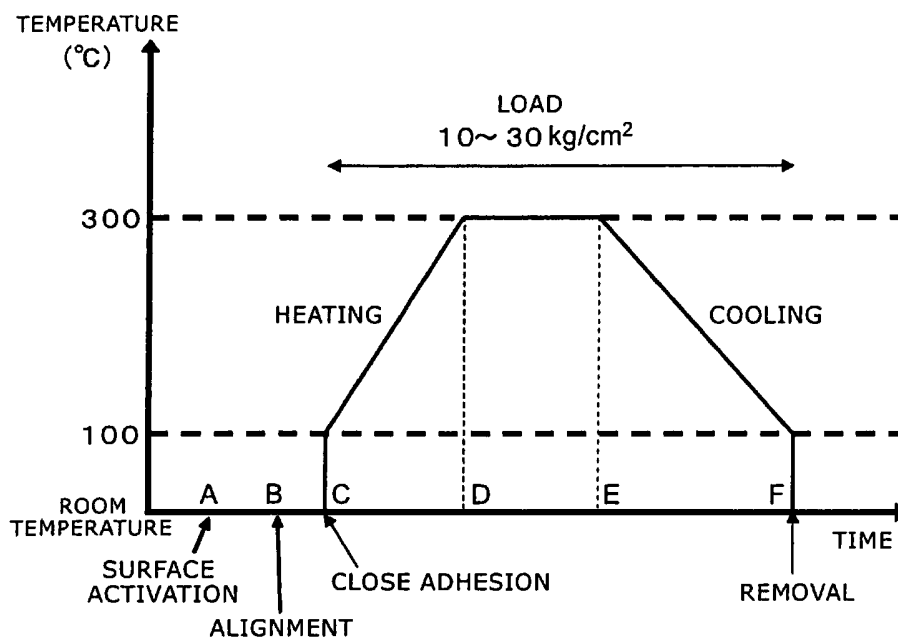
(54)名稱

半導體發光元件的製造方法

METHOD FOR MANUFACTURING SEMICONDUCTOR LIGHT EMITTING DEVICE

(57)摘要

關於實施形態之半導體發光元件的製造方法，係貼合具有第 1 基板、半導體層及第 1 金屬層的第 1 層積體，與具有第 2 基板及第 2 金屬層的第 2 層積體之半導體發光元件的製造方法，具備：使前述第 1 層積體的劈裂方向與前述第 2 層積體的劈裂方向偏離，並使前述第 1 金屬層與前述第 2 金屬層接觸而加以重疊對合的工程；及在前述第 1 層積體與前述第 2 層積體之間施加加重之狀態下加以升溫，貼合前述第 1 層積體與前述第 2 層積體的工程。



20：第 1 層積體

20H：劈裂方向

40：第 2 層積體

40H：劈裂方向

六、發明說明

【發明所屬之技術領域】

本發明的實施形態係關於一般之半導體發光元件的製造方法。

【先前技術】

在發光二極體 (Light Emitting Diode: LED) 等之半導體發光元件中，係使用將包含發光層之半導體層從成長基板分離，移動替換至其他基板的製造方法。例如，公知可藉由將包含發光層之 III 族氮化物半導體層從成長基板分離，並設置於與成長基板不同之基板，可提升生產性的 III 族氮化物半導體發光元件。

然而，在將半導體層移動替換至不同基板上時，有因為為了重疊對合兩個基板並加以接合而施加之加重，會產生基板的破損或裂痕之狀況，成為製造產率降低的要因。在此，被要求可防止基板的破損或裂痕的製造方法。

【發明內容】

本發明的實施形態係提供抑制在接合兩個基板時之破損及裂痕，提升製造產率之半導體元件的製造方法。

關於實施形態之半導體發光元件的製造方法，係貼合具有第 1 基板、半導體層及第 1 金屬層的第 1 層積體，與具有第 2 基板及第 2 金屬層的第 2 層積體之半導體發光元件的製造方法，具備：使前述第 1 層積體的劈裂方向與前述

第 2 層積體的劈裂方向偏離，並使前述第 1 金屬層與前述第 2 金屬層接觸而加以重疊對合的工程；及在前述第 1 層積體與前述第 2 層積體之間施加加重之狀態下加以升溫，貼合前述第 1 層積體與前述第 2 層積體的工程。

依據本發明的實施形態，可實現抑制在接合兩個基板時之破損及裂痕，提升製造產率之半導體元件的製造方法。

【實施方式】

以下，針對本發明的實施形態，一邊參照圖面一邊進行說明。再者，在以下的實施形態中，於圖面中相同部份附加相同號碼，適切省略其詳細說明，針對不同之部份適切說明。

關於本發明一實施形態之半導體發光元件的製造方法，係具備將於第 1 基板上設置第 1 金屬層的第 1 層積體，與於第 2 基板上設置第 2 金屬層的第 2 層積體，使第 1 基板的劈裂方向與第 2 基板的劈裂方向偏離，使第 1 金屬層與第 2 金屬層接觸並加以重疊對合的工程。第 1 層積體係具有於第 1 基板上包含放射發光光之發光層的半導體層，第 1 金屬層係設置於半導體層上。

進而，具備在第 1 層積體與第 2 層積體之間施加加重之狀態下加以升溫，貼合第 1 層積體與第 2 層積體的工程。

圖 1 係模式揭示關於本發明一實施形態之半導體發光

元件的製造方法的工程剖面圖。在關於本實施形態的製造方法中，例如將第 1 基板設為 n 型 GaAs 基板 10，將第 2 基板設為 p 型矽(Si)基板 30 來進行說明。進而，設置於 n 型 GaAs 基板 10 上的半導體層 12 係例如包含 InGaAlP 系半導體者。

圖 1(a)係揭示設置半導體層 12 之第 1 層積體 20 的剖面，圖 1(b)係揭示第 2 層積體 40 的剖面。圖 1(c)係揭示於第 1 層積體 20 上重疊對合第 2 層積體 40 之狀態的剖面圖。圖 1(d)係揭示將半導體層 12 留在第 2 層積體 40 上，去除 n 型 GaAs 基板 10 之狀態的剖面圖。

如圖 1(a)所示，於 n 型 GaAs 基板 10 上，例如使用 MOCVD(Metal Organic Chemical Vapor Deposition)法或 MBE(Molecular Beam Epitaxy)法等來形成包含 InGaAlP 等之半導體層 12，進而形成第 1 金屬層 15，作為第 1 層積體 20。

另一方面，如圖 1(b)所示，於 p 型 Si 基板 30 上，使用蒸空蒸鍍法等形成第 2 金屬層 35，作為第 2 層積體 40。

包含於半導體層 12 之發光層 13 是 InGaAlP 系半導體時，半導體發光元件係可從黃綠放出紅色之波長範圍的可視光。由 InGaAlP 系化合物結晶所成的半導體層 12 係因為晶格匹配為 GaAs，故可易於設置良好結晶。

接著，如圖 1(c)所示，於第 2 層積體 40 上重疊對合第 1 層積體 20，於接合界面 47 中使第 1 金屬層 15 及第 2

金屬層 35 接觸。進而，施加所定基板接合製程，貼合第 1 層積體 20 與第 2 層積體 40。此時，使第 1 層積體 20 的劈裂方向與第 2 層積體 40 的劈裂方向偏離來進行接合。

例如，第 1 層積體 20 的劈裂方向係一致於 n 型 GaAs 基板 10 的劈裂方向，第 2 層積體 40 的劈裂方向係一致於 p 型 Si 基板 30 的劈裂方向。所以，n 型 GaAs 基板 10 的主面 25 為 (100) 面，p 型 Si 基板 30 的主面 45 為 (100) 面的話，使 n 型 GaAs 基板 10 的 $\langle 110 \rangle$ 方向與 p 型 Si 基板 30 的 $\langle 110 \rangle$ 方向偏離而重疊對合，來進行接合。

於第 1 金屬層 15 或第 2 金屬層 35 係例如可使用金 (Au) 及 AuIn、AuSn 等，包含 Au 的金屬。將第 1 金屬層 15 及第 2 金屬層 35 設為 Ti/Pt/Au 的多層構造，也可在 Au 與 Au 之間提升接合強度。進而，使用 InSn 等的焊錫合金亦可。第 1 金屬層 15 或第 2 金屬層 35 係也可作為阻障金屬而包含鎢 (W)。也可將 1 金屬層及第 2 金屬層設為例如銅 (Cu) 或鋁 (Al)。

接著，參照圖 2，針對基板接合製程之一例加以說明。

關於本實施形態的基板接合製程係例如於真空中，重疊對合第 1 層積體 20 及第 2 層積體 40 之後，加以加熱接合。圖 2 係模式揭示其過程之處理溫度的時間變化。

首先，將第 1 層積體 20 及第 2 層積體 40 載置於未圖示之真空容器的內部，並將真空容器內設為低壓狀態。

接著，例如在重疊對合第 1 層積體 20 與第 2 層積體

40 之前，可進行表面的活性化。(表面活性化 A)

具體來說，對設置於 n 型 GaAs 基板 10 之第 1 金屬層 15 的表面及設置於 p 型 Si 基板 30 之第 2 金屬層 35 的表面，照射例如氬 (Ar) 離子光束，取除不需要之氧化膜及有機物等。又，使第 1 金屬層 15 的表面及第 2 金屬層 35 的表面暴露於電漿環境下亦可。

又，不進行表面的活性化，重疊對合第 1 層積體 20 與第 2 層積體 40 亦可。

接下來，使第 1 金屬層 15 的表面與第 2 金屬層 35 的表面接觸，重疊對合第 1 層積體 20 與第 2 層積體 40。
(調整 B)

具體來說，使第 1 金屬層 15 的表面與第 2 金屬層 35 的表面對向而進行配置，使 n 型 GaAs 基板 10 及 p 型 Si 基板 30 的劈裂方向一致。進而，使任一基板旋轉，使各別劈裂方向之間的角度僅偏離所定角度。然後，使第 1 金屬層 15 與第 2 金屬層 35 接觸，重疊對合第 1 層積體 20 與第 2 層積體 40。

接著，於第 1 層積體 20 與第 2 層積體 40 之間施加加重而使該等密著。(密著 C)

使第 1 層積體 20 與第 2 層積體 40 密著的溫度係 100℃ 以下為佳。藉此，例如可縮小將貼合之基板恢復成室溫時，因為 n 型 GaAs 基板 10 與 p 型 Si 基板 30 之間的熱膨脹率而發生之彎曲。

施加於第 1 層積體 20 與第 2 層積體 40 之間的加重，

係可設為 $10\text{kg}/\text{cm}^2$ 以上， $30\text{kg}/\text{cm}^2$ 以下。對於為了使第 1 金屬層 15 的表面與第 2 金屬層 35 的表面成為整體密著之狀態來說，例如，施加 $10\text{kg}/\text{cm}^2$ 以上的加重為佳。進而，為了使第 1 層積體 20 及第 2 層積體 40 不產生破損及裂痕，設為 $30\text{kg}/\text{cm}^2$ 以下的加重為佳。

例如，使劈裂方向一致而重疊對合之 n 型 GaAs 基板 10 與 p 型 Si 基板 30 之間可施加之加重的最大值係約 $20\text{kg}/\text{cm}^2$ 。另一方面，使兩者的劈裂方向偏離 1° 以上而重疊對合的話，可施加到 $30\text{kg}/\text{cm}^2$ 為止的加重。

接下來，將對重疊對合狀態之第 1 層積體 20 及第 2 層積體 40 施加加重之狀態下加以加熱，並升溫至所定溫度 (C→D)。

例如，第 1 金屬層 15 及第 2 金屬層 35 包含 Au 金屬時，加熱至 250°C 以上的溫度。此因對於以使第 1 金屬層 15 與第 2 金屬層 35 之間，不產生空隙等的缺陷之方式接合來說，升溫至 250°C 以上的溫度為佳。

另一方面，藉由起因於 n 型 GaAs 基板 10 與 p 型 Si 基板 30 之間的熱膨脹率之差的應力，以第 1 層積體 20 及第 2 層積體 40 不發生破損及裂痕之方式保持在 350°C 的溫度以下為佳。

接下來，將對重疊對合狀態之第 1 層積體 20 及第 2 層積體 40，一定時間保持在所定溫度之後，冷卻至 100°C 以下的溫度，並從真空容器中取出。(D→E→取出 F)

之間，到被降溫至 100°C 以下的溫度為止，保持對重

疊對合狀態之第 1 層積體 20 及第 2 層積體 40 施加加重之狀態。

於前述之基板接合製程中，例如，對第 1 金屬層 15 的表面及第 2 金屬層 35 的表面照射 Ar 離子光束的話，可使原子的活性鍵結露出於金屬表面。藉此，可減低爲了使第 1 金屬層 15 的表面及第 2 金屬層 35 的表面之金屬原子所需的能量。亦即，即使在比不照射 Ar 離子光束之狀況更低溫中也可進行接合。例如，在表面活性化之後，在超高真空的狀態下實施接合製程的話，有可在常溫下接合基板之狀況。

接下來，如圖 1(d)所示，從藉由前述之基板接合製程而接合於第 2 層積體 40 之第 1 層積體 20，使用機械研磨法及溶液蝕刻法至少一方，去除 n 型 GaAs 基板 10。此時，完全去除 n 型 GaAs 基板 10 亦可，但是，留下一部份亦可。

進而，於去除 n 型 GaAs 基板 10 之半導體層 12 的表面 48 形成 n 電極，於 p 型 Si 基板 30 的背面 49 形成 p 電極，藉此可完成半導體發光元件。

進而，作爲其他實施形態，將第 1 基板設爲藍寶石基板，使用氮化物半導體來形成半導體層亦可。例如，可於藍寶石基板上，使用 MOCVD 法，設置具有層積 n 型 GaN 層/發光層/p 型 GaN 層之半導體層的第 1 層積體。發光層係可包含交互層積 $\text{In}_x\text{Ga}_{1-x}\text{N}$ 層 ($0 < x < 1$) 與 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 層 ($0 \leq y < 1$) 的 MQW 層 (Multi-Quantum Well)。

進而，在圖 1(d)所示之去除第 1 基板的工程中，例如可使用從藍寶石基板側，照射波長 355nm 的雷射光，熔融藍寶石基板與 n 型 GaN 層之界面附近的 GaN，剝離藍寶石基板的雷射剝離法。

接著，參照圖 3 來說明關於本實施形態之半導體發光元件的製造方法之作用效果。圖 3(a)係揭示關於比較例的製造方法之作用的模式圖，圖 3(b)係揭示關於本實施形態的製造方法之作用效果的模式圖。

在關於圖 3(a)所示之比較例的製造方法中，將第 1 層積體 20 與第 2 層積體 40 使個別劈裂方向 20H、40H 一致並加以接合，形成貼合基板 50。第 1 層積體 20 及第 2 層積體 40 係具有被施加應力時則會易於沿著個別之劈裂方向裂開之性質。所以，如比較例，使第 1 層積體 20 的劈裂方向 20H 與第 2 層積體 40 的劈裂方向 40H 一致而接合時，貼合基板 50 係如圖 3(a)中所示，於與劈裂方向 20H 及劈裂方向 40H 共通之劈裂方向 50H 中易於裂開。

前述性質係在將使用貼合基板 50 所製作之半導體元件分割成各個晶片時有利。例如，使用 GaAs 的(100)基板來形成第 1 層積體 20，使用 Si 的(100)基板來形成第 2 層積體 40 時，具有劈裂方向都成為〈110〉方向，在(011)面及(101)面被劈裂的性質。所以，對於兩者的劈裂方向而接合之貼合基板 50 係具有(011)面及(101)面正交之劈裂面，故具有易於切出方形的半導體元件晶片之優點。為此，在接合兩個基板時，大多使用對合兩者的劈裂方向之

製造方法。

然而，使兩個基板的劈裂方向一致，共通使用劈裂面係代表貼合之基板易於破損。具體來說，於前述之基板接合製程中，因為於第 1 層積體 20 與第 2 層積體 40 之間因加熱所產生之應力，及存在於接合界面 47 之因突起等為要因而集中於局部的應力等，第 1 層積體 20 與第 2 層積體 40 雙方破損的可能性會變高。

相對於此，如圖 3(b)所示，在關於本實施形態的製造方法中，使第 1 層積體 20 的劈裂方向 20H 與第 2 層積體 40 的劈裂方向 40H 偏離並加以貼合，形成貼合基板 60。藉由使劈裂方向偏離而接合，即使一方的基板產生破損或裂痕，其應力也不會直接傳達至另一方基板的劈裂方向。所以，可比圖 3(a)所示之貼合基板 50 更提升貼合基板 60 的強度。

藉此，可抑制於基板接合製程中產生的破損及裂痕，可謀求製造產率的提升。具體來說，使第 1 層積體 20 的劈裂方向 20H 與第 2 層積體 40 的劈裂方向 40H 之間的偏離為 1° 以上為佳。

例如，第 2 層積體 40 的 p 型 Si 基板 30 比第 1 層積體 20 的 n 型 GaAs 基板 10 強度高，而第 1 層積體 30 比第 2 層積體易於破損。所以，如圖 3(b)中所示，於貼合基板 60 中，即使第 1 層積體 20 沿著劈裂方向 20H 而破損，第 2 層積體 40 也可支持其而維持定型。藉此，也可實施後續之處理而製作半導體發光元件。

圖 4 係揭示連接於圖 1 之半導體發光元件的製造工程的模式圖。

圖 4(a)所示之半導體基板 40b 係在圖 1(d)所示之工程中，從貼合基板 60 去除 n 型 GaAs 基板 10，將半導體層 12 移動載置於第 2 層積體 40 上者。如前述般，於半導體基板 40b 之半導體層 12 的表面 48 設置 n 電極，於 p 型 Si 基板 30 側的背面 49 設置 p 電極，完成半導體發光元件。

接下來，如圖 4(a)所示，半導體基板 40b 係例如藉由使用切割刀來切斷，分割成各個發光元件晶片 65。

圖 4(b)係模式揭示發光元件晶片 65 的構造。設置於 n 型 GaAs 基板 10 上之半導體層 12 的劈裂方向係與 n 型 GaAs 基板 10 的劈裂方向 20H 相同之方向。所以，例如，使切割刀所致之切斷方向，對合 p 型 Si 基板 30 的劈裂方向 40H 的話，移動至 p 型 Si 基板 30 上的半導體層 12 係於與其劈裂方向 20H 不同之方向被切斷。

p 型 Si 基板 30 的劈裂方向 40H 與半導體層 12 的劈裂方向 20H 之間的位差角 θ 較大的話，利用切割刀來切斷半導體基板 40b 時，有產生如圖 4(b)中所示之破裂 67a、67b 之狀況。此係藉由切割刀所施加之應力影響，因為半導體層 12 沿著劈裂方向 20H 而破損所產生。例如，劈裂方向的位差角 θ 大於 10° 的話，易於產生破裂。

如前述般，為了提升貼合基板的強度，劈裂方向的位差角 θ 為 1° 以上為佳。所以，重疊對合第 1 層積體 20 與

第 2 層積體 40 的狀態之第 1 層積體 20 的劈裂方向與第 2 層積體 40 的劈裂方向之位差角 θ ，係 1° 以上 10° 以下為佳。

圖 5 係模式揭示關於其他實施形態之半導體發光元件的製造方法的立體圖。

在關於本實施形態之半導體發光元件的製造方法中，更具備：於第 2 層積體留下半導體層，分離第 1 基板的工程；設置沿著第 2 基板的劈裂方向之分離溝，將半導體層分離成各個半導體元件的工程；及沿著分離溝來切斷第 2 層積體的工程。

圖 5 所示之半導體基板 40c 係與前述之半導體基板 40b 相同，將半導體層 12 移動載置於第 2 層積體 40 上者。進而，半導體層 12 係藉由沿著第 2 層積體 40 的劈裂方向 40H 之方向所設置的分離溝 72，元件分離成各個發光元件 75。

分離溝 72 係例如可藉由使用包含氯 (Cl_2) 或氟 (F) 之蝕刻氣體的 RIE (Reactive Ion Etching) 法來形成。又，亦可使用濕式蝕刻來形成。

依據關於本實施形態的製造方法，可沿著分離溝 72 來分割各個發光元件 75 並加以晶片化。此時，因為分離溝 72 與劈裂方向 40H 一致，故可易於切斷。進而，因為半導體層 12 藉由分離溝 72 分離，在分割時不會接觸切割刀，例如，也不會產生破裂 67a、67b。

亦即，依據本實施形態，可使第 1 層積體 20 的劈裂

方向 20H 與第 2 層積體 40 的劈裂方向 40H 之間的位差角 θ 為大於 10° 。藉此，可更提升貼合基板 60 的強度。

再者，於本實施形態中，也可使第 1 金屬層或第 2 金屬層包含例如 Au 或 Au 合金。第 1 層積體與第 2 層積體係以 100°C 以下的溫度重疊對合。基板接合製程係將第 1 層積體與第 2 層積體加熱至 250°C 以上， 350°C 以下的溫度範圍，進而包含冷卻工程，施加於第 1 層積體與第 2 層積體之間的加重，可設為 $10\text{kg}/\text{cm}^2$ 以上， $30\text{kg}/\text{cm}^2$ 以下。

已說明本發明之幾個實施形態，但是，該等實施形態係作為範例而揭示者，並未有限定發明範圍的意圖。該等新穎的實施形態係可在其他各種形態下實施，在不脫出發明要旨的範圍，可進行各種省略、置換、變更。該等實施形態及其變形係包含於發明範圍及要旨，並且包含於申請專利範圍所記載之發明與其均等的範圍。

【圖式簡單說明】

[圖 1] 模式揭示關於一實施形態之半導體發光元件的製造方法的工程剖面圖。(a) 係揭示第 1 層積體的剖面，(b) 係揭示第 2 層積體的剖面。(c) 係揭示於第 2 層積體上重疊對合第 1 層積體之狀態的剖面圖。(d) 係揭示將半導體層留在第 2 層積體上，去除第 1 基板之狀態的剖面圖。

[圖 2] 說明關於一實施形態之半導體發光元件的製造工程中實施之基板接合製程的模式圖。

[圖 3]說明關於一實施形態之半導體發光元件的製造方法之作用效果的模式圖。(a)係揭示關於比較例的製造方法之作用的模式圖，(b)係揭示關於本實施形態之作用效果的模式圖。

[圖 4]揭示連接於圖 1 之半導體發光元件的製造工程的模式圖。(a)係揭示將第 2 基板分割成各個發光元件晶片之狀態的模式圖，(b)係模式揭示發光元件晶片之構造的立體圖。

[圖 5]模式揭示關於其他實施形態之半導體發光元件的製造方法的立體圖。

【主要元件符號說明】

10：n 型 GaAs 基板

12：半導體層

13：發光層

15：第 1 金屬層

20：第 1 層積體

25,45：主面

30：p 型矽基板

35：第 2 金屬層

40：第 2 層積體

40b：半導體基板

47：接合界面

48：表面

49 : 背 面

50,60 : 貼 合 基 板

65 : 發 光 元 件 晶 片

72 : 分 離 溝

75 : 發 光 元 件

20H,40H,50H : 劈 裂 方 向

67a,67b : 破 裂

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100105421

※申請日：100 年 02 月 18 日

※IPC 分類：

H01L 33/00 (2010.01)
H01L 21/50 (2006.01)

一、發明名稱：(中文／英文)

半導體發光元件的製造方法

Method for manufacturing semiconductor light emitting device

二、中文發明摘要：

關於實施形態之半導體發光元件的製造方法，係貼合具有第 1 基板、半導體層及第 1 金屬層的第 1 層積體，與具有第 2 基板及第 2 金屬層的第 2 層積體之半導體發光元件的製造方法，具備：使前述第 1 層積體的劈裂方向與前述第 2 層積體的劈裂方向偏離，並使前述第 1 金屬層與前述第 2 金屬層接觸而加以重疊對合的工程；及在前述第 1 層積體與前述第 2 層積體之間施加加重之狀態下加以升溫，貼合前述第 1 層積體與前述第 2 層積體的工程。

三、英文發明摘要：

In one embodiment, a method for manufacturing a semiconductor light emitting device characterized by bonding a first stacked body to a second stacked body is disclosed. The first stacked body includes a first substrate, a semiconductor layer, and a first metal layer. The second stacked body includes a second substrate and a second metal layer. The method can include overlaying the first metal layer and the second metal layer by shifting a cleavage direction of the first stacked body from a cleavage direction of the second stacked body and bringing the first metal layer and the second metal layer into contact. The method can include bonding the first stacked body and the second stacked body by increasing a temperature in a state of a load being applied between the first stacked body and the second stacked body.

七、申請專利範圍

1. 一種半導體發光元件的製造方法，係貼合具有第 1 基板、半導體層及第 1 金屬層的第 1 層積體，與具有第 2 基板及第 2 金屬層的第 2 層積體之半導體發光元件的製造方法，其特徵為具備：

使前述第 1 層積體的劈裂方向與前述第 2 層積體的劈裂方向偏離，並使前述第 1 金屬層與前述第 2 金屬層接觸而加以重疊對合的工程；及

在前述第 1 層積體與前述第 2 層積體之間施加加重之狀態下加以升溫，貼合前述第 1 層積體與前述第 2 層積體的工程。

2. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 1 層積體及前述第 2 層積體，係在被重疊之狀態下升溫至 250℃ 以上，350℃ 以下的溫度。

3. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

將前述第 1 層積體與前述第 2 層積體以 100℃ 以下的溫度加以重疊對合。

4. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 1 金屬層及前述第 2 金屬層至少任一包含金 (Au)。

5. 如申請專利範圍第 1 項所記載之半導體發光元件

的製造方法，其中，

施加於前述第 1 層積體及前述第 2 層積體之間的加重，係 $10\text{kg}/\text{cm}^2$ 以上， $30\text{kg}/\text{cm}^2$ 以下。

6. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，具備：

在重疊對合前述第 1 層積體與前述第 2 層積體之前，對前述第 1 金屬層及前述第 2 金屬層的表面照射離子光束的工程。

7. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 2 基板係矽基板。

8. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 1 基板係 GaAs 基板。

9. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 1 基板係藍寶石基板。

10. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，

前述第 1 基板及前述第 2 基板的主面係(100)面。

11. 如申請專利範圍第 10 項所記載之半導體發光元件的製造方法，其中，

重疊對合前述第 1 基板與前述第 2 基板的狀態之前述第 1 基板的劈裂方向與前述第 2 基板的劈裂方向之位差

角，係 1° 以上 10° 以下。

12. 如申請專利範圍第 1 項所記載之半導體發光元件的製造方法，其中，更具備：

於前述第 2 基板側留下前述半導體層，分離前述第 1 基板的工程；

設置沿著前述第 2 基板的劈裂方向之分離溝，將前述半導體層分離成各個半導體元件的工程；及

沿著前述分離溝來切斷前述第 2 基板的工程。

13. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

前述第 2 基板係矽基板。

14. 如申請專利範圍第 13 項所記載之半導體發光元件的製造方法，其中，

前述第 2 基板的主面係 (100) 面。

15. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

前述第 1 層積體及前述第 2 層積體，係在被重疊之狀態下升溫至 250°C 以上， 350°C 以下的溫度。

16. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

將前述第 1 層積體與前述第 2 層積體以 100°C 以下的溫度加以重疊對合。

17. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

前述第 1 金屬層及前述第 2 金屬層至少任一包含金 (Au)。

18. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

施加於前述第 1 層積體及前述第 2 層積體之間的加重，係 $10\text{kg}/\text{cm}^2$ 以上， $30\text{kg}/\text{cm}^2$ 以下。

19. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，具備：

在重疊對合前述第 1 基板與前述第 2 基板之前，對前述第 1 金屬層及前述第 2 金屬層的表面照射離子光束的工程。

20. 如申請專利範圍第 12 項所記載之半導體發光元件的製造方法，其中，

前述第 1 基板係 GaAs 基板或藍寶石基板。

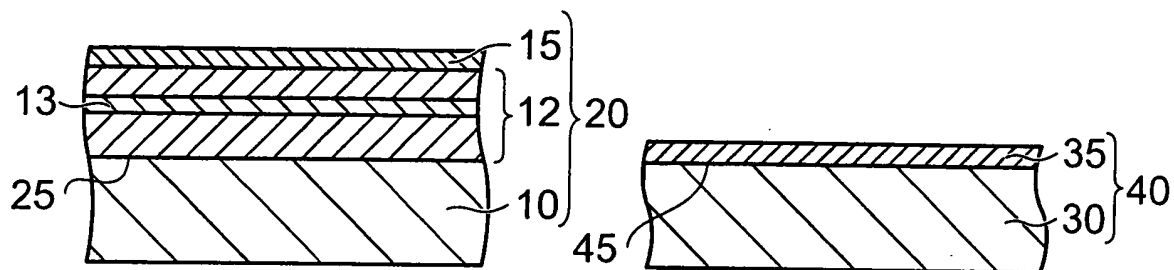


圖 1A

圖 1B

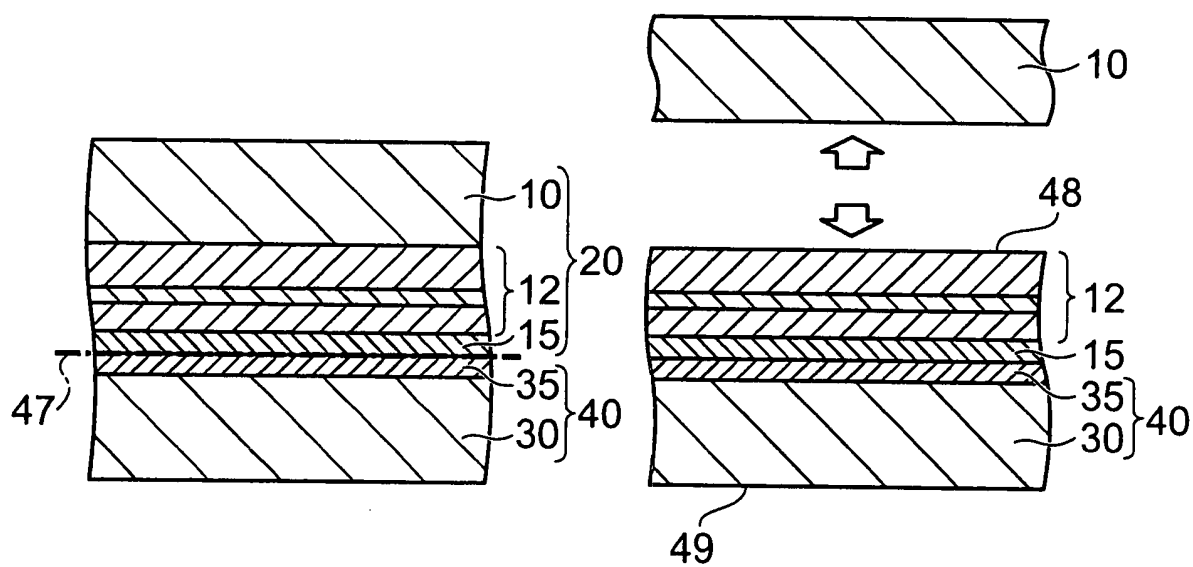


圖 1C

圖 1D

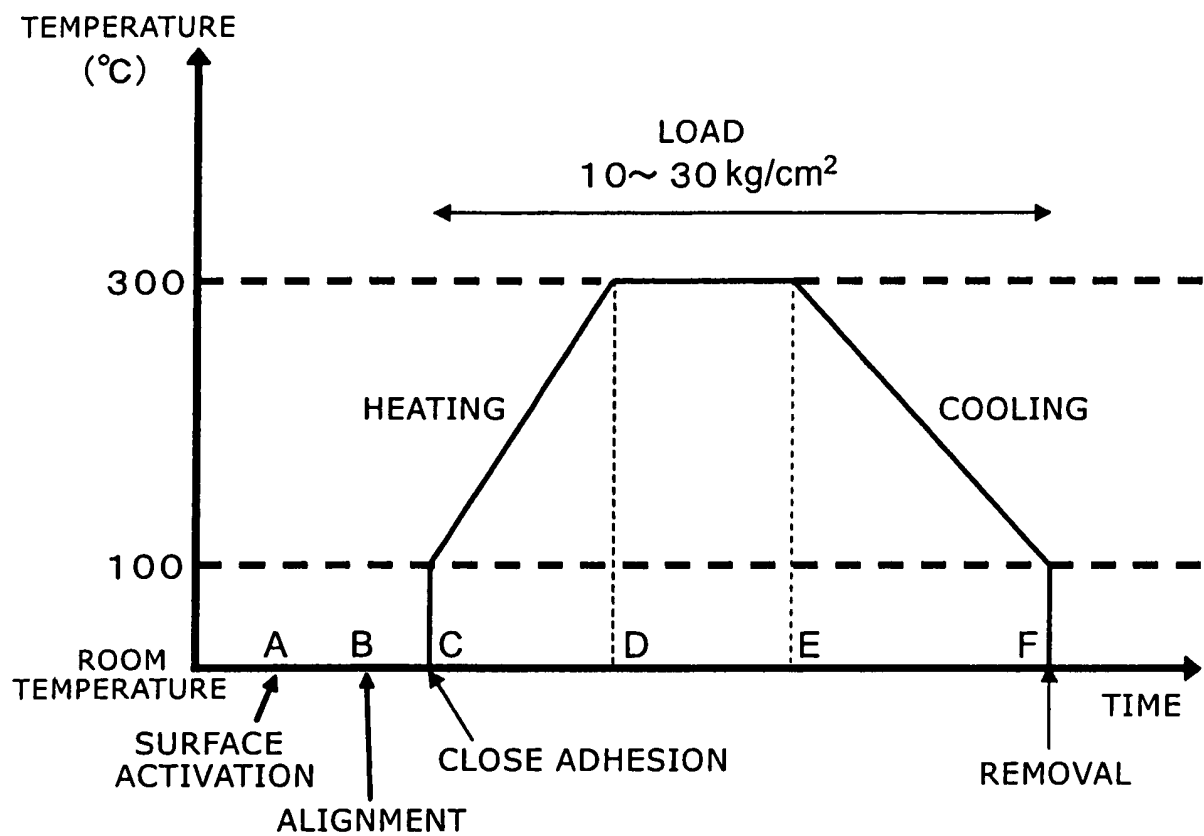


圖 2

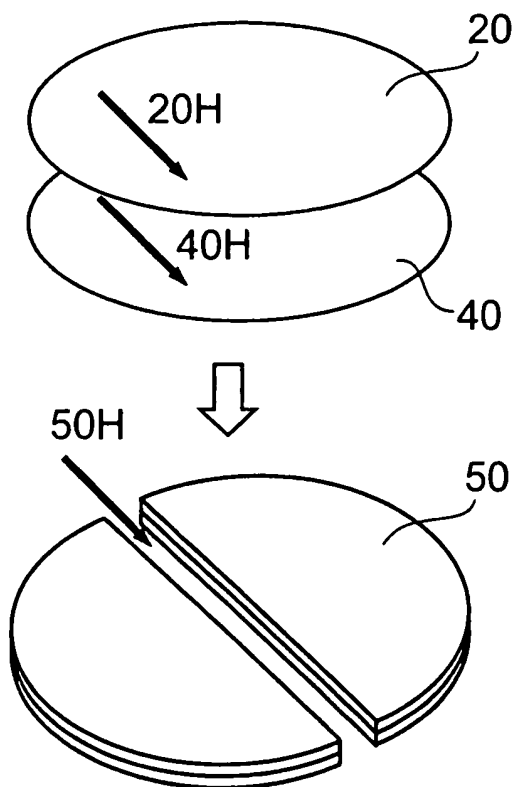


圖 3A

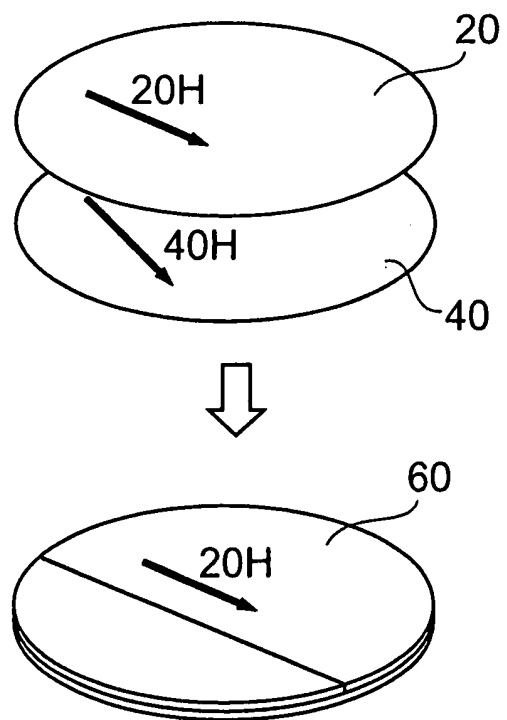


圖 3B

圖 4A

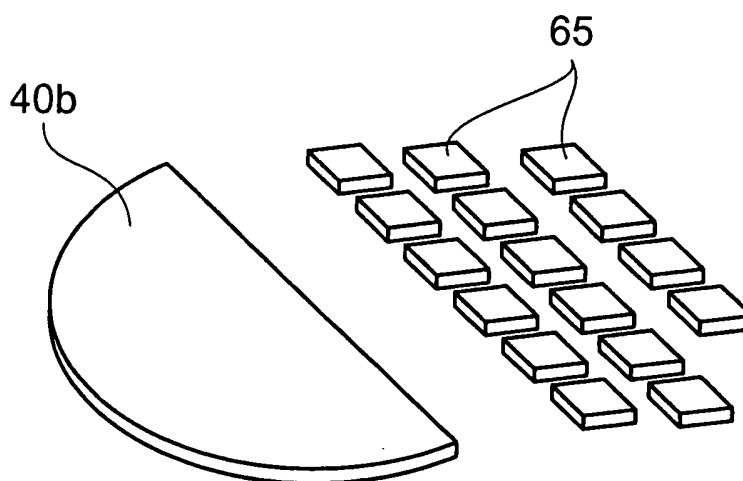


圖 4B

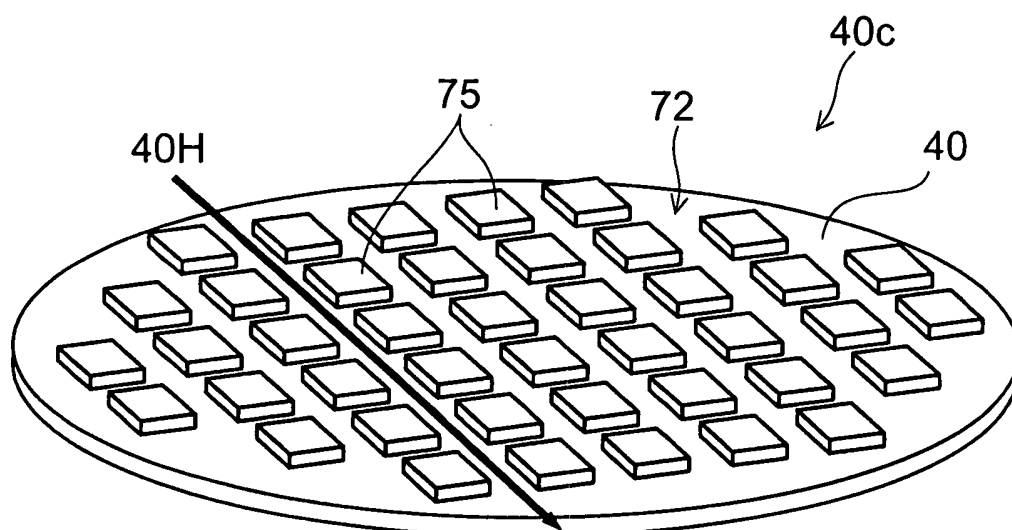
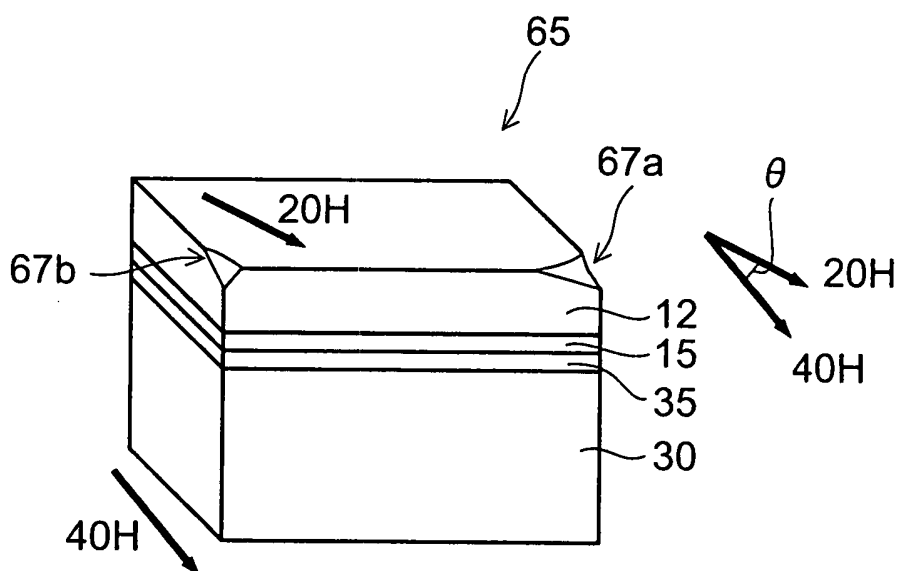


圖 5

四、指定代表圖：

(一) 本案指定代表圖為：第(2)圖。

(二) 本代表圖之元件符號簡單說明：

20：第 1 層積體

40：第 2 層積體

20H,40H：劈裂方向

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無