



(12)发明专利申请

(10)申请公布号 CN 106952618 A

(43)申请公布日 2017.07.14

(21)申请号 201710382557.X

(22)申请日 2017.05.26

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 鄂尔多斯市源盛光电有限责任公司

(72)发明人 冯宇 刘利宾

(74)专利代理机构 北京风雅颂专利代理有限公司

11403

代理人 李弘 杨红梅

(51)Int.Cl.

G09G 3/3275(2016.01)

G09G 3/3225(2016.01)

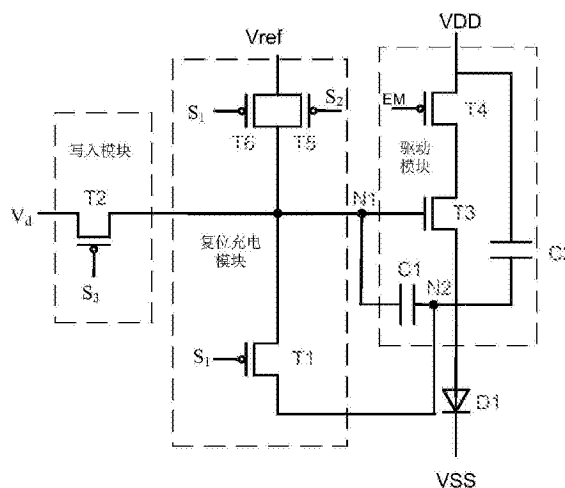
权利要求书3页 说明书10页 附图7页

(54)发明名称

显示装置以及像素电路及其控制方法

(57)摘要

本发明公开了一种显示装置以及像素电路及其控制方法,所述电路包括:复位充电模块,用于对跨接于所述像素电路的驱动晶体管的栅极与发光二极管正极之间的电容进行复位后,对所述电容充电;写入模块,用于向所述驱动晶体管的栅极写入数据信号;驱动模块,其包括所述驱动晶体管,用于在所述驱动晶体管接收所述数据信号时驱动所述发光二极管发光;其中,用以驱动所述发光二极管发光的驱动晶体管采用氧化物TFT,所述像素电路中的其它晶体管采用LTPS TFT。本发明可以改善像素电路的磁滞特性、减小漏电流,从而改善显示画面的残像问题,以及对对比度低的问题。



1. 一种像素电路,用于驱动发光二极管发光,其包括:

复位充电模块,用于对跨接于所述像素电路的驱动晶体管的栅极与所述发光二极管正极之间的电容进行复位后,对所述电容充电;

写入模块,用于向所述驱动晶体管的栅极写入数据信号;

驱动模块,其包括所述驱动晶体管,用于在所述驱动晶体管接收所述数据信号时驱动所述发光二极管发光;

其中,用以驱动所述发光二极管发光的驱动晶体管采用氧化物薄膜晶体管TFT,所述像素电路中的其它晶体管采用低温多晶硅LTFS TFT。

2. 根据权利要求1所述的电路,其特征在于,所述驱动模块具体包括:发光指示信号的输入端口,以及所述电容、串接于器件工作电压VDD与所述发光二极管正极之间的所述驱动晶体管T3和晶体管T4;

其中,晶体管T4的栅极连接于所述发光指示信号的输入端口,所述晶体管T3的栅极用于接收所述写入模块发送的数据信号。

3. 根据权利要求2所述的电路,其特征在于,所述驱动模块还包括一个跨接于所述器件工作电压VDD与所述发光二极管正极之间的电容。

4. 根据权利要求2或3所述的电路,其特征在于,所述写入模块具体包括:第三时序信号的输入端口、数据信号的输入端口以及晶体管T2;

其中,晶体管T2的栅极连接于第三时序信号的输入端口,晶体管T2的源极和漏极串接所述数据信号的输入端口与所述驱动晶体管的栅极之间。

5. 根据权利要求4所述的电路,其特征在于,所述复位充电模块具体包括:第一、二时序信号的输入端口,以及晶体管T1、晶体管T5和晶体管T6;

其中,所述晶体管T5的栅极连接于第二时序信号的输入端口,晶体管T5的源极和漏极串接于参考电压与所述晶体管T3的栅极之间;所述晶体管T1的源极和漏极,以及晶体管T6的源极和漏极串接于所述参考电压与所述发光二极管的正极之间;所述晶体管T1和晶体管T6的栅极均连接于第一时序信号的输入端口,所述晶体管T5和晶体管T6的连接点与所述晶体管T3的栅极相连。

6. 根据权利要求4所述的电路,其特征在于,所述复位充电模块具体包括:第一、二时序信号的输入端口,以及晶体管T205和晶体管T201;

其中,所述晶体管T205的源极和漏极,以及晶体管T201的源极和漏极串接于参考电压与所述发光二极管的正极之间;所述晶体管T201、晶体管T205的栅极分别连接于第一、二时序信号的输入端口,所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

7. 根据权利要求6所述的电路,其特征在于,所述晶体管晶体管T1、晶体管T2、晶体管T4、晶体管T205均为P型TFT;以及

第一、二、三时序信号,以及发光指示信号的有效信号均为低电平信号。

8. 根据权利要求6所述的电路,其特征在于,所述晶体管T1、晶体管T2、晶体管T4均为P型TFT,晶体管T205为N型TFT;以及

第一、三时序信号,以及发光指示信号的有效信号均为低电平信号;第二时序信号的有效信号为高电平信号。

9. 一种像素电路的控制方法,包括:

在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位；

在第二时间段控制所述复位充电模块对所述电容进行充电；

在第三时间段控制所述像素电路的写入模块向所述驱动晶体管的栅极写入数据信号；

在第四时间段控制所述像素电路的驱动模块通过所述驱动晶体管驱动所述发光二极管发光；

其中,所述驱动晶体管为所述像素电路用于驱动所述发光二极管发光的氧化物TFT,所述像素电路中的其它晶体管均采用LTPS TFT。

10. 根据权利要求9所述的方法,其特征在于,所述在第四时间段控制所述像素电路的驱动模块通过所述驱动晶体管驱动所述发光二极管发光,具体包括:

在第四时间段控制输出发光指示信号的有效信号,使得所述驱动模块根据所述发光指示信号的有效信号,通过所述驱动晶体管驱动所述发光二极管发光;其中,

所述驱动模块具体包括:所述电容,以及串接于器件工作电压VDD与所述发光二极管正极之间的所述驱动晶体管T3和晶体管T4;

其中,晶体管T4的栅极连接于所述发光指示信号的输入端,所述晶体管T3的栅极用于接收所述写入模块发送的数据信号。

11. 根据权利要求10所述的方法,其特征在于,所述在第三时间段控制所述像素电路的写入模块向所述驱动晶体管的栅极写入数据信号,具体包括:

在第三时间段控制输出第三时序信号以及数据信号的有效信号,使得所述写入模块根据第三时序信号的有效信号向所述驱动晶体管的栅极写入数据信号的有效信号;其中,

所述写入模块具体包括:晶体管T2;

其中,晶体管T2的栅极连接于第三时序信号的输入端,晶体管T2的源极和漏极串接所述数据信号的输入端与所述驱动晶体管的栅极之间。

12. 根据权利要求11所述的方法,其特征在于,所述在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位;在第二时间段控制所述复位充电模块对所述电容进行充电,具体包括:

在第一时间段控制输出第一时序信号的有效信号,使得所述复位充电模块根据第一时序信号的有效信号对所述电容进行复位;

在第二时间段控制输出第二时序信号的有效信号,使得所述复位充电模块根据第二时序信号的有效信号对所述电容充电;其中,

所述复位充电模块具体包括:晶体管T1、晶体管T5和晶体管T6;

其中,所述晶体管T5的栅极连接于第二时序信号的输入端,晶体管T5的源极和漏极串接于参考电压的输入端与所述晶体管T3的栅极之间;所述晶体管T1的源极和漏极,以及晶体管T6的源极和漏极串接于所述参考电压的输入端与所述发光二极管的正极之间;所述晶体管T1和晶体管T6的栅极均连接于第一时序信号的输入端,所述晶体管T5和晶体管T6的连接点与所述晶体管T3的栅极相连。

13. 根据权利要求11所述的方法,其特征在于,所述在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位;在第二时间段控制所述复位充电模块对所述电容进行充电,具体包括:

在第一时间段控制输出第一、二时序信号的有效信号,使得所述复位充电模块根据第一、二时序信号的有效信号对所述电容进行复位;

在第二时间段延续第二时序信号的有效信号,使得所述复位充电模块根据第二时序信号的有效信号对所述电容进行充电;其中,

复位充电模块具体包括:晶体管T205和晶体管T201;

其中,所述晶体管T205的源极和漏极,以及晶体管T201的源极和漏极串接于参考电压的输入端与所述发光二极管的正极之间;所述晶体管T201、晶体管T205的栅极分别连接于第一、二时序信号的输入端,所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

14. 根据权利要求13所述的方法,其特征在于,所述第一、二、三时序信号,以及发光指示信号的有效信号均为低电平信号,以及晶体管T1、晶体管T2、晶体管T4、晶体管T205均为P型TFT;或者

所述第一、三时序信号、发光指示信号的有效信号均为低电平信号;第二时序信号的有效信号为高电平信号,以及晶体管T1、晶体管T2、晶体管T4均为P型晶体管TF晶体管T,晶体管T205为N型TFT。

15. 一种显示装置,其特征在于,包括:如权利要求1-8任一所述的像素电路。

显示装置以及像素电路及其控制方法

技术领域

[0001] 本发明涉及液晶显示技术领域,特别是指一种显示装置以及像素电路及其控制方法。

背景技术

[0002] 在各种类型的平板显示装置中,由于有源矩阵有机发光显示装置(AMOLED)使用自发光的有机发光二极管(OLED)来显示图像,通常具有响应时间短、使用低功耗进行驱动,相对更好的亮度和颜色纯度的特性,所以有机发光显示装置已经成为下一代显示装置的焦点。

[0003] 对于大型有源矩阵有机发光显示装置,包括位于扫描线和数据线的交叉区域的多个像素。每个像素包括有机发光二极管和用于驱动所述有机发光二极管的像素电路。像素电路通常包括开关晶体管,驱动晶体管和存储电容器。

[0004] 在实际应用中,本发明的发明人发现,现有的像素电路具有如下问题:DTFT的磁滞特性和漏电流不能完全满足显示画面质量的需求,使得显示画面出现残像现象或对比度低的问题。

发明内容

[0005] 有鉴于此,本发明的目的在于提出一种显示装置以及像素电路及其控制方法,用以改善像素电路的磁滞特性、减小漏电流,从而改善显示画面的残像问题以及对比度低的问题。

[0006] 基于上述目的本发明提供一种像素电路,用于驱动发光二极管发光,其包括:

[0007] 复位充电模块,用于对跨接于所述像素电路的驱动晶体管的栅极与所述发光二极管正极之间的电容进行复位后,对所述电容充电;

[0008] 写入模块,用于向所述驱动晶体管的栅极写入数据信号;

[0009] 驱动模块,其包括所述驱动晶体管,用于在所述驱动晶体管接收所述数据信号时驱动所述发光二极管发光;

[0010] 其中,用以驱动所述发光二极管发光的驱动晶体管采用氧化物TFT,所述像素电路中的其它晶体管采用低温多晶硅LTPS TFT。

[0011] 较佳地,所述驱动模块具体包括:发光指示信号的输入端口,以及所述电容、串接于器件工作电压VDD与所述发光二极管正极之间的所述驱动晶体管晶体管T3和晶体管晶体管T4;

[0012] 其中,晶体管T4的栅极连接于所述发光指示信号的输入端口,所述晶体管T3的栅极用于接收所述写入模块发送的数据信号。

[0013] 进一步,所述驱动模块还包括一个跨接于器件工作电压VDD与所述发光二极管正极之间的电容。

[0014] 较佳地,所述写入模块具体包括:第三时序信号的输入端口、数据信号的输入端口

以及晶体管晶体管T2；

[0015] 其中,晶体管T2的栅极连接于第三时序信号的输入端口,晶体管T2的源极和漏极串接所述数据信号的输入端口与所述驱动晶体管的栅极之间。

[0016] 较佳地,所述复位充电模块具体包括:第一、二时序信号的输入端口,以及晶体管晶体管T1、晶体管T5和晶体管T6；

[0017] 其中,所述晶体管T5的栅极连接于第二时序信号的输入端口,晶体管T5的源极和漏极串接于参考电压与所述晶体管T3的栅极之间;所述晶体管T1的源极和漏极,以及晶体管T6的源极和漏极串接于所述参考电压与所述发光二极管的正极之间;所述晶体管T1和晶体管T6的栅极均连接于第一时序信号的输入端口,所述晶体管T5和晶体管T6的连接点与所述晶体管T3的栅极相连。

[0018] 或者,所述复位充电模块具体包括:第一、二时序信号的输入端口,以及晶体管晶体管T205和晶体管T201；

[0019] 其中,所述晶体管T205的源极和漏极,以及晶体管T201的源极和漏极串接于参考电压与所述发光二极管的正极之间;所述晶体管T201、晶体管T205的栅极分别连接于第一、二时序信号的输入端口,所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

[0020] 本发明还提供一种像素电路的控制方法,包括:

[0021] 在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位;

[0022] 在第二时间段控制所述复位充电模块对所述电容进行充电;

[0023] 在第三时间段控制所述像素电路的写入模块向所述驱动晶体管的栅极写入数据信号;

[0024] 在第四时间段控制所述像素电路的驱动模块通过所述驱动晶体管驱动所述发光二极管发光;

[0025] 其中,所述驱动晶体管为所述像素电路用于驱动所述发光二极管发光的氧化物TFT,所述像素电路中的其它晶体管均采用LTPS TFT。

[0026] 较佳地,所述在第四时间段控制所述像素电路的驱动模块通过所述驱动晶体管驱动所述发光二极管发光,具体包括:

[0027] 在第四时间段控制输出发光指示信号的有效信号,使得所述驱动模块根据所述发光指示信号的有效信号,通过所述驱动晶体管驱动所述发光二极管发光;

[0028] 其中,所述驱动模块具体包括:所述电容,以及串接于器件工作电压VDD与所述发光二极管正极之间的所述驱动晶体管晶体管T3和晶体管晶体管T4;

[0029] 其中,晶体管T4的栅极连接于所述发光指示信号的输入端,所述晶体管T3的栅极用于接收所述写入模块发送的数据信号。

[0030] 较佳地,所述在第三时间段控制所述像素电路的写入模块向所述驱动晶体管的栅极写入数据信号,具体包括:

[0031] 在第三时间段控制输出第三时序信号以及数据信号的有效信号,使得所述写入模块根据第三时序信号的有效信号向所述驱动晶体管的栅极写入数据信号的有效信号;其中,

[0032] 所述写入模块具体包括：晶体管T2；

[0033] 其中，晶体管T2的栅极连接于第三时序信号的输入端，晶体管T2的源极和漏极串接所述数据信号的输入端与所述驱动晶体管的栅极之间。

[0034] 较佳地，所述在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位；在第二时间段控制所述复位充电模块对所述电容进行充电，具体包括：

[0035] 在第一时间段控制输出第一时序信号的有效信号，使得所述复位充电模块根据第一时序信号的有效信号对所述电容进行复位；

[0036] 在第二时间段控制输出第二时序信号的有效信号，使得所述复位充电模块根据第二时序信号的有效信号对所述电容充电；其中，

[0037] 所述复位充电模块具体包括：晶体管T1、晶体管T5和晶体管T6；

[0038] 其中，所述晶体管T5的栅极连接于第二时序信号的输入端，晶体管T5的源极和漏极串接于参考电压的输入端与所述晶体管T3的栅极之间；所述晶体管T1的源极和漏极，以及晶体管T6的源极和漏极串接于所述参考电压的输入端与所述发光二极管的正极之间；所述晶体管T1和晶体管T6的栅极均连接于第一时序信号的输入端，所述晶体管T5和晶体管T6的连接点与所述晶体管T3的栅极相连。

[0039] 或者，所述在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位；在第二时间段控制所述复位充电模块对所述电容进行充电，具体包括：

[0040] 在第一时间段控制输出第一、二时序信号的有效信号，使得所述复位充电模块根据第一、二时序信号的有效信号对所述电容进行复位；

[0041] 在第二时间段延续第二时序信号的有效信号，使得所述复位充电模块根据第二时序信号的有效信号对所述电容进行充电；其中，

[0042] 复位充电模块具体包括：晶体管T205和晶体管T201；

[0043] 其中，所述晶体管T205的源极和漏极，以及晶体管T201的源极和漏极串接于参考电压的输入端与所述发光二极管的正极之间；所述晶体管T201、晶体管T205的栅极分别连接于第一、二时序信号的输入端，所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

[0044] 本发明还提供一种显示装置，包括上述的像素电路。

[0045] 本发明实施例的技术方案中，采用Oxide TFT作为像素电路中用以驱动发光二极管的驱动晶体管，而像素电路中的其它晶体管采用LTPS TFT。这样，一方面Oxide TFT作为驱动发光二极管的驱动晶体管具有较佳磁滞特性，DTFT漏电流小的优点，从而改善发光二极管的残像现象，以及对比度低的问题；另一方面，像素电路中其它晶体管均采用LTPS TFT，具有电子迁移率高，TFT响应速度较快的优点，虽然，像素电路中具有一个响应速度较慢的Oxide TFT，但由于其它晶体管响应较快，因此，像素电路整体响应仍然具有较快的水平，从而也可以满足显示装置高PPI的要求。

附图说明

[0046] 图1为本发明技术方案的像素电路原理框图图；

- [0047] 图2为本发明技术方案的像素电路控制方法流程图；
- [0048] 图3为本发明实施例一的像素电路内部结构图；
- [0049] 图4为本发明实施例一的输入到像素电路各信号的时序图；
- [0050] 图5为本发明实施例一的像素电路控制方法流程图；
- [0051] 图6为本发明实施例二的像素电路内部结构图；
- [0052] 图7为本发明实施例二的输入到像素电路各信号的时序图；
- [0053] 图8为本发明实施例二的像素电路控制方法流程图；
- [0054] 图9为本发明实施例三的像素电路内部结构图；
- [0055] 图10为本发明实施例三的输入到像素电路各信号的时序图；
- [0056] 图11为本发明实施例三的像素电路控制方法流程图。

具体实施方式

[0057] 为使本发明的目的、技术方案和优点更加清楚明白，以下结合具体实施例，并参照附图，对本发明进一步详细说明。

[0058] 下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，仅用于解释本发明，而不能解释为对本发明的限制。

[0059] 本技术领域技术人员可以理解，除非特意声明，这里使用的单数形式“一”、“一个”、“所述”和“该”也可包括复数形式。这里使用的措辞“和/或”包括一个或多个相关联的列出项的全部或任一单元和全部组合。

[0060] 需要说明的是，本发明实施例中所有使用“第一”和“第二”的表述均是为了区分两个相同名称非相同的实体或者非相同的参量，可见“第一”“第二”仅为了表述的方便，不应理解为对本发明实施例的限定，后续实施例对此不再一一说明。

[0061] 本发明的发明人对现有像素电路进行分析，由于LTPS (Low Temperature Polysilicon, 低温多晶硅) TFT具有电子迁移率高，TFT (Thin Film Transistor, 薄膜晶体管) 响应速度较快等优点，因此，目前像素电路中通常采用由LTPS TFT构成的电路。然而，实际应用中发现，LTPS TFT具有磁滞特性差的缺点，从而导致现有像素电路残像现象明显；而LTPS TFT的DTFT (驱动薄膜晶体管) 漏电流较大，导致现有像素电路画面对比度低。

[0062] 本发明的发明人考虑到，Oxide (氧化物) TFT虽然具有较佳磁滞特性，DTFT漏电流小，但是，如果采用由Oxide TFT构成像素电路，则电路响应速度会比较慢，难以满足显示装置高PPI (Pixels Per Inch, 每英寸的像素数目) 的要求。

[0063] 基于上述分析，本发明的主要思路为，采用Oxide TFT作为像素电路中用以驱动发光二极管的驱动晶体管，而像素电路中的其它晶体管采用LTPS TFT。这样，一方面Oxide TFT作为驱动发光二极管的驱动晶体管具有较佳磁滞特性，DTFT漏电流小的优点，从而改善发光二极管的残像现象，以及对比度低的问题；另一方面，像素电路中其它晶体管均采用LTPS TFT，具有电子迁移率高，TFT响应速度较快的优点，虽然，像素电路中具有一个响应速度较慢的Oxide TFT，但由于其它晶体管响应较快，因此，像素电路整体响应仍然具有较快的水平，从而也可以满足显示装置高PPI (Pixels Per Inch, 每英寸的像素数目) 的要求。

[0064] 同时考虑到目前的像素电路为色不均的问题通常具有晶体管阈值电压补偿的功

能,不再是简单的驱动电路结构,因此,电路的整体结构不能简单地将像素电路中的驱动晶体管由LTPS TFT换为Oxide TFT,还需对现有像素电路结构进行相应的改动。

[0065] 下面结合附图详细介绍本发明的技术方案。

[0066] 基于上述的思路,本发明提供的一种用于驱动发光二极管发光的像素电路的原理框图,如图1所示,包括:复位充电模块101、写入模块102,以及驱动模块103。

[0067] 其中,驱动模块103中包括用以驱动发光二极管D1发光的驱动晶体管T3,该驱动晶体管采用Oxide TFT;为驱动发光二极管,驱动晶体管T3的源极、漏极,以及发光二极管D1的正极、负极串连于器件工作电压VDD(器件工作电压)与VSS(公共接地端电压)之间。驱动晶体管的栅极用于根据接收的信号驱动发光二极管发光。驱动模块103中还可以包括跨接于所述像素电路中的驱动晶体管的栅极与所述发光二极管正极之间的电容C1。

[0068] 复位充电模块101,其连接于驱动模块103,具体连接于驱动模块103中的驱动晶体管T3的栅极,还连接于发光二极管D1正极。复位充电模块101用于对跨接于所述像素电路中的驱动晶体管T3的栅极与所述发光二极管D1正极之间的电容C1进行复位后,对所述电容C1充电。具体地,复位充电模块101在第一时间段对跨接于所述驱动晶体管的栅极与所述发光二极管正极之间的电容C1进行复位;在第二时间段对所述电容C1进行充电。

[0069] 写入模块102,其连接于驱动模块103,具体连接于驱动模块103的驱动晶体管T3的栅极。写入模块102用于向所述驱动晶体管T3的栅极写入数据信号。具体地,写入模块102在第三时间段向所述驱动晶体管T3的栅极写入数据信号。

[0070] 驱动模块103用于在所述驱动晶体管T3接收所述数据信号时驱动所述发光二极管D1发光。具体地,驱动模块103在第四时间段通过所述驱动晶体管驱动所述发光二极管发光。

[0071] 其中,第一时间段先于第二时间段,第二时间段先于第三时间段,第三时间段先于第四时间段。

[0072] 本发明提供的像素电路中,驱动晶体管T3采用氧化物TFT,其它晶体管均采用LTPS TFT。

[0073] 上述像素电路的控制方法流程,如图2所示,包括如下步骤:

[0074] 步骤S201:在第一时间段控制所述像素电路的复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行复位。

[0075] 步骤S202:在第二时间段控制所述复位充电模块对跨接于发光二极管正极与所述像素电路的驱动晶体管的栅极之间的电容进行充电。

[0076] 步骤S203:在第三时间段控制所述像素电路的写入模块向所述驱动晶体管的栅极写入数据信号。

[0077] 步骤S204:在第四时间段控制所述像素电路的驱动模块通过所述驱动晶体管驱动所述发光二极管发光。

[0078] 基于上述原理,本发明提供了三个具体的实施例电路。

[0079] 实施例一

[0080] 本发明实施例一提供的像素电路如图3所示,其中的驱动模块具体用于根据第四时间段到达的发光指示信号EM的有效信号,通过所述驱动晶体管驱动所述发光二极管发光。

[0081] 具体地,本发明实施例一的像素电路中驱动模块可以包括一个发光指示信号的输入端口,该输入端口亦即像素电路的发光指示信号的输入端口,连接于发光指示信号线;驱动模块103中还可包括:电容C1、串接于器件工作电压VDD与所述发光二极管D1正极之间的所述驱动晶体管T3和晶体管T4。发光二极管D1的负极连接于公共接地端电压VSS。

[0082] 为便于描述,本文将电容C1与驱动晶体管T3的栅极连接点称为N1点,将电容C1与发光二极管正极的连接点称为N2点。

[0083] 更优地,本发明实施例一的像素电路中的驱动模块还可包括一个跨接于器件工作电压VDD与所述发光二极管D1正极之间的电容C2,以有助于稳定N2点的电位。

[0084] 本发明实施例一的像素电路中的写入模块具体用于根据第三时间段到达的第三时序信号S₃的有效信号向所述驱动晶体管的栅极写入数据信号V_{data};其中,所述数据信号V_d的有效信号在第三时间段到达。

[0085] 具体地,本发明实施例一的像素电路中的写入模块可以包括一个第三时序信号的输入端口,该输入端口亦即像素电路的第三时序信号的输入端口连接于第三时序信号线;

[0086] 写入模块还可以包括一个数据信号的输入端口,该输入端口亦即像素电路的数据信号的输入端口连接于数据信号线;

[0087] 写入模块102还包括晶体管T2;其中,晶体管T2的栅极连接于第三时序信号的输入端口,晶体管T2的源极和漏极串接所述数据信号的输入端口与所述驱动晶体管T3的栅极之间。

[0088] 本发明实施例一的像素电路中的复位充电模块具体用于根据第一时间段到达的第一时序信号S₁的有效信号对所述电容进行复位,根据第二时间段到达的第二时序信号S₂的有效信号对所述电容充电。

[0089] 具体地,本发明实施例一的像素电路中的复位充电模块可以包括第一、二时序信号的输入端口,分别作为像素电路的第一、二时序信号的输入端口,并分别连接于第一、二时序信号线;

[0090] 复位充电模块还可以包括:晶体管T1、晶体管T5和晶体管T6;其中,晶体管T5的栅极连接于第二时序信号的输入端口,晶体管T5的源极和漏极串接于V_{ref}参考电压与晶体管T3的栅极之间;晶体管T1的源极和漏极,以及晶体管T6的源极和漏极串接于V_{ref}参考电压与所述发光二极管D1的正极之间;所述晶体管T1和晶体管T6的栅极均连接于第一时序信号的输入端口,所述晶体管T5和晶体管T6的连接点与所述晶体管T3的栅极相连。

[0091] 本发明实施例一的像素电路的第一、二、三时序信号的输入端口分别连接第一、二、三时序信号线,发光指示信号的输入端口连接发光指示信号线,数据信号的输入端口连接数据信号线。通过控制第一、二、三时序信号线、发光指示信号线、数据信号线上的信号时序,控制像素电路驱动发光二极管的发光。

[0092] 本发明实施例一的像素电路中,晶体管T3为N型TFT,其它晶体管则为P型TFT;相应地,本发明实施例一的技术方案中,第一、二、三时序信号,以及发光指示信号的有效信号均为低电平信号,数据信号的有效信号为高电平信号,具体时序如图4所示。

[0093] 本发明实施例一的像素电路的控制方法,流程如图5所示,包括如下步骤:

[0094] 步骤S501:在第一时间段控制输出第一时序信号S₁的有效信号,使得所述复位充电模块根据第一时序信号S₁的有效信号对电容C1进行复位。

[0095] 具体地,在第一时间段控制输出第一时序信号 S_1 的低电平信号作为第一时序信号的有效信号,而第二、三时序信号、数据信号均为无效信号;此时,晶体管 T_1 、晶体管 T_6 打开, N_1 和 N_2 点电压复位,从而实现对电容 C_1 复位,或者对 C_1 和 C_2 复位。

[0096] 步骤S502:在第二时间段控制输出第二时序信号 S_2 的有效信号,使得复位充电模块根据第二时序信号的有效信号对电容 C_1 充电。

[0097] 具体地,在第二时间段控制输出第二时序信号 S_2 的低电平信号作为第二时序信号的有效信号,而第一、三时序信号、数据信号均为无效信号;此时,晶体管 T_1 、晶体管 T_6 关闭,晶体管 T_5 打开; N_1 点电压等于 V_{ref} , N_2 点电压等于 $V_{ref}-V_{th}$,对电容实现充电。其中, V_{th} 为驱动晶体管 T_3 的阈值电压。

[0098] 步骤S503:在第三时间段控制输出第三时序信号 S_3 以及数据信号 V_d 的有效信号,使得写入模块根据第三时序信号的有效信号向所述驱动晶体管的栅极写入数据信号的有效信号。

[0099] 具体地,在第三时间段控制输出第三时序信号的低电平信号作为第三时序信号的有效信号,控制输出数据信号的高电平信号作为数据信号的有效信号;而第一、二时序信号、发光指示信号均为无效信号;此时,晶体管 T_2 打开,将数据信号的高电平有效信号写入到驱动晶体管晶体管 T_3 的栅极; N_1 点电压等于数据信号的高电平 V_{data} , N_2 点的电压值 V_{N2} 如下公式1:

$$[0100] \quad V_{N2} = (V_{ref}-V_{th})+C_1*\Delta V_{N1}/(C_1+C_2) = (V_{ref}-V_{th})+C_1*(V_{ref}-V_{th})/(C_1+C_2) \quad (\text{公式1})$$

[0101] 其中, C_1 、 C_2 分别表示电容 C_1 、 C_2 的容值, ΔV_{N1} 表示第三时间段 N_1 点电压的变化值。

[0102] 步骤S504:在第四时间段控制输出发光指示信号 EM 的有效信号,使得驱动模块根据所述发光指示信号的有效信号,通过驱动晶体管驱动所述发光二极管发光。

[0103] 具体地,在第四时间段控制输出发光指示信号的低电平信号作为发光指示信号的有效信号;而第一、二、三时序信号均为无效信号。此时,晶体管 T_4 打开,而驱动晶体管 T_3 因电容的电压保持作用其栅极也维持高电平也处于打开状态,从而驱动发光二极管 D_1 发光。此时, N_2 点的电压等于 D_1 导通时的正极电压 V_{EL} , N_1 点的电压 V_{N1} 如下公式2:

$$[0104] \quad V_{N1} = V_{data}+V_{EL}-V_{ref}+V_{th}-C_1*(V_{data}-V_{ref})/(C_1+C_2) \quad (\text{公式2})$$

[0105] 实施例二

[0106] 如图6所示,本发明实施例二提供的像素电路中的驱动模块、写入模块的电路结构,分别与本发明实施例一像素电路中的驱动模块、写入模块的电路结构相同,此处不再赘述。

[0107] 本发明实施例二提供的像素电路中的复位充电模块具体用于根据第一时间段到达的第一、二时序信号的有效信号对所述电容进行复位,根据在第二时间段延续的第二时序信号的有效信号对所述电容充电。

[0108] 具体地,本发明实施例二提供的像素电路中的复位充电模块包括:可以包括第一、二时序信号的输入端口,分别作为像素电路的第一、二时序信号的输入端口,并分别连接于第一、二时序信号线。

[0109] 本发明实施例二提供的像素电路中的复位充电模块还可以包括:晶体管 T_{205} 和晶体管 T_{201} ;其中,所述晶体管 T_{205} 的源极和漏极,以及晶体管 T_{201} 的源极和漏极串接于参考电压与所述发光二极管的正极之间;所述晶体管 T_{201} 、晶体管 T_{205} 的栅极分别连接于第一、

二时序信号的输入端口,所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

[0110] 本发明实施例二的像素电路的第一、二、三时序信号的输入端口分别连接第一、二、三时序信号线,发光指示信号的输入端口连接发光指示信号线,数据信号的输入端口连接数据信号线。通过控制第一、二、三时序信号线、发光指示信号线、数据信号线上的信号时序,控制像素电路驱动发光二极管的发光。

[0111] 本发明实施例二的像素电路中,晶体管T3为N型TFT,其它晶体管T1、晶体管T2、晶体管T4、晶体管T205则均为P型TFT;相应地,本发明实施例二的技术方案中,第一、二、三时序信号,以及发光指示信号的有效信号均为低电平信号,数据信号的有效信号为高电平信号,具体时序如图7所示。

[0112] 本发明实施例二的像素电路的控制方法,流程如图8所示,包括如下步骤:

[0113] 步骤S801:在第一时间段控制输出第一、二时序信号的有效信号,使得所述复位充电模块根据第一、二时序信号的有效信号对电容进行复位。

[0114] 具体地,在第一时间段控制输出第一时序信号 S_1 的低电平信号作为第一时序信号的有效信号,控制输出第二时序信号 S_2 的低电平信号作为第二时序信号的有效信号,而第三时序信号、数据信号均为无效信号;此时,晶体管T201、晶体管T205打开,N1和N2点电压复位,从而实现对电容C1复位,或者对C1和C2复位。其中,N1点为电容C1与驱动晶体管T3的栅极连接点,N2点为电容C1与发光二极管正极的连接点。

[0115] 步骤S802:在第二时间段延续第二时序信号 S_2 的有效信号,使得所述复位充电模块根据第二时序信号的有效信号对电容进行充电。

[0116] 具体地,在第二时间段控制输出第二时序信号 S_2 继续延续低电平的有效信号,而第一、三时序信号、数据信号均为无效信号;此时,晶体管T201关闭,晶体管T205打开;N1点电压等于 V_{ref} ,N2点电压等于 $V_{ref}-V_{th}$,对电容实现充电。

[0117] 步骤S803:在第三时间段控制输出第三时序信号 S_3 以及数据信号 V_a 的有效信号,使得写入模块根据第三时序信号的有效信号向所述驱动晶体管的栅极写入数据信号的有效信号。

[0118] 由于本发明实施例二的写入模块与实施例一的写入模块的电路结构相同,因此,本步骤与实施例一中的步骤S503相同,此处不再赘述。

[0119] 步骤S804:在第四时间段控制输出发光指示信号EM的有效信号,使得驱动模块根据所述发光指示信号的有效信号,通过驱动晶体管驱动所述发光二极管发光。

[0120] 由于本发明实施例二的驱动模块与实施例一的驱动模块的电路结构相同,因此,本步骤与实施例一中的步骤S504相同,此处不再赘述。

[0121] 实施例三

[0122] 如图9所示,本发明实施例三提供的像素电路中的驱动模块、写入模块的电路结构,分别与本发明实施例一像素电路中的驱动模块、写入模块的电路结构相同,此处不再赘述。

[0123] 本发明实施例三提供的像素电路中的复位充电模块具体用于根据第一时间段到达的第一、二时序信号的有效信号对所述电容进行复位,根据在第二时间段延续的第二时序信号的有效信号对所述电容充电。

[0124] 具体地,本发明实施例三提供的像素电路中的复位充电模块可以包括第一、二时序信号的输入端口,分别作为像素电路的第一、二时序信号的输入端口,并分别连接于第一、二时序信号线。

[0125] 本发明实施例三提供的像素电路中的复位充电模块还可以包括:晶体管T205和晶体管T201;其中,所述晶体管T205的源极和漏极,以及晶体管T201的源极和漏极串接于参考电压与所述发光二极管的正极之间;所述晶体管T201、晶体管T205的栅极分别连接于第一、二时序信号的输入端口,所述晶体管T205和晶体管T201的连接点与所述晶体管T3的栅极相连。

[0126] 不同于实施例二的像素电路,实施例三的像素电路中的晶体管T205为N型TFT;也就是说,图9所示的本发明实施例三的像素电路中,晶体管T3与晶体管T205为N型TFT,其它晶体管T1、晶体管T2、晶体管T4则为P型TFT;相应地,本发明实施例三的技术方案中,第一、三时序信号以及发光指示信号的有效信号均为低电平信号,第二时序信号的有效信号为高电平信号,数据信号的有效信号为高电平信号,具体时序如图10所示。

[0127] 本发明实施例三的像素电路的第一、二、三时序信号的输入端口分别连接第一、二、三时序信号线,发光指示信号的输入端口连接发光指示信号线,数据信号的输入端口连接数据信号线。通过控制第一、二、三时序信号线、发光指示信号线、数据信号线上的信号时序,控制像素电路驱动发光二极管的发光。

[0128] 本发明实施例三的像素电路的控制方法,流程如图11所示,包括如下步骤:

[0129] 步骤S1101:在第一时间段控制输出第一、二时序信号的有效信号,使得所述复位充电模块根据第一、二时序信号的有效信号对所述电容进行复位。

[0130] 具体地,在第一时间段控制输出第一时序信号 S_1 的低电平信号作为第一时序信号的有效信号,控制输出第二时序信号 S_2 的高电平信号作为第二时序信号的有效信号,而第三时序信号、数据信号均为无效信号;此时,晶体管T201、晶体管T205打开,N1和N2点电压复位,从而实现对电容C1复位,或者对C1和C2复位。其中,N1点为电容C1与驱动晶体管T3的栅极连接点,N2点为电容C1与发光二极管正极的连接点。

[0131] 步骤S1102:在第二时间段延续第二时序信号 S_2 的有效信号,使得所述复位充电模块根据第二时序信号的有效信号对所述电容进行充电。

[0132] 具体地,在第二时间段控制输出第二时序信号继续延续高电平的有效信号,而第一、三时序信号、数据信号均为无效信号;此时,晶体管T201关闭,晶体管T205打开;N1点电压等于 V_{ref} ,N2点电压等于 $V_{ref}-V_{th}$,对电容实现充电。

[0133] 步骤S1103:在第三时间段控制输出第三时序信号 S_3 以及数据信号 V_a 的有效信号,使得写入模块根据第三时序信号的有效信号向所述驱动晶体管的栅极写入数据信号的有效信号。

[0134] 由于本发明实施例二的写入模块与实施例一的写入模块的电路结构相同,因此,本步骤与实施例一中的步骤S503相同,此处不再赘述。

[0135] 步骤S1104:在第四时间段控制输出发光指示信号EM的有效信号,使得驱动模块根据所述发光指示信号的有效信号,通过驱动晶体管驱动所述发光二极管发光。

[0136] 由于本发明实施例二的驱动模块与实施例一的驱动模块的电路结构相同,因此,本步骤与实施例一中的步骤S504相同,此处不再赘述。

[0137] 上述各实施例中所述的参考电压、器件工作电压VDD、公共接地端电压VSS,分别由参考电压线、器件工作电压线、公共接地端电压线供给。

[0138] 本发明实施例二以及实施例三的像素电路相比于实施例一的像素电路减少使用了一个晶体管,降低了成本,减小电路面积,利于提高电路集成度。

[0139] 本发明实施例的技术方案中,采用OxideTFT作为像素电路中用以驱动发光二极管的驱动晶体管,而像素电路中的其它晶体管采用LTPS TFT。这样,一方面OxideTFT作为驱动发光二极管的驱动晶体管具有较佳磁滞特性,DTFT漏电流小的优点,从而改善发光二极管的残像现象,以及对比度低的问题;另一方面,像素电路中其它晶体管均采用LTPS TFT,具有电子迁移率高,TFT响应速度较快的优点,虽然,像素电路中具有一个响应速度较慢的Oxide TFT,但由于其它晶体管响应较快,因此,像素电路整体响应仍然具有较快的水平,从而也可以满足显示装置高PPI的要求。

[0140] 本技术领域技术人员可以理解,本发明中已经讨论过的各种操作、方法、流程中的步骤、措施、方案可以被交替、更改、组合或删除。进一步地,具有本发明中已经讨论过的各种操作、方法、流程中的其他步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。进一步地,现有技术中的具有与本发明中公开的各种操作、方法、流程中的步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。

[0141] 所属领域的普通技术人员应当理解:以上任何实施例的讨论仅为示例性的,并非旨在暗示本公开的范围(包括权利要求)被限于这些例子;在本发明的思路下,以上实施例或者不同实施例中的技术特征之间也可以进行组合,步骤可以以任意顺序实现,并存在如上所述的本发明的不同方面的许多其它变化,为了简明它们没有在细节中提供。因此,凡在本发明的精神和原则之内,所做的任何省略、修改、等同替换、改进等,均应包含在本发明的保护范围之内。

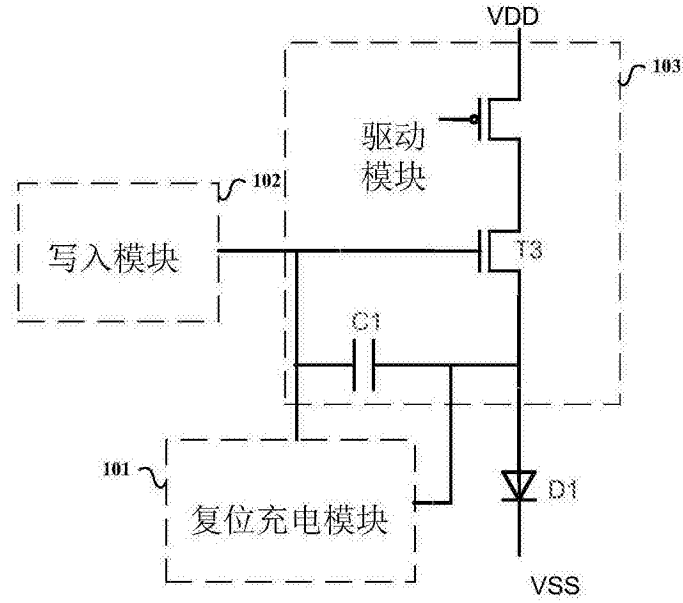


图1

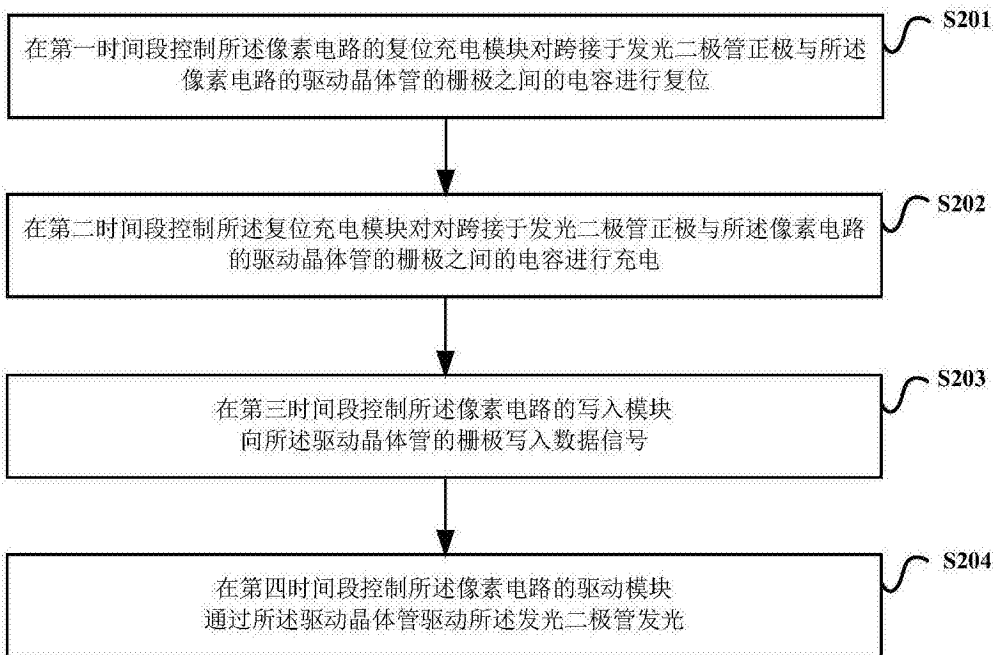


图2

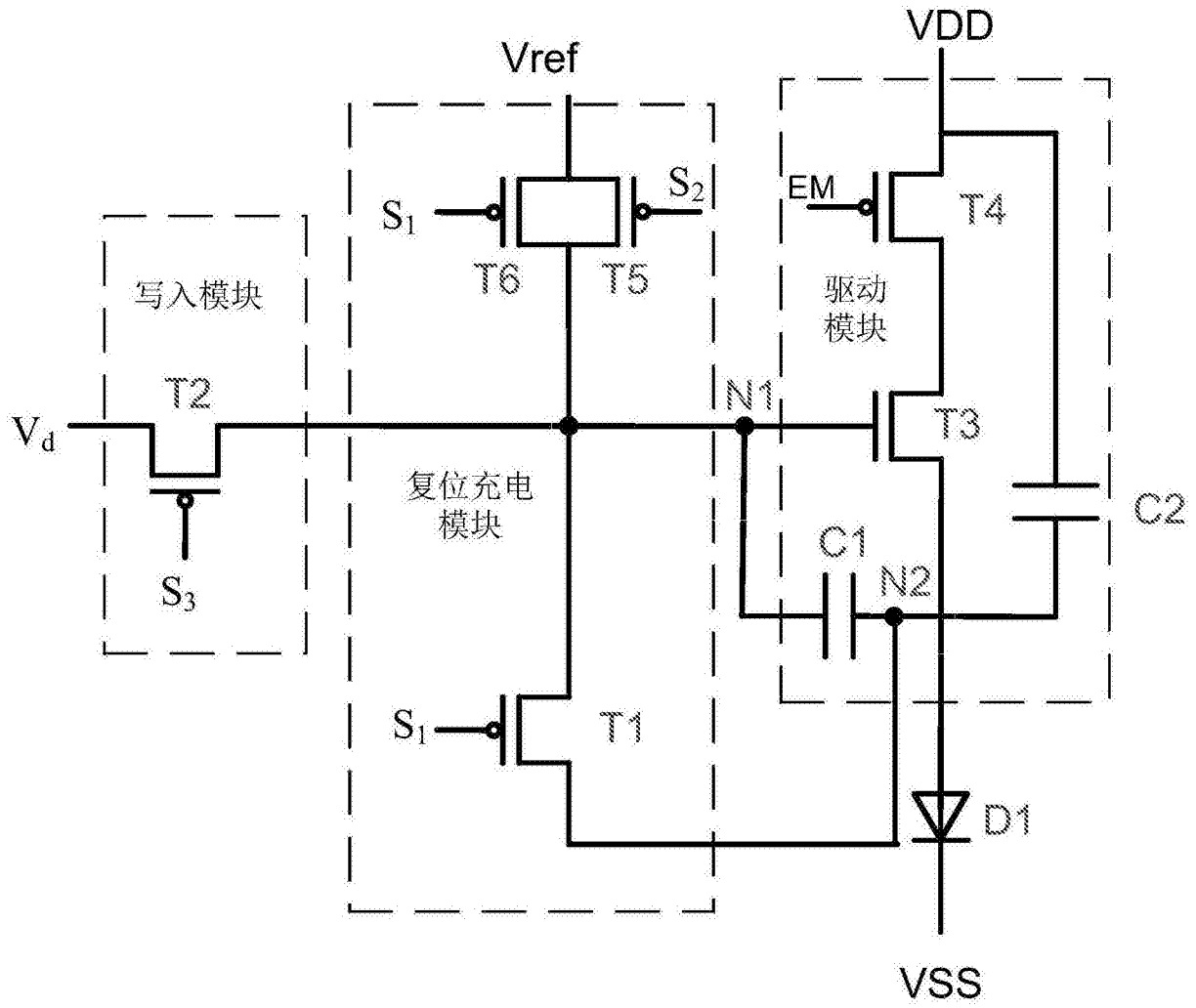


图3

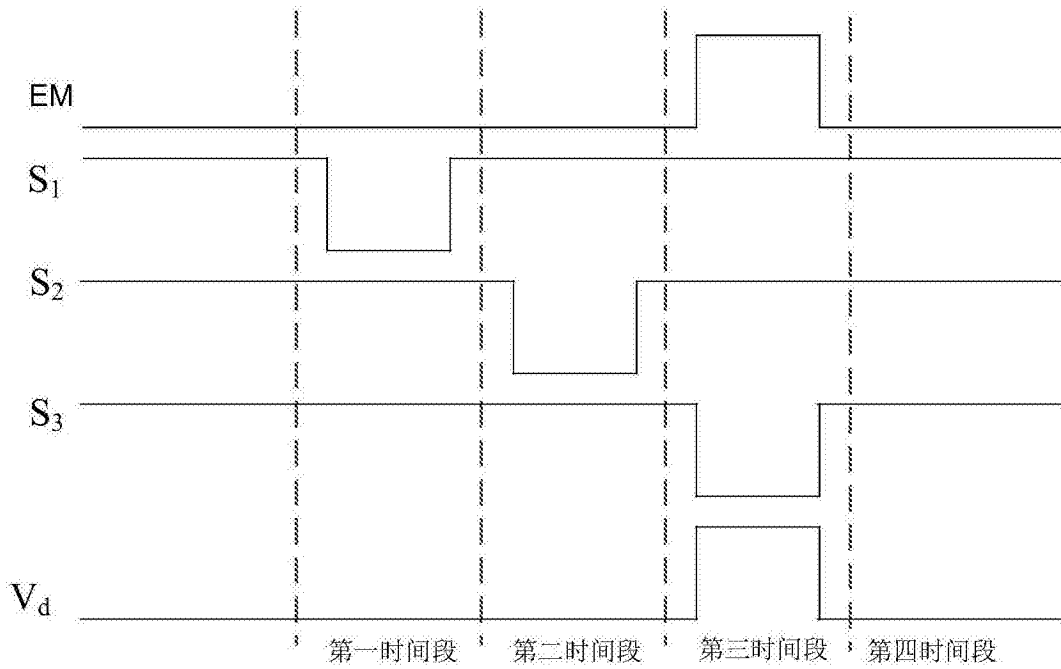


图4

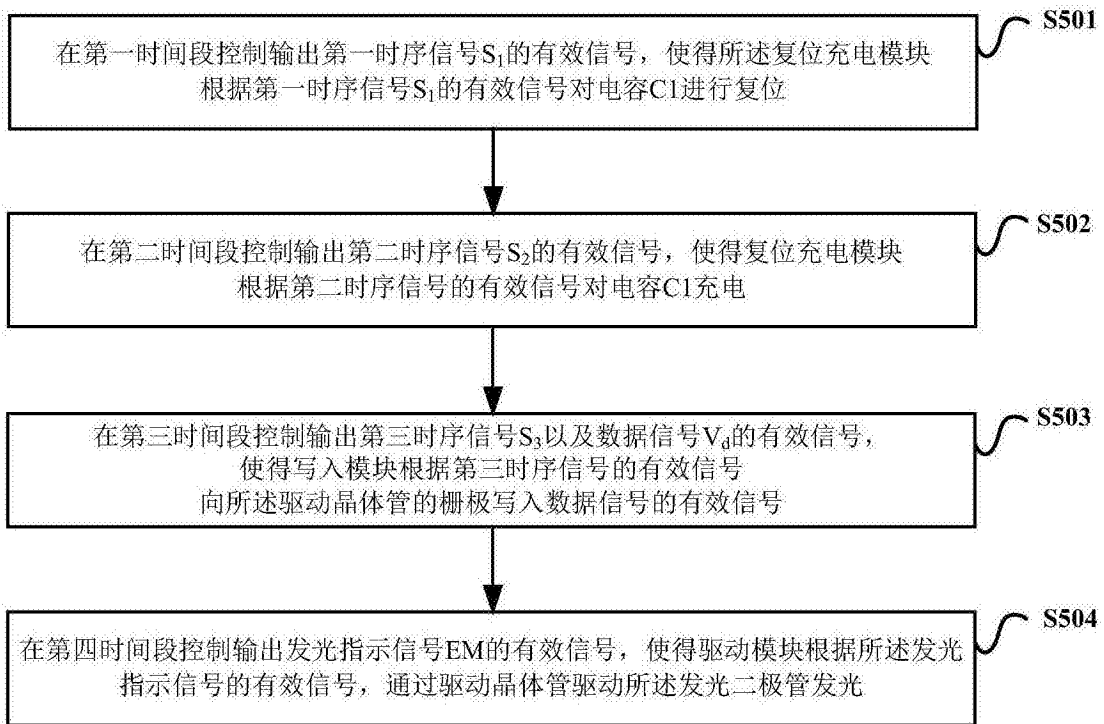


图5

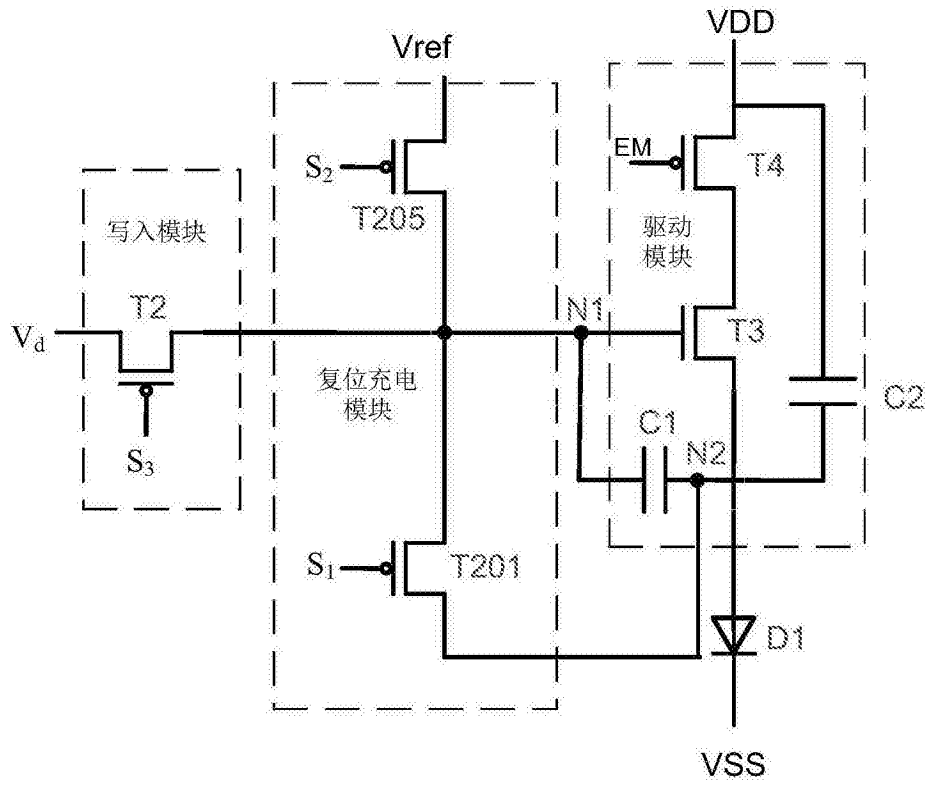


图6

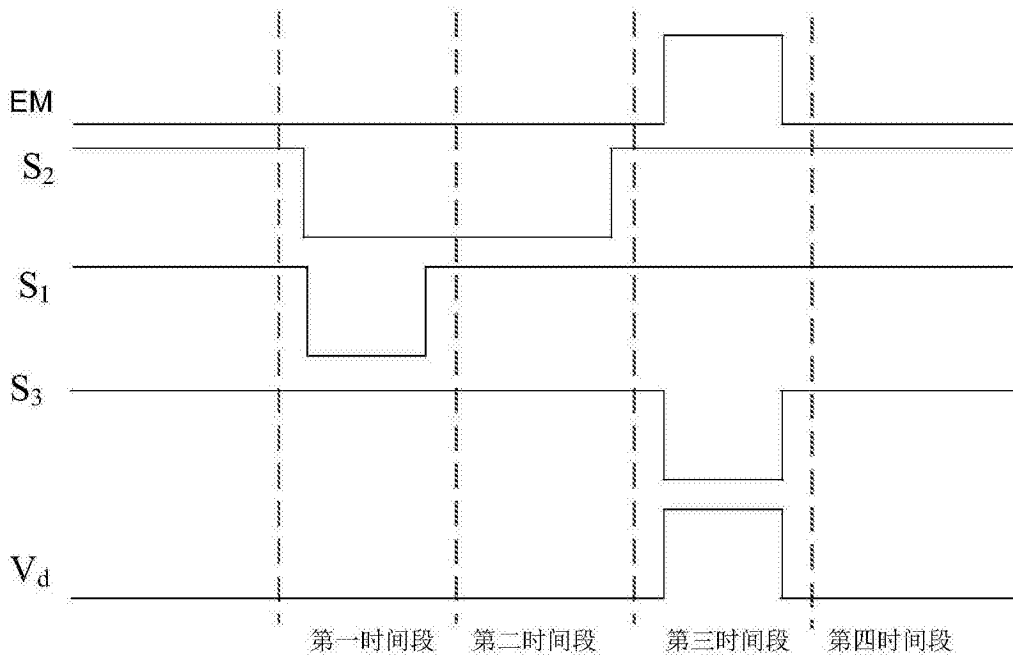


图7

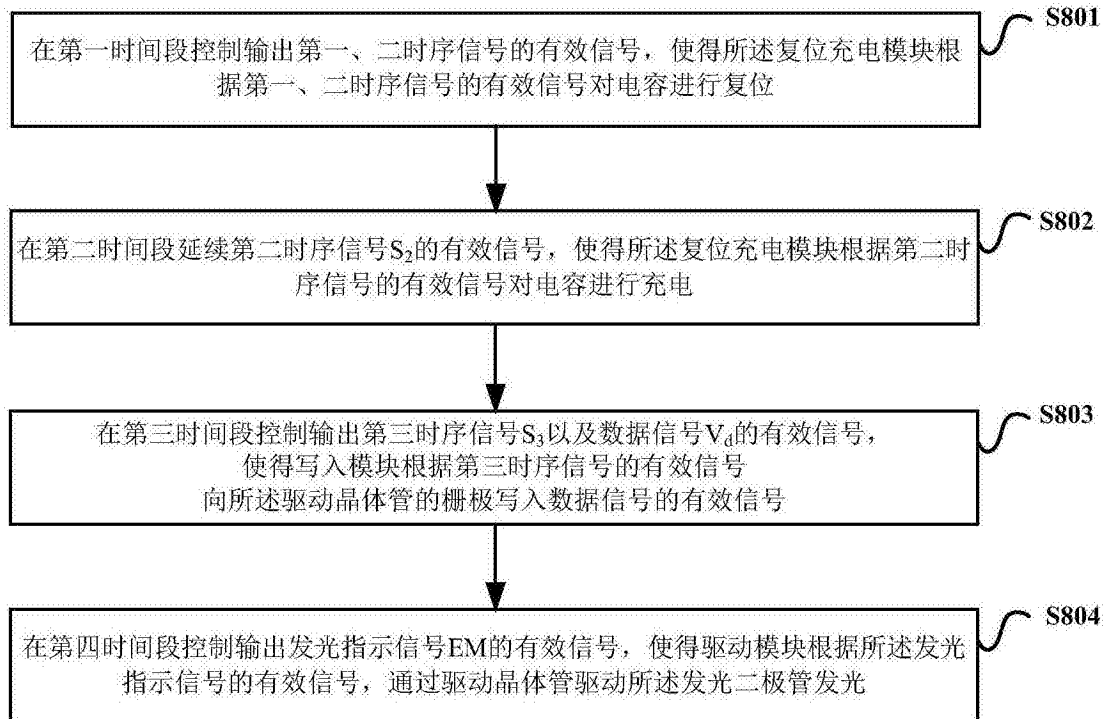


图8

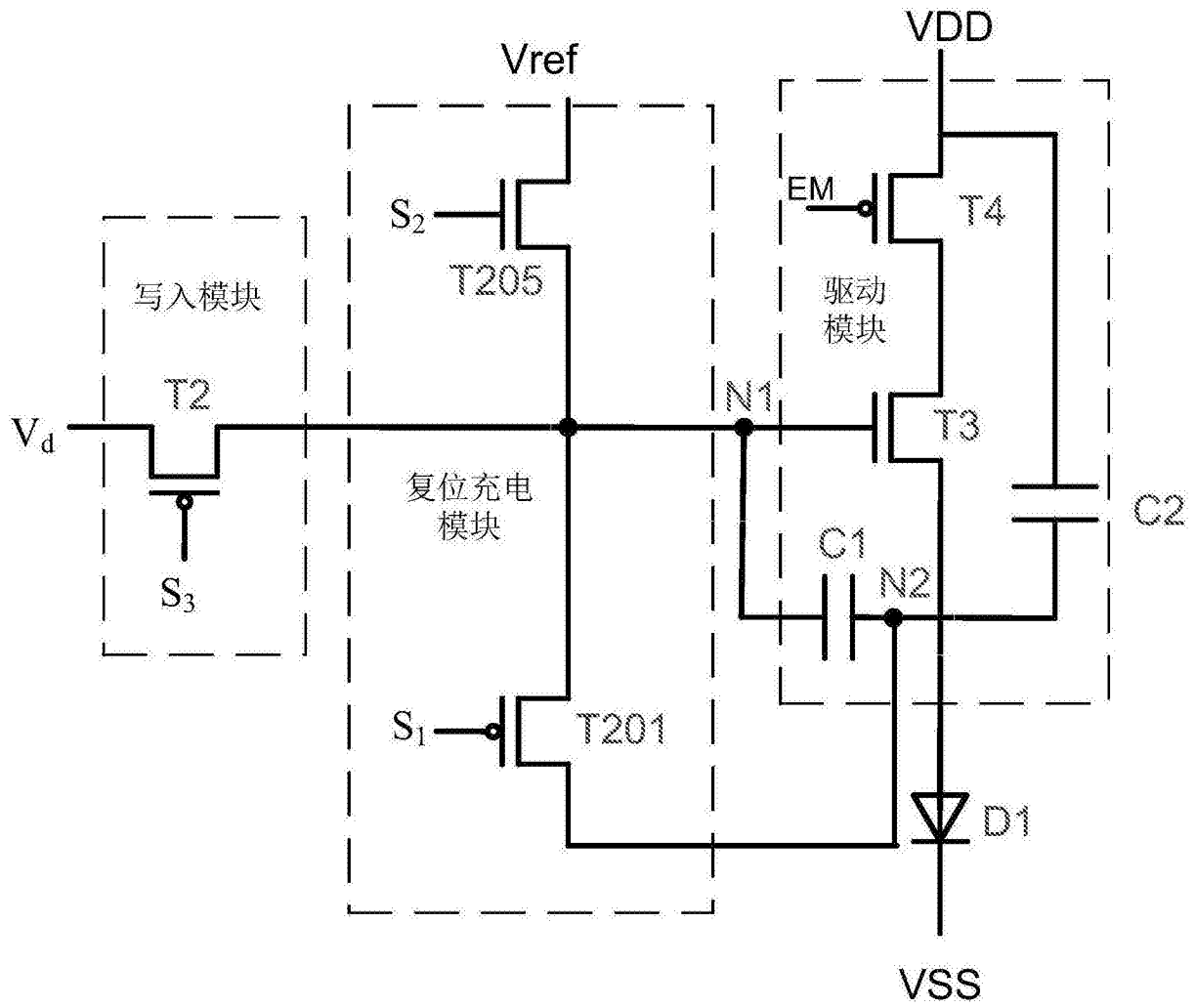


图9

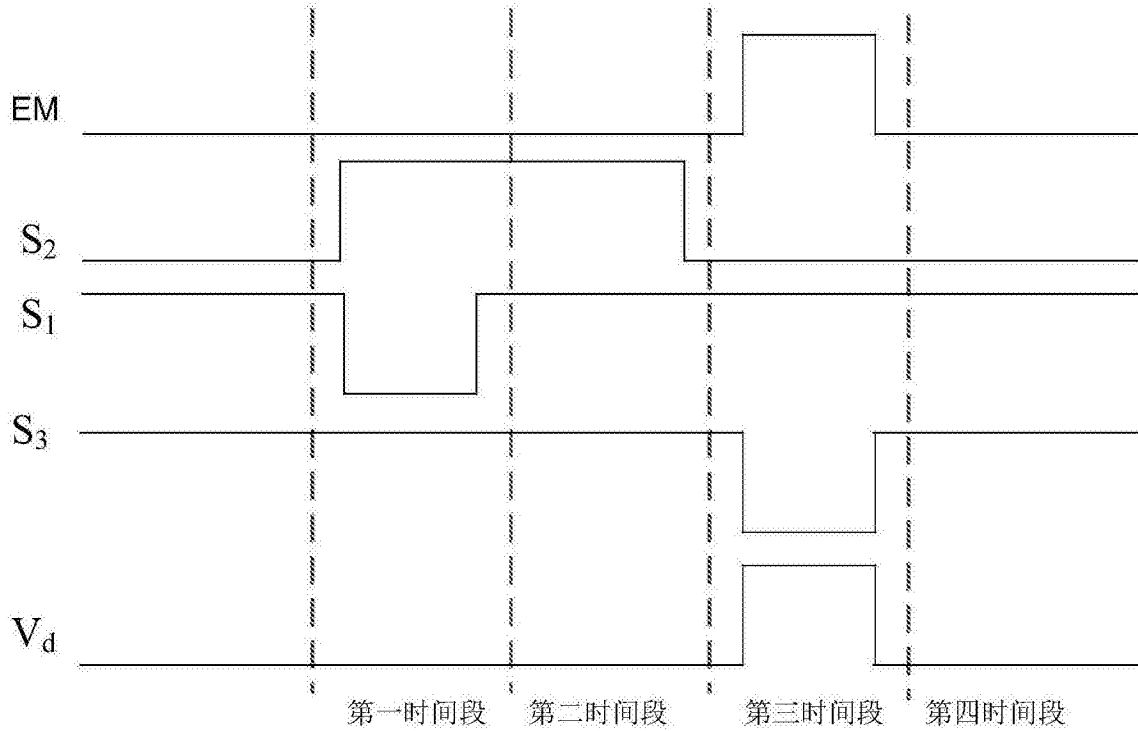


图10

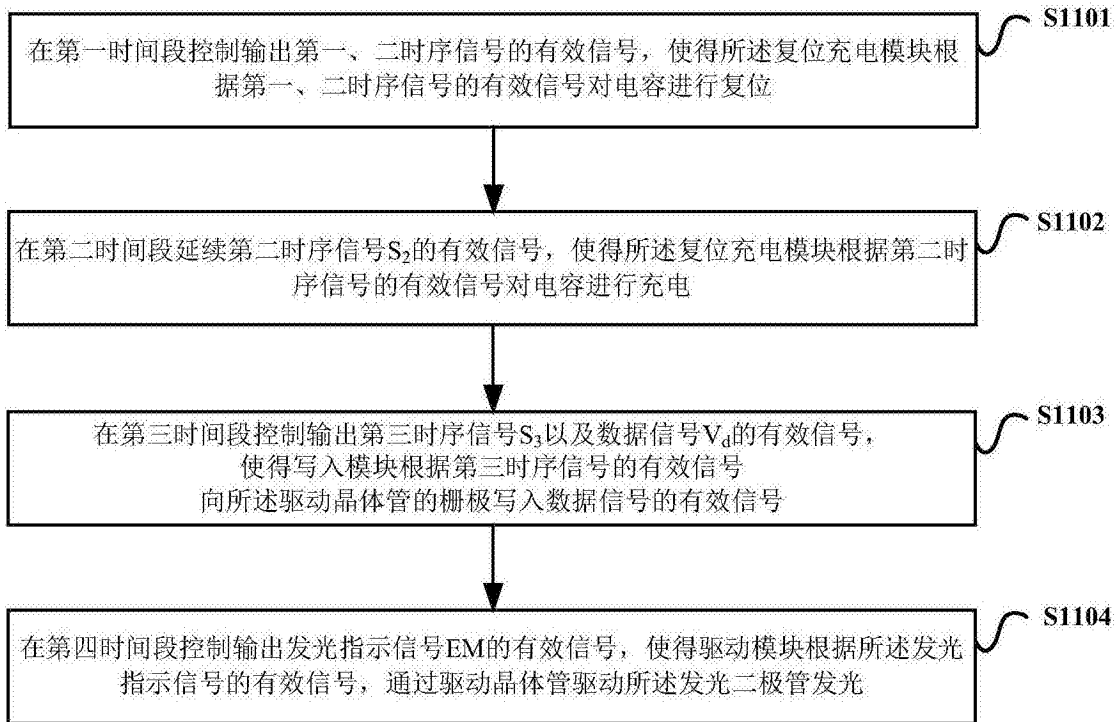


图11