

# POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

**245093**

(11)

(B1)



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

[22] Přihlášeno 12 04 85  
[21] (PV 2686-85)

[40] Zveřejněno 13 11 85

[45] Vydáno 15 12 87

[51] Int. Cl.<sup>4</sup>  
G 06 F 3/05

[75]

Autor vynálezu

KREJČÍ IVAN ing.; STRNAD PETR ing. CSc., BRNO

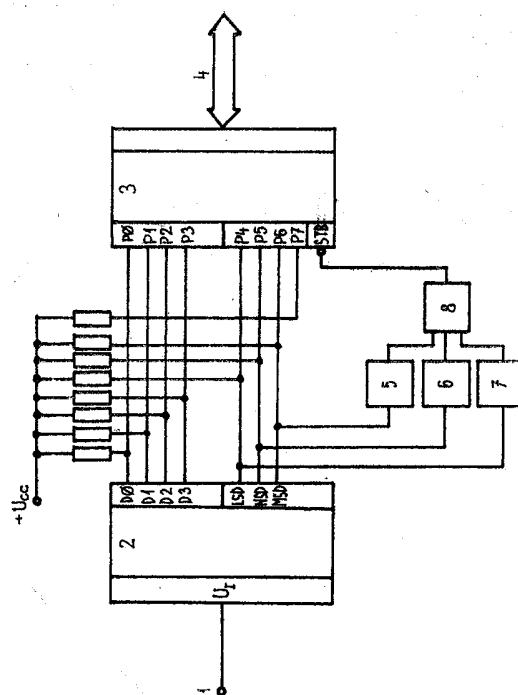
## (54) Zapojení analogově-číslicového převodníku se vstupní branou mikropočítače

1

Podstatou zapojení je, že svorky informačních impulsů analogově číslicového převodníku jsou spojeny přes zpožďovací obvody se součinným členem, jehož výstup je spojen se svorkou synchronizačního impulsu vstupní brány.

V zapojení lze s výhodou použít analogově číslicového převodníku typu C520D nebo AD2020.

2



Zapojení analogově číslicového převodníku podle vynálezu umožňuje synchronní předávání dat z převodníku k vstupní bráně mikropočítače.

V přehledu aplikací, které dodávají výrobci, je uvedeno použití analogově číslicového převodníku ve spojení s mikropočítačem. Při tomto zapojení spolupráce analogově číslicového převodníku není synchronizována, což při praktickém použití může vést k převzetí nesprávných dat mikropočítačem.

Tyto dosavadní nevýhody odstraňuje zapojení analogově číslicového převodníku se vstupní branou mikropočítače, jehož podstatou je, že svorky informačních impulsů analogově číslicového převodníku jsou spojeny přes zpožďovací obvody se součinným členem, jehož výstup je spojen se svorkou synchronizačního impulsu vstupní brány.

Hlavní předností zapojení podle vynálezu je, že vylučuje možnost převzetí neplatných dat, jak tomu mohlo být u dřívějšího nesynchronizovaného zapojení.

Vynález objasní přiložený výkres, na němž je naznačen příklad zapojení.

Vstupní svorka 1 měřeného napětí je spojena se vstupem analogově číslicového převodníku 2, jehož výstupní svorky **D0**, **D1**, **D2**, **D3**, **LSD**, **NSD**, **MSD** jsou spojeny se vstupními svorkami **P1**, **P2**, **P3**, **P4**, **P5**, **P6**, **P7** vstupní brány 3 mikropočítače, jejíž výstup je připojen k systémové sběrnici 4 mikropočítače. Svorky **LSD**, **NSD**, **MSD** informačních impulsů analogově číslicového převodníku 2 jsou ještě spojeny přes zpožďovací obvody 5, 6, 7 se součinným členem 8, který je výstupem spojen se svorkou **STB** synchronizačního impulsu vstupní brány 3.

Výstupní data analogově číslicového převodníku 2 z výstupních svorek **D0** až **D3** jsou přiváděna do vstupní brány 3 mikropočítače přímo, stejně jako informační impulsy, určující pořadí snímaných digitů v předváděném čísle. Nejvyšší digit je přiváděn ze svorky **MSD**, nejnižší ze svorky **LSD** informačních impulsů. Přenášený digit je

adresován nulovou úrovní na jedné ze tří svorek **MSD**, **NSD**, **LSD** informačních impulsů. Nulová úroveň se na jedné ze svorek **MSD**, **NSD**, **LSD** informačních impulsů objeví tehdy, až analogově číslicový převodník má na svém výstupu platná data. Na zbývajících svorkách informačních impulsů se však v počátku platnosti dat také objevuje krátký nulový impuls, který by mohl způsobit nesprávné označení digitu v čísle. Proto je vliv těchto impulsů nutno vyloučit, což se provádí zpožděným hlášením platnosti dat až po jejich zániku. Toto zpoždění se provádí zpožďovacími obvody 5, 6, 7. Logickým součinem signálů v součinném členu 8 na výstupu zpožďovacích obvodů 5, 6, 7 se vytváří nulový synchronizační impuls, kterým se provede zápis digitu dat z analogově číslicového převodníku 2 do vyrovnávací paměti vstupní brány 3 mikropočítače.

Mikropočítač potom provede identifikaci digitu podle hodnoty horních 4 bitů sejmutých dat, **P4** až **P7**. Způsob identifikace uvádí tabulka 1.

TABULKA 1

| Sejmuté číslo | Pořadí digitu |
|---------------|---------------|
| 1011 XXXX     | MSD           |
| 1101 XXXX     | NSD           |
| 1110 XXXX     | LSD,          |

kde X je libovolná hodnota dat v rozmezí 0 až 9, vyjádřená BCD kódem. Po sejmutí všech tří hodnot digitů, v pořadí **MSD**, **LSD**, **NSD**, si mikropočítač provede jejich uspořádání.

Vzhledem k tomu, že analogově číslicový převodník má dostatečně dlouhou dobu převodu, není třeba, aby vstupní brána mikropočítače dávala převodníku zpětné hlášení o připravenosti k další činnosti.

V zapojení podle vynálezu lze s výhodou použít analogově číslicového převodníku typu C520D nebo AD2020.

## PŘEDMĚT VYNÁLEZU

Zapojení analogově číslicového převodníku se vstupní branou mikropočítače, vyznačené tím, že svorky (**LSD**, **NSD**, **MSD**) informačních impulsů analogově číslicového převodníku (2) jsou spojeny přes zpožďova-

cí obvody (5, 6, 7) se součinným členem (8), jehož výstup je spojen se svorkou (**STB**) synchronizačního impulsu vstupní brány (3).

1 list výkresů

