

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 8 月 3 日(03.08.2017)



(10) 国際公開番号

WO 2017/130530 A1

- (51) 国際特許分類:
H05K 3/22 (2006.01) G02F 1/13 (2006.01)
- (21) 国際出願番号: PCT/JP2016/084126
- (22) 国際出願日: 2016 年 11 月 17 日(17.11.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-015675 2016 年 1 月 29 日(29.01.2016) JP
- (71) 出願人: 株式会社ブイ・テクノロジー(V TECHNOLOGY CO., LTD.) [JP/JP]; 〒2400005 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 Kanagawa (JP).
- (72) 発明者: 平野 貴文(HIRANO, Takafumi); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 株式会社ブイ・テクノロジー内 Kanagawa (JP). 鈴木 良和(SUZUKI, Yoshikazu); 〒2400005 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 株式会社ブイ・テクノロジー内 Kanagawa (JP).
- (74) 代理人: 特許業務法人前田特許事務所(MAEDA & PARTNERS); 〒5300004 大阪府大阪市北区堂島浜 1 丁目 2 番 1 号 新ダイビル 2 3 階 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: WIRING CORRECTION DEVICE FOR WIRING BOARD, METHOD FOR MANUFACTURING WIRING BOARD, WIRING BOARD, AND DISPLAY DEVICE

(54) 発明の名称: 配線基板の配線修正装置、配線基板の製造方法、配線基板、および表示装置

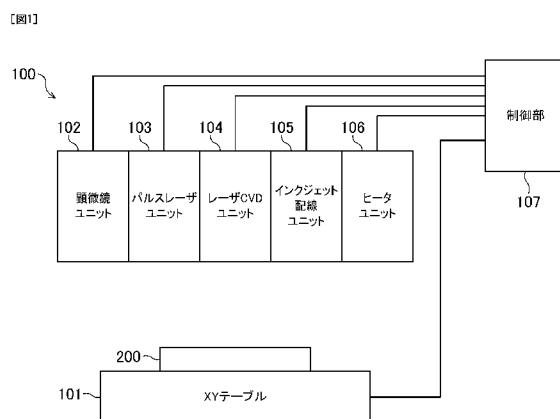


FIG. 1:
101 XY table
102 Microscope unit
103 Pulse laser unit
104 Laser CVD unit
105 Inkjet wiring unit
106 Heater unit
107 Control unit

(57) Abstract: This wiring correction device which corrects defects of a wiring board has: an insulating film removing device (pulse laser unit 103) for forming a hole 204 in an insulating film 203 formed on a wiring pattern 202 on a substrate of a wiring board 200; a CVD device (laser CVD unit 104) for forming an electrode section 206 in the hole; a correcting wiring pattern forming device (inkjet wiring unit 105) for forming a correcting wiring pattern 208 by adhering and solidifying a conductive material on the wiring board 200, said conductive material having fluidity; and a control device (control unit 107) for sequentially operating the insulating film removing device, the CVD device, and the correcting wiring pattern forming device.

(57) 要約: 配線基板の欠陥を修正する配線修正装置は、配線基板 200 の基板上の配線パターン 202 上に形成された絶縁膜 203 に孔 204 を形成する絶縁膜除去装置 (パルスレーザユニット 103)、そこに電極部 206 を形成する CVD 装置 (レーザ CVD ユニット 104)、配線基板 200 に流動性を有する導電性材料を付着固化させて修正用配線パターン 208 を形成する修正用配線パターン形成装置 (インクジェット配線ユニット 105)、これらを順次作動させる制御装置 (制御部 107) を有する。

明 細 書

発明の名称：

配線基板の配線修正装置、配線基板の製造方法、配線基板、および表示装置

技術分野

[0001] 本発明は、例えば液晶パネルの配線基板における配線欠陥の修正等に用いられる配線基板の配線修正装置、配線基板の製造方法、配線基板、および表示装置に関するものである。

背景技術

[0002] 液晶パネル等の配線基板では、製造過程において導通不良となる配線欠陥が生じた場合に、修正用配線パターンを形成し、配線欠陥を修正することによって、製品の歩留まりや品質向上を図ることができる。より詳しくは、導通不良箇所の両側の配線パターンを覆う絶縁膜に孔を開けて、露出した配線パターンどうしを修正用配線パターンで接続することによって、導通不良の配線欠陥を修正することができる。

[0003] 上記修正用配線パターンを形成する技術としては、レーザCVD（chemical vapor deposition）法による薄膜形成を用いる方法が知られている（例えば、特許文献1参照。）。また、インクジェット装置や先端に導電性ペーストを付着させた針を用いて導電性膜を塗布する技術も知られている（例えば、特許文献2参照。）。

先行技術文献

特許文献

[0004] 特許文献1：特開平8－239766号公報
特許文献2：特開平8－292442号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、レーザCVDを用いる場合、配線パターンとなるタングステン等の膜を厚く形成することが困難であるため、配線の抵抗値を小さくすることなどが困難であった。また、十分に製膜するためには基板の表面温度を500℃以上などにする必要がある。このため、有機材料からなる絶縁膜や半導体素子の損傷等を招きがちであるという問題点を有していた。

[0006] 一方、導電性膜を導電性ペーストの塗布によって形成する場合には、その導電性ペーストを絶縁膜に開けられた孔に入り込ませて、配線パターンに確実に導通させる必要がある。ところが、絶縁膜に開けられた孔が小さいと導電性ペーストが孔の奥まで入りにくくなるため、配線パターンのピッチや配線幅が短い場合には適用が困難であるという問題点を有していた。

[0007] 本発明は、上記の点に鑑み、配線欠陥修正用配線パターンの抵抗値を小さく抑えるとともに絶縁膜の損傷等を抑制することが容易にでき、しかも、配線パターンのピッチが短い場合などでも配線欠陥の修正を容易に可能にすることを目的としている。

課題を解決するための手段

[0008] 上記の目的を達成するため、本発明は、
基板上に配線パターンと絶縁膜とが形成された配線基板の導通不良による配線欠陥を修正する配線基板の配線修正装置であって、
上記絶縁膜に孔を形成して上記配線パターンを露出させる絶縁膜除去装置と、
上記配線パターンの露出部に電極部を形成するCVD装置と、
上記配線基板における電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料を付着、固化させて修正用配線パターンを形成する修正用配線パターン形成装置と、
上記絶縁膜除去装置、CVD装置、および修正用配線パターン形成装置を順次作動させる制御装置と、
を有することを特徴とする。

[0009] また、

基板上に配線パターンと絶縁膜とが形成されるとともに上記配線パターンの導通不良による配線欠陥が修正された配線基板を製造する配線基板の製造方法であって、

上記絶縁膜に孔を形成して上記配線パターンを露出させる絶縁膜除去行程と、

CVDにより上記配線パターンの露出部に電極部を形成する電極部形成行程と、

上記配線基板における電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料を付着、固化させて修正用配線パターンを形成する修正用配線パターン形成行程と、

を有することを特徴とする。

[0010] また、

基板上に配線パターンと絶縁膜とが形成された配線基板であって、

導通不良による配線欠陥を有する配線パターンが、CVDによって形成された電極部と、

上記電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料が付着、固化して成る修正用配線パターンによって接続されていることを特徴とする。

[0011] ここで、上記CVDによって形成された電極部や、流動性を有する導電性材料が付着、固化して成る修正用配線パターンは、實際上、形成される膜の厚さや性状、材料などによって明確に特定されるものであるが、これらの指標は製造方法の種々の具体的態様によって多様に変化し、かつ、それら具体的態様を包括的に表現することもできないため、当該物を構造または特性により直接特定することが不可能または非現実的なものである。

[0012] これらにより、CVDプロセスによる膜形成が行われることによって、導電性インクが内部に付着しにくいような微細な孔が絶縁膜に形成される場合でも、確実に電極部を形成して、配線パターンの配線正常部との接触抵抗の増大を回避できるとともに、流動性を有する導電性材料の物理的な付着によ

って修正用配線パターンを形成することによって、大幅に小さな抵抗値の配線パターンを形成することができ、しかも、絶縁膜や半導体素子の劣化等を回避することが容易にできる。

発明の効果

[0013] 本発明によれば、配線欠陥修正用配線パターンの抵抗値を小さく抑えけるとともに絶縁膜の損傷等を抑制することが容易にでき、しかも、配線パターンのピッチが短い場合などでも配線欠陥の修正が容易に可能になる。

図面の簡単な説明

[0014] [図1]配線修正装置の構成を示すブロック図である。

[図2]配線欠陥がある配線基板を模式的に示す縦断面図である。

[図3]配線欠陥がある配線基板を模式的に示す平面図である。

[図4]配線欠陥の修正過程を模式的に示す縦断面図である。

[図5]配線欠陥の修正過程を模式的に示す縦断面図である。

[図6]配線欠陥の修正過程を模式的に示す縦断面図である。

[図7]配線欠陥が修正された配線基板を模式的に示す平面図である。

[図8]変形例の配線欠陥が修正された配線基板を模式的に示す平面図である。

発明を実施するための形態

[0015] 以下、本発明の実施形態を図面に基づいて詳細に説明する。

[0016] (配線修正装置 100 の構成)

本実施形態の配線修正装置 100 は、図 1 に示すように、XY テーブル 101、顕微鏡ユニット 102、パルスレーザユニット 103 (絶縁膜除去装置)、レーザ CVD ユニット 104 (CVD 装置)、インクジェット配線ユニット 105 (修正用配線パターン形成装置)、ヒータユニット 106、および制御部 107 (制御装置) を備えて構成されている。

[0017] 上記 XY テーブル 101 は、例えば図 2、図 3 に模式的に示すような液晶表示パネルや有機 EL (electroluminescent) 表示パネル等を構成する配線基板 200 が載置されて、その処理対象部分を各ユニットの下方に移動させるものである。上記配線基板 200 は、例えば、ガラス基板 201 上にアル

ミニウムや銅から成るゲート線やソース線などの配線パターン202、および絶縁膜203が積層されて形成されたもので、同図に示す例では、配線パターン202の配線正常部202a・202bの間に断線による配線欠陥部202cが生じている状態を示している。

[0018] 上記顕微鏡ユニット102は、XYテーブル101上に載置された配線基板200を観察して配線欠陥の検出や修正結果の確認等を行うものである。なお、このような検出や確認等は肉眼で行われたり、カメラで撮像した画像で行われたりしてもよく、また、撮像した画像に基づいて自動検出や自動検証が行われるなどしてもよい。

[0019] パルスレーザユニット103は、例えばYAGレーザ装置等を備え、配線基板200の絶縁膜203に後述するように孔204・205を形成して配線パターン202の配線正常部202a・202bを露出させるものである。

[0020] レーザCVDユニット104は、例えば、CWレーザ（Continuous wave laser）を備え、タングステンヘキサカルボニル（ $W(CO)_6$ ）等を原料ガスとして供給して、光、熱、または光および熱によるCVDプロセスにより配線基板200上に堆積させ、酸化に強いタングステン膜を形成するものである。

[0021] インクジェット配線ユニット105は、例えば特開2004-165587号公報に示されるようなインクジェット方式により、金属微粒子のペーストや、金属インク、導電性高分子のインク等を吐出して配線基板200に付着させ、例えば10 μ m以下の線幅の配線パターンを描画して形成し得る装置である。

[0022] ヒータユニット106は、例えば加熱空気の吹きつけやレーザ光の照射などによって配線基板200に付着させた配線パターンを焼成（sintering）や乾燥によって固化させるものである。

[0023] 制御部107は、上記各部を順次作動させるシーケンスや、それらの動作を制御するものである。

[0024] （配線修正装置100の動作）

次に、上記のように構成された配線修正装置 100 による配線基板 200 の配線パターンの修正について説明する。

[0025] (1) まず、XY テーブル 101 に載置された配線基板 200 が縦横に走査移動させられながら、顕微鏡ユニット 102 によって配線欠陥部 202c が検出される。

[0026] (2) 配線欠陥部 202c が検出されると、図 4 に示すように配線欠陥部 202c の両側の配線正常部 202a・202b がパルスレーザユニット 103 の下方に位置するように移動させられ、配線パターン 202 を覆っている絶縁膜 203 がパルスレーザユニット 103 によるパルスレーザビーム 211 の照射によって除去されることにより、例えば直径が数十 μm や、配線パターンの微細程度によっては 10 μm や 5 μm 以下、2~3 μm などの微細な孔 204・205 が形成される (zapping プロセス)。

[0027] (3) 次に、上記孔 204・205 がレーザ CVD ユニット 104 の下方に位置するように移動させられ、図 5 に模式的に示すように CVD 原料ガス 212 が供給されながら CVD レーザビーム 213 が照射されることによって、タングステン膜による電極部 206・207 (コンタクトホール) が形成される。ここで、上記のような CVD プロセスによる膜形成が行われることによって、導電性インクが内部に付着しにくいような微細な孔 204・205 でも、確実に電極部 206・207 を形成することが容易にできる。また、上記のような電極部 206・207 は微小なので、光および熱によって、より効率のよい CVD が行われる場合でも、絶縁膜 203 や図示しない半導体素子の劣化などを抑制することが容易にできる。

[0028] (4) その後、配線欠陥部 202c を挟む配線正常部 202a・202b に亘る領域が、インクジェット配線ユニット 105 の下方を通過するように移動させられながら、流動性を有する導電性材料が配線基板 200 に付着して描画されることにより、図 6 に示すように修正用配線パターン 208 が形成される。具体的には、例えば配線長が 131 μm 、配線幅が 6.03 μm 、平均厚さが 0.35 μm 、抵抗値が 24.1 Ω 、抵抗率が 38.8 $\mu\Omega$ ・

c mの修正用配線パターン208が形成される。このような修正用配線パターン208は、CVDプロセスに比べて、膜厚を厚くして配線抵抗を例えば $100\Omega/100\mu\text{m}$ 以下にすることなどが容易にできるとともに、配線正常部202a・202bとの接続が電極部206・207を介して行われるので、例えば接触抵抗が 100Ω 以下などの確実な導通状態を確保することが容易にできる。また、熱CVDプロセスによって配線パターンが形成される場合のように配線基板200上の広範な領域が加熱されることもないので、やはり絶縁膜203や半導体素子の劣化などを抑制することができる。

[0029] (5) 上記修正用配線パターン208は、必要に応じてヒータユニット106により加熱され、焼成や乾燥によって固化する。なお、付着させる導電性材料として、溶剤の蒸発により短時間に固化するものが用いられる場合には必ずしも上記のような加熱をしなくてもよい。また、例えば紫外線によって固化するような材料が用いられる場合には、紫外線を照射するようにしたりしてもよい。

[0030] (変形例)

配線欠陥部202cは、上記のように単に配線パターン202が途切れたものに限らず、例えば図8に示すように異物301の付着によって配線欠陥部202cが生じたような場合には、同図に示すように異物301を迂回するように修正用配線パターン208を形成するなどして、配線品質を容易に確保できるようにしてもよい。

[0031] 上記のように、CVDプロセスによる膜形成が行われることによって、導電性インクが内部に付着しにくいような微細な孔204・205でも、確実に電極部206・207を形成して、配線正常部202a・202bとの接触抵抗の増大を回避できるとともに、流動性を有する導電性材料の物理的な付着によって修正用配線パターン208を形成することによって、大幅に小さな抵抗値の配線パターンを形成することができ、しかも、絶縁膜203や半導体素子の劣化等を回避することが容易にできる。

[0032] (その他の事項)

なお、上記の例では修正用配線パターン２０８を形成するためにインクジェット配線ユニット１０５が用いられる例を示したが、流動性を有する導電性材料を付着、固化させることによる修正用配線パターン２０８の形成は、これに限らず、例えば特開平８－２９２４４２号公報に開示されているように先端形状を平坦にした針にペーストを付着させて配線基板２００に付着させるようにしたり、種々の印刷手法によって付着させるようにしたりしてもよく、このように流動性を有する導電性材料を物理的に付着することによって、大幅に小さな抵抗値の配線パターンを形成することができる。

[0033] また、上記の例ではＸＹテーブル１０１を用いて配線基板２００を移動させる例を示したが、これに限らず、各ユニット１０２～１０６（ヘッド）等を移動させるなどして、これらと配線基板２００との相対位置が変えられるようにされればよい。

[0034] また、上記のような配線欠陥の修正は、各欠陥ごとに上記のような一連のシーケンスを行うのに限らず、検出された複数の配線欠陥ごとに、または全ての配線欠陥に対して、各工程が順次まとめて行われるようにしてもよい。

[0035] また、配線欠陥の修正は、上記のように断線箇所の接続だけが行われるのに限らず、絶縁不良の配線やショートした配線の切断も併せて行われるようにしてもよい。

符号の説明

[0036]	１００	配線修正装置
	１０１	ＸＹテーブル
	１０２	顕微鏡ユニット
	１０３	パルスレーザユニット
	１０４	レーザＣＶＤユニット
	１０５	インクジェット配線ユニット
	１０６	ヒータユニット
	１０７	制御部
	２００	配線基板

201	ガラス基板
202	配線パターン
202 a・202 b	配線正常部
202 c	配線欠陥部
203	絶縁膜
204・205	孔
206・207	電極部
208	修正用配線パターン
211	パルスレーザービーム
212	CVD原料ガス
213	CVDレーザービーム
301	異物

請求の範囲

- [請求項1] 基板上に配線パターンと絶縁膜とが形成された配線基板の導通不良による配線欠陥を修正する配線基板の配線修正装置であって、
- 上記絶縁膜に孔を形成して上記配線パターンを露出させる絶縁膜除去装置と、
- 上記配線パターンの露出部に電極部を形成するC V D装置と、
- 上記配線基板における電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料を付着、固化させて修正用配線パターンを形成する修正用配線パターン形成装置と、
- 上記絶縁膜除去装置、C V D装置、および修正用配線パターン形成装置を順次作動させる制御装置と、
- を有することを特徴とする配線修正装置。
- [請求項2] 請求項1の配線修正装置であって、
- 上記絶縁膜除去装置は、パルスレーザによって上記絶縁膜に孔を形成するように構成され、
- 上記C V D装置は、原料ガスの供給、およびレーザ光の照射によって上記電極部を形成するように構成されていることを特徴とする配線修正装置。
- [請求項3] 請求項1または請求項2の配線修正装置であって、
- 上記絶縁膜除去装置は、上記絶縁膜に直径が $10\mu\text{m}$ 以下の上記孔を形成するように構成されていることを特徴とする配線修正装置。
- [請求項4] 請求項1から請求項3のうち何れか1項の配線修正装置であって、
- 上記修正用配線パターン形成装置は、上記流動性を有する導電性材料をインクジェットまたは塗布により上記配線基板に付着させるように構成されていることを特徴とする配線修正装置。
- [請求項5] 基板上に配線パターンと絶縁膜とが形成されるとともに上記配線パターンの導通不良による配線欠陥が修正された配線基板を製造する配線基板の製造方法であって、

上記絶縁膜に孔を形成して上記配線パターンを露出させる絶縁膜除去行程と、

CVDにより上記配線パターンの露出部に電極部を形成する電極部形成行程と、

上記配線基板における電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料を付着、固化させて修正用配線パターンを形成する修正用配線パターン形成行程と、

を有することを特徴とする配線基板の製造方法。

[請求項6]

基板上に配線パターンと絶縁膜とが形成された配線基板であって、

導通不良による配線欠陥を有する配線パターンが、CVDによって形成された電極部と、

上記電極部、および複数の電極部を結ぶ領域に、流動性を有する導電性材料が付着、固化して成る修正用配線パターンによって接続されていることを特徴とする配線基板。

[請求項7]

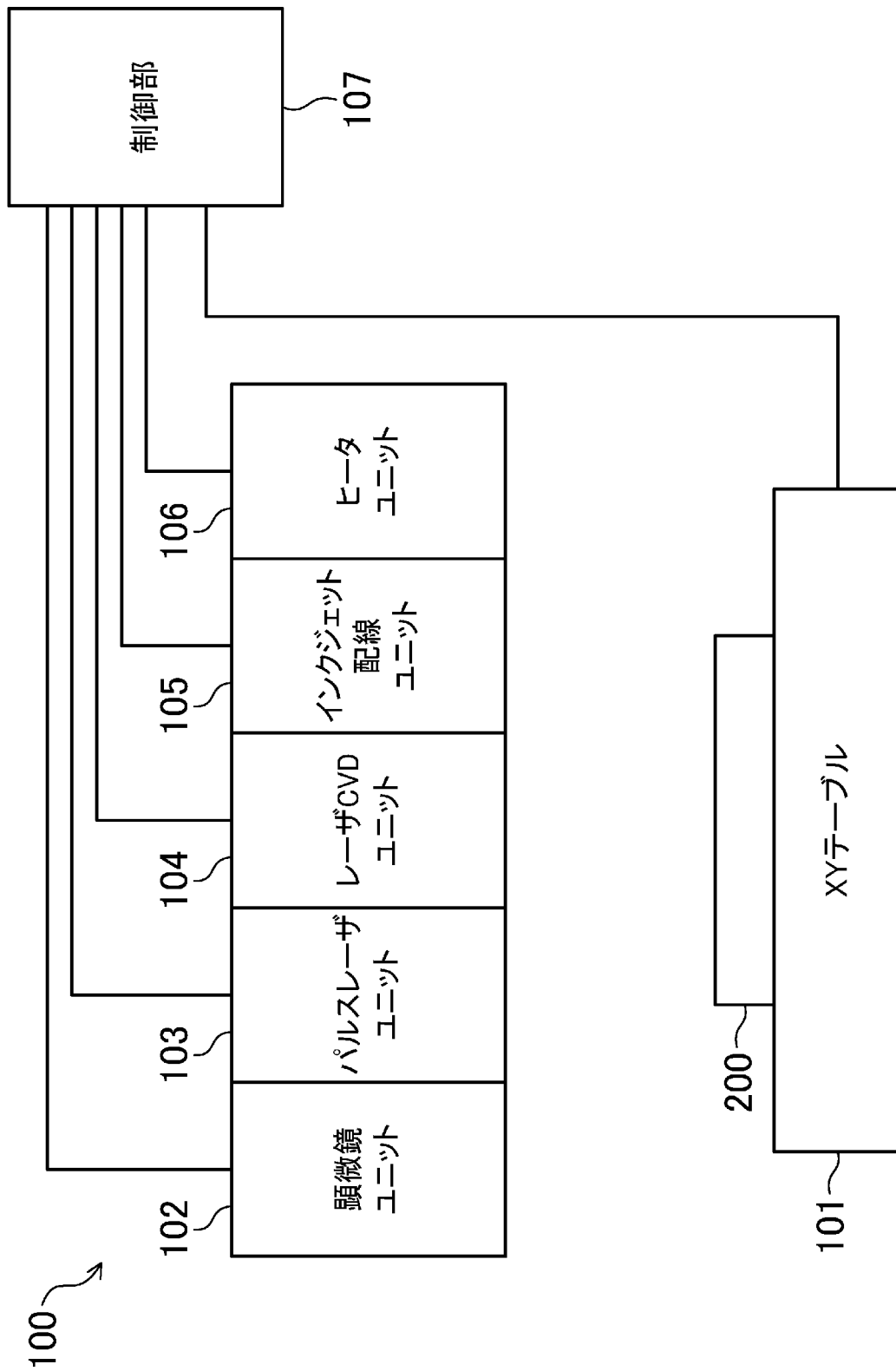
請求項6の配線基板が用いられた表示パネルを有することを特徴とする表示装置。

[請求項8]

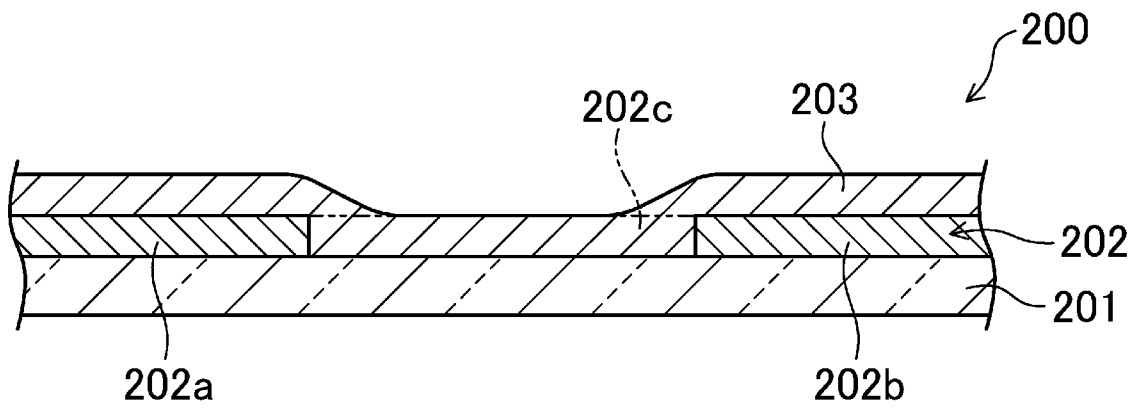
請求項7の表示装置であって、

上記表示パネルが、液晶表示パネル、または有機EL表示パネルであることを特徴とする表示装置。

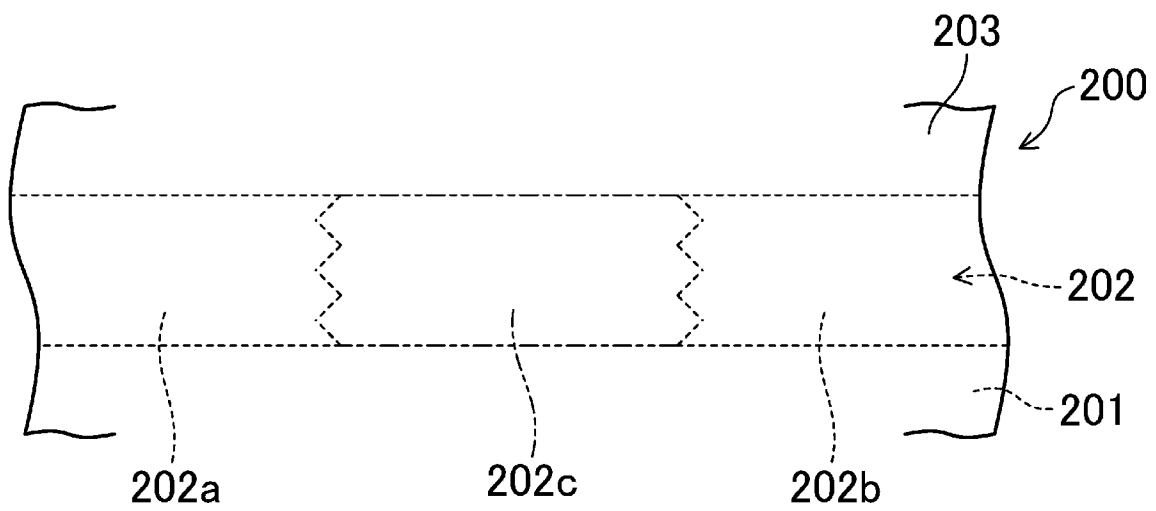
[図1]



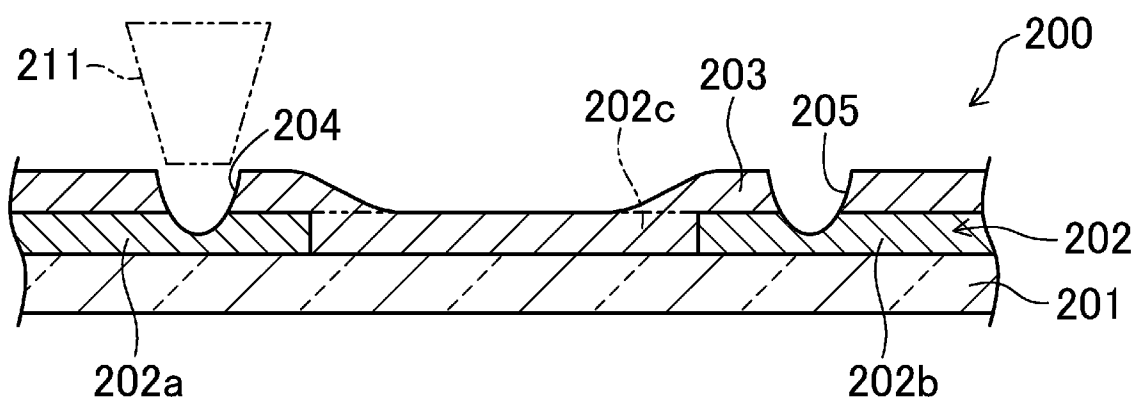
[図2]



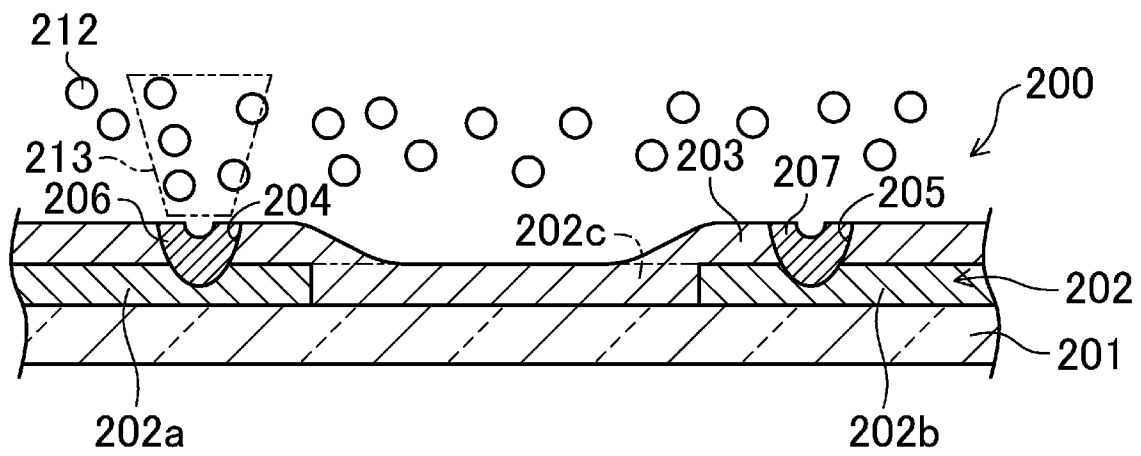
[図3]



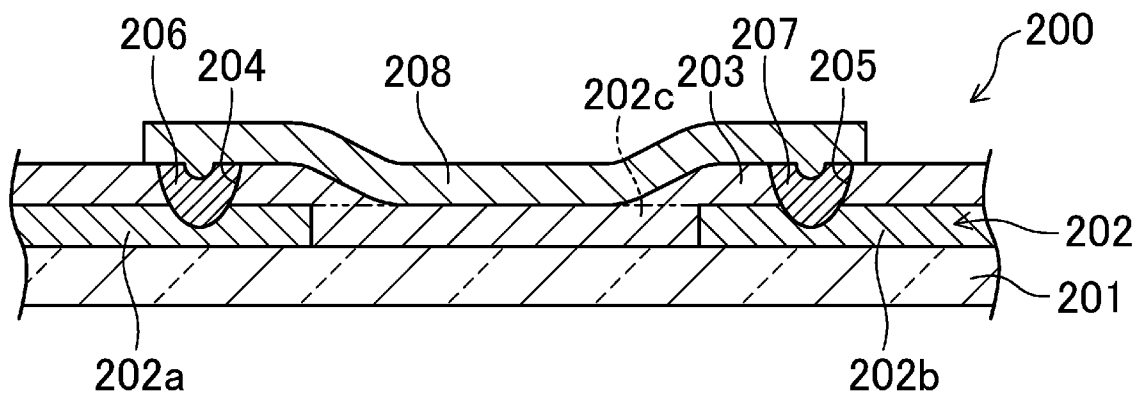
[図4]



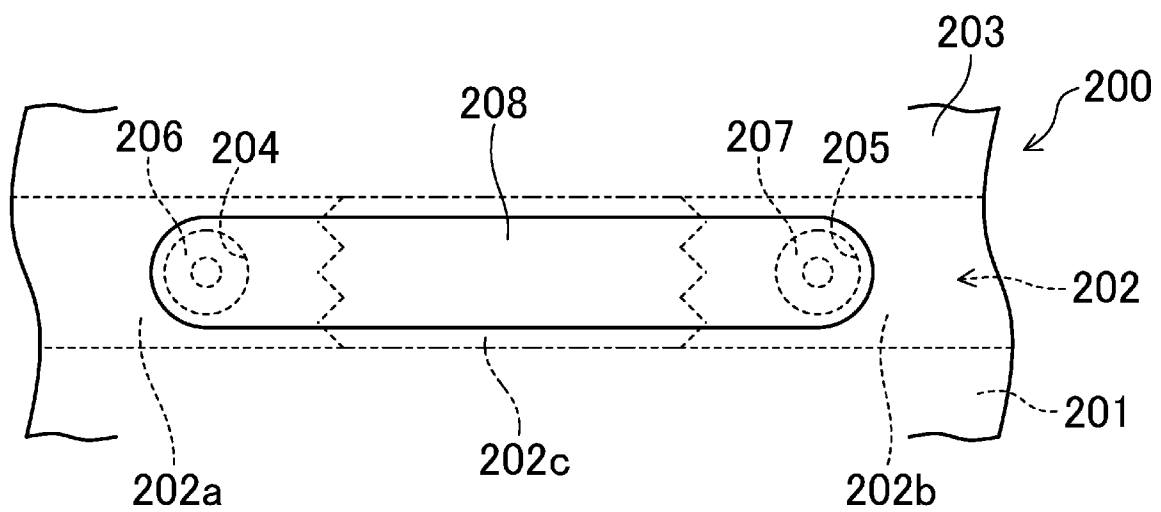
[図5]



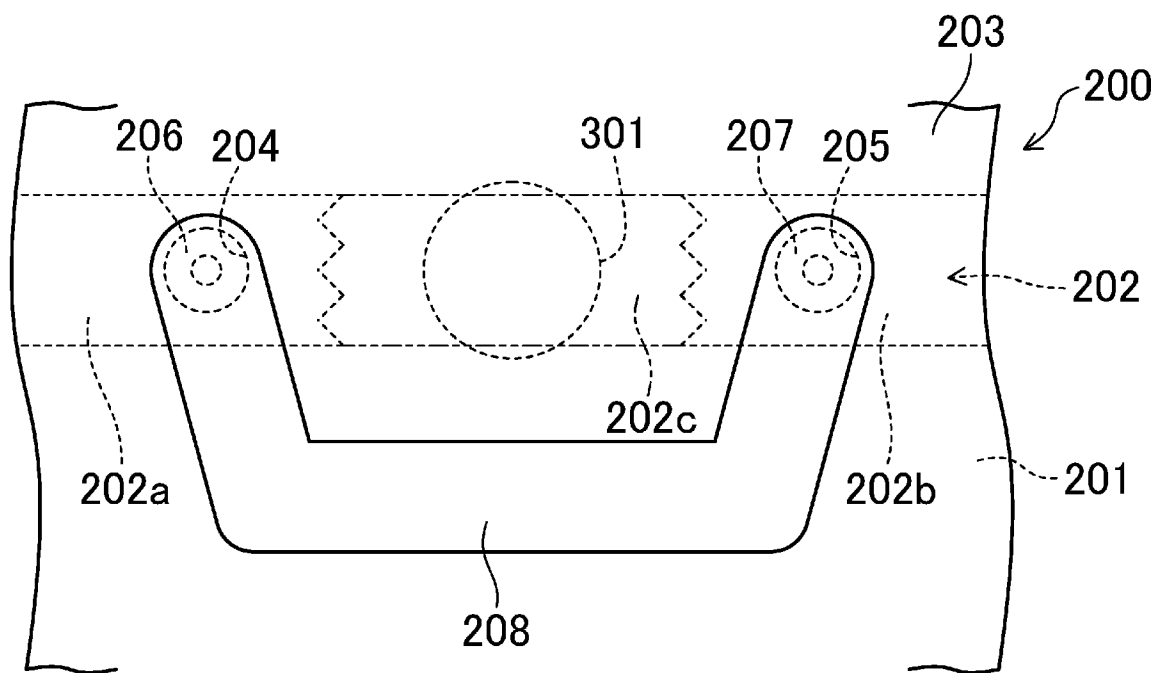
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/084126

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/22(2006.01)i, G02F1/13(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/22, G02F1/13, H01L21/88

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-199404 A (NTN Corp.), 18 October 2012 (18.10.2012), paragraphs [0002], [0032], [0055] to [0059], [0062] (Family: none)	1-8
Y	JP 9-237768 A (Nippon Steel Corp.), 09 September 1997 (09.09.1997), paragraphs [0002], [0003], [0037], [0038] & US 005773890 A column 1, lines 15 to 34; column 3, line 58 to column 4, line 7	1-8
Y	JP 2002-359446 A (Hitachi, Ltd.), 13 December 2002 (13.12.2002), paragraphs [0014], [0103] to [0106] (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
28 December 2016 (28.12.16)

Date of mailing of the international search report
17 January 2017 (17.01.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/084126

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-514926 A (Cowin Dst Co., Ltd.), 06 May 2010 (06.05.2010), claims 2, 3; paragraph [0003] & WO 2008/078944 A1 claims 2, 3; page 3, lines 3 to 7 & KR 10-0824964 B1 & CN 101611339 A & TW 200835569 A	2-4
A	JP 2006-171610 A (Toshiba Matsushita Display Technology Co., Ltd.), 29 June 2006 (29.06.2006), paragraphs [0030] to [0034] & US 2006/0146264 A1 paragraphs [0035] to [0039] & KR 10-2006-0070442 A	1-8
A	JP 11-145142 A (Toshiba Corp.), 28 May 1999 (28.05.1999), paragraphs [0011], [0012] (Family: none)	1-8
A	JP 2007-59890 A (Semiconductor Energy Laboratory Co., Ltd.), 08 March 2007 (08.03.2007), paragraph [0008] & US 2007/0023758 A1 paragraph [0010] & US 2011/0084321 A1 & US 2015/0255489 A1 & CN 001905164 A	1-8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05K3/22(2006.01)i, G02F1/13(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05K3/22, G02F1/13, H01L21/88

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-199404 A (NTN株式会社) 2012.10.18, 段落[0002], [0032], [0055]-[0059], [0062] (ファミリーなし)	1-8
Y	JP 9-237768 A (新日本製鐵株式会社) 1997.09.09, 段落[0002], [0003], [0037], [0038] & US 005773890 A, 第1欄第15行-第34行, 第3欄第58行-第4欄第7行	1-8
Y	JP 2002-359446 A (株式会社日立製作所) 2002.12.13, 段落[0014], [0103]-[0106] (ファミリーなし)	1-8

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

28.12.2016

国際調査報告の発送日

17.01.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小林 大介

5 D

8392

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-514926 A (コーウィン ディーエステイー カンパニー リミテッド) 2010.05.06, 請求項 2, 3, 段落[0003] & WO 2008/078944 A1, 請求項 2, 3, 第 3 ページ第 3 行-第 7 行 & KR 10-0824964 B1 & CN 101611339 A & TW 200835569 A	2 - 4
A	JP 2006-171610 A (東芝松下ディスプレイテクノロジー株式会社) 2006.06.29, 段落[0030]-[0034] & US 2006/0146264 A1, 段落[0035]-[0039] & KR 10-2006-0070442 A	1 - 8
A	JP 11-145142 A (株式会社東芝) 1999.05.28, 段落[0011], [0012] (ファミリーなし)	1 - 8
A	JP 2007-59890 A (株式会社半導体エネルギー研究所) 2007.03.08, 段落[0008] & US 2007/0023758 A1, 段落[0010] & US 2011/0084321 A1 & US 2015/0255489 A1 & CN 001905164 A	1 - 8