

214030

修正
補充
82.1.27
本 年 月 日

申請日期	80.12.17
案 號	80109849
類 別	H64N 11/20

(以上各欄由本局填註)

A4
C4

公告本

修正頁

82.1.

發明
新型 專利說明書

(請先閱讀背面之注意事項，再填寫本頁各欄)

裝
訂
線

一、發明 創作名稱	中 文	一連續掃描處理器
	英 文	A PROGRESSIVE SCAN PROCESSOR
二、發明 創作人	姓 名	泰德·傑·克里斯多佛
	籍 貫 (國籍)	美國
	住、居所	美國印地安納州印地安納波里市南克利路1402號
三、申請人	姓 名 (名稱)	美商湯瑪斯消費者電子公司
	籍 貫 (國籍)	美國
	住、居所 (事務所)	美國印地安納州印地安納波里市北廈門街600 號
	代 表 人 姓 名	約瑟夫·斯·崔波里

五、發明說明 (1)

本發明係有關於連續掃描處理裝置，尤其有關於此等裝置中之雜訊衰減者。

使視頻信號分離為兩個或更多頻帶以使雜訊減少，這一類型之視頻雜訊衰減裝置係為人所熟知者。於1979年7月31日核頒予埃比哈拉 (Ebibara) 等人，主題為 "NOISE REDUCTION SYSTEM (雜訊消除裝置)" 之美國專利案第 4,163,258 號之圖 1 所示為一種已知之 "簡單核化" 型之 "複頻帶" 雜訊消除裝置。在埃氏等人之裝置中，係使視頻輸入信號利用互補高低通濾波器分離為高低頻帶，高頻部份經核化後使各頻帶重予組合而產生出雜訊消除之視頻輸出信號，其中之高頻成份予以核化，而其低頻成份則未予擾動或作任何改變。

此一雙頻帶裝置之一缺點，按照埃氏等人之說法，乃是用以使視信分離高通和低通濾波器，通常使所施加信號產生不相同之相移，當低頻成份與核化後高頻成份重新組合時，此一結果乃產生相位失真。埃氏等人並指出此等濾波器之波幅頻率特性並不相同。埃氏等人在結論中說，由於在重組較低頻率和較高頻率中不相同相移及不相同波幅特性係歸因於此等濾波器，結果所產生之視頻信號乃顯示有明顯之失真而可於重現之視信中可偵檢出來。進一步須予注意的乃是，兩頻帶核化裝置對於所處理之視頻信號之低頻成份之雜訊比並無何改善。

為克服上述傳統式核化型式雜訊消除裝置諸多問題，埃氏等人乃提出複頻帶雜訊消除裝置，其中，首先使視信變

五、發明說明(2)

換與時間相一致之樣本數字，然後轉變（經由Hadamard轉變）為複頻帶，而使核化施加於除最低頻帶外之外之所有頻帶上，於是，使經處理後之信號施加至反Hadamard轉變矩陣上，而終於重組而產生雜訊消除之視頻輸出信號。此一裝置之缺點乃為此裝置相當複雜。

在雜訊消除方面之其他工作人員亦曾嘗試利用其他轉變方式以使上述核化裝置之“簡單”形式有所改良，於1985年6月11日核頒予卡爾遜（Carlson）等人，主題為SYSTEM FOR CORING AN IMAGE-REPRESENTATIVE SIGNAL

（使表示影像之信號核化之裝置）之美國專利案第4,523,230號，說明一種複頻帶空間頻率核化裝置。在其中所揭示之較佳實施例中，係使用所謂之“Burt錐形”型式之空間頻率轉變而與複式空間頻帶核化相組合。簡言之，待消除雜訊之輸入信號首先施加於非振鈴（non-ringing），非別名（non-aliasing）局部化轉移，倍頻帶空間頻率頻譜分析儀，此析譜儀使視頻輸入信號分離為次頻譜信號。其次，使此等次頻譜信號予以個別極化。最後，使經極化之次頻譜信號施加於使用一或數非振鈴，非別名濾波器之合成器，以由所有次頻譜信號中導出一種表示影像之輸出信號。此一裝置與上述之簡單核化相比較，亦已相當複雜矣。

上述複頻帶雜訊消除裝置之替代方法乃為運用單頻帶處理方法，基本之單頻帶處理器祇包括一低通濾波器，此一裝置，具有簡單之優點，有助於消除信號及雜訊，而結果

五、發明說明(3)

產生看來模糊之圖像，而不清晰，即使在無雜信狀況下亦然。

使無圖框至圖框移動之視頻信號整體信雜比有效改善之單頻帶雜信消除裝置，係為眾所熟知之遞推濾波器技術，其中之信雜比係經由框至框相互關係方法予以提升。簡言之，（以靜止影像而言）經由使儲存器中許多框延遲信號相組合之方式，其總和信號功率之增加較雜信功率者為迅速。此一結果係由於靜止影像信號係為框至框相互連貫者，而雜信則非框至框相連貫。因此，圖框遞推濾波乃使無動態之影像產生實際之信雜比改良。在1981年1月21日核頒予高橋，主題為“NOISE REDUCTION SYSTEM FOR COLOR TELEVISION SIGNAL”（彩色電視信號雜信消除裝置）之美國專利案第4,246,610號中，述及動態適應圖框遞推濾波器若干實例。另一方面，圖框遞推濾波，一如迄目前為止已予實施者，需要有相當大數量之記憶器以實施所要之圖框延遲。

本發明一部份係基於使視信由間條方式變換為非間條方式之連續掃描變換器中對於雜信消除需要之認識。在此一用途上，可能考慮到在轉換之前或之後使信號之雜信消除。根據本發明，雜信消除係與轉換相配合，而有共用元件之利益，因此使電路元件之整體需求減少。

實施本發現之連續掃描處理器包括有第一處理器（20，30，40），響應於間條視頻輸入信號，以產生第一視頻輸出信號（Y10），其高頻成份（Y11）易於極化，而其

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(4)

第一低頻成份(Y 12)易於圖框遞推濾波。第一處理器亦產生若干更低頻之圖框遞推濾波輸出信號(Y 18, Y 20)，與第一低頻成份相對具有不相同之延遲(1-H, 263-H)。第二處理器(50)，響應於圖框遞推濾波後低頻成份，而產生出表示由現行視頻輸入信號線上導出之低頻成份(Y 9)與由至少一先前視頻輸入信號線上導出之第二低頻成份(Y 24)間之視頻差信號(Y 26)。輸出電路(60)依選擇使視頻差信號(Y 26)與第一視頻信號(Y 10)相組合而產生雜訊消除之連續掃描(非間條)視頻輸出信號(Y 15)，其中，其高頻成份係經由核化而消除雜訊，而其低頻成份係經由圖框遞推濾波方式而消除雜訊。

茲於下文詳細說明並於附圖中顯示本發明上述及進一步特性，其中以相同名稱和參考編號標示相同元件，又其中：

圖 1 所示為實施本發明原理之雜訊消除裝置之方塊圖；

圖 2 所示頻譜圖解，說明圖 1 雜訊消除裝置所產生之核化區及圖框遞推濾波區；

圖 3 所示之簡化方塊圖，說明圖 1 雜訊消除裝置使用於影帶卡匣或磁帶記錄器記錄部份內情形；

圖 4 所示之簡化方塊圖，說明圖 1 雜訊消除裝置使用於影帶卡匣或磁帶記錄器播放部份內情形；

圖 5 所示為本發明實施於彩色電視接收機內之連續掃描處理器之詳細方塊圖；

圖 6 和 7 所示為適用於圖 5 接收機內之“加速”電路方

五、發明說明(5)

塊圖；

圖8所示為適用於圖1和5實例之分採樣電路方塊圖；

圖9所示為適用於圖5接收和內之平均值器方塊圖；

圖10A和10B所示為適用於圖1或5實例中之間插器方塊圖；

圖11所示為圖10A和10B間插器圖解；

圖12和13所示為適用於圖5接收機內控制信號產生器之方塊圖；

圖14所示為圖12和13之信號產生器工作響應圖解；

圖15A和15B所示為適用於圖5接收機內之“軟式開關”方塊圖；

圖16和17所示為適用於圖1或5各實例中之圖框延遲組合方塊圖；

圖18所示為圖5實例中彩色信號處理修正之方塊圖；

圖19所示為適用於圖5接收機內另一“加速”電路方塊圖；及

圖20所示為圖19加速電路之工作圖解。

圖1之視頻雜訊消除裝置10係經由使亮度信號成份極化，而使低頻亮度信號部份圖框遞推濾波之方式而使亮度信號雜訊予以消除。經由使低頻成份於遞推濾波之前予以次採樣並於遞推濾波之後使經濾波後信號採樣速率恢復為原值之方式而使圖框遞推濾波之記憶體需求大為減少。結果使記憶體有所節省，因為實施圖場遞推濾波之全圖場延遲所需儲存之每一信號線樣本較少。

五、發明說明(6)

有利的乃是，在圖1本發明特定實例中，所節省之記憶器達於以其他方式使用視頻輸入信號取樣速率以實施遞推濾波所需要之記憶器百分之七十五(75%)之多。此一數量可觀之記憶器節省不僅在經濟上有顯明之利益，而且依可靠性提升觀點而論，在技術上亦同樣獲利，因為次採樣裝置延遲需要之記憶器單元要少得多，因此，記憶器單元故障之可能性亦較少。

圖1之雜訊消除裝置10之另一特性乃為其普遍通用性。例如，可用於電視接收機，攝影機或廣播發射機之亮度頻道內以消除雜訊。其他用途包括影視卡匣(VCR)或影視磁帶記錄器(VTR)之記錄或播放電路內亮度信號雜訊之消除。

本發明在視頻處理裝置中亦有格外之利益，其中，亮度信號頻帶分離為高低頻成份以供雜訊消除以外之其他用途。此等裝置之實例容待說明附圖圖2實例時闡述之。一如可瞭解者，在此等用途中，由於共用共同信號之可能性，實施圖場圖框延遲信號之記憶器節省至多。

在圖1中，類比亮度輸入信號Y1係為須予消除雜訊者，使之施加於類比數位變換器(A/D)14之輸入接端12上，此變換器接受來自定時信號產生器16之時鐘信號CL。變換器14為類比亮度信號Y1取樣而產生數位亮度輸出信號Y2，其採樣率與由定時信號產生器16可提供之時鐘信號CL頻率相同。

使視信數位化習慣上作法係為利用相位鎖定環路(PLL

五、發明說明(7)

技術，以產生出與視信週期參數相關連之取樣或“時鐘”頻率。在所謂之“短脈衝”裝置中，取樣信號通常係選定為信號彩色短脈衝頻率之整數倍（通常為3或4）。在所謂之“線鎖定”裝置中，取樣信號通常係選定為視頻輸入信號水平線率之倍數。“線鎖定定時”或“短脈衝鎖定定時”皆可用以實施本發明。在此一特定實例中係假定此定時信號產生器16係為一相鎖環路（PLL），鎖定於亮度輸入信號Y1水平線頻率之1024倍之頻率上。一如眾所熟知，此一產生器可經由使亮度信號Y1水平同步成份施加於在其VCO反饋徑路上設有分壓器之傳統型PLL上而構成之。

又假定信號Y1之水平線頻率係為NTSC彩色標準者，其線頻率為15734赫。因此，在本發明此一實例中，數位化亮度信號Y之取樣或時鐘率（CL）乃等於16.111616MHz。為使下文說明中簡明計，取樣率或時鐘頻率CL在下文中稱為約16MHz。定時信號產生器16亦產生與CL/N相同之第二時鐘輸出頻率，式中之N為整數。此時鐘信號，一如有待說明者，係用以作為次採樣之，且與圖框延遲定時相同。在此一特定實例中，整數N假定為4，因此次取樣時鐘頻率CL/N為約4MHz。

試簡略回顧上文，類比數位變換器14與時鐘信號產生器16相配合，乃成一種信號源，而提供數位視頻輸入信號（例如，亮度信號Y2）其取樣率（例如，約16MHz）須予消除雜訊。

五、發明說明(8)

數位視頻輸入信號 Y 2 施加於輸入信號處理器 20 (週圍有虛線)，此處理器使亮度輸入信號 Y 2 分離為具有某一定取樣率 (16MHz) 之高頻成份 Y 3 及其取樣率較低之次取樣低頻成份 Y 4。在此實例中，較低取樣率係為原取樣率之 1/4 或約 4 MHz。

更確切的說乃是，在處理器 20 中，亮度信號 Y 2 之取樣率為 16MHz，係經由低通濾波器 24 施加於次取樣電路 22 上。次取樣電路 22 係依 CL/4 速率 (約 4 MHz) 定時，而使亮度信號資料速率大為減小，因此使記憶器遂行稍後所實施之視頻延遲功能所需要之位元組數目減少。作為一項實例，如整個頻帶寬亮度信號 Y 1 係依所假定之 16MHz 時鐘率予以數位化，且接著依所假定之 4 MHz 時鐘率實施次取樣時，其實施相同數位延遲所需要之記憶器，祇為若其信號未行次取樣，依其他方式所需要者之 1/4 (例如，25%)。一如前文中已予說明者，亦可選擇其他時鐘率，並依本發明原理之特定應用次取樣率行之。

為避免別名，次取樣亮度信號乃於次取樣之前予以低通濾波，此項功能係經由低通濾波器 24 提供。濾波器 24 之最大截斷頻率 (即“倪奎斯特”頻率) 乃為次取樣率之半 (例如，假定次取樣率為約 4 MHz 之時約為 2 MHz。) 但是，希望濾波器截斷或“角隅”頻率較次取樣率之半猶低，俾於濾波器通頻帶與濾波器停止頻帶之間之過渡區域內有濾波器響應之有限斜度。假定取樣頻率之示範性截斷頻率，在頻帶邊緣裡減為 6dB 時係約 1.5MHz。此一頻率還

五、發明說明(9)

在假定次取樣率約 4 MHz 之約 2 MHz 倪奎斯特頻率之下。有利的是，如此乃使實施反別名低通濾波器 24 所需要之濾波器元件數減少。次取樣率較高之用途，則可使用比例上較高之反別名濾波器截斷頻帶。

亮度輸入信號 Y 2 中高頻成份 Y 3 之分離係於處理器 20 內實施，其步驟為 (1) 使次取樣信號 Y 4 之取樣率變換為與輸入亮度信號 Y 2 取樣率 (16 MHz) 相同，及 (2) 使結果所產生之變換後信號 Y 5 由數位視頻輸入信號 Y 2 中減去。此等功能，如所示，係經由間插器 26 和減法器 28 遂行之。間插器 26 經由四點線性間插方式使信號 Y 4 取樣率變換為信號 Y 2 取樣率，其實例容後說明之。因此，由減法器 28 所產生之差異信號 Y 3 之取樣率為 16 MHz，代表在低通濾波器 24 截斷頻率以上之亮度輸入信號 Y 2 成份。

本發明之特點，其獲致亮度信號 Y 2 高頻成份之過程係經由信號 Y 2 低頻成份之次取樣，使結果信號取樣率間插於原取樣率，及使結果信號 (Y 5) 由原信號 Y 2 中減去以產生分離之高頻成份 Y 3 等之方式達成之。使輸入信號之高頻成份相分離之技術，於最先考慮時，鑒於傳統之信號分離技術，看來似乎是相當複雜。但是，一如現時須予說明者，此信號分離新技術 (如處理器 20 範例說明者) 具有若干勝於傳統信號分離技術之顯明優點。勝於利用 "相匹配" 之高低通濾波器傳統技術之一項優點乃為，以單一濾波 (即 24) 準確決定分離信號 Y 3 和 Y 4 兩者之角隅頻率，而不須使用一對其波幅和相位響應皆相匹配之濾波器

五、發明說明(10)

。確切的說乃是，低通信號 Y 4 之高頻率限度係與濾波器 24 之 1.5 MHz 截斷頻率相等，而高頻成份為^之低頻率限度亦（由於相減關係）與濾波器 24 之 1.5 MHz 截斷頻率相等。

如上所述，信號分離之後，經分離及次取樣之低頻成份 Y 4 乃施加至框遞推濾波器 30（虛線框內）上，此濾波器使信號 Y 4 實施框遞推濾波。可使用傳統型框遞推濾波器作此用途。但是，為獲致本發明諸項利益，必須使圖框記憶器依次取樣時鐘率 CL/N 予以定時，可予修改使用於本發明裝置中動態適應框遞推濾波器實例，見述於 1981 年 1 月 20 日核頒予高橋，主題為“NOISE REDUCTION SYSTEM FOR COLOR TELEVISION SIGNAL”（彩視信號雜訊消除裝置）之美國專利案第 4,246,610 號中，高橋氏所述濾波器須予修改之處包括彩色處理電路之消除，及使圖框記憶器時鐘速率降低為次取樣時鐘速率（圖框記憶器儲存位置數目亦相對減少）。

圖 1 之濾波器 30 係為遞推圖框濾波器之較佳形式，此濾波器具有簡化動態適應之特性。在傳統型動態適應圖框遞推濾波器（諸如上文中高橋氏所述者）中，其濾波器環路中須有放大或可變衰減。有利的是，在所述實例中，此項複雜性已予完全免除。

更詳細的說，濾波器 30 包括有定時圖框延遲組合或記憶器 32，設有輸入 31 和輸出 32，而且係依 CL/N（例如，4 MHz）次取樣時鐘速率接受定時信時。減法器 34 使次取樣低頻成份輸入信號 Y 4 由框延遲輸出信號 Y 6 中減去，而

五、發明說明(11)

產生差異信號 Y 7，施加至限制器 35 上。有動態適應雜訊消除輸出信號 Y 9 係經由加法器 36 所產生，此加法器使信號 Y 8 和 Y 4 相加而產生雜訊消除之信號 Y 9，此一信號又施加至框延遲組合 32 之輸入 31 上。

框遞推濾波器 30 之運作說明於下。減法器產生出輸入亮度低頻成份 (Y 4) 與框延遲雜訊消除後成份 (Y 6) 間之差異 (Y 7)。如此差異小 (即很少，或無動態) 時，限制器 35 乃讓此差異 (Y 8) 通過，而由加法器 36 使之添加於輸入信號 Y 4。結果，輸入信號 Y 4 大部份被抵消而由框延遲後信號 Y 6 所取代。但是，當有動態出現時，減法器 34 輸出乃為相當大信號。因此，限制器 35 乃限制此信號 Y 7，從而促使輸入信號 (Y 4) 幾乎無法使用，因為差異信號 Y 8 會受到限制器 35 限制。由於此一現象發生，當其不超限制作用時 (例如，限制器“小信號”增益)，限制器 35 之增益選定為較 1 為小，而使記憶器 33 內涵始終朝向輸入信號 Y 4 收斂。限制器 35 之示範性增益為八分之七 (7%)。

輸出信號處理器 40 耦合至輸入信號處理器 20 及框遞推濾波器 30，而產生寬頻帶雜訊消除後之亮度輸出信號 Y 10。為達成此一目的，處理器 40 提供三項功能，即 (1) 產生高頻成份，(2) 恢復框遞推濾波後低頻成份取樣速率，及 (3) 使結果產生之低高頻諸成份相組合而產生寬頻帶雜訊消除 (數位) 亮度輸出信號 Y 10。

更詳細的說，處理器 40 包括有核化電路 42 讓高頻成份 Y

五、發明說明(12)

3 之大信號變化通過並壓制信號 Y 3 之小信號變化而產生核化高頻亮度輸出信號 Y 11。依此方式乃使出現於成份 Y 3 內之高頻雜訊予以消除。可使用傳統型核化電路以達成此一目的。雜訊消除後之低頻次取樣亮度成份 Y 9 係施加至間插器 44，以使取樣率由 $CL/4$ （例如，4 MHz）恢復為 CL （例如，16 MHz）。此項工作宜經由四點線性間插方式予以實施，如同輸入處理器 20 內之間插器 26 之狀況。一項通則，取樣率變換時所使用之點數宜至少等於次取樣因數 N 。在此一實例中，次取樣因數為 4 CC1，而選定供取樣率變高時所選定間插器為四點線性間插器。茲舉例如下。如次取樣率改變為 5 比 1 時，乃表示為五點線性間插器。概言之，希望間插之提供至少與次取樣因數之樣本數相同，惟如需要可用更多之樣本。

輸出處理器 40 之最後元件包括有加法器 46，此加法使雜訊消除（核化）後之高頻亮度成份 Y 11 添加至雜訊消除（遞推濾波）後之取樣率變換低頻成份 Y 12。如圖 2 所示，結果所產生之雜訊消除亮度信號 Y 10 具有原亮度輸入信號（例如，Y 1 類比或 Y 2 數位）之整個頻帶寬度，其高頻部份（304）由 1.5 MHz 至 4.2 MHz 係經由核化而消除雜訊，而其低頻部份（302）由 0 至 1.5 MHz 係經由框遞推濾波而消除雜訊。數位類比變換器 50，係依全率時鐘信號 CL （本實例中為 16 MHz）定時，耦合至加法器 46 之輸出上，用以產生出與雜訊消除後之數位輸出信號 Y 10 相對應之類比輸出信號 Y 13（輸出端 52）。此變換器 50 係為任意選用項目

五、發明說明(13)

，在使用時亦可予省略，諸如下述之一種，其中，數位信號須作進一步之數位信號處理。

迄目前為止所圖示及說明者係為一種通用型之視頻雜消除裝置，其中，高頻成份係受到極化處理，而低頻成份係受到框遞推濾波處理，其優點在前文中已有說明，圖3和4係為本發明原理一般應用之範例。

圖3所示為影視卡匣記錄(VCR)或影視磁帶記錄(VTR)之記錄電路應用，圖3中，於記錄之前須予雜訊消除之視頻輸入信號係施加於亮度彩色信號分離器302之輸入304上，此分離器使輸入信號分離為亮度和彩色成份Y1和C1。此等成份經由各相關徑路耦合至VCR或VTR記錄電路組合304上。雜訊消除裝置10(圖1)係間插於亮度信號徑路上，用以依遞推方式使亮度信號徑路上低頻亮度成份濾波，及使高頻亮度成份核化。彩色信號徑路亦可任意包括雜訊消除裝置在內。

圖4所示為本發明應用於VCR或VTR播放電路情形。在圖4中，播放電路402使亮度Y1和彩色C1成份由磁帶中重現，並使此等信號經由相關徑路供應予輸出電路404上，此電路使之組合而於輸出406上產生合成視頻輸出信號。亮度雜訊比係經由在亮度徑路上添加處理器10(圖1)之方式予以提升，此處理器使復原後之視訊低頻亮度成份予以遞推濾波，及使高頻彩色成份予以核化。

本發明原理之其他一般應用至為明顯，例如，圖1之雜訊消除電路可用於電視攝影機亮度徑路中或視頻特殊效果

五、發明說明(14)

產生器之亮度徑路中。

圖5所示為圖1雜訊消除電路之特殊應用實例，如應用於電視接收機內之連續掃描處理器。如上所述，圖1之雜訊消除裝置係為一般通用，且可使用於錄影機，電視接收機及攝影機中，僅略舉少數幾項為例。但是，本發明原理更有其特別應用方式，由於其“共用”圖框延遲組合32，可獲致之整個記憶器節省更多。此等特別用途包括應用於需要處理雙頻帶之亮度信號之雜訊消除以外之用途。

作為一特定實例，經提出連續掃描之電視接收機，使間條輸入信號變換為非間條“連續掃描”形式以顯示之。有利的是，此等裝置使顯像之線條數目增加一倍，因此使光域線條結構可見度減小。當本發明原理應用於使用雙頻帶處理之特殊型式連續掃描裝置時，可經由使用同一記憶器以消除雜訊之方式，一如用以產生連續掃描變換之延遲信號，可節省為量可觀之記憶器。

“雙頻帶”連續掃描變換器之第一個實例，見述於日本已公告之田中等人之專利申請案第Kokai SHO 58-79379號中，其主題為TELEVISION RECEIVER（電視接收機），係於1983年5月13日公告。在田中等人之裝置中，係經由使由前一圖場中所取得之低頻成份與由現行圖場所取得高頻成份相組合之方式而產生額外之顯像線條。但是，此田中等人之裝置未設置有動態補償，因此當有動態出現時，此裝置乃有遭受人工產物干擾（例如，模糊）之虞。

“雙頻帶”連續掃描處理器之第二個實例，見述於

五、發明說明(15)

1990年11月26日由D.H.Willis(威里斯)提出申請，主題為“PROGRESSIVE SCAN TELEVISION SYSTEM USING LUMINANCE LOW FREQUENCIES FROM PREVIOUS FIELD”(利用來自前一圖場之亮度低頻之連續掃描電視裝置)之美國專利申請案中。威里斯所說明之動態適應雙頻帶連續掃描裝置中，其格外顯像線條係經由使現行接收線條之高頻成份，與由現行或前面圖場所導出線條依動態適應混合方式而導出之低頻成份相組合而產生。本說明中圖5所示為威里斯所述，應用本發明原理，提供雜訊消除予動態適應雙頻帶連續掃描顯示裝置。

更詳細的說乃是，圖5之接收機500包括有亮度彩色信號分離電路502，使合成視頻輸入信號S1分離為亮度成份Y1和彩色成份C1，輸入視信S1可經由傳統型調諧器，中頻放大器及檢波器組合504由天線或輸入接端506中產生出來，或另一方式，此信號亦可經由輔助輸入端或其他適當來源提供之。分離電路502可為傳統型設計，諸如眾所熟知之梳型濾波器或高低通濾波器之組合。

分離後之彩色信號成份C1係施加至加速器508，此加速器使其每一線條予以時間壓縮並予重複，而提供具有視頻輸入信號雙倍線率之彩色輸出信號C2，其中每一線皆予重複。適當之“加速”電路容稍後予以說明。

亮度信號Y1係經由類比數位(A/D)變換器510變換為數位形式，而數位化亮度信號Y2係施加至亮度信號連續掃描處理器520(有虛線包圍者)，此處理器產生動態

五、發明說明(16)

適應雙倍線率連續掃描亮度輸出信號 Y 15，容待說明之。此信號經由數位類比 (D/A) 變換器 522 變換還原為類比形式 (Y 16)，雙倍線率信號 C 2 和 Y 16 皆施加至傳統型亮度彩色信號處理組合 522，此一組合提供各種功能，諸如彩色解調，亮度和觀顯度控制，及彩色矩陣變換，因此產生連續掃描輸出信號 S 2，其形式 (例如，RGB 成份形式) 為適於由映像管 526 或其他適當顯示裝置 (例如，LCD 裝置或投射顯示) 予以顯像之形式。

由於輸出信號 S 2 之線率係為輸入信號 S 1 者之兩倍，由映像管 526 所產生之影像，具有輸入信號兩倍之線條數，因而使光域線條結構之可見度，與傳統型間條影像比較可大為減小。

變換器 510 和 522 之時鐘信號 CL (及接收機 500 之其他定時信號) 係經由定時信號產生器 528 所提供。此一產生器可包括傳統設計而鎖定於輸入信號 S 1 之彩色短脈衝成份之倍數或鎖定於輸入信號 S 1 線頻倍數之相鎖環路 (PLL)。標準之取樣時鐘頻率使用通稱為“短脈衝”定時之裝置之彩色副載波頻率之三或四倍。在此裝置之現時較佳實施例中，定時信號產生器 528 係相位鎖定於水平線率之倍數上。這乃通稱為“線條鎖定”時鐘產生，具有勝於短脈衝鎖定之優點，其中之裝置可與所謂之非標準視頻源相配合使用，其中，線條與短脈衝頻率間之關係可予變化。如圖所示，在本發明之此一特定實例中，時鐘頻率 CL 係選定為視頻輸入信號水平線率之 1024 倍。以 NTSC 標準源而

五、發明說明(17)

言，此頻率CL係為約16.1MHz。經由定時組合528所提供之其他時鐘信號包括CL/4及2CL，係用以作取樣率變換之用，容待說明於後。組合528亦提供水平和垂直線率頻率，作為編向之用。

圖5之其餘部份包括有連續掃描處理器520，用以提供動態適應處理之連續掃描亮度輸出信號Y15，此信號係受到依據本發明之雜訊消除。

概而論之，須予注意的乃是除有一項例外外，包括輸入處理器20，框遞推濾波器30和輸出處理器40之雜訊消除元件，在結構及功能方面，皆與圖1各相對元件完全相同。其例外乃是在框遞推濾波器30內之圖框延遲組合32設有兩格外之輸出分接頭37和38。接頭37提供亮度信號Y18，與信號Y9之一線(1-H)延遲相對應，而接頭38提供輸出信號Y20，與雜訊消除低頻亮度信號Y9之一圖場延期(263-H)相對應。

連續掃描處理器520之其餘元件包括有動態適應混合處理器(40)及第二輸出處理器(50)，用以處理雜訊消除低頻亮度信號Y6，Y9，Y10，Y18和Y22，而產生連續掃描輸出信號，具有其經由核化和遞推濾波之雜訊消除後成份。

處理器50包括有線條平均值電路51，此電路使非延遲低頻亮度信號Y9與一線延遲後之亮度信號Y18相平均而產生線條平均值亮度信號Y22。“軟開關”S2使經平均之亮度信號Y22與圖場延遲後之亮度信號Y20相組合而產生

五、發明說明(18)

“組合”或“混合”亮度輸出信號Y 24，其中Y 22和 Y 20成份之比例係經由動態偵檢器53和控制信號產生器54予以控制。適當軟開關之實例待後予以說明和顯示。動態偵檢器53之一項輸入相連接之接受非延遲亮度信號Y 9。其相連接之第二輸入用以接受經由延遲組合32所產生之框延遲亮度信號Y 6，而產生出代表信號Y 6與Y 9之間之差異之動態表示信號M。適當之動態偵檢器容稍後予以顯示說明。控制信號產生器54係用以使動態信號M予以變換，信號M係與動態，與控制信號K成線性關係，而信號K則與動態成非線性關係，因此產生與人類視覺系統之動態靈敏度較佳之配合，適當之控制信號產生器實例容待稍後予以說明之。

軟開關52經由在很少或無動態 ($K = 0$) 之狀況下選定場延遲亮度信號Y 2，及在高度動態 ($K = 1$) 狀況下選定線平均值亮度信號Y 22。為求取動態中間值，使信號Y 20和Y 22依與由控制信號產生器54所提供之非線性控制信號K成比例相混合。

經由軟開關50所提供之結果“動態適應”亮度信號Y 24係施加至減法器55第二輸入上，其另一輸入端接受非延遲，次取樣及低通濾波後之亮度信號Y 9，此減法器產生亮度輸出差異信號Y 26。信號Y 26係為表示由視頻輸入信號現行線條上所導出之第一低頻成份 (Y 9) 與由視頻輸入信號至少一先前線條上所導出之第二低頻成份間之差異之視頻差異信號。

五、發明說明 (19)

連續掃描處理器 520 之輸出電路 60 依選擇使視頻差異信號 (Y 26) 與全帶寬視頻輸入信號 Y 10 相組合而產生連續掃描視頻輸出信號 Y 15。在輸出電路 60 內之全帶寬亮度信號 Y 10 係施加至加速器 61 上，此加速器使其每一線條予以時間壓縮並予重複而產生雙倍線率之亮度輸出信號 Y 28，其中，每一線條皆依因數 2 實施時間壓縮並予重複。由減法器 55 所產生之差異信號 Y 26 係施加至亮度信號加速器 62 實施每一線條之時間壓縮，從而使差異信號 Y 26 之線率加倍。次取樣信號 Y 26 之線率加倍亦使加速後之信號 Y 30 之取樣率加倍 (例如，假定時鐘由 4 至 8 MHz)。信號 Y 30 之取樣率於是施加於包括有間插器 63 使經時間壓縮後之信號 Y 30。取樣率增為四倍。因此，就假定時鐘及次取樣值而言，在間插器 63 輸出上之經處理後低頻差異信號 Y 32 約略等於 32 MHz，與加速寬頻帶亮度信號 Y 28 相同。

處理後亮度信號低頻部份 (Y 32) 和全頻寬亮度信號 (Y 28) 之取樣率均化或“正配”乃使此等信號於加法器 64 內直接相加而產生亮度連續掃描信號 Y 15。在相加之前，最後步驟係為使信號 Y 32 施加於開關 65 上，使與線條頻率同步化，以使動態適應處理後之低頻差異信號 Y 32 之一線條添加於全頻寬雙倍線率視頻信號 Y 28 之每隔一線上，而產生連續掃描輸出信號 Y 15。

上文所述乃說明圖 5 中處理器 520 之全般運作情形。其整體運作則相當複雜，因為須視圖像內涵而定，但可經由考慮若干特定實例而易於瞭解。作為第一實例，茲假定所

五、發明說明(20)

處理之視頻影像係為一靜止圖像。此一實例之像素中並無框至框之差異，因此動態偵檢器 53 之輸出 M 係為 0，表示根本無動態。由產生器 54 所提供之控制信號 K ，如前所述，係為 M 之非直線性函數。為便於說明計，茲假定 K 為 0，因此實例中之 M 等於 0，軟開關 52 乃經由選定框延遲組合 32 之場延遲後輸出信號 Y_{20} 之方式而響應於控制信號 K 之 0 值。減法器 55 因此乃由現行低頻成份 Y_9 中減去場延遲後低頻成份 Y_{20} 而產生差異信號 Y_{26} 。加法器 64 乃以已加速之一線和取樣率變換後之差異信號 Y_{32} (由開關 65 所選定) 添加於已加速全頻帶寬亮度信號 Y_{28} 之每隔一線上而產生連續掃描亮度輸出信號 Y_{15} 。

由於加法器 Y_{64} 中相加之結果，即使此裝置未使用高通濾波器，亮度信號乃包括有不同頻帶之兩種成份。第一成份係由現行所接受之線上所取出，等於頻率在低通濾波器 24 截止頻率以上全頻寬信號 Y_{10} 之高頻成份。第二成份則等於經由濾波器 24 所選定之低頻成份，係由先前圖場中所取得。試考慮此差異信號 Y_{26} 實際上包括有兩低頻成份 (Y_9 和 Y_{24})，而此等成份所選定之一 (Y_9) 之相位由於相減而相反，這一點乃可予瞭解矣。因此，暫時勿去理會其加速及取樣率變換，此輸出信號 Y_{15} 等於全頻帶寬亮度信號 Y_{10} ，減去非延遲低頻成份 Y_9 加上由前面圖場中所取得之低頻成份 Y_{24} 。當此等信號相組合時，現行信號線 Y_3 各項之低頻成份正好相抵消，因為此等成份皆不同相。由於抵消而失蹤之低頻乃由來自前面圖場之低頻 (Y

五、發明說明(21)

20) 所取代。由於信號 Y 2 之高頻成份在處理器 40 內祇受到核化，此等 Y 3 之成份乃未受騷擾而構成為輸出信號 Y 15 之高頻成份。

簡略摘要言之，對於靜止影像實例，輸出信號 Y 15 各交互線條包括全頻帶寬亮度信號 Y 10，其中，其高頻部份已經由核化方式予以消除雜訊，而其低頻部份則經由框遞推濾波予以消除雜訊。其中間或“間隙內”線條，包括有已經由核化方式消除雜訊而由現行圖場取出，及由前面圖場取出且已經由遞推濾波而消除雜訊之低頻成份 Y 20。因此，就此一實例而言，所顯示之低頻視頻成份乃展現完整視頻圖框之完全垂直清晰度。在視覺上，其效果與標準之間條影像相比較，乃見其所顯示靜止影像垂直清晰度之增加，其低頻遞推濾波亦使雜訊比提升。

作為圖 5 裝置整體運作之另一實例，試考慮在場景中有相當動態之狀況。在此一實例中，軟開關 52 祇選擇線平均值低頻亮度信號 Y 22，因此，低頻差異信號 Y 26 乃等於現行線條低頻成份 Y 9 與現行及前面線條低頻成份平均值 Y 22 間之差異。當此等信號經予加速且於輸出電路 60 中變換為相同取樣率時，其結果之總和信號 Y 15（每隔一線）包括有與現行及前面線條平均值相同之低頻成份（其雜訊經由遞推濾波方式予以消除），及由現行線上所取出之高頻成份（雜訊由核化方式消除）。對於其餘線條，其輸出與現行線條相同，其低頻雜訊係經由遞推濾波方式予以消除，而其高頻雜訊係經由核化予以消除。

五、發明說明(22)

對於其動態在全動態 ($M = 1$) 與無動態 ($M = 0$) 間之狀況，軟開關 52 乃使線平均值 Y_{22} 與場延遲後信號 Y_{20} 相混合而產生出信號 Y_{24} ，此一信號經減去信號 Y_9 後，乃產生差異信號 Y_{26} ，結果，輸出信號 Y_{15} 乃包括有由當時所接受線條中所導出之高頻成份及由現行圖場之兩線條及前一圖場之一線條中所導出（其動態端視開關 52 相混合情形而定）之低頻成份，端視影像動態程度而定。

在上述之圖 1 靜止影像處理說明中，經注意到差異信號 Y_{26} 係經由 Y_{24} 中減去 Y_9 之方式而產生，此一結果乃使現行低頻成份之相位與全頻帶寬信號 Y_{10} 之相位相對顛倒，因而當此等信號稍後經由在加法器 64 相加而組合時，使此等成份相抵消。另一方式是，信號 Y_{24} 可由 Y_4 中減去而產生差異信號 Y_{26} 。此一變化可經由以相連接之減法器取代輸出處理器 60 內之加法器，而使經由開關 65 通過之信號 Y_{32} ，從由加速器 61 所產生之信號 Y_{28} 中減去而造成之（例如，使減法器 55 之輸入顛倒方向）。

圖 5 之實例可作其他各種修改。例如，在輸出處理器中，間插器 63（用以提供取樣率往上變換）及加速電路 62 之位置可於此兩電路元件之串級連接中予以顛倒。實施此項變化時，祇須適當選擇各項時鐘頻率即可。例如，加速電路需要為寫錄時鐘頻率兩倍之讀取時鐘，而取樣率變換則需要為寫錄時鐘頻率四倍之讀取時鐘。在圖 5 實例中，其加速係於取樣變換之前實施。明確言之，加速電路接受 $CL/4$ （例如，4 MHz）之寫錄時鐘頻率及 $CL/2$ （例如，

五、發明說明(23)

8 MHz) 之讀取時鐘頻率，而取樣率變換器 (間插器 63) 接受 $CL/2$ (例如，8 MHz) 之寫錄時鐘頻率及 $2CL$ (例如，32 MHz) 之讀取時鐘頻率。其取樣率變換於加速之前實施，時鐘頻率之變化如下：(1) 加速之寫錄和讀取時鐘分別改變為 CL 和 $2CL$ ，(例如，16 和 32 MHz) 及 (2) 取樣率變換之寫錄和讀取時鐘分別改變為 $CL/4$ 和 CL (例如，約 4 和 16 MHz)。加速和取樣率變換器之整體運作，提供與圖 5 實例中相同結果，其中，在取樣率變換及加速之後，次取樣後之差異信號 Y 26 係與加速後全頻帶寬亮度信號 Y 28 相同之取樣率，因此，此等信號可予組合以產生出連續掃描輸出信號 Y 15。

圖 6 和 7 所示為適用於圖 5 接收機內使其彩色或亮度輸入信號加倍之加速電路範例。在圖 6 中，須於在輸入端 602 予以“加速”之視頻信號係經由依線率運作之“寫錄”開關 604 交互施加於一對之一線 (1 H) 電腦控制顯示 (CCD) 記憶器 606 和 608 上，當一線條儲存於記憶器之一內，其另一記憶器乃依雙倍之寫錄時鐘速率“讀取”，而經由讀取開關 610 耦合至輸出 612 上。由於讀取時鐘速率係為寫錄時鐘率之二倍，輸入信號乃因而受到時間壓縮及重複，因此輸出信號乃為輸入信號線率之雙倍，其每一線皆重複。由於 CCD 記憶器需要更新讀取兩次，每一記憶器 606 和 608 各包括有相關之“更新”開關 614 和 616 連接於其輸入端與輸出端之間，此等開關在讀取運作期間皆閉合而使 CCD 記憶器內涵再度循環，從而使所儲存資料重

五、發明說明(24)

複以使記憶器實施兩讀取循環之第二次。此一特定加速電路在信號分離濾波器502提供類比形式之彩色輸出信號之狀況下，乃可用以使圖5實例中之彩色成份C1加速，另一方式（對於數位輸入信號）乃為使用雙通道記憶器（待後說明），此記憶器較不複雜而分別轉換一線開關。

圖7之加速電路與圖6者相若，但使數位（二進位）記憶器作為儲存裝置，而非使用CCD型儲存裝置。其運作情形，除此數位記憶器不須要更新電路外，其餘皆與圖6實例相同。此種加速電路可直接使用處理器60內以處理亮度信號，因其中之信號已經是二進位形式者。欲在圖5實例中使用此加速電路作為彩色信號C1時，必須在開關704輸入上添加一類比數位變換器，及在開關710輸出（712）上添加一數位類比變換器。當然，如信號分離電路502係為數位式電路，其所產生輸出信號已經是數位形式而非類比形式者時，乃無此必要矣。如圖5實例已予修改以提供數位信號分離時，則類比數位變換器510可予免設。

圖8所示係為適用於處理器20內作為電路22之示範性次取樣電路。此電路包括有鎖定器802，設有用以接受低通濾波後之亮度信號Y2之資料輸入804，設有次取樣時鐘信號施加其上之時鐘輸入805，及設有提供次取樣輸出信號Y4之輸出806。此資料鎖定器可依CL/N速率予以定時，式中之N係為大於1之數字。N宜為諸如2，3或4之整數。另外，N可為非整數之分鐘。使N為整數值之優點（較佳）乃為不需要有間插以產生次取樣信號。但是，如

五、發明說明 (25)

需要時，在特殊電路中可使用非整數值之 N 。目前較佳之整數次取樣值為 2，3 和 4。

本文中所述特定實施例中，為便於本發明之敘述，將 N 值選定為 $N = 4$ 。圖 1 和 5 實例中所假定 4 比 1 之次取樣皆使用 $CL/4$ 之時鐘頻率，鎖定器 802 乃將低通濾波後亮度信號樣本拋棄四分之三。因此，對於此一次取樣值 ($N = 4$)，用以實施視頻延遲所需要之記憶器，如視頻信號不須予次取樣時，祇需要四分之一即可。

平均器 51 可經由使非延遲及 1 H 延遲之信號施加於加法器 902，以及使加法器輸出經由減法器 908 以 2 除之方式，予以實施如圖 9 中所示，從而於輸出端 9101 產生出線平均值輸出信號 Y_{22} 。實際上，除法器可經由祇要不使用加法器之最低效位元 (LSB) 並因此而提供一位元移位之加法器輸出而予以實施。對於其在此一點上之信號處理係依類比形式實施之裝置，除法器將由 6dB 衰減器予以取代，而加法器係以加法網路予以取代。

圖 10 A 所示為一間插器實例，用以使亮度信號 Y_4 ， Y_9 或 Y_{30} 之取樣率變為四倍。一如前文所已予說明，祇要使每一經次取樣之像素重複四次乃可產生取樣率往上變換。但是，經由使樣本重複之取樣率往上變換易於產生出有相當粗糙之對角線結構之影像。間插變換器，諸如在圖 10 A 上者 (及圖 10 B 者容後論述)，展現較為平順之對角線，但有些“較為模糊”之水平轉變。

更詳細的說明，圖 10 A 間插器包括有樣本延遲組合

五、發明說明(26)

1002，具有輸入1004其有次取樣亮度信號施加其上。延遲組合1002亦接受與次取樣率（例如，4 MHz）相同之時鐘信號CL/2，因此使輸入1004上之信號有一樣本延遲。延遲組合1002之輸入(A)及輸出(B)信號皆施加至三算術組合1006，1008和1010等之輸入上，此等算術組合產生出 $(3A+B)/4$ ， $(A+B)/2$ 及 $(A+3B)/4$ 之相關輸出信號。算術組合1006，1008和1010等之輸出信號及延遲組合1002之輸入信號係施加多工(MUX)開關1012，此開關依2CL時鐘率順序選擇信號。此時鐘率係為施加於樣本延遲組合1002上，由開關1012所提供予輸出端1014之間插及多工處理後之信號，其取樣率係為輸入信號之四倍。

圖11所示為像素圖解，用以說明其現時所接受之像素A係為黑界位準（例如，0 IRE單位），而前面像素B係為白界位準（例如，100 IRE單位）狀況下圖10A間插器之運作情形（圖10B者容後論述之）。如圖所示，多工開關1012依序選定算術組合輸出，以產生出 $(A+3B)/4$ ， $(A+B)/2$ 及 $(3A+B)/4$ 亮度位準，宜於現行(A)與前面(B)像素間之間插像素。因此，產生出像素值為輸入樣本率四倍之線性近似值。如上文中已予注意者，利用間插方式在產生較平順對角線上有其優點，即祇要使每一輸入像素予以重複之另一取樣率變換方法使取樣率增加為四倍。

圖10B所示為間插取樣率變換器另一（較佳）形式之方塊圖，此變換器不須要像圖10A裝置中般使用乘法器。此變換器包括有輸入信號施加其上之輸入端1020，及其上產

五、發明說明(27)

生 1 : 4 取樣率間插亮度信號之輸出端 1030，接端 1020 係經由串級連接耦合至接端 1030 上，包括有 1 至 4 取樣率重複器 1022，具有 $1 + Z$ （指數 - 1） Z 轉變之第一數位濾波器 1024，具有 $1 + Z$ （指數 - 2） Z 轉變之第二數位濾波器 1026 及以 4 除之除法器 1028 等。樣本重複器 1022 使輸入樣本重複而使所接受之每一樣本產生出四個完全相同點輸出樣本。第一數位濾波器可予實施為一加法器，使輸入樣本與延遲一樣本時隔之前面樣本相加。不需要使用乘法，第二數位濾波器可實施加法器，使第一濾波器之輸出與經延遲兩樣本週期之第一濾波器輸出相加。亦不需要使用乘法。第二濾波器之輸出乃經由除法器 1028 依因數 4 予以比例縮小，因此產生之輸出信號乃與前一樣本相同。方便的是，在此一樣本率變換器較佳實施例中，在任何級中皆不須使用乘法，因此其電路比前文所述實例者要簡化得多。

圖 12，13 和 14 所示為各種不同實施方式及其控制信號產生器 54 之不同非線性響應特性。在其最簡單方式中，其控制信號產生器 54 經由使動態顯示信號 M 與其在另一輸入 1206 上接受基準信號 R 之臨限值偵檢器 1202 之一輸入 1204 相加之方式予以實施，以在輸出 1208 上提供二進位值（即通／斷）輸出信號，以表示動態表示信號 M 係為大於或小於基準信號。此一臨限值型之運作係以圖 14 上之響應曲線顯示之，在圖中可看見的乃是，當動態信號 M 小於基準位數 R 時，其控制信號 K 之值為 0，否則，其控制信號 K 之值為 1。

五、發明說明 (28)

圖 13 所示為控制信號產生器 54 之較佳實施例，其中之動態表示信號 M 係施加至唯讀記憶體 (ROM) 1302 上，於其輸出 1306 上產生控制信號 K。此產生器可產生圖 14 中所示之臨限值響應曲線 K-1，亦可產生其他較為複雜之非線性響應，如圖 14 之響應曲線 K-2 和 K-3 所示。圖 12 中響應 K-2 實例中，控制信號 K 對於動態信號 M 之小及大值皆變化相當緩慢，而對於動態信號 M 之中間值則變化相當快速。在響應實例 K-3 中，對於小動態值控制信號增加迅速，而對於較大之動態值則增加無此快速。控制信號產生器 54 之非線性響應曲線之使用，以在二進位值之臨限值檢實例中較佳為宜，因為曲線（例如，K-2 或 K-3）上之變化之急猝要小得多，因此對於處理後視頻信號之觀視者而言，較為不明顯。

圖 15A 所示為軟開關 52 之適當實施之實例，此開關包括有一對乘法器 1502 和 1504，此兩乘法器分別接受輸入端 1506 和 1508 上之場延遲 (Y 20) 及線平均 (Y 22) 亮度信號，而其輸出係連接至加法器 1510 上，而於其輸出上產生相混合之亮度信號 Y 24。乘法器 1504 係由施加於輸入 1514 上之控制信號 K 直接控制，而乘法器 1502 係經由經控制信號 K 所定址而由唯讀記憶體 (ROM) 1516 所提供之 1-K 相同之信號所控制。

運作時，無動態 ($K = 0$) 時，乘法器 1502 使場延遲亮度信號 Y 20 經由加法器 1510 傳送至輸出上，而乘法器 1504 則阻隔線平均亮度信號 Y 22。高動態時 ($K = 1$)，

五、發明說明(29)

線平均亮度信號 Y 22 係經由乘法器 1504 和加法器 1510 傳送至輸出上，而場延遲亮度信號係受乘法器 1502 之阻斷，中度動態 ($0 < K < 1$) 時，輸出信號係依 K 和 $1 - K$ 比例相混合。

圖 15 B 所示為軟開關 52 適當實施之較佳宜實例，祇須使用一乘法器。此開關包括有減法器 1530，其輸出係經由乘法器 1535 耦合至加法器 1540 之一輸入上。輸入端 1550 上之線平均亮度信號係施加至減法器 1530 之正性或非反相輸入 (+) 端。輸入 1560 上之場延遲亮度信號 Y 20 係施加至加法器 1540 及減法器 1530 之相減 (-) 輸入端。控制信號 K 係施加至乘法器 1535 之另一輸入端。

工作時，當無動態時 ($K = 0$)，場延遲亮度信號 Y 20 係經由加法器 1540 耦合至輸出 1580 上。在此狀況下，信號 Y 22 可勿予理會，因為當 $K = 0$ 時，乘法器 1535 係阻斷信號 Y 22。在動態極多 ($K = 1$) 狀況下，乘法器 1535 使 Y 22 和負 Y 20 耦合至加法器 1530 上，此加法器於其另一輸入端上接受負 Y 20。因此，在此一狀況下，Y 20 信號係不同相，而彼此相對抵消，其加法器輸出為信號 Y 22。當 K 在 1 與 0 範圍內之之任何值 ($0 < K < 1$) 時，輸出信號包括有 Y 20 和 Y 22，依照控制信號 K 予以混合。

圖 16 和 17 所示為延遲組合 32 之另外數實施例，用以提供線延遲輸出信號 Y 18，場延遲輸出信號 Y 20 及框延遲輸出信號 6 等。此等信號之確實延遲情形，端視，一如易於辨認者，視信傳輸標準 (例如，NTSC, PAL 或 SECAM) 而定

五、發明說明(30)

。在圖 16 之實例中（係假定為 NTSC 標準），其分接頭框延遲係經由 1 H 延遲 1602，262 H 延遲 1604 及另一 262 H 延遲 1606 等之串級連接而予實施，從而分別於輸出端 1603，1605 及 1607 上產生延遲亮度輸出信號 Y 18，Y 20 和 Y 6 等。

延遲組合 32 現在較佳宜實施例見示於圖 17 中，其中須予延遲之信號係施加於 1 H 延遲組合 1704 之輸入端 1704 上，並因而經由多工開關 1706，施加至記憶器 1708 上，此記憶器之記憶容量為一圖框，並提供圖場之整體延遲。框記憶器 1708 之輸出係施加至解多工開關 1710 上，此開關於接端 1712 上提供場延遲輸出信號，及於接端 1714 上提供框延遲輸出信號。場延遲輸出信號耦合回至開關 1706 之另一輸入，而與記憶器 1708 內之框延遲信號相間插。經由此一裝置，記憶器之內涵乃包括有間插圖場與圖框延遲信號，此等信號係經由解多工開關 1710 於輸出端上予以分離。此一分接框延遲組合 42 實例之進一步細節見述於 1987 年 1 月 27 日核頒予 R.T. 費林，主題為 VIDEO SIGNAL FIELD/FRAME STORAGE SYSTGM（視信之場／框儲存裝置）之美國專利案第 4,639,783 號中。

圖 18 所示為圖 5 接收器中彩色信號處理修正情形，由分離器 502 所產生之分離後彩色信號 C 1 係施加至彩色解調器 1802 之輸入 1804 上，此解調器提供解調後（基頻帶）輸出彩色信號（R - Y 和 B - Y）予相關加速組合 1806 和 1808，而使雙倍線率之解調後彩色信號供應 YC 處理器及矩

五、發明說明(31)

陣組合 24。彩色信號於加速前之解調，如此實例中所示，必需有兩彩色加速電路，但是，如彩色解調於加速後實施時，則目前宜於具有較以另外方式實施時所需要者為低之時鐘頻率實施解調之優點。

圖 19 所示為另一加速電路之範例，適用於圖 5 接收機內，此電路使用雙孔口式隨機存取記憶體 1902，其輸入孔口 1904 係用以接受須予加速之數位信號，其輸出孔口 1906 用以提供加速後之視頻輸出信號。此類型之記憶體使讀取和寫錄作業在基本上為同一時間發生，此情形見示於圖 20 中。如圖所示，輸入線條 A 和 B 係響應於寫錄時鐘 (CL) 而儲存於記憶體中。第一線條 A 之讀取循環之開端，係於線條 A 寫錄循環中之半途部位開始。讀取實施速率為寫錄速率之兩倍，因此線條 A 係依因數 2 而實施時間壓縮。第二線條 A 之讀取循環之開頭，係於線條 A 寫錄循環完成而線條 B 寫錄循環開始之部位開始。現時以使用雙孔口記憶為佳宜，其中，較所述之其他實例為不複雜。亦須予注意者乃是，在寫錄循環開始與第一相對應讀取循環開始間之相關延遲，祇是一線條之半，^{而非}如前文中所述實例中之一整條線。說明中所述各項實施例除上文中所枚舉各點之外，當可作其他各項變化。例如，信號處理不必皆依數位信號處理之較佳方法實施。適當延遲可經由其他方法產生之，諸如利用已予說明之 CCD 裝置。類比實施例之算術運算可經由類比裝置予以實施，諸如運算放大器，電阻性加法網路等之類。本發明，一如後附申請專利範圍所述，包括有所述各種特定元件之類比及數替代方法。

四、中文發明摘要(發明之名稱： 一連續掃描處理器)

由信號源所提供之非間條視頻輸入信號施加於第一處理器，用以產生出具有易於核化之高頻成份及具有易於圖框遞推濾波之第一低頻成份之第一視頻輸出信號。第一處理器亦提供具有與第一低頻成份相對而不相同延遲之若干更低頻圖框遞推濾波輸出信號。第二處理器響應於各圖框遞推濾波低頻成份而提供表示由現行視頻輸入信號線上所導出低頻成份與由至少一先前視頻輸入信號線上所導出之第二低頻成份間之差異之視頻差異信號。輸出電路依選擇使視頻差異信號與第一視頻信號相組合而產生雜信減少而連續掃描(非間條)視頻輸出信號，其中之高頻成份係經由核化方式而使雜信減少，而其中低頻成份則經由圖框遞推濾波方式而使雜信減少。

英文發明摘要(發明之名稱： A PROGRESSIVE SCAN PROCESSOR)

A non-interlaced video input signal provided by a source is applied to a first processor for producing a first video output signal having a high frequency component subjected to coring and having a first low frequency component subjected to frame recursive filtering. The first processor also provides a plurality of further low frequency frame recursively filtered output signals having differing delays relative to said first low frequency component. A second processor responsive to the frame recursively filtered low frequency components, provides a video difference signal representative of a difference between a low frequency component derived from a current line of the video input signal and a second low frequency component derived from at least one previous line of the video input signal. An output circuit selectively combines the video difference signal and the first video signal to provide a noise reduced progressive scan (non-interlaced) video output signal in which high frequency components thereof are noise reduced by coring and low frequency components thereof are noise reduced by frame recursive filtering.

附註：本案已向
美

國(地區)申請專利、申請日期：

1991.1.31

案號：

648,783

六、申請專利範圍

- 1 一種連續掃描變換器，包括有提供非間條視頻輸入信號之來源，及用以產生雜訊消除掃描輸出信號之裝置；
- 第一處理器，響應於非間條視頻輸入信號，以產生第一視頻輸出信號，其高頻成份經過核化，而其第一低頻成份經過框遞推濾波，此第一處理器亦產生若干進一步低頻框遞推濾波輸出信號，具有與第一低頻成份相對之不同延遲；
- 第二處理器，響應於框遞推濾波後之低頻成份而產生視頻差異信號，表示由視頻輸入信號現行線條中所導出低頻成份與由視頻輸入信號之至少一先前線條中所導出之第二低頻成份間之差異；及
- 輸出電路，用以使視頻差異信號與第一視頻信號依選擇而相組合，以產生雜訊消除後連續掃描（非間條）視頻輸出信號，其中之高頻成份係經由核化而消除雜訊，及其低頻成份係經由框遞推濾波方式而消除雜訊。
- 2 根據申請專利範圍第1項之連續掃描處理器，其中之第一處理器包括有：
- 濾波器，用以使輸入信號分離為低頻成份和高頻成份；
- 框遞推濾波器，響應於低頻成份而產生若干框遞推濾波輸出信號，具有零線，一線，一圖場及一圖框等相關延遲；以及
- 核化及低頻信號替代電路，包括有響應於高頻成份以產生核化高頻成份之核化電路，及用以使框遞推濾波及延遲低頻成份與核化高頻成份相加，以產生第一視頻輸出

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

- 信號之加法器。
- 3 根據申請專利範圍第 1 或 2 項之連續掃描處理器，其中之第二處理器包括有：
- 動態偵檢器，響應於非延遲及框遞推濾波低頻信號以產生動態表示信號；
- 線平均值電路，用以使許多框遞推濾波信號之非延遲及一線延遲之線條相平均而產生取平均值後之框遞推濾波信號；軟開關，響應於動態表示信號，俾依選擇使線平均值與場延遲信號相混合而產生出動態補償，遞推濾波之低頻輸出信號；及
- 減法器，用以使由該動態補償成份中減去該非延遲框遞推濾波低頻成份，而產生出與由第二處理器所產生之第二低頻成份相對應之框遞推濾波之低頻差異信號。
- 4 根據申請專利範圍第 1 或 2 項之連續掃描處理器，其中之輸出電路包括有：
- 一對加速電路，用以使第一視頻輸出信號和視頻差異信號之線率均加倍。
- 加法器，設有用以耦合接受該雙倍線率之第一視頻輸出信號之第一輸入端，及經由開關相耦合以接受視頻差異信號之第二輸入，並設有輸出端，用以提供雜訊消除連續掃描輸出信號。
- 5 根據申請專利範圍第 3 項之連續掃描處理器，其輸出電路包括有：
- 一對加速電路，用以使第一視頻輸出信號和視頻差異信

214030

A7
B7
C7
D7

六、申請專利範圍

號之線率皆予加倍；

加法器，設有相耦合以接受該雙倍線率之第一視頻輸出信號之第一輸入端，及經由開關相耦合以接受視頻差異信號之第二輸入，以及設有輸出端，用以提供雜訊消除後之連續掃描輸出信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

- 1 一種連續掃描處理器，包括有提供非間條視頻輸入信號之來源，及用以產生雜信消除掃描輸出信號之裝置；
第一處理器，響應於間條視頻輸入信號，以產生第一視頻輸出信號，其高頻成份經過核化，而其第一低頻成份經過框遞推濾波，此第一處理器亦產生若干進一步低頻框遞推濾波輸出信號，具有與第一低頻成份相對之不同延遲；
第二處理器，響應於框遞推濾波後之低頻成份而產生視頻差異信號，表示由視頻輸入信號現行線條中所導出低頻成份與由視頻輸入信號之至少一先前線條中所導出之第二低頻成份間之差異；及
輸出電路，用以使視頻差異信號與第一視頻信號依選擇而相組合，以產生雜信消除後連續掃描（非間條）視頻輸出信號，其中之高頻成份係經由核化而消除雜信，及其低頻成份係經由框遞推濾波方式而消除雜信。
- 2 根據申請專利範圍第1項之連續掃描處理器，其中之第一處理器包括有：
濾波器，用以使輸入信號分離為低頻成份和高頻成份；
框遞推濾波器，響應於低頻成份而產生若干框遞推濾波輸出信號，具有零線，一線，一圖場及一圖框等相關延遲；以及
核化及低頻信號替代電路，包括有響應於高頻成份以產生核化高頻成份之核化電路，及用以使框遞推濾波及延遲低頻成份與核化高頻成份相加，以產生第一視頻輸出

(請先閱讀背面之注意事項再填寫本頁)

打

線

六、申請專利範圍

信號之加法器。

- 3 根據申請專利範圍第 1 或 2 項之連續掃描處理器，其中之第二處理器包括有：

動態偵檢器，響應於非延遲及框遞推濾波低頻信號以產生動態表示信號；

線平均值電路，用以使許多框遞推濾波信號之非延遲及一線延遲之線條相平均而產生取平均值後之框遞推濾波信號；軟開關，響應於動態表示信號，俾依選擇使線平均值與場延遲信號相混合而產生出動態補償，遞推濾波之低頻輸出信號；及

減法器，用以使由該動態補償成份中減去該非延遲框遞推濾波低頻成份，而產生出與由第二處理器所產生之第二低頻成份相對應之框遞推濾波之低頻差異信號。

- 4 根據申請專利範圍第 1 或 2 項之連續掃描處理器，其中之輸出電路包括有：

一對加速電路，用以使第一視頻輸出信號和視頻差異信號之線率均加倍。

加法器，設有用以耦合接受該雙倍線率之第一視頻輸出信號之第一輸入端，及經由開關相耦合以接受視頻差異信號之第二輸入，並設有輸出端，用以提供雜信消除連續掃描輸出信號。

- 5 根據申請專利範圍第 3 項之連續掃描處理器，其輸出電路包括有：

一對加速電路，用以使第一視頻輸出信號和視頻差異信

(請先閱讀背面之注意事項再填寫本頁)

打

線

六、申請專利範圍

號之線率皆予加倍；

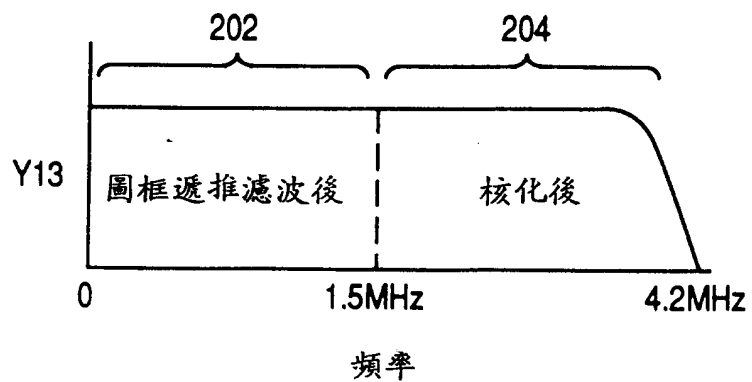
加法器，設有相耦合以接受該雙倍線率之第一視頻輸出信號之第一輸入端，及經由開關相耦合以接受視頻差異信號之第二輸入，以及設有輸出端，用以提供雜信消除後之連續掃描輸出信號。

(請先閱讀背面之注意事項再填寫本頁)

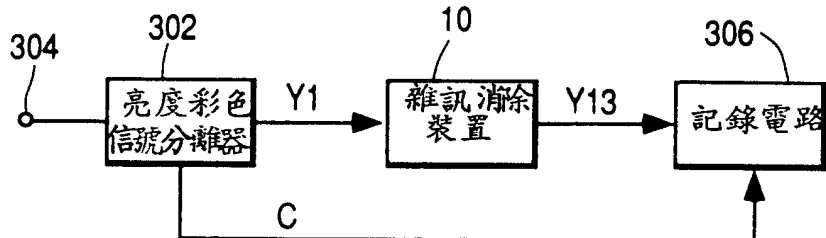
打

線

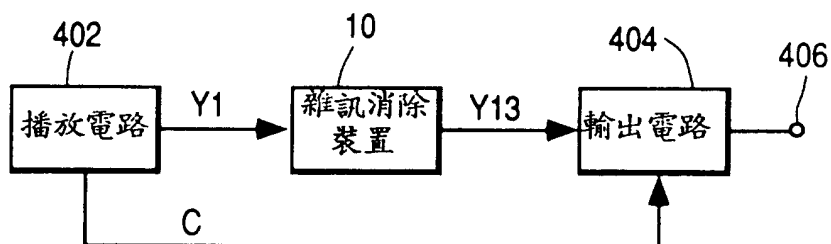
第 2 圖



第 3 圖

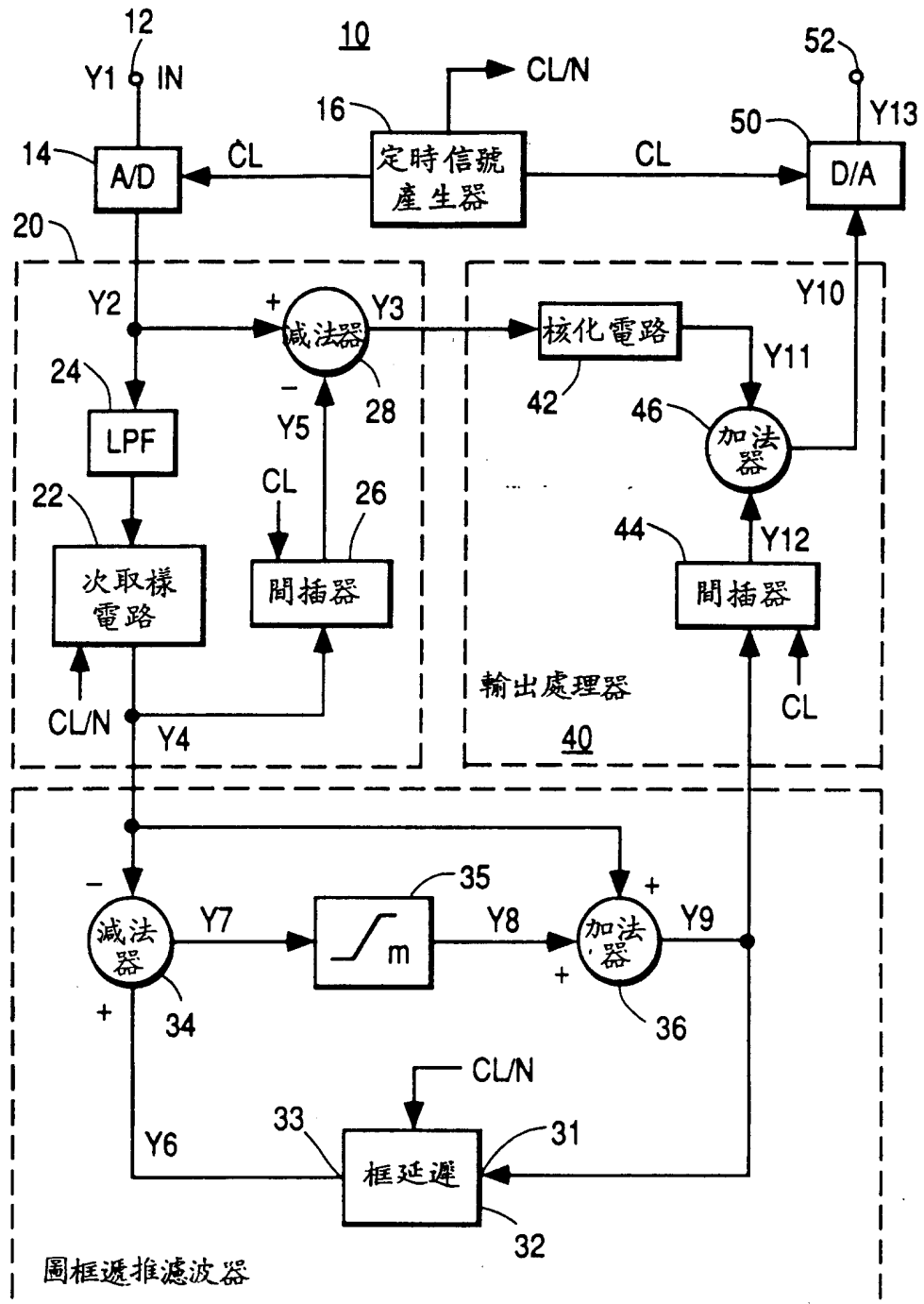


第 4 圖

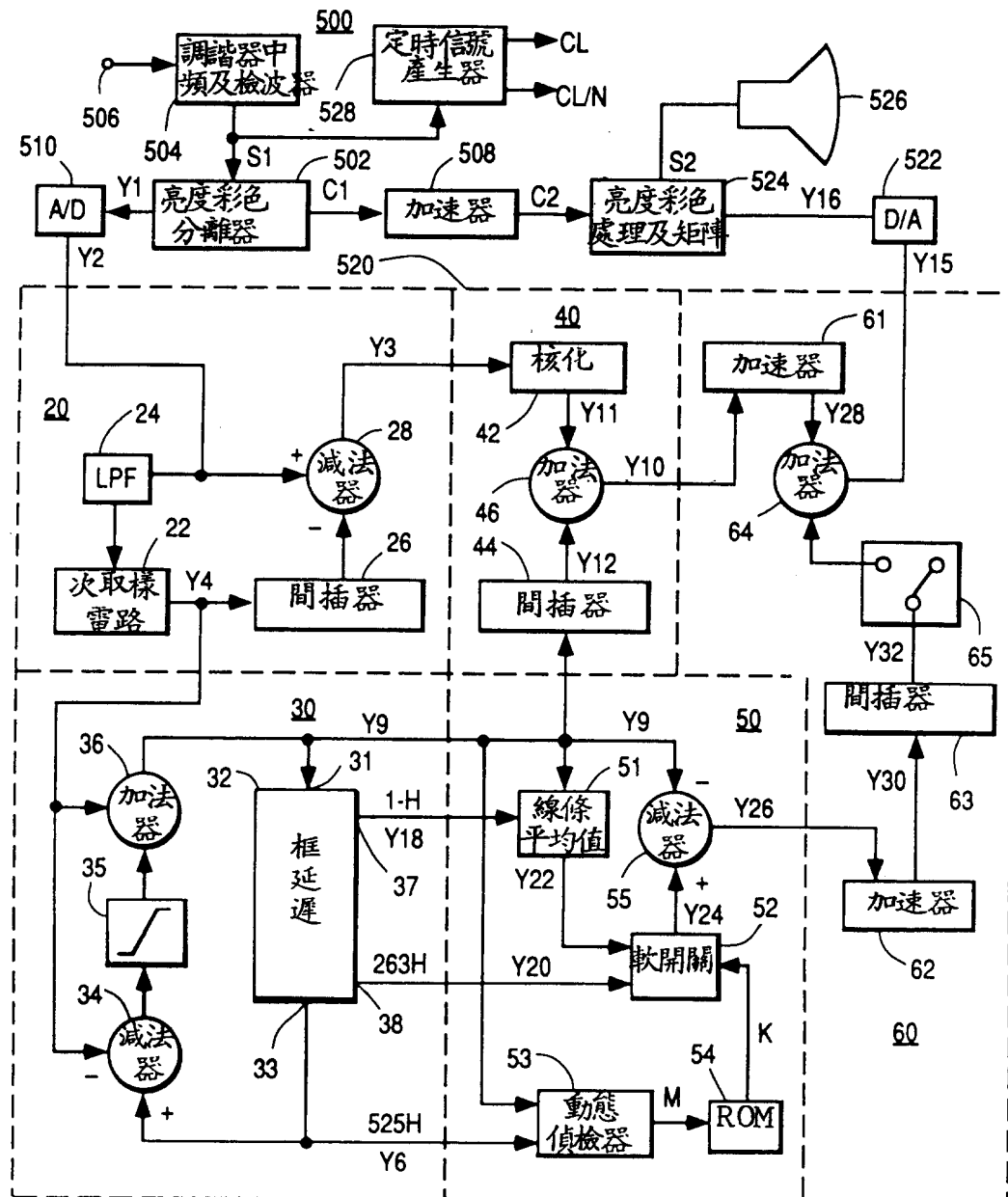


214030

80109849

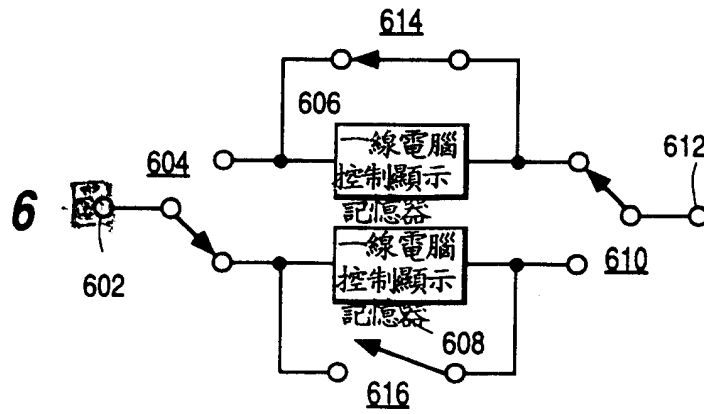


第 1 圖

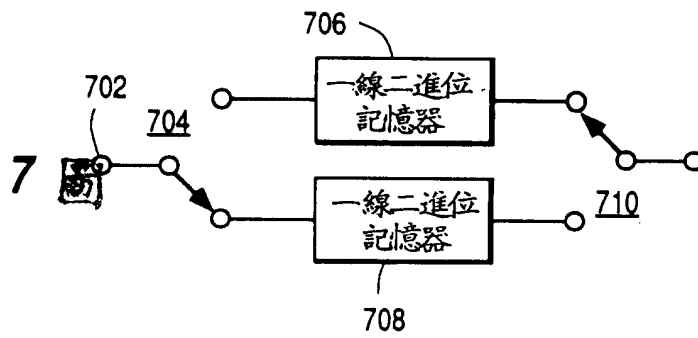


第 5 圖

第 6

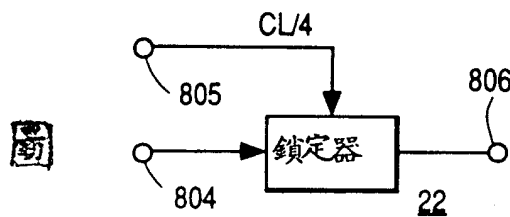


第 7



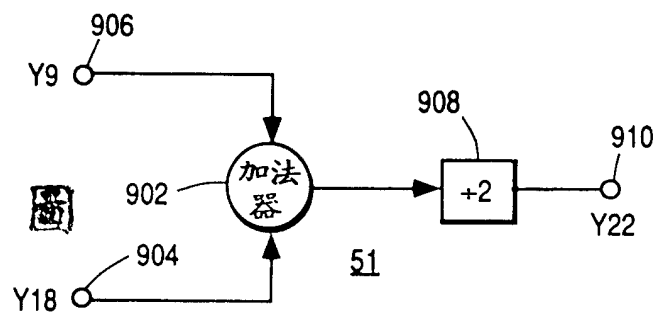
第 8

8

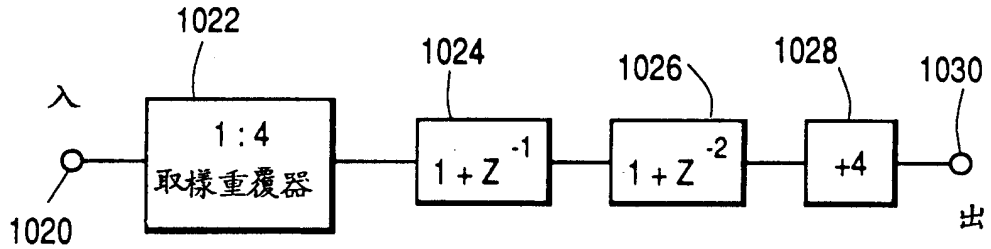
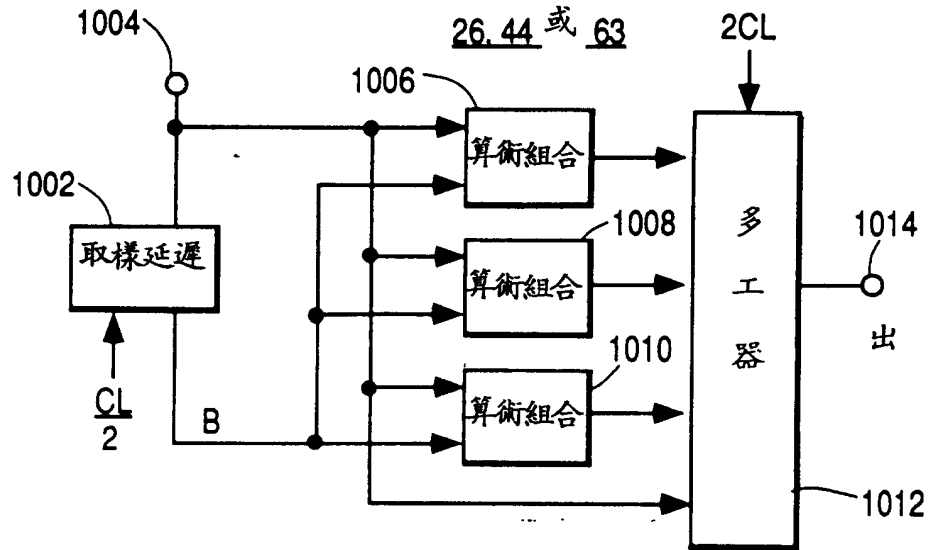


第 9

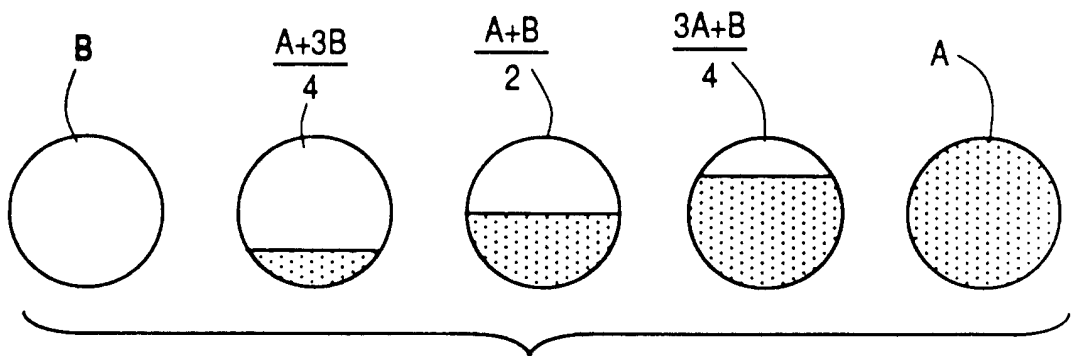
9



第 10A 圖



第 10B 圖



第 11 圖

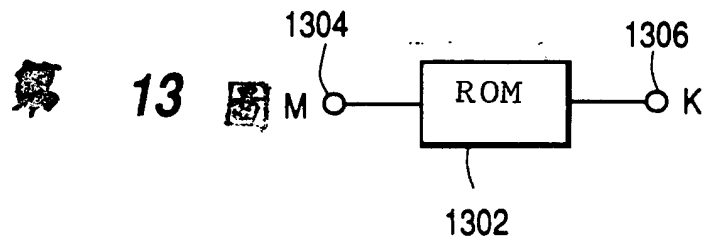
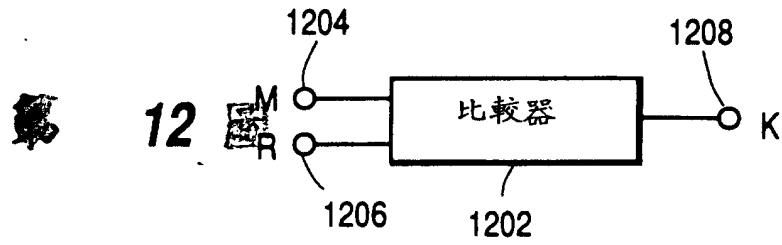
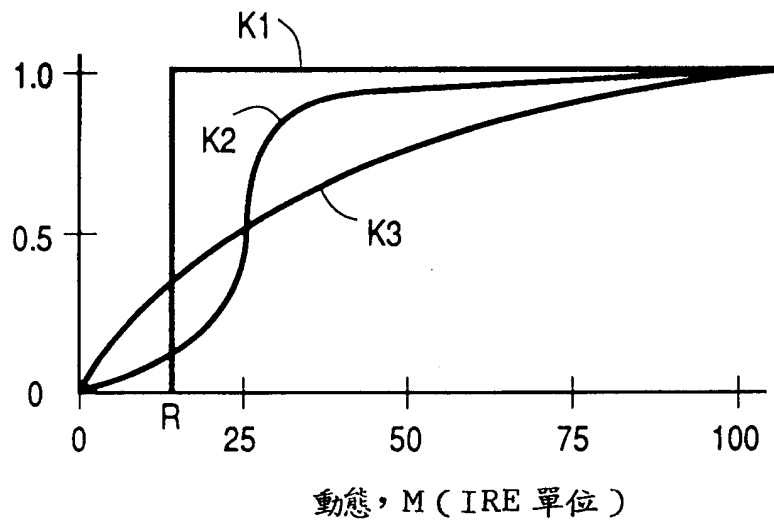
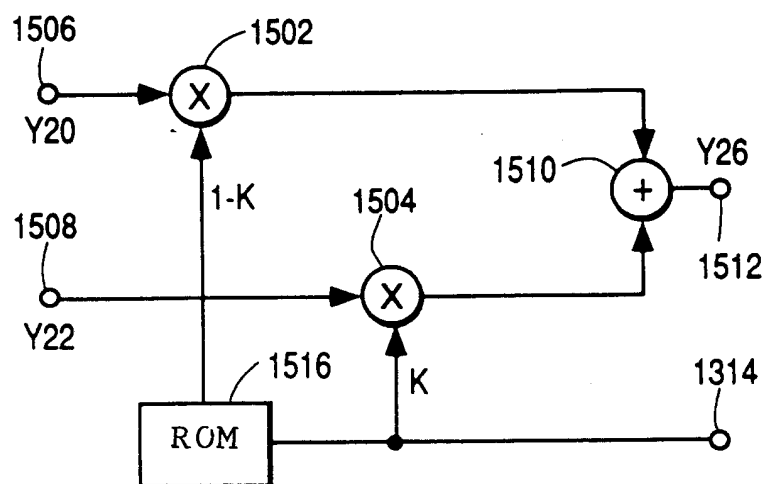


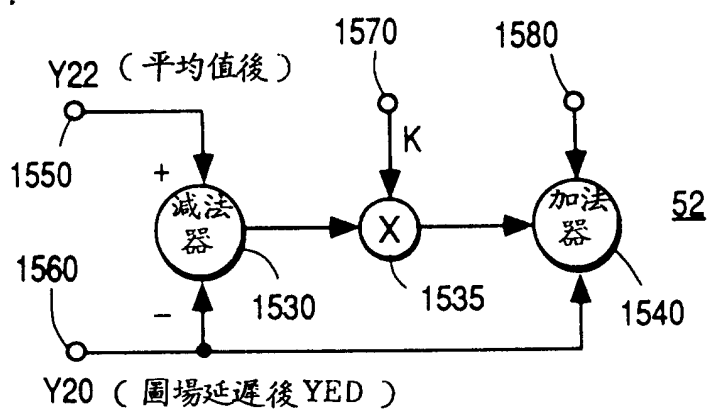
Figure 14



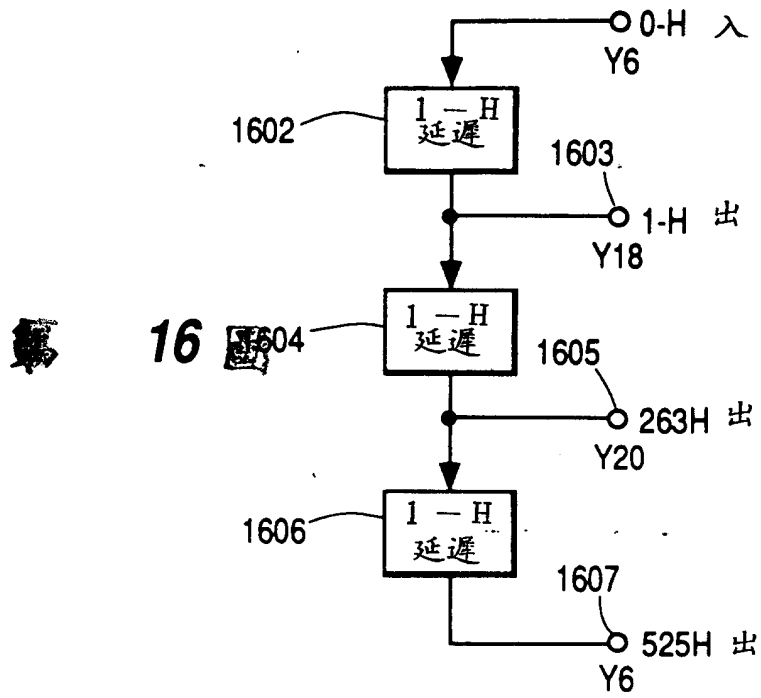
214030



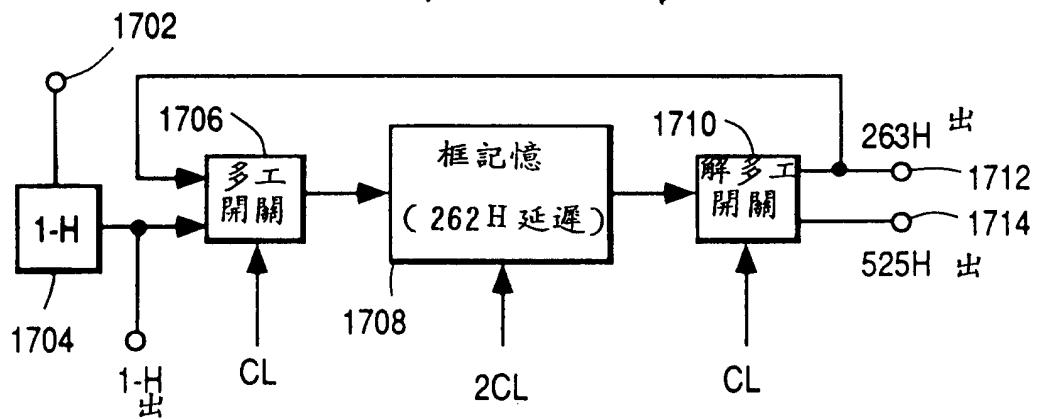
15A



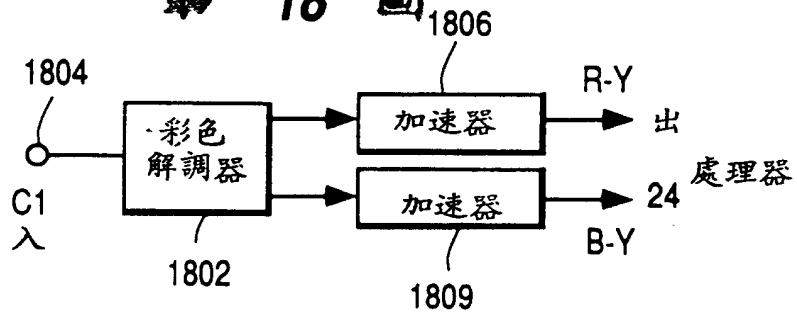
15B



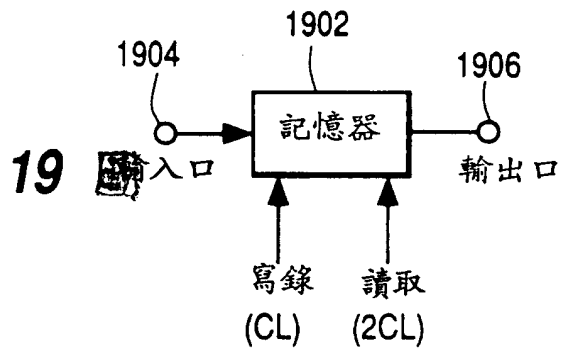
第 17 圖



第 18 圖



第 19 圖



第 20 圖

20

