(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4613100号
(P4613100)
(45)発行日　平成23年1月12日(2011.1.12)　(24)登録日　平成22年10月22日(2010.10.22)

(51)Int.Cl.　F I
H02M 3/28 (2006.01)　H02M 3/28 M
H02M 3/28 A

請求項の数 28　(全 22 頁)

(21)出願番号　特願2005-163744(P2005-163744)
(22)出願日　平成17年6月3日(2005.6.3)
(65)公開番号　特開2005-354890(P2005-354890A)
(43)公開日　平成17年12月22日(2005.12.22)
審査請求日　平成20年5月15日(2008.5.15)
(31)優先権主張番号　10/862,223
(32)優先日　平成16年6月7日(2004.6.7)
(33)優先権主張国　米国(US)

(73)特許権者　501315784
パワー・インテグレーションズ・インコーポレーテッド
アメリカ合衆国・９５１３８・カリフォルニア州・サン　ホゼ・ヘリヤー　アベニュ・５２４５
(74)代理人　100064746
弁理士　深見　久郎
(74)代理人　100085132
弁理士　森田　俊雄
(74)代理人　100083703
弁理士　仲村　義平
(74)代理人　100096781
弁理士　堀井　豊

最終頁に続く

(54)【発明の名称】フライフォワード変換器の動作範囲を拡大するための方法及び装置

(57)【特許請求の範囲】
【請求項１】
電力変換器の入力電圧が、正入力供給レールと負入力供給レールの間に印加される正入力供給レールと負入力供給レールと、
フライバック入力巻線を有するフライバック・エネルギー伝達エレメントと、
フォワード入力巻線を有するフォワード・エネルギー伝達エレメントであって、前記フライバック入力巻線とフォワード入力巻線が、前記正入力供給レールと負入力供給レールの間に結合されるフォワード・エネルギー伝達エレメントと、
前記フォワード・エネルギー伝達エレメントに結合されて、前記電力変換器の入力電圧が第１のしきい値よりも低くなるときに、前記フォワード入力巻線の両端間の電圧をほぼゼロにまで低下させる電圧制御回路と、
から構成されることを特徴とする電力変換器。
【請求項２】
前記電圧制御回路は、前記電力変換器の入力電圧が、第２のしきい値よりも高くなるまで前記フォワード入力巻線の両端間の前記電圧をほぼゼロに保持するようになっていることを特徴とする請求項１に記載の電力変換器。
【請求項３】
前記第２のしきい値は、前記第１のしきい値よりも高いことを特徴とする請求項２に記載の電力変換器。
【請求項４】

第１及び第２のしきい値はほぼ等しいことを特徴とする請求項２に記載の電力変換器。
【請求項５】
前記電圧制御回路は前記フォワード入力巻線の両端間に結合されたスイッチを有することを特徴とする請求項１に記載の電力変換器。
【請求項６】
前記電圧制御回路は前記フォワード・エネルギー伝達エレメントの出力巻線の両端間に結合されたスイッチを有することを特徴とする請求項１に記載の電力変換器。
【請求項７】
前記電圧制御回路は、前記フォワード・エネルギー伝達エレメントを飽和させるようになっていることを特徴とする請求項１に記載の電力変換器。
【請求項８】
前記電圧制御回路は、前記フォワード・エネルギー伝達エレメントに飽和を開始させるようになっていることを特徴とする請求項１に記載の電力変換器。
【請求項９】
前記フォワード入力巻線またはフライバック入力巻線のうちの少なくとも一方に結合されるパワー・スイッチをさらに有することを特徴とする請求項１に記載の電力変換器。
【請求項１０】
前記パワー・スイッチは、さらに前記正入力レール又は負入力レールのうちの一方に結合されることを特徴とする請求項９に記載の電力変換器。
【請求項１１】
前記パワー・スイッチに結合された制御回路をさらに備え、前記制御回路及びパワー・スイッチが集積回路に含まれることを特徴とする請求項９に記載の電力変換器。
【請求項１２】
前記制御回路及びパワー・スイッチは、前記集積回路の一部分としてモノリシックに一体化されることを特徴とする請求項１１に記載の電力変換器。
【請求項１３】
電力変換器の入力電圧が印加される正入力供給レールと負入力供給レールと、
フライバック入力巻線を有するフライバック・エネルギー伝達エレメントと、
フォワード入力巻線を有するフォワード・エネルギー伝達エレメントと、
前記フライバック入力巻線とフォワード入力巻線とともに、前記正入力供給レールと負入力供給レールの間に結合され、オンであるときに、両端間の電圧がほぼゼロになるパワー・スイッチと、
前記フォワード・エネルギー伝達エレメントに結合され、前記電力変換器の入力電圧が第１のしきい値よりも低くなると、前記パワー・スイッチがオンのとき、前記フライバック入力巻線の両端間の電圧を前記電力変換器の入力電圧にほぼ等しくなるように増大させる電圧制御回路と、
から構成されることを特徴とする電力変換器。
【請求項１４】
前記電圧制御回路は、前記電力変換器の入力電圧が、第２のしきい値よりも高くなるまで前記フライバック入力巻線の両端間の電圧を前記電力変換器の入力電圧にほぼ等しくなるように保持することを特徴とする請求項１３に記載の電力変換器。
【請求項１５】
前記第２のしきい値は前記第１のしきい値よりも高いことを特徴とする請求項１４に記載の電力変換器。
【請求項１６】
第１及び第２のしきい値はほぼ等しいことを特徴とする請求項１４に記載の電力変換器。
【請求項１７】
前記電圧制御回路は、前記フォワード入力巻線の両端間に結合されたスイッチを有することを特徴とする請求項１３に記載の電力変換器。

【請求項１８】
前記電圧制御回路は、前記フォワード・エネルギー伝達エレメントの出力巻線の両端間に結合されたスイッチを有することを特徴とする請求項１３に記載の電力変換器。
【請求項１９】
前記電圧制御回路は、前記フォワード・エネルギー伝達エレメントを飽和させることを特徴とする請求項１３に記載の電力変換器。
【請求項２０】
前記電圧制御回路は、前記フォワード・エネルギー伝達エレメントに飽和を開始させることを特徴とする請求項１３に記載の電力変換器。
【請求項２１】
前記パワー・スイッチに結合された制御回路をさらに備え、前記制御回路とパワー・スイッチが集積回路の一部分を形成することを特徴とする請求項１３に記載の電力変換器。
【請求項２２】
前記制御回路及びパワー・スイッチは、前記集積回路の一部分としてモノリシックに一体化されることを特徴とする請求項２１に記載の電力変換器。
【請求項２３】
フライフォワード変換器の入力において入力電圧を受け取るステップと、
前記フライフォワード変換器のパワー・スイッチを切り換えて前記フライフォワード変換器の出力を調整するステップと、
前記フライフォワード変換器の前記入力における前記入力電圧がしきい値よりも低くなると、前記パワー・スイッチがオンであるときに前記フライフォワード変換器のフライバック・エネルギー伝達エレメントの入力巻線の両端間の電圧を前記フライフォワード変換器の前記入力における前記入力電圧にほぼ等しい電圧まで増大させるステップと、
から構成されることを特徴とする方法。
【請求項２４】
前記フライフォワード変換器の前記入力における前記入力電圧が、第２のしきい値より高くなるまで、前記フライフォワード変換器のフライバック・エネルギー伝達エレメントの入力巻線の両端間の電圧を、前記フライフォワード変換器の前記入力における前記入力電圧にほぼ等しい値に保持するステップをさらに有することを特徴とする請求項２３に記載の方法。
【請求項２５】
フライフォワード変換器の入力において入力電圧を受け取るステップと、
前記フライフォワード変換器のパワー・スイッチを切り換えて前記フライフォワード変換器の出力電圧を調整するステップと、
前記フライフォワード変換器の前記入力における前記入力電圧がしきい値よりも低くなるとき、前記フライフォワード変換器のフォワード・エネルギー伝達エレメントの入力巻線の両端間の電圧をほぼゼロにまで低下させるステップと、
から構成されることを特徴とする方法。
【請求項２６】
前記フライフォワード変換器の前記入力における前記入力電圧が、第２のしきい値より高くなるまで、前記フライフォワード変換器の前記フォワード・エネルギー伝達エレメントの前記入力巻線の両端間の前記電圧を、ほぼゼロに保持するステップをさらに有することを特徴とする請求項２５に記載の方法。
【請求項２７】
フライフォワード変換器の入力において入力電圧を受け取るステップと、
前記フライフォワード変換器のパワー・スイッチを切り換えて前記フライフォワード変換器の出力を調整するステップと、
前記フライフォワード変換器の前記入力における前記入力電圧がしきい値よりも低くなるときに、前記フライフォワード変換器のフォワード・エネルギー伝達エレメントを飽和させるステップと、

から構成されることを特徴とする方法。
【請求項２８】
フライフォワード変換器の入力において入力電圧を受け取るステップと、
前記フライフォワード変換器のパワー・スイッチを切り換えて前記フライフォワード変換器の出力を調整するステップと、
前記フライフォワード変換器の前記入力における前記入力電圧がしきい値よりも低くなるときに、前記フライフォワード変換器のフォワード・エネルギー伝達エレメントの飽和を開始させるステップと、
から構成されることを特徴とする方法。

【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、一般に電力変換器に関し、より詳細には、本発明はフライフォワード電力変換器に関する。
【背景技術】
【０００２】
電力変換回路は、一般的に設計の開始に当たって決められるコスト目標と効率目標を満たすように設計が行われる。特定の設計において採用される電力変換回路の種類によって、その全体システム・コストや動作性能が決まる。
【０００３】
高効率と低システム・コストの利点をもたらす１つの回路構成がフライフォワード変換器（flyforward converter）と呼ばれる電力変換回路である。この回路構成は２つの一般的に使用される変換器構成、すなわちフライバック変換器（flyback converter）とフォワード変換器（forward converter）のエレメントを効果的に組み合わせたものである。
【０００４】
フライフォワード変換器は、それぞれ入力巻線と少なくとも１つの出力巻線を有する個別のフライバック変圧器と、フォワード変圧器又はエネルギー伝達エレメントを含んでいる。フライフォワード変換器の利点の１つは、電力変換回路への入力供給レールの間のフライバック・エネルギー伝達エレメント入力巻線とフォワード・エネルギー伝達エレメント入力巻線に結合されるパワー・スイッチが１つしか必要とされないので、回路が簡単になることである。パワー・スイッチは、そのパワー・スイッチに結合される制御回路によって決定される周波数でオン・オフに切り替わる。その周波数は、パワー・スイッチがオン・オフに切り替わるスイッチング・サイクル周期の逆数であるが、採用される制御回路の種類に応じて、固定されたものでも、あるいは可変であってもよい。
【０００５】
当業者なら知っているように、フライフォワード変換器は、フライバック・エネルギー伝達エレメントとフォワード・エネルギー伝達エレメントの効率的な使用、パワー・スイッチ中の小さなＲＭＳ電流、フライバック・エネルギー伝達エレメントとフォワード・エネルギー伝達エレメントの出力の間に結合されるキャパシタにおける小さなリップル電流の組み合わされた利点を提供している。
【０００６】
しかし、フライフォワード構成は、多数の実用的な回路中でのその使用を制約する、その動作特性における制限の影響を受ける。この制限について説明するには、フライバック・エネルギー伝達エレメントとフォワード・エネルギー伝達エレメントとを別々の観点から見て、フライフォワード変換器を考えると都合がよい。フォワード・エネルギー伝達エレメントが、エネルギーを電力変換回路出力に送り出すためには、スイッチング・サイクル周期の終わりにおけるフォワード・エネルギー伝達エレメント中の磁気フラックスが、パワー・スイッチがオンに切り換えられる以前のスイッチング・サイクル周期の始めに有していた値とほぼ同じ値にリセットされることが重要である。

【０００７】
以下の説明中では、スイッチング・サイクル周期の始めにおけるフォワード・エネルギー伝達エレメントの磁気コア中のフラックスは、フラックスの初期値と呼ばれることもある。この基準を満たすには、フォワード・エネルギー伝達エレメントの磁気コアが飽和しないようにする。この動作基準を満たすために、リセット電圧が、パワー・スイッチがオフとなる各スイッチング・サイクル周期中にフォワード・エネルギー伝達エレメント入力巻線の両端間に現れる。
【０００８】
フォワード・エネルギー伝達エレメントが飽和しないようにするために、パワー・スイッチ・オフ期間中のリセット電圧の積分値は、パワー・スイッチ・オン期間中のフォワード・エネルギー伝達エレメント入力巻線の両端間に現れる電圧の積分値の大きさに等しくなる。この必要条件は、しばしばボルト秒バランス（volt-second balance）と呼ばれることがあり、この必要条件により、磁気コアの飽和をもたらすはずの磁気フラックスが、いくつかのスイッチング・サイクル周期にわたって磁気コア中に蓄積されないようになっている。
【０００９】
フォワード変換器の通常動作中に、電力変換回路出力の両端間の電圧の調整を保つために、デューティ・サイクルと呼ばれる、全体のスイッチング・サイクル周期のうちのパーセンテージとしてのパワー・スイッチ・オン期間が、電力変換器への入力電圧が低下するにつれて増大する。したがって、このボルト秒バランスを保持する必要条件により、パワー・スイッチ・オフ時間にわたって積分されるリセット電圧の大きさは、電力変換器への入力電圧が低下するにつれて増大することになる。この増大したリセット電圧は、パワー・スイッチの電圧ストレスや、フォワード・エネルギー伝達エレメントの出力巻線に結合された整流ダイオードの電圧ストレスを増大させる。
【発明の開示】
【発明が解決しようとする課題】
【００１０】
これにより、一般的にフライフォワード変換器の使用は、電力変換回路の入力に印加される入力電圧の範囲が非常に制限される用途だけに制限される。通常動作状態の下において入力電圧範囲の仕様が制限される多くの用途では、電力変換器を依然として十分に動作可能にしたままで、低い入力電圧を許容する必要がある短期間の過渡的動作状態があることから、これは厳しい制限である。
【００１１】
これが要件となり得る用途の例には、テレビやパーソナル・コンピュータの電力変換回路がある。これらの用途においては、電力変換回路への入力電圧が通常の動作値より低くなる場合には、電力変換回路が十分に長く動作し続け、その結果、電力変換回路の出力電圧があまり低くなりすぎないうちに、電力変換器の出力に結合された電子回路によって、メモリ・バックアップ機能や他のハウスキーピング機能を完了することができる。電力変換回路がこれらの状態の下で動作する期間は、しばしばホールドアップ期間と呼ばれている。これは、電力変換器の動作における過渡的状態にすぎないが、前述のフライフォワード変換器の制限により、パワー・スイッチと出力整流器の電圧を過渡的状態に耐えられるように定格を定める必要がある。この制限によって全体の変換器のコストが非常に高くなってしまう可能性があり、この理由のためだけでも他の変換器のトポロジが、より魅力的になってしまうことになる。
【課題を解決するための手段】
【００１２】
本発明は、電力変換器の入力電圧が、正入力供給レールと負入力供給レールの間に印加される正入力供給レール及び負入力供給レールと、フライバック入力巻線を有するフライバック・エネルギー伝達エレメントと、フォワード入力巻線を有するフォワード・エネルギー伝達エレメントであって、フライバック入力巻線とフォワード入力巻線が、正入力供

給レールと負入力供給レールの間に結合されるフォワード・エネルギー伝達エレメントと、フォワード・エネルギー伝達エレメントに結合されて、電力変換器の入力電圧が第１のしきい値よりも低くなるときに、フォワード入力巻線の両端間の電圧をほぼゼロにまで低下させる電圧制御回路とを備える電力変換器である。

【発明を実施するための最良の形態】

【００１３】

本発明は、実施形態を用いて例証として詳述しているが、添付図面だけに限定されるものではない。

【００１４】

フライフォワード変換器の動作範囲を拡大するための新しい技法について開示する。以下の説明においては、本発明の完全な理解ができるように非常に多くの特定の細部について述べている。しかし、本発明を実行するためには特定の細部まで使用する必要がないことが当業者には明らかであろう。他の事例では、本発明を分かりにくくしてしまわないようにするために、よく知られている材料又は方法については詳細に説明していない。

【００１５】

一般にフライフォワード変換器の動作範囲を拡大する簡単で新しい技法が、本発明に従って提供される。様々な実施形態においては、本発明の教示に従って、電源入力電圧がしきい値よりも低くなるときには、フォワード・エネルギー伝達エレメント入力巻線の両端間の電圧が、ほぼゼロまで低下させられるか、あるいはフライバック・エネルギー伝達エレメント入力巻線の両端間の電圧が、パワー・スイッチのオン期間中に電力変換器の入力電圧に等しいところまで増大させられる。

【００１６】

一実施形態においては、これはフォワード・エネルギー伝達エレメント入力巻線の両端間にスイッチを結合することによって達成され、電力変換器の入力電圧がしきい値よりも低くなるときに、そのスイッチが入れられる。別の実施形態においては、これは、フォワード・エネルギー伝達エレメントの出力巻線の両端間にスイッチを結合することによって達成され、電力変換器の入力電圧がしきい値よりも低くなるときに、スイッチが入れられる。一実施形態においては、これは、電力変換器の入力電圧がしきい値よりも低くなるときにフォワード・エネルギー伝達エレメントを飽和させることによって達成される。

【００１７】

説明のため、図１はフライフォワード電力変換器１００の概略図を示している。フライフォワード電力変換器の入力電圧Ｖｉｎ１０２が、正入力供給レール１０１と負入力供給レール１０３の間に印加される。フライバック・エネルギー伝達エレメント１１２とフォワード・エネルギー伝達エレメント１１０が、図に示すように入力レール１０１、１０３の間に結合される。フライバック・エネルギー伝達エレメント１１２は、フライバック入力巻線１０５を有し、フォワード・エネルギー伝達エレメント１１０は、フォワード入力巻線１０６を有する。フォワード入力巻線１０６に結合されたパワー・スイッチ１０８が示されている。

【００１８】

エネルギー伝達エレメントが入力レール１０１、１０３の間に結合される順序と、入力巻線１０５又は１０６のどちらにパワー・スイッチ１０８が結合されるかは、フライフォワード変換器構成の動作又は理解、あるいは本発明の教示にとっては重要ではない。

【００１９】

パワー・スイッチ１０８は、図１において負の供給レール１０３に直接に結合されている。しかし、パワー・スイッチ１０８がその代わりに正の供給レール１０１に直接に、又は入力巻線１０５、１０６の間に結合されていても、変換器の動作には影響を受けないはずである。制御回路１０７はパワー・スイッチ１０８とフィードバック回路１１８に結合され、さらにフィードバック回路が出力レール１１５、１１７に結合されている。制御回路は、一般的に電力変換器出力レール間の電圧を検出するが、変換器の目的と設計に応じて電力変換器回路の出力に流れる出力電流又は他のパラメータを検出することもできる。

【００２０】
制御回路１０７とパワー・スイッチ１０８は、別々の個別回路エレメントとすることができ、あるいは境界線１０９によって示されるような集積回路の一部分を形成することもできる。制御回路１０７とパワー・スイッチ１０８は、集積回路１０９にモノリシックとして一体化することもできる。回路エレメント１０７、１０８を含む集積回路は、本発明の教示を分かりにくくしないようにするためにここでは示していない他の機能ブロックをさらに含むこともできる。これらの集積化の考慮は、以下で説明するすべての変換器の実施形態に適用される。

【００２１】
制御回路１０７は、フィードバック回路１１８が供給する信号に応答し、スイッチング・サイクル周期の間にパワー・スイッチ１０８がオンにされオフにされる期間を決定し、電力変換器の出力を調整する。パワー・スイッチ１０８がオンになるスイッチング・サイクル周期内の時間のパーセンテージはデューティ・サイクルと呼ばれる。

【００２２】
クランプ／リセット回路１０４は、フォワード入力巻線１０６とパワー・スイッチ１０８に接続され、かつ入力供給レール１０１、１０３に結合されている。実際には、使用するクランプ／リセット回路の種類に応じて、クランプ／リセット回路１０４は、入力供給レール１０１、１０３のうちの一方だけに結合されてもよい。クランプ／リセット回路１０４は、パワー・スイッチがオフのときにパワー・スイッチ１０８の両端間に印加される最大電圧を制限する機能と、制御回路１０７がパワー・スイッチ１０８をオンにするときに、フォワード・エネルギー伝達エレメント１１０中の磁気フラックスが、次のスイッチング周期が開始される前に初期値にリセットされるようにする機能の２つからなる機能を実施する。

【００２３】
図１から、パワー・スイッチがオンである期間中にそのパワー・スイッチ１０８の両端間の電圧がゼロであると仮定する場合には、

$$V_{IN} = V_{FLY} + V_{FWD} \qquad (1)$$

が成り立ち、式中V_{FLY}１２１とV_{FWD}１２２は、それぞれエネルギー伝達エレメント１１２、１１０の入力巻線の両端間の印加電圧である。パワー・スイッチ１０８のオン・タイムとオフ・タイムがそれぞれT_{ON}、T_{OFF}として定義される場合には、フォワード・エネルギー伝達エレメント１１０中の磁気フラックスがその次のスイッチング周期の開始前にほぼその初期値にリセットされるようにするためのパワー・スイッチ１０８のオフ・タイム中に、フォワード入力巻線１０６の両端間のピーク電圧は、次式の必要条件に従う。

【数１】

$$V_{RESET} \geq \frac{V_{FWD} \times T_{ON}}{T_{OFF}} \qquad (2)$$

これは、リセット電圧の最小のピーク値である。リセット電圧が、パワー・スイッチのオフ期間の間中、一定であったとすれば、（２）は、フォワード・エネルギー伝達エレメントの磁気コアをリセットする一定のリセット電圧の最小値を決める。V_{RESET}は、パワー・スイッチ１０８のオフ・タイム中、フォワード入力巻線の入力巻線の両端間の電圧がクランプされる固定された基準値とすることができ、この場合には、その値はまた、（２）の関係に従う。

【００２４】
デューティ・サイクルＤは、次式の関係によって定義される。

【数２】

$$D = \frac{T_{ON}}{T_{ON} + T_{OFF}} \qquad (3)$$

式（３）から、式（２）中のT_{ON}／T_{OFF}に代入すると、以下の必要条件が得られる。

【数３】

$$V_{RESET} \geq \frac{V_{FWD}}{(1-D)} \qquad (4)$$

【００２５】

フライフォワード変換器においては、フライバック・エネルギー伝達エレメントの入力巻数対出力巻数比は、次式で表され、

【数４】

$$n_{FLY} = \frac{N_{PFLY}}{N_{SFLY}} \qquad (5)$$

式中で、N_{PFLY}とN_{SFLY}は、フライバック・エネルギー伝達エレメントのそれぞれ入力巻数と出力巻数である。

【００２６】

フォワード・エネルギー伝達エレメントの入力巻数対出力巻数比は、次式で表され、

【数５】

$$n_{FWD} = \frac{N_{PFWD}}{N_{SFWD}} \qquad (6)$$

式中で、N_{PFWD}とN_{SFWD}は、フォワード・エネルギー伝達エレメントのそれぞれ入力巻数と出力巻数である。

【００２７】

当業者には理解されるように、連続伝導モードにおいては、フライフォワード変換器の電圧変換比は、次式で表される。

【数６】

$$\frac{V_{OUT}}{V_{IN}} = \frac{D}{n_{FLY}(1-D) + n_{FWD}D} \qquad (7)$$

デューティ・サイクルＤを主題にして、式（７）は、以下のように並べ換えることができる。

【数７】

$$D = \frac{n_{FLY}}{n_{FLY} - n_{FWD} + \frac{V_{IN}}{V_{OUT}}} \qquad (8)$$

【００２８】

所与の変換器設計について式（８）から分かるように、他のすべての要素が一定であることから、ＶＩＮが低下すると、デューティ・サイクルＤは増大する。

【００２９】

式（４）から、Ｄが増大するにつれてリセット電圧が増大して次のパワー・スイッチ１０８のオン・タイム以前にフォワード・エネルギー伝達エレメントがリセットされるようになるので、それに続いてV_{IN}が低下するにつれてリセット電圧V_{RESET}が増大する。

【００３０】

したがって図１のクランプ／リセット回路１０４は、この回路動作中に見られる最大V_{RESET}を保持するように設計される。さらに、クランプ／リセット回路１０４は、パワー・スイッチ１０８に結合されているので、V_{RESET}電圧は、パワー・スイッチのオフ期間中のパワー・スイッチ１０８の両端間の電圧の一成分であり、したがってV_{IN}が低下すると共に上昇することもある。図１の出力ダイオード１１１に印加される最大逆電圧はまた、その電圧と出力電圧１１６を加えた電圧が、フォワード・エネルギー伝達エレメントの

巻数比n_{FWD}によって分配されてダイオード１１１の両端間に印加されるので、最大リセット電圧V_{RESET}に比例するようになる。

【００３１】

図２は、一般に本発明の教示からの恩恵を受ける回路の一実施形態の概略図を示している。一実施形態においては、本発明の教示からの恩恵を受ける回路は、本発明の教示による、フォワード・エネルギー伝達エレメントに結合された電圧制御回路を含んでおり、その電圧制御回路は、電源入力電圧が第１のしきい値よりも低くなるときに、フォワード入力巻線の両端間の電圧をほぼゼロまで低下させるようになっており、すなわち電源入力電圧が第１のしきい値よりも低くなるとき、パワー・スイッチがオンになるときに、フライバック入力巻線の両端間の電圧を電力変換器入力電圧にほぼ等しくするように増大させるようになっている。

【００３２】

例えば、図１の回路と比較すると、例えばスイッチ２２３を含む電圧制御回路が、フォワード入力巻線２０６の両端間に結合されており、Ｖｉｎセンス回路２２４がスイッチ２２３と変換器入力レール２０１、２０３と結合されている。スイッチ２２３は、実用的な実装形態においてはＭＯＳＦＥＴやバイポーラ・トランジスタなどの半導体スイッチとすることができる。Ｖｉｎセンス回路２２４は、いつ入力電圧Ｖｉｎ２０２が、しきい値よりも低くなるかを検出し、スイッチ２２３を閉じることにより、フォワード入力巻線２０６を短絡させる。

【００３３】

実際には、Ｖｉｎセンス回路２２４は、第１のレベルのＶｉｎ２０２を検出して、いつスイッチ２２３を閉じるべきかを決定することができ、第２のレベルのＶｉｎ２０２を検出して、いつスイッチ２２３をオープンにすべきかを決定することができる。この第１及び第２の電圧レベルの使用を利用して、例えばヒステリシスを導入して、電力変換器入力における入力電圧Ｖｉｎ２０２が、第２のレベルのＶｉｎ２０２より上昇するまで、V_{FWD}をほぼゼロに保持する。一実施形態においては、第１のレベルと第２のレベルが同じ値を有することができ、この場合には、このヒステリシスはゼロとなる。入力巻線２０６を短絡することは、フォワード入力巻数をゼロにまで、したがって式（６）においてフォワード・エネルギー伝達エレメント巻数比をゼロにまで減少させることと等価である。この場合には、式（７）は、次式に変換される。

【数８】

$$\left.\frac{V_{OUT}}{V_{IN}}\right|_{n_{FWD}=0} = \frac{D}{n_{FLY}(1-D)} \qquad (9)$$

【００３４】

図２のフォワード変換器はスイッチ２２３が閉じられた後に本システムから事実上取り除かれるので、式（９）は、フライバック変換器の伝達特性を記述している。これには、式（４）から、V_{FWD}が今やほぼゼロであるので、V_{RESET}もほぼゼロになるという利点がある。この結果、パワー・スイッチ２０８とフォワード出力ダイオード２１１上の両方の電圧ストレスも低下する。

【００３５】

低入力電圧状態の下でフォワード・エネルギー伝達エレメントを実質的になくすることの利点はまた、式（７）を並べ換えて所与の最大パワー・スイッチ・デューティ・サイクルについて可能な最小入力電圧を表すことによって理解することもできる。

【数９】

$$V_{INMIN} = V_O\left[n_{FWD} + n_{FLY}\left(\frac{1-D_{MAX}}{D_{MAX}}\right)\right] \qquad (10)$$

式（１０）から、n_{FWD}がゼロであるときにV_{INMIN}の値が減少させられ、それ以外の場合に比べてこの電力変換器の動作範囲がより低い入力電圧まで拡大される。図２に示すように、巻線２０６全部の代わりに、フォワード入力巻線２０６の一部分に結合することもできることが理解されよう。この場合には、入力巻線２０６の両端間の電圧は、スイッチ２２３が閉じられるとほぼゼロになるまで低下させることができ、本発明の利点を実現できる。

【００３６】

図３は、一般に本発明の教示からの恩恵を受ける回路の他の実施形態を示しており、この実施形態はまた、本発明の教示による、フォワード・エネルギー伝達エレメントに結合された電圧制御回路を含んでいる。例えば、図３の実施形態においては、フォワード・エネルギー伝達エレメント３１０の出力巻線３１９を、例えばスイッチ３２３を含む電圧制御回路を使用して短絡することができる。フォワード・エネルギー伝達エレメント３１０の入力巻線３０６と出力巻線３１９が完全に磁気的に結合される場合には、スイッチ３２３を使用して短絡させることは、図２の入力巻線２０６を短絡させることと電気的に等価である。入力巻線３０６と出力巻線３１９がそれぞれ一実施形態において完全に結合されていない場合、フォワード入力巻線３０６の両端間の電圧は、スイッチ３２３が閉じられると、ほぼゼロになる。以上によって、図２の回路で必要とされる高電圧スイッチ２２３の代わりに、フォワード出力巻線３１９の両端間のより低電圧のスイッチ３２３を使用して実現することが可能になる。

【００３７】

図３の実施形態において、入力電圧３０２の値は、Ｖセンス回路３２４を介して決定され、このＶセンス回路もこの電力変換器の出力側に配置される。Ｖセンス回路３２４は、パワー・スイッチ３０６がオンのときにフライバック出力巻線３２０の両端間の電圧を感知する。フライバック巻線３２０の両端間の電圧は、パワー・スイッチ３０６がオンのときに式（１）を使用して入力電圧３０２に関連づけることができる。出力巻線３２０の両端間の電圧は、このフライバック・エネルギー伝達エレメントの巻数比n_{FLY}によって分配されるV_{FLY}３２１に等しい。V_{FWD}の値もまた、特定の設計においてはV_{OUT}３１６の値にダイオード３１１の順方向電圧降下を加えた値にフォワード・エネルギー伝達エレメントの巻数比n_{FOR}を乗じた値であることが知られているので、入力電圧３０２は、回路３２４が感知する電圧から導き出すことができる。したがって、スイッチ３２３をオンにするためにＶｉｎ３０２の適切なしきい値を選択することができ、本発明の教示による、図２の回路を参照して説明した利点と等価な利点が実現される。本発明の他の実施形態においては、図３のスイッチ３２３など二次的なスイッチを図２の回路２２４などの一次Ｖｉｎセンス回路に結合することができる。

【００３８】

図４は、一般に本発明の教示からの恩恵を受ける回路のさらに他の実施形態を示しており、この実施形態はまた、本発明の教示による電圧制御回路を含んでいる。例えば、図４に描かれた実施形態に示すように、電圧制御回路は、フォワード・エネルギー伝達エレメント４１０の出力に追加されている、出力巻線４１９と逆相に巻かれた出力巻線４２３と、この出力巻線４２３に結合された出力ダイオード４２４を含んでいる。

【００３９】

動作中に、巻線４２３が巻線４１９と逆相に巻かれているので、電圧４２２Ｖｏｆｆは、電圧４２２が十分に高い場合に、出力ダイオード４２４を順方向にバイアスすることになる極性で、パワー・スイッチ４０８のオフ・タイム中に、巻線４２３の両端間に生成される。しかし、電圧４２２は、パワー・スイッチ４０８のオフ・タイム中にこの入力フォワード巻線４０６の両端間に現れるV_{RESET}電圧４２１に比例している。式（４）、（８）の関係に関して以上で指摘したように、リセット電圧４２１は、入力電圧４０２が低下するにつれ増大する。

【００４０】

したがって、巻線４０６、４２３の巻数比に応じて、入力電圧４０２のある値において

、パワー・スイッチ４０８のオフ・タイム中の電圧４２２の値は出力ダイオード４２４が導通する値に達する。そのポイントで、フォワード・エネルギー伝達エレメント４１０の巻線４０６の両端間のリセット電圧４２１は、クランプされ、たとえ入力電圧４０２がさらに低下しても増大する可能性はない。

【００４１】

リセット電圧４２１がこのようにしてクランプされる結果、エネルギー伝達エレメント４１０内の磁気フラックスは、パワー・スイッチ４０８がオンになるときに、この次のスイッチング周期の開始以前に必ずしもその初期値にリセットされるとは限らない。エネルギー伝達エレメント４１０がいくつかのスイッチング・サイクルにわたってリセットされない場合には、フォワード・エネルギー伝達エレメント４１０の磁気コア中の磁気フラックスは、フォワード・エネルギー伝達エレメント４１０の磁気材料が飽和するか、あるいは飽和を開始するまで蓄積される。この説明の文脈においては、飽和を開始することは、それによってこのエネルギー伝達エレメントのコア中の磁気フラックスが、その初期値まで完全にリセットされず、それ故、いくつかのスイッチング・サイクルにわたって蓄積されるが、磁気コア材料を完全に飽和させるほどには十分に高くないプロセスを意味する。フォワード・エネルギー伝達エレメント４１０が飽和し、又は飽和を開始した後には、もはやエネルギー伝達エレメントは、電力変換器の出力にエネルギーを送り出すことができなくなる。

【００４２】

これらの状況の下においては、フォワード入力巻線４０６の電気インピーダンスは、ほぼゼロに低下し、それによって実質的に短絡回路になる。したがって、本発明の教示に従って、電源の入力電圧が第１のしきい値よりも低くなると、飽和の結果として、すなわちフォワード・エネルギー伝達エレメント４１０が飽和を開始する結果として、フォワード入力巻線の両端間の電圧がほぼゼロまで低下させられる。

【００４３】

実際の回路においては、巻線インピーダンスに起因して、パワー・スイッチ４０８のオン・タイム中に何らかの電圧が、フォワード入力巻線４０６の両端間に現れる。さらに、電圧Ｖｏｆｆ４２２が有限であるので、パワー・スイッチ４０８のオフ・タイム中に有限のリセット電圧が存在し、これが、次のスイッチング・サイクルの開始以前に、磁気フラックスをいくらか低下させる。これにより、フォワード・エネルギー伝達エレメント４１０を飽和させるために、次のスイッチング・サイクルの開始時に、ある追加のフラックスが求められることが必要とされる。しかし、実際上は、フォワード入力巻線４０６の両端間の電圧は、十分に低下されるので、したがって、この回路は、図２、３を参照して説明した本発明の教示からの恩恵を受ける。

【００４４】

一実施形態において、出力巻線４２３の巻数と、フォワード・エネルギー伝達エレメント４１０が飽和し始める入力電圧３０２の結果としてのしきい値との正確な計算値は、使用する出力ダイオード４１１、４２４の種類などのファクタによって影響を受け、これらのファクタは、構成要素が導通するときにそれらの構成要素の両端間の電圧に影響を及ぼす。他のファクタは、エネルギー伝達エレメントの巻線のインピーダンス、及びフォワード・エネルギー伝達エレメント４１０の磁気コアに使用される磁気材料と物理的サイズである。これらのファクタは、設計が完了した後には不変であるが、個々の回路設計によっては変化させてもよい。したがって、一実施形態における出力巻線４２３において使用される巻数は、適切な構成やベンチ・テストによって決定されて、取り扱われる特定の用途の要件が満たされる。

【００４５】

例えば、フォワード・エネルギー伝達エレメント４１０中で使用されるコア材料など他のファクタは、入力電圧４０２がしきい値よりも低くなるときには、フォワード・エネルギー伝達エレメント４１０の磁気コア中の磁気フラックスが、もはやその初期値にリセットされないが、フォワード・エネルギー伝達エレメント４１０が十分に飽和する以前に、

入力電圧４０２がさらに低下する必要があることになるという効果を有する。したがって動作中に、電力変換器４００は、入力電圧の範囲上でフライフォワード変換器としての動作から実質上フライバック変換器としての動作へと移行することもある。

【００４６】

前述の実施形態の説明では、例えばパワー・スイッチ２０８、３０８、４０８のオン・タイム中にフォワード入力巻線２０６、３０６、４０６の両端間の電圧をほぼゼロに低下させることの利点について説明している。この態様では、パワー・スイッチ２０８、３０８、４０８の両端間の電圧が、これらのパワー・スイッチがオンであるときにほぼゼロであると想定すると、フライバック入力巻線２０５、３０５、４０５の両端間の電圧を変換器の入力電圧２０２、３０２、４０２にほぼほぼ等しくなるように増大させることと等しい。

【００４７】

図５は、一般に本発明の教示からの恩恵を受ける回路５００のさらに他の実施形態を示している。この図示された実施形態に示すように、集積回路５０２は、パワー・スイッチと、そのパワー・スイッチのデューティ・サイクルを、フィードバック回路５１３が供給する信号に応答して制御する制御回路を含んでいる。一実施形態においては、集積回路５０２は、それだけには限定されないが例えば、パワー・スイッチを流れる瞬間的な電流に応答する信号を含めて他の信号を受け取ることもできるが、これらの他の信号については、本発明の教示を分かりにくくしてしまわないようにするために本説明中では詳述していない。一実施形態においては、回路５００は、エネルギー伝達エレメント５０６も含んでおり、これは、フォワード・エネルギー伝達エレメントである。回路５００は、エネルギー伝達エレメント５０４をさらに含んでおり、これはフライバック・エネルギー伝達エレメントである。

【００４８】

一実施形態においては、回路５００は、図４を参照して以上で導入された技法と同様の技法を利用している。図に示す実施形態においては、フォワード出力巻線５０７と逆相に巻かれた出力巻線５１４が、フォワード・エネルギー伝達エレメント５０６の一部分として含められる。出力巻線５１４は、ダイオード５０８が電力変換出力レール５０１へと導通するときに入力巻線５１１の両端間の最大リセット電圧をクランプする。一実施形態においては、ダイオード５０８は、フォワード・エネルギー伝達エレメント５０６の巻数比によって決定される入力電圧５１２のしきい値において、電力変換出力レール５０１へと導通する。

【００４９】

入力巻線５１１の両端間のリセット電圧を制限することによって、フォワード・エネルギー伝達エレメント５０６が飽和し、回路５００が図４を参照して前述した本発明の教示から恩恵を受ける。一実施形態においては、フォワード・エネルギー伝達エレメント５０６は、式（４）の関係を保持することができないときに飽和する。

【００５０】

説明のため、出力ダイオード５０８が例えば０．５Ｖの順方向電圧降下を有するとすると、例えば１２ＶのＶｏｕｔ５１４と、フォワード入力巻線５１１と出力巻線５１４との間で例えば２０の巻線回数比をもつ巻線回数とを用いて、出力ダイオード５０８は、フォワード入力巻線５１１の両端間のリセット電圧が（１２＋０．５）×２０＝２５０ボルトになると導通し始める。したがって、これは巻線５１４の両端間の電圧をクランプし、これが次には５０２内のパワー・スイッチのオフ・タイム中にフォワード入力巻線５１１の両端間に発生させることができる最大電圧を決める。

【００５１】

一実施形態において、フォワード・エネルギー伝達エレメント５０６は、巻線５１１と５０７の間の例えばn_{FWD}＝２０／２＝１０という巻数比を有する。この場合にも例えばダイオード５０８の両端間の０．５Ｖの順方向電圧降下を仮定すると、フォワード巻線５１１の両端間のV_{FWD}は、（１２＋０．５）×１０＝１２５Ｖとなる。V_{FWD}＝１２５Ｖと

V_{RESET}＝２５０Ｖのこれらの実施形態の値を使用し、式（４）を並べ換えることにより、０．６７というデューティ・サイクルＤがもたらされる。例えば、Ｖｏｕｔ＝１２Ｖ、n_{FWD}＝１０、n_{FLY}＝３０／３＝１０、Ｄ＝０．６７を使用し、式（７）を並べ換えると、V_{IN}＝１７９ボルトがもたらされ、これはフォワード・エネルギー伝達エレメント５０６の飽和が開始される入力電圧５１２の値である。

【００５２】

図６は、一般に本発明の教示からの恩恵を受ける回路のさらに他の実施形態を示しており、この実施形態は、本発明の教示による、フォワード・エネルギー伝達エレメント６１０に結合された電圧制御回路を含んでいる。例えば、図６の実施形態においては、フォワード入力巻線６０６と同じ極性で巻かれた巻線６０７を、例えばスイッチ６２５を含む電圧制御回路を使用して短絡することができる。フォワード・エネルギー伝達エレメント６１０の巻線６０６と巻線６０７が、完全に磁気的に結合している場合には、スイッチ６２５を使用して短絡することは、図２の入力巻線２０６の両端間を短絡することと電気的に等価になる。巻線６０６、６０７が、一実施形態において完全に結合されていない場合には、フォワード入力巻線６０６の両端間の電圧は、スイッチ６２５が閉じられるとやはりほぼゼロになる。これにより、図２の回路で必要になる、フォワード入力巻線２０６の両端間に適用される高電圧スイッチ２２３の代わりに、巻線６０６に比べて少ない巻線数で構成できる巻線６０７の両端間に、より低電圧のスイッチ６２５を使用することによって本発明の利点を実現することが可能になる。

【００５３】

図６の実施形態において、入力電圧６０２の値は、Ｖｉｎセンス回路６２４を介して決定される。Ｖｉｎセンス回路６２４は、スイッチ６２５と変換器入力レール６０１、６０３に結合される。スイッチ６２５は、実際の実装形態においては、ＭＯＳＦＥＴやバイポーラ・トランジスタなどの半導体スイッチとすることができる。使用されるスイッチ６２５の種類によっては、ダイオード６２３が、パワー・スイッチ６０８のオフ期間中にスイッチ６２５を介して逆伝導を防止する必要もあるが、他の種類のスイッチを用いれば、ダイオード６２３は、必ずしも必要でない。Ｖｉｎセンス回路６２４は、入力電圧Ｖｉｎ６０２がしきい値よりも低くなるときを検出し、スイッチ６２５を閉じることによって巻線６０７を短絡する。

【００５４】

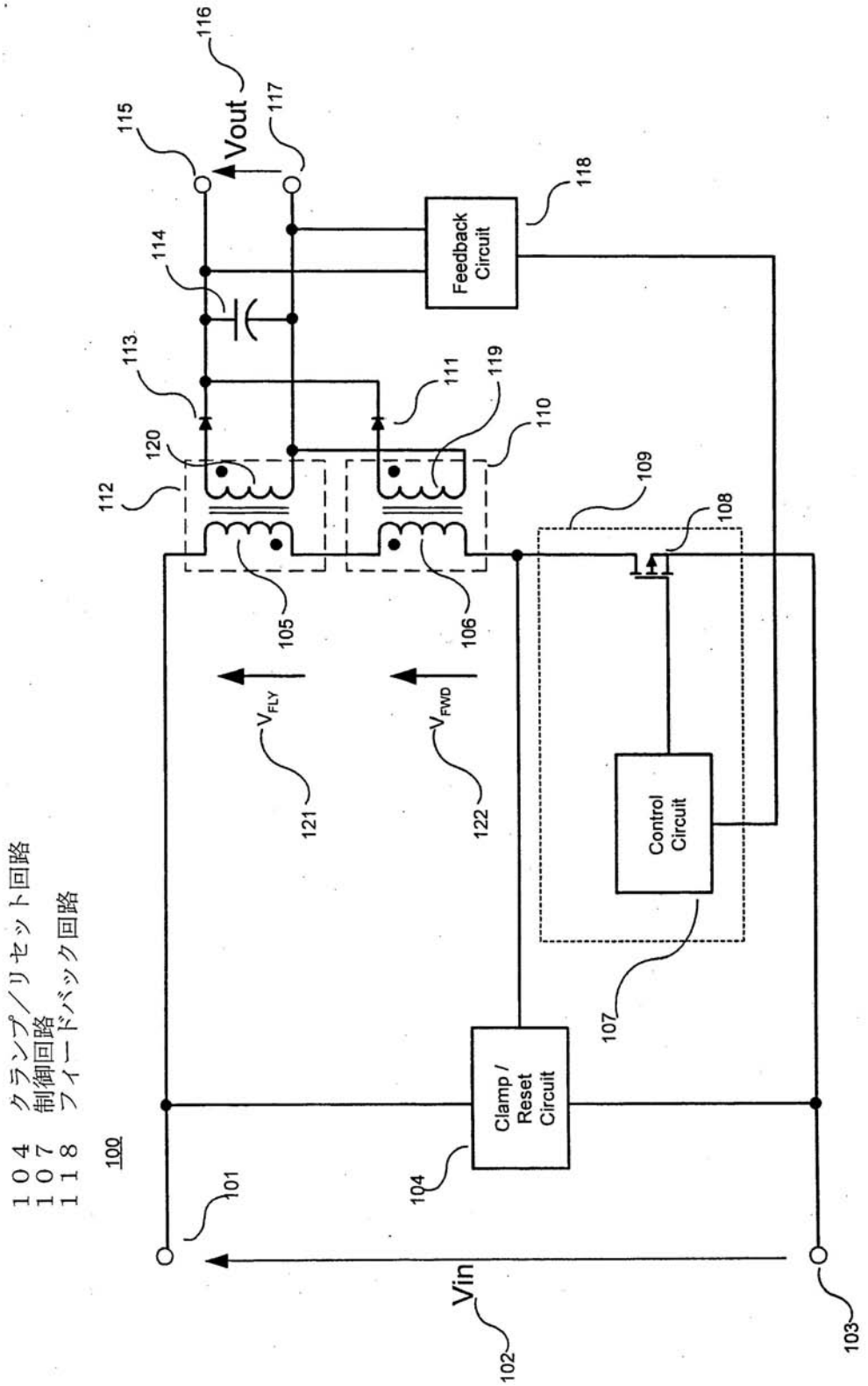
実際には、Ｖｉｎセンス回路６２４は、Ｖｉｎ６０２の第１のレベルを検出してスイッチ６２５をいつ閉じるべきかを決定することができ、Ｖｉｎ６０２の第２のレベルを検出してスイッチ６２５をいつオープンにすべきか決定することができる。この第１と第２の電圧レベルの使用を利用して、例えばヒステリシスを導入する。

【００５５】

図７は、一般に本発明の教示からの恩恵を受ける回路のさらに他の実施形態を示しており、この実施形態は、本発明の教示による、フォワード・エネルギー伝達エレメント７１０に結合された電圧制御回路を含んでいる。例えば、図７の実施形態において、フォワード入力巻線７０６と逆の極性で巻かれた巻線７０７を、例えばスイッチ７２５を含む電圧制御回路を使用して短絡することができる。スイッチ７２５を閉じることによって、パワー・スイッチ７０８のオフ・タイム中に巻線７０６の両端間に現れるリセット電圧は、低い値にクランプされ、エネルギー伝達エレメント７１０の磁気コア内の磁気フラックスが次のスイッチング・サイクルが開始される以前に、初期値にリセットされてしまうのを防止する。図４を参照して前述したように、これらの状態の下においては、エネルギー伝達エレメント７１０の磁気コアは飽和し、フォワード入力巻線７０６の電気インピーダンスをほぼゼロに低下させる。したがって、図７に示す実施形態では、巻線７０７を低巻線回数で構成することができるので、低電圧スイッチ７２５を使用して本発明の利点を実現できる。当業者には理解されるように、巻線７０７は、エネルギー伝達エレメント７１０の出力に結合することもでき、スイッチ７２５は、例えば図３に示す回路３２４と同様のＶセンス回路を使用して切り換えることもできる。

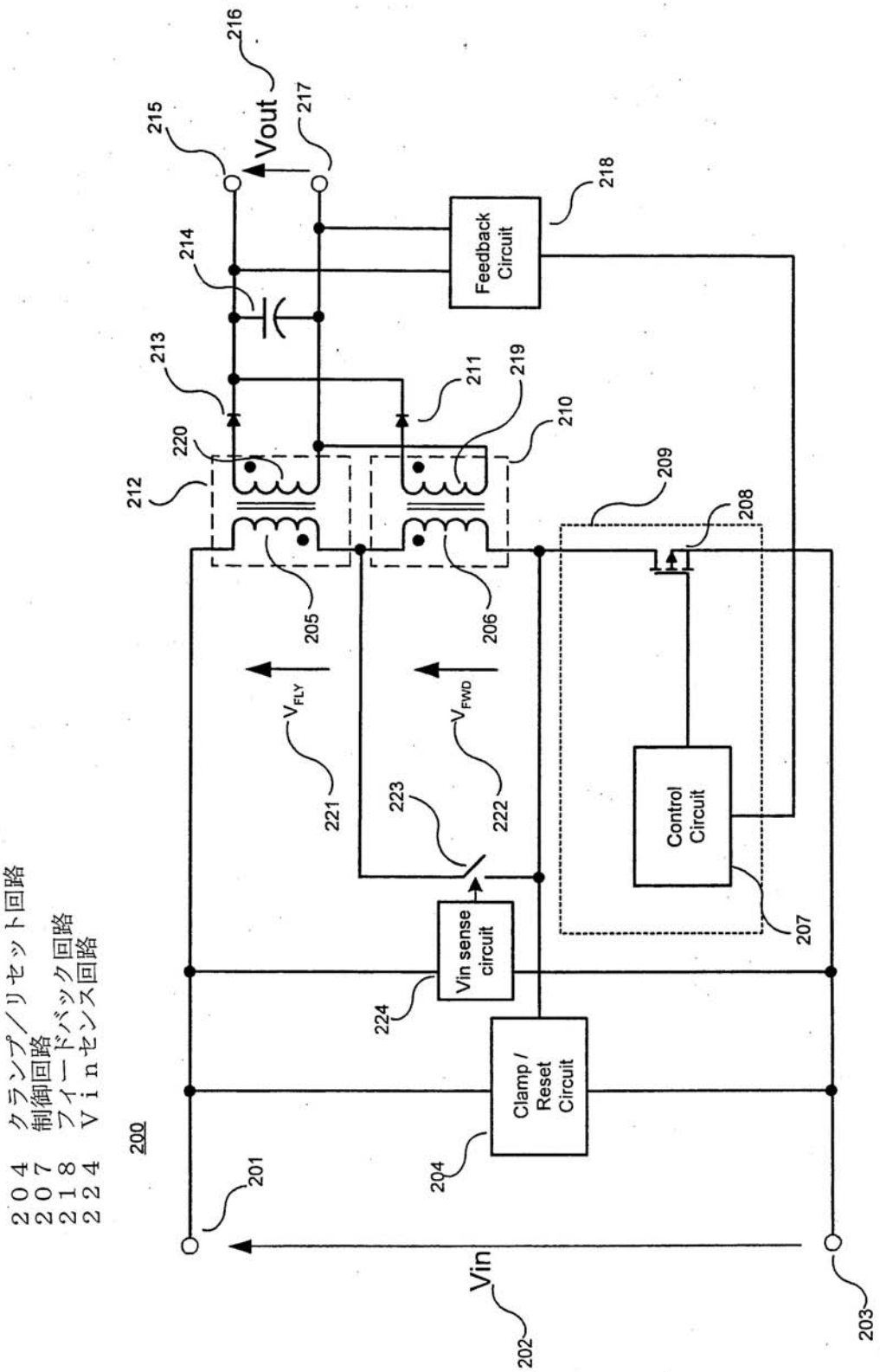
【００５６】
図７の実施形態においては、入力電圧７０２の値は、Ｖｉｎセンス回路７２４を介して決定される。Ｖｉｎセンス回路７２４は、スイッチ７２５、ならびに変換器入力レール７０１及び７０３に結合される。スイッチ７２５は、実際の実装形態においてはＭＯＳＦＥＴやバイポーラ・トランジスタなどの半導体スイッチとすることができる。使用されるスイッチ７２５の種類によっては、ダイオード７２３は、パワー・スイッチ７０８のオン期間中にスイッチ７２５を介して逆伝導を防止する必要もあるが、他の種類のスイッチを用いれば、ダイオード７２３は、必ずしも必要にならないはずである。Ｖｉｎセンス回路７２４は、いつ入力電圧Ｖｉｎ７０２がしきい値よりも低くなるかを検出してスイッチ７２５をオンにするポイントを決定する。
【００５７】
実際には、Ｖｉｎセンス回路７２４は、Ｖｉｎ７０２の第１のレベルを検出してスイッチ７２５をいつ閉じるべきかを決定することができ、Ｖｉｎ７０２の第２のレベルを検出してスイッチ７２５をいつオープンにすべきかを決定することができる。この第１と第２の電圧レベルの使用を利用して、例えばヒステリシスを導入する。
【００５８】
前述の詳細な説明においては、本発明をその特定の例示の実施形態に関して説明してきた。しかし、本発明のより広い趣旨及び範囲を逸脱することなく、様々な修正及び変更を本発明に対して行うことができることが明らかであろう。したがって、本明細書及び図面は、限定的ではなく例示的なものと見なすべきである。
【図面の簡単な説明】
【００５９】
【図１】フライフォワード変換器を示す概略図である。
【図２】本発明の教示による回路の一実施形態の概略図である。
【図３】本発明の教示による回路の他の一実施形態の概略図である。
【図４】本発明の教示による回路のさらに他の一実施形態の概略図である。
【図５】本発明の教示による回路のさらに他の一実施形態の概略図である。
【図６】本発明の教示による回路のさらに他の一実施形態の概略図である。
【図７】本発明の教示による回路のさらに他の一実施形態の概略図である。
【符号の説明】
【００６０】
２００　フライフォワード電力変換器、２０１　正入力供給レール、２０２　フライフォワード電力変換器の入力電圧Ｖｉｎ、２０３　負入力供給レール、２０４　クランプ／リセット回路、２０５　フライバック入力巻線、２０６　フォワード入力巻線、２０７　制御回路、２０８　パワー・スイッチ、２０９　集積回路、２１０　フォワード・エネルギー伝達エレメント、２１１　出力ダイオード、２１２　フライバック・エネルギー伝達エレメント、２１３　出力ダイオード、２１４　キャパシタ、２１５　出力レール、２１６　出力電圧、２１７　出力レール、２１８　フィードバック回路、２１９　フォワード出力巻線、２２０　フライバック出力巻線、２２３　スイッチ、２２４　Ｖｉｎセンス回路

【図１】



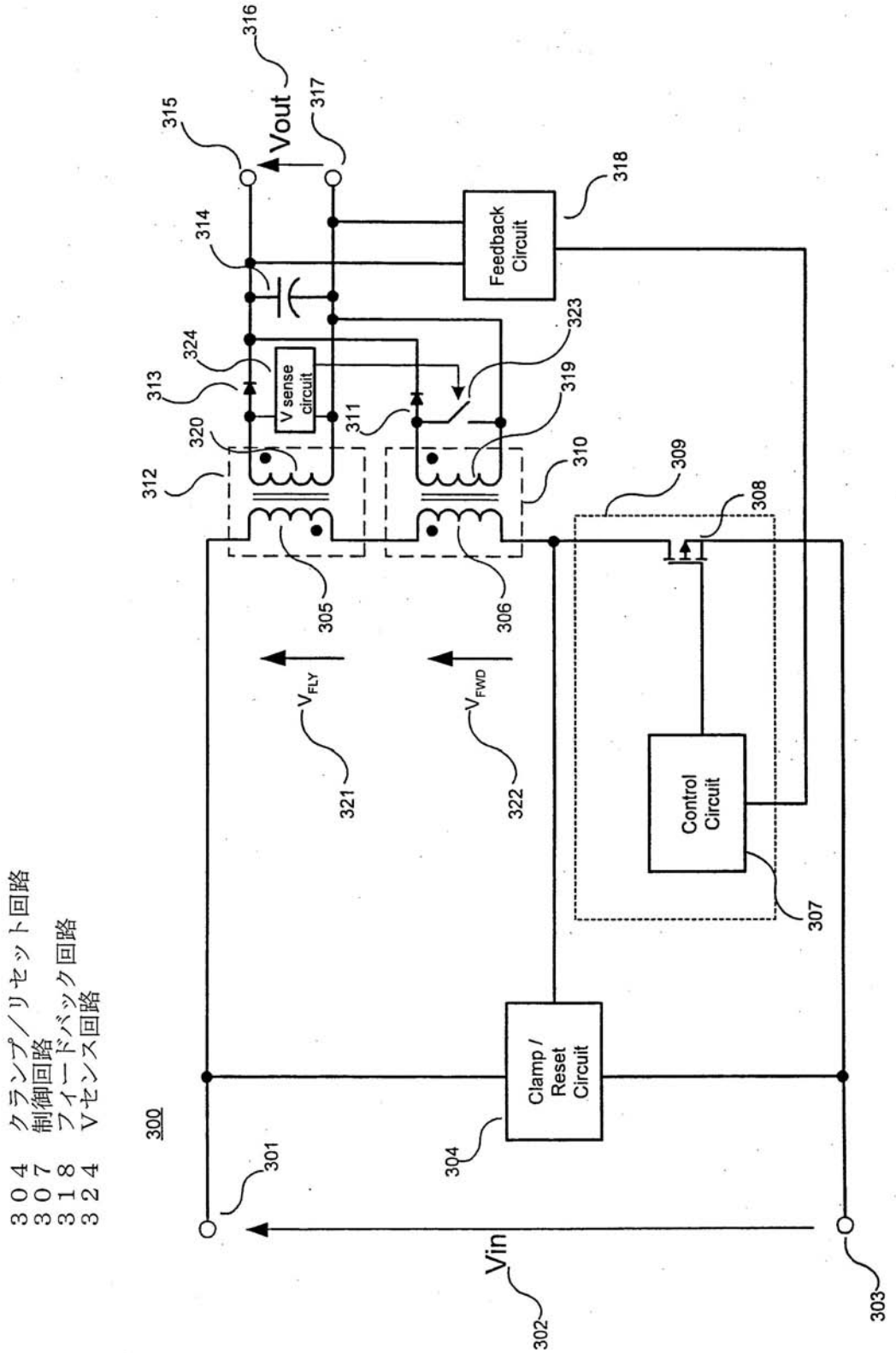
１０４　クランプ／リセット回路
１０７　制御回路
１１８　フィードバック回路

【図２】



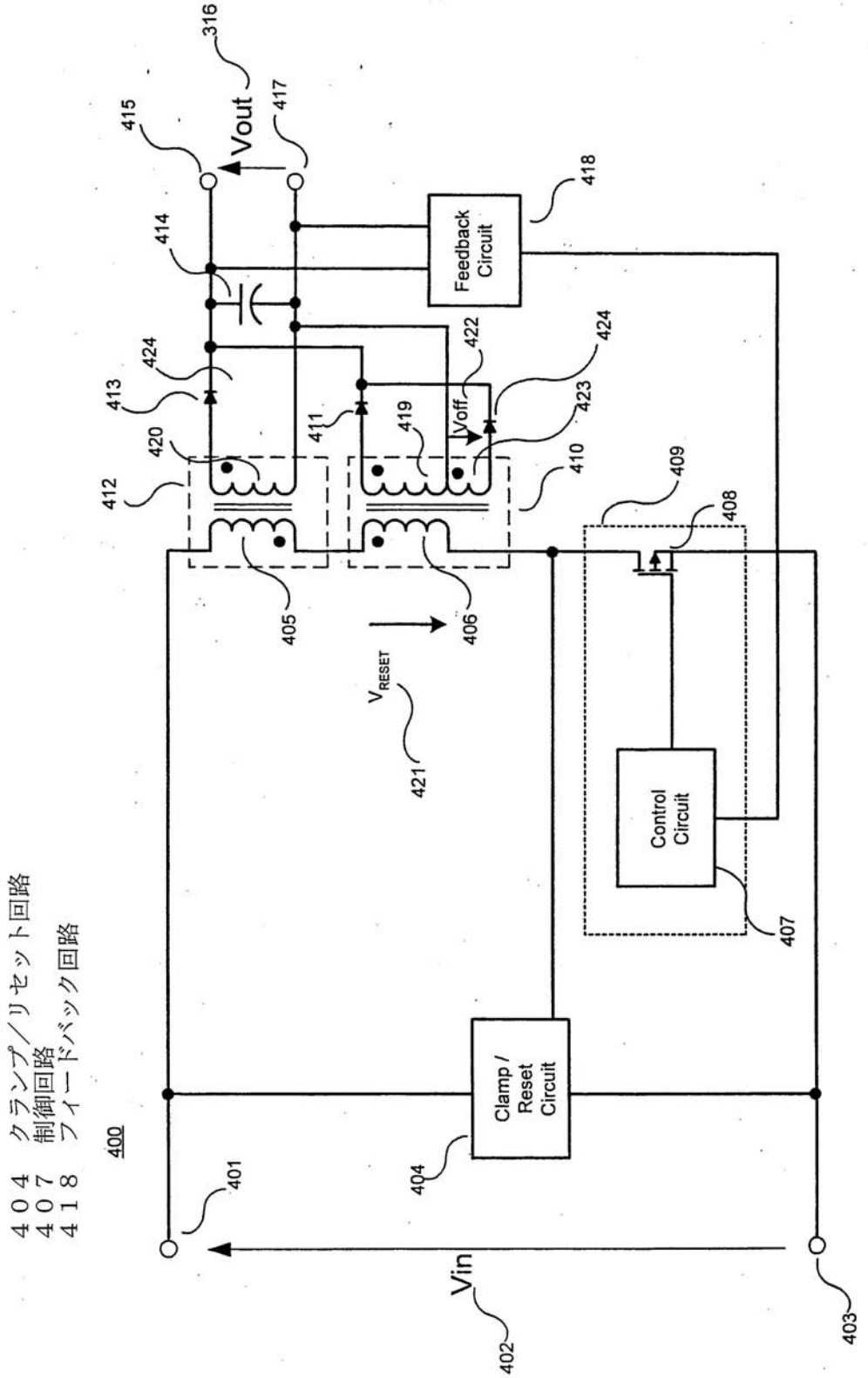
２０４　クランプ／リセット回路
２０７　制御回路
２１８　フィードバック回路
２２４　Ｖｉｎセンス回路

【図３】



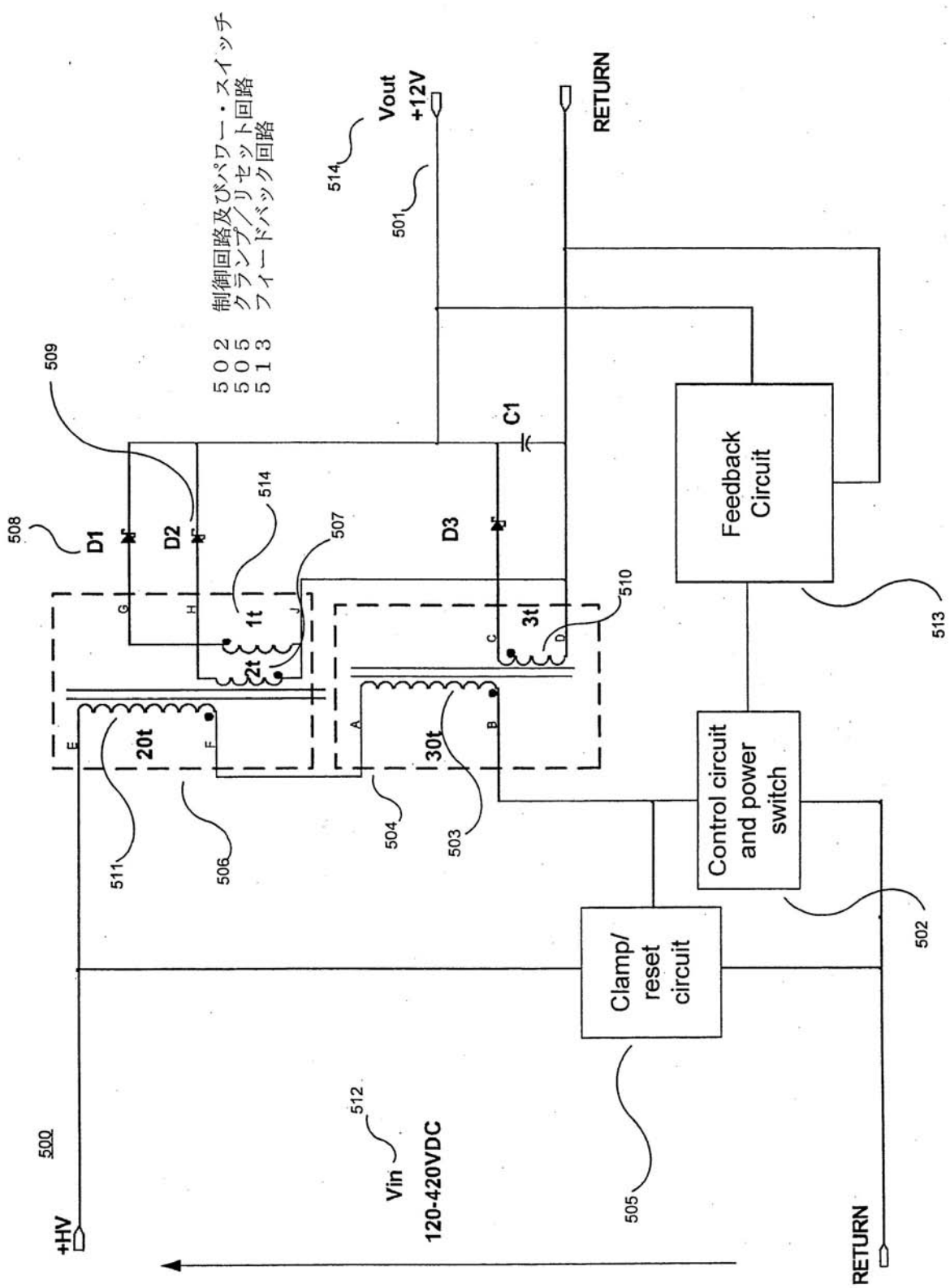
３０４　クランプ／リセット回路
３０７　制御回路
３１８　フィードバック回路
３２４　Ｖセンス回路

【図４】

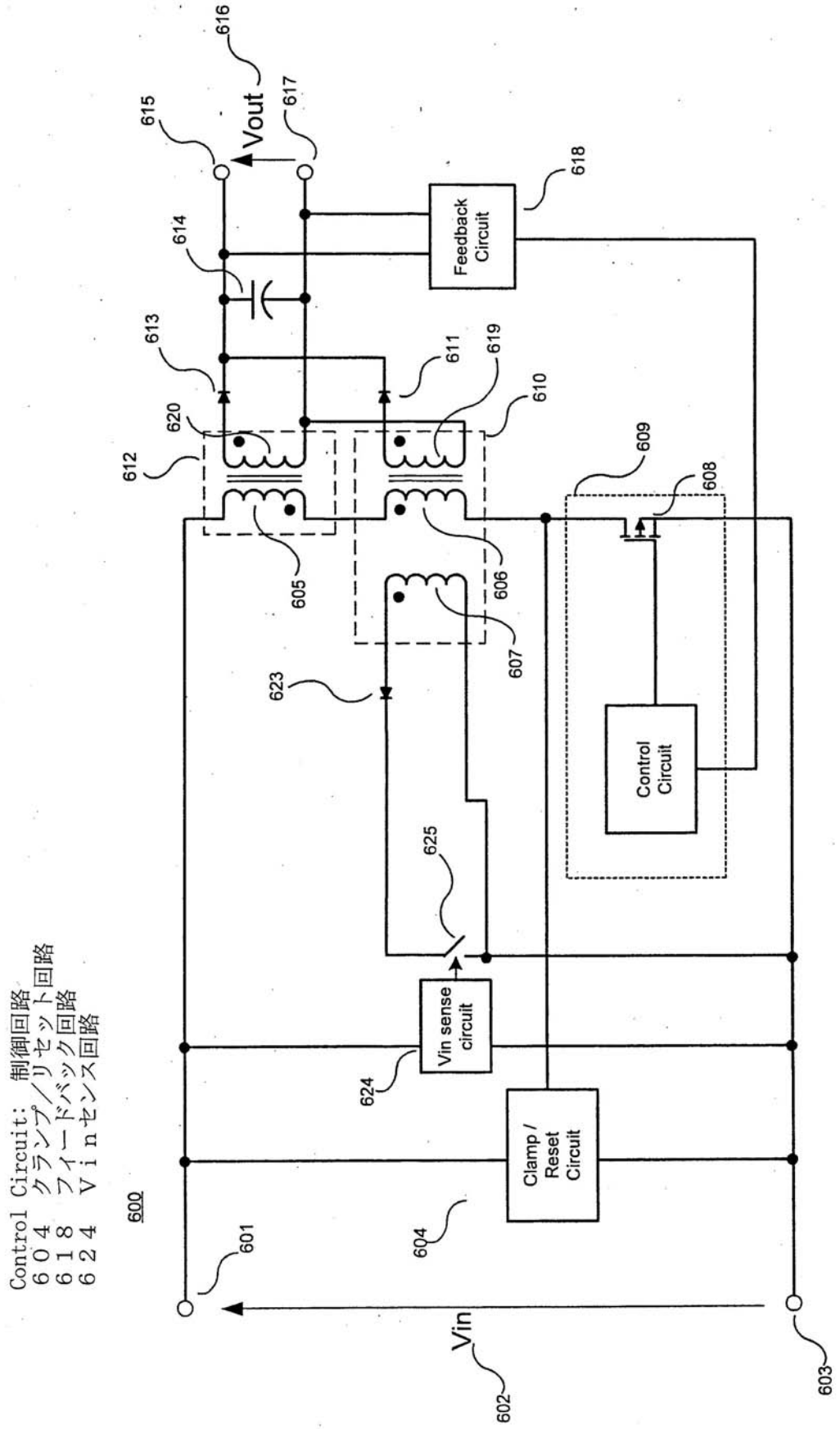


４０４　クランプ／リセット回路
４０７　制御回路
４１８　フィードバック回路

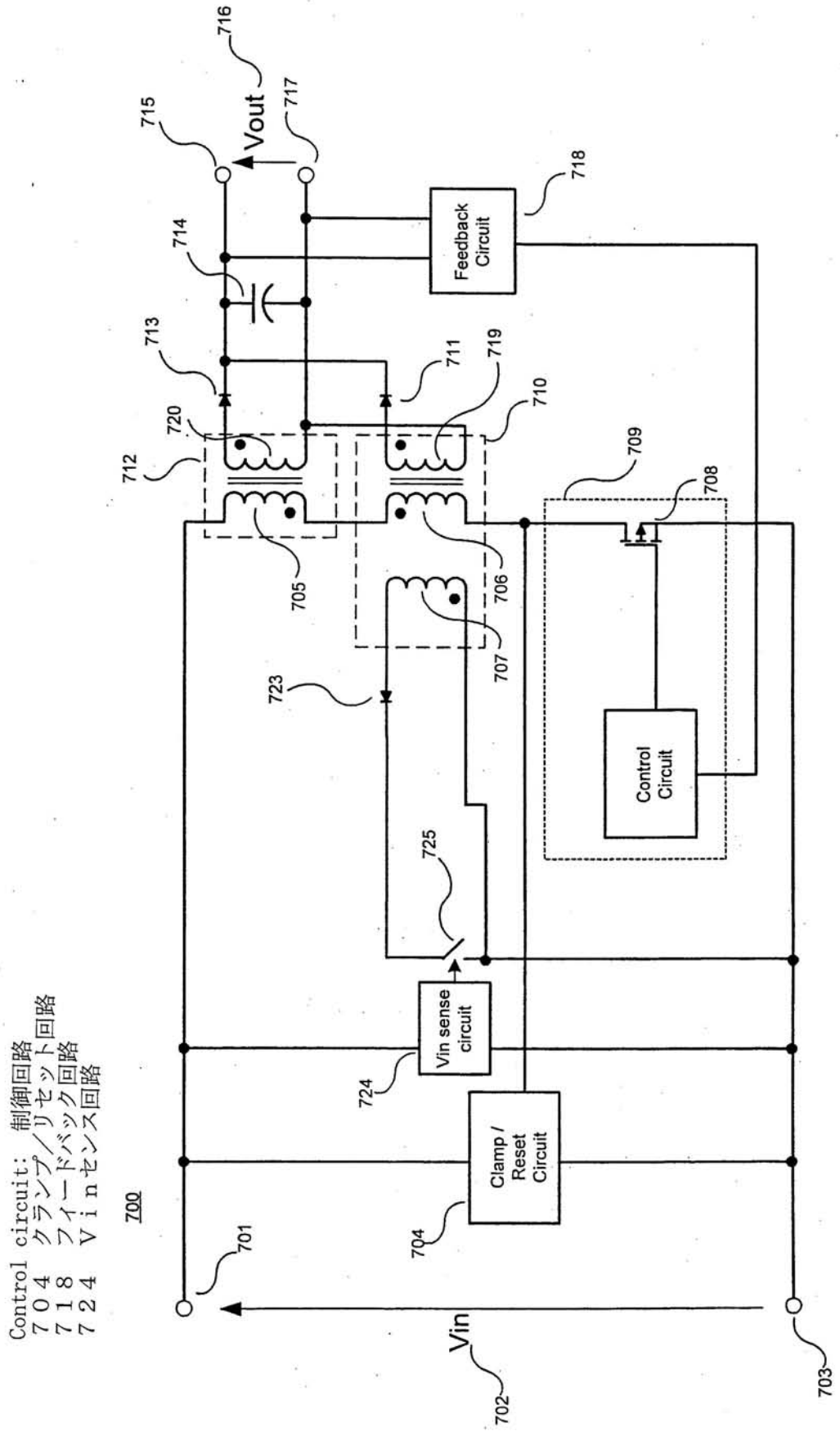
【図５】


制御回路及びパワー・スイッチ
５０２ クランプ／リセット回路
５０５ フィードバック回路
５１３
Vout
+12V
RETURN
514
501
509
C1
508
D1
D2
D3
514
507
510
1t
2t
3t
20t
30t
511
506
504
503
Feedback Circuit
513
Control circuit and power switch
502
Clamp/ reset circuit
505
500
+HV
512
Vin
120-420VDC
RETURN

【図６】


Control Circuit: 制御回路
６０４ クランプ／リセット回路
６１８ フィードバック回路
６２４ Ｖｉｎセンス回路
600
601
602
603
604
605
606
607
608
609
610
611
612
613
614
615
616
617
618
619
620
623
624
625
Vout
Vin
Feedback Circuit
Control Circuit
Clamp / Reset Circuit
Vin sense circuit

【図７】


Control circuit: 制御回路
７０４ クランプ／リセット回路
７１８ フィードバック回路
７２４ Ｖｉｎセンス回路
700
Vout
Vin
Feedback Circuit
Control Circuit
Vin sense circuit
Clamp / Reset Circuit
701
702
703
704
705
706
707
708
709
710
711
712
713
714
715
716
717
718
719
720
723
724
725

フロントページの続き

(74)代理人 100098316
弁理士 野田 久登
(74)代理人 100109162
弁理士 酒井 將行
(74)代理人 100111246
弁理士 荒川 伸夫
(72)発明者 アーサー・ビイ・オーデル
アメリカ合衆国・９５０１４・カリフォルニア州・クパーティノ・メンハート レーン・１０３６０
(72)発明者 リチャード・エル・ヘスター
アメリカ合衆国・９５１１２・カリフォルニア州・サンノゼ・サウス １７ティエイチ ストリート・３０３
(72)発明者 ジェイソン・イー・クアドラ
アメリカ合衆国・９５１１１・カリフォルニア州・サンノゼ・ベラノ コート・５１０

審査官 杉浦 貴之

(56)参考文献 特開昭５２－６８９１６（ＪＰ，Ａ）
実開平５－２５９８５（ＪＰ，Ｕ）
特開平１１－４５７８（ＪＰ，Ａ）
特開２００４－４８９８０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０２Ｍ 3／２８