



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년05월02일
(11) 등록번호 10-1032258
(24) 등록일자 2011년04월22일

(51) Int. Cl.

H01L 33/20 (2010.01)

(21) 출원번호 10-2010-7002157(분할)

(22) 출원일자(국제출원일자) 2002년07월24일

심사청구일자 2010년03월02일

(85) 번역문제출일자 2010년01월29일

(65) 공개번호 10-2010-0018108

(43) 공개일자 2010년02월16일

(62) 원출원 특허 10-2004-7000976

원출원일자(국제출원일자) 2002년07월24일

심사청구일자 2007년07월24일

(86) 국제출원번호 PCT/JP2002/007460

(87) 국제공개번호 WO 2003/010831

국제공개일자 2003년02월06일

(30) 우선권주장

JP-P-2001-223114 2001년07월24일 일본(JP)

(뒷면에 계속)

(56) 선행기술조사문헌

High Output Power InGaN Ultraviolet
Light-Emitting Diodes Fabricated on Patterned
Substrates Using Metalorganic Vapor Phase
Epitaxy[JJAP 40 L583-L585, 2001년6월15일
발행] 1부*

JP평성11274568 A

JP2001160539 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

니치아 카가쿠 고교 가부시키키가이샤

일본 도쿠시마켄 아난시 가미나카쵸 오카 491번지
100

(72) 발명자

니키 이사무

일본 도쿠시마켄 아난시 가미나카쵸 오카 491번지
100 니치아 카가쿠 고교 가부시키키가이샤 내

야마다 모토카즈

일본 도쿠시마켄 아난시 가미나카쵸 오카 491번지
100 니치아 카가쿠 고교 가부시키키가이샤 내

(뒷면에 계속)

(74) 대리인

한상욱, 박충범, 박상돈

전체 청구항 수 : 총 6 항

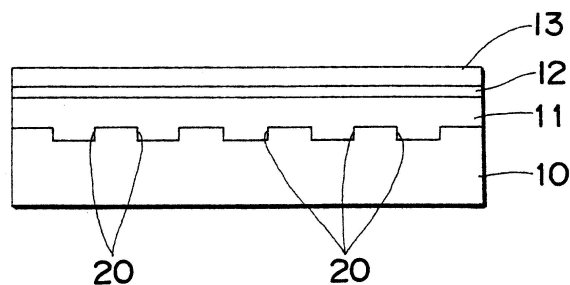
심사관 : 이용배

(54) 요철형성 기판을 갖춘 반도체 발광 다이오드 및 그 제조방법

(57) 요약

본 발명은 기판(10)의 표면 부분에 발광영역(12)에서 발생한 빛을 산란 또는 회절 시키는 적어도 하나의 오목부(20) 및, 또는 볼록부(21)를 형성한다. 오목부 및, 또는 볼록부는 반도체층(11, 13)에 결정결함을 발생시키지 않는 형상으로 구성한다.

대표도 - 도1



(72) 발명자

사노 마사히코

일본 도쿠시마켄 아난시 가미나카쵸 오카 491번치
100 니치아 카가쿠 교교 가부시키키가이샤 내

시오지 슈지

일본 도쿠시마켄 아난시 가미나카쵸 오카 491번치
100 니치아 카가쿠 교교 가부시키키가이샤 내

(30) 우선권주장

JP-P-2002-041737 2002년02월19일 일본(JP)

JP-P-2002-213490 2002년07월23일 일본(JP)

특허청구의 범위

청구항 1

사파이어 기판의 C면 상에, GaN계 반도체로 이루어지는 적어도 2층의 반도체층과 발광 영역을 적층 구조로 막 형성하고, 발광 영역에서 발생한 빛을, 상층의 반도체층 또는 하층의 사파이어 기판으로부터 추출하도록 한 반도체 발광 다이오드에 있어서,

상기 기판의 표면 부분에는 상기 발광 영역에서 발생한 빛을 산란 또는 회절 시키는 복수의 섬 형상의 볼록부가 반복적인 패턴으로 형성되며,

평면에서 보아, 상기 볼록부는, 상기 반도체층의 A축과 평행이 아닌 구성변을 가지고, 모통이가 둥근 다각형인 반도체 발광 다이오드.

청구항 2

제1항에 있어서,

상기 볼록부의 크기는, 상기 발광 영역에서 발생한 빛의 파장을 λ 로 할 때, $\lambda / 4$ 이상, $20 \mu\text{m}$ 이하인 것을 특징으로 하는 반도체 발광 다이오드.

청구항 3

제1항에 있어서,

상기 볼록부의 높이는, 상기 발광 영역에서 발생한 빛의 파장을 λ 로 할 때, $\lambda / 4$ 이상인 것을 특징으로 하는 반도체 발광 다이오드.

청구항 4

제1항에 있어서,

상기 볼록부의 피치는, 상기 발광 영역에서 발생한 빛의 파장을 λ 로 할 때, $\lambda / 4$ 이상, $10 \mu\text{m}$ 이하인 것을 특징으로 하는 반도체 발광 다이오드.

청구항 5

제1항에 있어서,

평면에서 보아, 상기 볼록부는, 상기 반도체층의 A축과 평행이 아닌 구성변을 가지고, 모통이가 둥근 육각형인 것을 특징으로 하는 반도체 발광 다이오드.

청구항 6

제5항에 있어서,

상기 육각형은, 상기 사파이어 기판의 A축에 평행한 구성변을 가지는 것을 특징으로 하는 반도체 발광 다이오드.

명세서

기술 분야

[0001] 본 발명은 반도체발광소자에 관한 것으로, 특히 질화물계 화합물 반도체발광소자에 있어서, 기판에 반도체에 결함이 발생하지 않는 요철을 구비하여 반도체층에서 빛의 도파 방향을 바꾸어 외부 양자효율을 높이기 위한 소자에 관한 것이다.

배경 기술

[0002] 반도체발광소자, 예를 들면 발광 다이오드(LED)에서는 기본적으로 기판상에 n형 반도체층, 발광영역, p형 반도체

체층을 적층구조로 성장시키는 한편, p형 반도체층 및 n형 반도체층 위에 전극을 형성하여, 반도체층으로부터 주입되는 정공과 전자의 재결합에 의해 발광영역에서 광이 발생하면, 그 광을 p형 반도체층상의 투광성 전극 또는 기판으로부터 방출하도록 하는 구조를 채용하고 있다. 단, 투광성 전극이란, p형 반도체층의 거의 전면에 형성된 금속막 또는 투명 도전막으로 이루어지는 광투과성 전극이다.

[0003] 이러한 구조의 발광 다이오드에서는 적층구조를 원자레벨로 제어하는 관계상, 기판의 평탄성을 경면(鏡面) 레벨로 가공하므로, 기판상의 반도체층, 발광영역 및 전극은 서로 평행한 적층 구조를 이루며, 더욱이 반도체층의 굴절률이 크고, p형 반도체층의 표면과 기판의 표면에 의해 도파로가 구성된다. 즉, 굴절률이 큰 반도체층을 굴절률이 작은 기판과 투광성 전극 사이에 끼우는 구조의 도파로가 형성된다.

[0004] 따라서, 빛이 전극표면 또는 기판표면에 대해 소정의 임계각 이상의 각도로 입사하면, 전극·p형 반도체층의 계면 또는 기판표면에서 반사되어 반도체층의 적층 구조 내를 횡 방향으로 전파하여 도파로 내에 포착되고 또한 횡 방향으로의 전파중 손실도 발생하므로, 소기의 외부 양자효율을 얻을 수 없다. 즉, 임계각보다 큰 각도로 기판 또는 전극과의 계면에 입사된 광은 전반사를 반복하여 도파로 내를 전파하고, 그 사이에 흡수된다. 이 때문에 발광의 일부는 감소하고 유효하게 외부로 방출되지 못하여 외부 양자 효율이 저하된다.

[0005] 이에 대해, 발광 다이오드의 칩을 반구(半球)형상 또는 정점을 평면으로 자른 각 추 모양으로 가공하고, 발광영역에서 발생한 빛을 임계각 미만으로 표면에 입사시키도록 한 방법이 제안되어 있지만, 칩 가공이 어렵다.

[0006] 또한, 발광 다이오드의 표면 또는 측면을 거칠게 하는 방법도 제안되어 있지만, p-n접합이 부분적으로 파괴되어 유효한 발광영역이 감소할 우려가 있다.

[0007] 한편, 기판의 표면에 오목(凹)부 또는 볼록(凸)부를 형성하여 발광영역에서 발생한 광을 산란시켜, 외부 양자효율을 향상시키도록 한 방법이 제안되어 있다(특개평 11-274568호 공보 참조). 이 방법에서는 사파이어기판, n형 GaN, p형 GaN, 투명전극의 순서로 적층한 GaN계 LED에 있어서, 사파이어기판의 표면을 기계연마나 에칭에 의해 랜덤하게 면을 조면(粗面)화 한다. 이것에 의해, 사파이어 기판에 입사하는 빛이 산란되어 외부 양자효율이 향상된다.

발명의 내용

해결하려는 과제

[0008] 그러나, 상기의 종래 공보기재의 발광 다이오드에서는 오목(凹)부 또는 볼록(凸)부에 따라서 외부 양자효율을 향상할 수 없는 것이 있었다. 즉, 오목부 또는 볼록부의 형상이나 크기를 제어하지 않고 조면(粗面)화를 행한 경우 생긴 오목부 또는 볼록부가 어느 정도 커지면, 성장한 GaN의 결정성이 저하한다. 이 때문에, GaN 반도체층에 있어서의 발광효율(=내부 양자효율)이 낮아지고 외부 양자효율이 오히려 저하하게 된다. 또한, 무질서하게 조면화를 실시하는 것만으로는, 도파로 내에 있어서의 광 흡수의 영향이 크기 때문에, 외부 양자효율이 충분한 레벨에 이르지 못한다.

[0009] 여기서, 본 발명의 목적은 개선된 외부 양자효율을 안정적으로 확보할 수 있도록 한 반도체 발광소자를 제공하는 것이다.

과제의 해결 수단

[0010] 본 발명과 관련되는 반도체발광소자는, 기판 표면상에, 기판과는 재질이 다른 적어도 두 층의 반도체층과 발광영역을 적층구조로 막을 형성하고, 발광영역에서 발생한 광을 상기의 상층 반도체층 또는 기판으로부터 방출되도록 한 반도체 발광소자에 있어서, 상기 기판의 표면 부분에는 상기 발광 영역에서 발생한 광을 산란 또는 회절시키는 적어도 하나의 오목부 및, 또는 볼록부가 형성되고 이 오목부 및, 또는 볼록부가 상기 반도체층의 결합을 발생시키지 않는 형상으로 이루어진 것을 특징으로 한다. 한편, 본원 발명에 있어서 "반도체층의 결정 결합을 발생시키지 않는다" 라는 것은 기판에 요철(凹凸)을 형성하는 데 따른 반도체층으로의 피트(pits) 등의 모폴로지(morphology) 이상의 발생이 없고, 또한, 기판에 요철을 형성하는데 따른 반도체층 내의 전위(轉位)증가가 거의 없다는 것을 말한다.

[0011] 본원 발명의 하나의 특징은 반도체층에 결합이 성장하지 않는 형상의 오목부 및, 또는 볼록부를 기판의 표면부분에 설치하고, 그 위에 반도체층을 성장시키도록 한 것에 있다. 광을 산란 또는 회절시키는 오목부 또는 볼록부를 반도체층과 전극의 계면이 아닌, 반도체층과 기판의 계면에 설치하는 것은 발광영역(=활성층)의 결정성을 양호하게 하고 출력을 증대시키는 효과가 있다. 특히 질화 갈륨계 화합물 반도체계 발광소자의 경우, 기판 n층

질화물 반도체층, 발광영역(=활성층), p측 질화물 반도체층의 순서로 적층되지만, p측 질화물 반도체층의 막 두께는 n측 질화물 반도체층에 비해 얇다. 이 때문에 오목부 또는 볼록부를 반도체층과 전극의 계면(界面)이 아닌 반도체층과 기판의 계면에 설치함으로써 요철에 의한 영향을 두꺼운 n측 질화물 반도체층에 의해 완화하여 발광 영역(=활성층)의 결정성을 양호하게 유지할 수가 있다.

[0012] 종래의 평탄한 기판을 갖는 반도체 발광소자의 경우, 반도체층 내에서 횡 방향으로 전파하는 광은 전파되는 동안에 반도체층이나 전극으로 일부가 흡수되어 반도체층에서 나오기까지 감쇠된다.

[0013] 이것에 대해, 본 발명에서는 종래의 평탄한 기판의 경우에는 횡 방향으로 전파하던 빛이 오목부 및, 또는 볼록부에서 산란 또는 회절 되며 위쪽의 반도체층 또는 하부의 기판으로부터 효율적으로 방출한 결과, 외부 양자(量子)효율을 큰 폭으로 향상할 수 있다. 즉, 첫 번째로, 요철(凹凸)에 의한 광의 산란·회절 효과에 의해 기판 위쪽 또는 아래쪽으로 광속이 많아지며, 발광소자의 발광면을 정면에서 관찰했을 때의 휘도(=정면휘도)를 높일 수가 있다. 또한, 두 번째로, 요철에 의한 광의 산란·회절 효과에 의해, 반도체층 내에서 횡방향으로 전파하는 광을 줄임으로서 전파중의 흡수손실을 저감하여 발광의 총량을 높일 수가 있다.

[0014] 게다가, 기판 표면부분에 오목부 및, 또는 볼록부를 형성해도, 반도체층에는 요철에 의한 결정결함이 거의 성장하지 않기 때문에 상술한 높은 외부 양자효율을 안정적으로 확보할 수 있다. 한편, 본원 발명에 있어서, 오목부의 안쪽이나 볼록부의 주위는 완전히 반도체층에 의해 매립되어 있는 것이 바람직하다. 오목부의 안쪽이나 볼록부의 주위에 공동(空洞)이 존재하면 산란 또는 회절의 기능이 저해되어 발광효율을 저하시키기 때문이다.

[0015] 오목부와 볼록부는 어느 한쪽을 기판 표면부분에 형성해도 되고, 양자를 조합시켜 형성하여도 같은 작용효과를 얻을 수 있다. 단, 오목부 보다 볼록부를 형성하는 편이 반도체층 주위에 공동이 발생하지 않고 매립하기 쉽기 때문에 바람직하다. 오목부 또는 볼록부의 주위에 공동이 있으면 요철에 의한 산란 또는 회절기능이 저해되어 출력이 저하한다.

[0016] *반도체층에 결함이 성장하지 않는 오목부 및, 또는 볼록부의 형상이란, 구체적으로는 반도체층의 성장안정면에 대해서 거의 평행한 면과 교차하는 직선을 구성변으로 하는 형상이다. 성장안정면에 대해서 거의 평행한 면과 교차하는 직선이란, 보다 구체적으로는 기판 표면에서 보았을 때 성장안정면과 평행이 아닌 직선을 말한다. 한편, 성장안정면이란, 성장시키려는 재료에 있어서, 다른 면보다 성장 속도가 가장 늦은 면을 가리킨다. 성장안정면은, 일반적으로 성장 도중에 패킷(fasit)으로 나타난다. 예를 들면, 질화 갈륨계 화합물 반도체의 경우, A축에 평행한 평면(특히 M면)이 성장안정면이 된다. 따라서, 기판 상면으로부터 보았을 때 A축에 평행한 평면에 평행이 아닌 직선(=A축으로 평행이 아닌 직선)을 구성변으로 하는 다각형으로 오목부 또는 볼록부를 형성한다. 오목부 및, 또는 볼록부가 반도체층의 성장안정면에 대해서 거의 평행한 직선을 구성변으로 하고 있으면, 반도체층의 막 형성 시에 그 부위에서 결정의 결함이 발생하고, 이것이 내부 양자효율을 저하시켜서 결과적으로 외부 양자효율을 저하시키는 원인이 되기 때문이다.

[0017] 보다 구체적으로는, 오목부 및, 또는 볼록부는, 반도체층의 성장안정면에 대해서 거의 평행한 면에 정점을 가지며 더욱이 반도체층의 성장안정면에 대해서 거의 평행한 면과 교차하는 직선을 구성변으로 하는 다각형, 예를 들면 삼각형, 평행 사변형 또는 육각형, 바람직하게는 정삼각형, 마름모꼴(rhomboids) 또는 정육각형으로 할 수가 있다.

[0018] 한편, 본원 명세서에서, 오목부 또는 볼록부를 다각형으로 한다는 것은 기판의 상면으로부터 관찰한 경우의 평면 형상을 다각형으로 하는 것을 가리킨다. 또한, 요철의 평면형상은, 기하학적으로 완전한 다각형일 필요는 없고, 가공상의 이유 등으로 인하여 모퉁이가 둥그스름해도 좋다.

[0019] 예를 들면, 사파이어 기판의 C면 위에 GaN계 반도체를 성장시키는 경우, GaN계 반도체의 A축에 평행한 평면으로 둘러싸인 육각 형상의 섬 형상으로 성장이 시작되고, 그 섬들이 결합하여 균일한 반도체층이 된다. 여기서, GaN계 반도체의 A축을 구성변으로 하는 정육각형을 상정하고, 그 정육각형의 중심과 정점을 연결하는 선분에 직교하는 직선을 구성변으로 하는 다각형(예를 들면, 삼각형, 육각형 등)으로 오목부 또는 볼록부를 형성한다. 이와 같이 요철을 형성한 사파이어기판 위는 평탄하고 결정성이 뛰어난 GaN계 반도체를 성장시킬 수가 있다.

[0020] 또한, 오목부 및, 또는 볼록부는 한 개여도 좋지만, 그 형상을 반복한 패턴으로 형성하면, 빛의 산란 또는 회절의 효율이 높아져서 외부 양자효율을 한층 더 향상할 수 있다. 한편, 본원 발명에서는 오목부 및, 또는 볼록부를 기판상에 반복하여 설치한 경우일지라도, 오목부 또는 볼록부에 의한 국소적인 결정결함을 억제하도록 반도체

체층을 성장시킴에 따라 기관의 모든면을 발광면으로 할 수가 있다.

- [0021] 본 발명은 기관 표면부분에 오목부 및, 또는 볼록부를 형성하여 빛을 산란 또는 회절 시키도록 한 것에 특징이 있으며, 발광소자의 기관 및 반도체의 재료 자체는 어떠한 재료라도 좋은데, 예를 들면 반도체층이 III-V족계 반도체, 구체적으로는 GaN계 반도체인 반도체발광소자에 적용할 수가 있다. GaN계의 반도체층의 성장안정면은, 육방정결정(六方晶結晶)의 M면 $\{1-100\}$ 이다. 여기서 $\{1-100\}$ 은(1-100), (01-10), (-1010)의 모든 것을 나타낸다. M면은, A축에 평행한 평면의 하나이다. 한편, 성장 조건에 따라서는, GaN계 반도체의 A축을 포함한 다른 평면(=M면 이외의 평면)이 성장 안정면이 되는 경우도 있다.
- [0022] 또한, 기관에는 사파이어기관, SiC 기관 또는 스피넬(spinel) 기관을 이용할 수가 있다. 예를 들면, 상기 기관에는, C면(0001)을 주 면으로 하는 사파이어기관을 이용할 수가 다. 이 경우 GaN계의 반도체층의 성장 안정면인 M면은 사파이어기관의 A면 $\{11-20\}$ 에 평행한 면이다. 여기서 A면 $\{11-20\}$ 은 (11-20), (1-210), (-2110)의 모든 것을 나타낸다.
- [0023] 오목부의 깊이 또는 볼록부의 단차는 50Å 이상으로, 기관상에서 성장되는 반도체층의 두께 이하의 치수인 것이 중요하다. 적어도 발광파장(예를 들면, AlGaInN계의 발광층의 경우, 206nm~632nm)을 λ 로 했을 때, $\lambda/4$ 이상의 깊이 또는 단차가 없으면 충분히 광을 산란 또는 회절 할 수가 없는 한편, 오목부의 깊이 또는 볼록부의 단차가 기관상에 성장되는 반도체층의 두께를 넘는 치수의 경우에는, 전류가 적층 구조내의 횡 방향으로 흐르기 어려워져서 발광 효율이 저하하기 때문이다. 따라서, 반도체층의 표면이 오목한 상태 및, 또는 볼록한 모양이어도 된다. 한편, 충분히 빛을 산란 또는 회절 시키기 위해서는 $\lambda/4$ 이상의 깊이 또는 단차인 것이 바람직하지만, $\lambda/4n$ (n는 반도체층의 굴절률) 이상의 깊이 또는 단차라면 산란 또는 회절의 효과를 얻을 수 있다.
- [0024] 또한, 오목부 및, 또는 볼록부의 크기 (즉, 오목부 및, 또는 볼록부의 구성변이 되는 한 변의 길이), 및 상호의 간격은, 반도체에 있어서의 발광 파장을 λ (380nm~460nm)로 했을 때, 적어도 $\lambda/4$ 이상의 크기인 것이 중요하다. 적어도 $\lambda/4$ 이상의 크기가 없으면 충분히 광을 산란 또는 회절 할 수가 없기 때문이다. 한편, 충분히 광을 산란 또는 회절 시키기 위해서는, 오목부 또는 볼록부의 크기 및 상호의 간격이 $\lambda/4$ 이상인 것이 바람직하지만, $\lambda/4n$ (n는 반도체층의 굴절률) 이상의 크기 및 상호의 간격이 있으면 산란 또는 회절의 효과를 얻을 수 있다. 제조상에 있어서는 오목부 또는 볼록부의 크기 및 상호의 간격은 100 μm 이하로 하는 것이 좋다. 더욱이 20 μm 이하로 함으로써 산란 면이 증가하여 바람직하다.
- [0025] 또한, 일반적으로 반도체층의 총 막 두께는 30 μm 이하이므로, 산란 또는 회절에 의해 모든반사의 회수를 유효하게 감소시키는 관점에서 요철의 피치가 50 μm 이하인 것이 바람직하다. 더욱이 GaN층의 결정성 (=피트 발생방지)의 관점에서는, 요철의 피치가 20 μm 이하인 것이 바람직하지만, 보다 바람직하게는, 요철의 피치를 10 μm 이하로 함으로써, 산란 또는 회절의 확률이 높아져 출력을 한층 향상할 수가 있다. 한편, 요철의 피치란, 인접하는 오목부끼리 또는 볼록부끼리의 중심간 거리 중 최소의 거리를 말한다.
- [0026] 다음으로, 요철의 단면형상에 대해서는, 도 9에 나타난 바와같이, 볼록부이면 사다리꼴, 오목부이면 역 사다리꼴인 것이 바람직하다. 이러한 단면형상으로 함으로써, 빛의 산란 및 회절효율을 높일 수가 있다. 단, 요철의 단면형상은, 기하학적으로 완전한 사다리꼴 또는 역 사다리꼴일 필요는 없고, 가공 등의 이유에 의해 즉 모퉁이가 둥그스름하기만 하면 된다. 요철 측면의 테이퍼각 θ 은, 도 9에 나타난 바와같이, 볼록부이면 상면과 측면이 이루는 각을 말하고, 오목부이면 저면과 측면이 이루는 각을 말한다. 예를 들면, 테이퍼각 θ 이 90° 일 때에, 요철 단면이 사각형이 되어, 180° 일 때에 요철이 전혀 없는 평평한 상태가 된다. 반도체층에 의해 요철을 매립하기 위해서는, 요철의 테이퍼각 θ 이 적어도 90° 이상인 것이 필요하다. 또한, 산란 또는 회절에 의한 출력향상의 관점에서는, 요철의 테이퍼각 θ 이 90° 보다 큰 것이 바람직하고, 바람직하게는 105° 이상, 보다 바람직하게는 115° 이상이다. 한편, 요철의 테이퍼각 θ 이 너무 크면 오히려 산란 또는 회절의 효율이 저하하고, 또한, 반도체층의 피트가 발생하기 쉬워진다. 따라서, 테이퍼각 θ 은 바람직하게는 160° 이하, 보다 바람직하게는 150° 이하, 한층 더 바람직하게는 140° 이하로 한다.
- [0027] 한편, 요철 측면이 경사진 경우, 요철의 크기와 상호간격은 기관의 가장 표면(=볼록부이면 볼록부의 저면, 오목부이면 기관의 평탄면)에 있어서의 길이로 정의되는 것으로 한다.
- [0028] 또한, 본원 발명과 관련되는 발광소자에서는 개구부를 갖는 금속막을 형성하여 오믹 전극으로 하는 것이 바람직하다. 즉, 본 발명과 같이 요철을 설치한 기관상에, 반도체층을 형성하고 그 위에 개구부를 설치한 전면전극을 형성하면 양자의 상승적인 효과에 의해 광의 방출 효율이 현격하게 향상된다. 특히, 전극의 개구부에 기관 표면의 요철의 단차부가 적어도 1개 포함되도록 하는 것이 바람직하다.

[0029] 이것은, 다음과 같은 이유에 의한다고 추정된다. 우선 첫 번째로 요철 기관을 이용한 발광소자의 휘도를 정면에서 관측하면, 기관 요철의 단차부 부근의 휘도가 기관 평탄부의 휘도보다 높아진다. 이 때문에 기관 요철의 단차부 위쪽에 전극의 개구부를 설치함으로써 현격하게 출력이 향상된다. 또한, 두 번째로 기관상에 요철을 설치한 발광소자에서는 발광영역에서 발생한 빛 가운데, 본래는 측방이나 하부로 향하는 광을 오목부 및 볼록부에 있어 산란 또는 회절 하는 것에 의해 위쪽으로 방출할 수가 있다. 그러나, 통상의 투광성 전극을 모든면에 설치한 구성에서는 산란이나 회절을 거쳐 위쪽에 이르는 빛이 투광성 전극에 의해 일부 흡수되어 빛의 강도가 떨어진다. 따라서, 요철을 설치한 기관상에, 반도체층을 형성하는 경우에는 투광성 전극에 개구부를 설치하거나 또는 고 반사율의 개구부를 갖는 비투광성 전극을 설치하여 일부 반도체층이 노출되는 부분을 구성함으로써 산란이나 회절을 거쳐 위쪽에 이르는 빛이 외부로 방출되기 쉬워 빛의 방출 효율이 현격히 향상된다.

[0030] 또한, 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체 발광소자의 경우, p형 질화물 반도체층상에 설치하는 p전극의 둘레의 주변이 다른 부분보다 강하게 빛나는 성질이 있다. 이 때문에, 전극에 개구부를 설치함으로써 빛의 흡수를 경감함과 동시에 강하게 빛나는 둘레의 부분이 늘어나기 때문에, 광 방출 효율이 향상된다. 예를 들면, 전극 개구의 둘레 길이의 합계를 L, 개구의 내측을 포함한 오믹 전극의 점유면적을 S로하여 $L/S \geq 0.024 \mu\text{m}/\mu\text{m}^2$ 인 것이 바람직하다. 이것에 의해 강하게 빛나는 전극 둘레주변의 비율을 증가시켜, 더욱 발광출력을 높일 수가 있는 것이다.

[0031] 개구를 형성하는 오믹 전극에는, Ni, Pd, Co, Fe, Ti, Cu, Rh, Au, Ru, W, Zr, Mo, Ta, Pt, Ag 및 이러한 산화물, 질화물로부터 선택한 적어도 1종을 포함한 합금 또는 다층막을 이용할 수가 있다. 특히, 로듐(Rh), 이리듐(Ir), 은(Ag), 알루미늄(Al)중 한 종류를 포함한 합금 또는 다층막인 것이 바람직하다.

발명의 효과

[0032] 이상의 경우에서 상세하게 설명한 바와 같이 본 발명과 관련되는 질화물 반도체소자는, 상기 p형 컨택트층 내에 pn접합이 형성되어 있으므로, 정의 역방향으로 전압이 인가되었을 경우에 정전파괴전압(정전내압)을 높일 수 있음과 동시에 리크전류를 작게 할 수 있다. 이것에 의해, 보다 높은 정전내압이 요구되는 용도에 적용하는 것이 가능하게 된다.

도면의 간단한 설명

[0033] 도 1은 본 발명과 관련되는 반도체발광소자의 바람직한 실시 형태를 나타내는 단면도.
 도 2는 상기 실시형태에 있어서 오목부의 패턴의 예를 나타내는 도면.
 도 3은 질화물 반도체의 성장 안정면과 오목부 형상의 관계를 나타내는 모식도.
 도 4는 제 1 실시 형태의 제조 공정을 나타내는 도면.
 도 5는 볼록부를 형성한 사파이어 기관 위에 질화갈륨을 성장하는 도중의 과정을 관찰한 SEM 사진.
 도 6은 볼록부를 형성한 사파이어 기관 위에 질화갈륨을 성장하는 과정을 나타내는 모식도.
 도 7은 본 발명의 광의 전파를 종래 구조와의 대비를 모식적으로 나타내는 도면.
 도 8은 또 다른 실시형태를 나타내는 단면도.
 도 9는 요철(凹凸)의 단면형상의 예를 나타내는 단면도.
 도 10은 오목(凹)부 측면의 경사각과 발광출력의 관계를 나타내는 그래프.
 도 11은 오목(凹)부 또는 볼록(凸)부의 또 다른 패턴의 예를 나타내는 도면.
 도 12는 오목부 또는 볼록부를 정육각형으로 한 또 다른 실시형태를 설명하기 위한 도면.
 도 13은 L/S (=p측 오믹전극의 면적 S와 개구부의 내부둘레길이 L의 비)와 발광출력의 관계를 나타내는 그래프.
 도 14는 p측 오믹전극의 여러가지 변형을 나타내는 도면.
 도 15는 p측 오믹전극의 단부 단면형상과 발광의 관계를 나타내는 모식도.
 도 16은 본 발명의 또 다른 실시 형태와 관련되는 반도체발광소자를 상면으로부터 본 도면.

도 17은 본 발명의 또 다른 실시 형태와 관련되는 반도체발광소자를 상면으로부터 본 도면.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 본 발명을 도면에 나타내는 구체적인 예에 근거하여 상세하게 설명한다. 도 1 및 도 2는 본 발명과 관련되는 반도체 발광소자의 바람직한 실시형태를 나타낸다. 도면 1의 기판(10)에는 A면(11-20)에 오리엔테이션 플랫(orientation flat)이 있는 C면(0001) 사파이어 기판이 이용되며, 이 사파이어 기판(10)의 표면 부분에는 오목부(20)가 반복패턴으로 형성되고 있다. 도 2에서 사선으로 나타난 부분을 남기고 예칭된다.
- [0035] 이 오목부(20)는 사파이어 기판(10)으로 성장하는 GaN계 반도체(11)의 성장 안정면(1-100), (01-10), (-1010), 즉, M면에 대해서 거의 평행한 면에 정점을 갖으며 더욱이 상기 성장 안정면에 대해서 거의 평행한 면과 교차하는 직선을 구성변(構成邊)으로 하는 정삼각형을 이루고 있다. 즉, 도 3에 나타난 바와같이, 오목부(20)를 구성하는 정삼각형은, 기판 상면으로부터 보았을 때 M면이 교차하는 위치에 정점을 가지고 있으며 정삼각형의 각 구성변은 M면에 대해서 30° 또는 90°로 교차되어 있다.
- [0036] 더욱 구체적으로는, 도 3에 나타난 바와같이, 오목부(20)를 기판 상부로부터 보면, 오목부(20)의 각 구성변은, GaN 반도체(11)의 M면을 구성변으로 하는 정육각형의 중심과 정점을 연결하는 선에 직교하고 있다. 단, 사파이어 기판(10)의 상면으로부터 관찰하면, GaN 반도체의 M면은 GaN계 반도체의 A축과 평행이 된다.
- [0037] 또한, 오목부(20)의 깊이는 약 1μm이고 한 변의 크기(a)가 10μm이며, 오목부(20)와 오목부(20)의 간격(b)는 그 대응하는 1변의 간격이 10μm이다. 이 사파이어기판(10)위에는 n형 GaN계 반도체층(11), 그 위에 MQW 발광영역(12), 한층 더 위에 p형 AlGaIn/p형 GaN계 반도체(13)가 형성되어 있다.
- [0038] 이 예의 반도체 발광소자를 제조하는 경우 사파이어기판(10)위에는 도 4의 (a)에 나타난 바와같이 예칭마스크가 되는 SiO₂막(30)을 형성한다.
- [0039] 다음으로, 한 변 10μm의 정삼각형의 포토마스크(photomask)를 사용하고, 정삼각형의 한 변이 오리엔테이션 플랫과 수직이 되도록 포토마스크를 대면시켜 정삼각형의 각 변을 사파이어의(1-100), (01-10), (-1010), 즉 M면에 거의 평행이 되도록 하여, 도 4의 (b), 도 4의 (c)에 나타난 바와같이 SiO₂막(30)과 사파이어 기판(10)을 RIE로 약 1μm 예칭한 후에 도 4의 (d)에 나타난 바와같이 SiO₂막(30)을 제거하면, 사파이어 기판(10)의 표면 부분에는 도 2에 나타나는 오목부(20)의 반복 패턴이 형성된다.
- [0040] 오목부(20)의 반복 패턴과 사파이어기판(10) 위에 n형 GaN 반도체층(11), 그 위에 MQW 발광영역(12), 그 위에 p형 AlGaIn/p형 GaN 반도체층(13)을 성장시킨다.
- [0041] 사파이어기판(10)의 격자에 대하여, GaN의 격자는 30° 어긋나게 성장하므로, 사파이어기판(10)에 붙인 오목부(20)의 반복패턴은 GaN의 A면(11-20), (1-210), (-2110) 면에 거의 평행의 변을 가지며, GaN의 성장안정면(1-100), (01-10), (-1010)에 정점이 있으며, GaN의 성장안정면(1-100), (01-10), (-1010), 즉 M면에 평행한 직선이 없는 다각형이 된다.
- [0042] 이러한 형상으로 요철을 형성함으로써, 평탄하고 결정성이 뛰어난 GaN를 성장시킬 수가 있다. 다음에 그 원리에 대하여 설명하기로 한다. 한편, 오목부나 볼록부에서도 원리는 같기 때문에, 볼록부를 예로 하여 상세히 설명하기로 한다. 도 5의 (a) 및 도 5의 (b)는, 정삼각형의 볼록부(20)를 형성한 사파이어 기판(10) 위에 GaN를 성장시키는 도중의 과정에 있어서의 SEM 사진이며, 도 5의 (a)는 기판의 상면으로부터 관찰한 모습, 도 5의 (b)는, 기판 기울기 위쪽에서 관찰한 모습을 나타내고 있다. 도 5의 (a) 및 도 5의 (b)에 나타난 바와같이, 사파이어 기판(10) 위에 GaN를 성장시키면, 볼록부(20)의 상면과 볼록부(20)가 형성되어 있지 않은 평탄면으로부터 GaN의 성장이 진행되어, 마지막에 볼록부(20)의 측면 부근이 매립된다. 따라서, 기판 위쪽에서 보았을 때 GaN의 성장 안정면과 볼록부(20)의 측면이 평행이면, 볼록부(20)의 측면 부근이 매립되기 어렵고, GaN의 결정성이 저하된다.
- [0043] 그래서, 기판 위쪽에서 보았을 때 GaN의 성장 안정면인 M면과 교차하도록(=평행이 되지 않게) 정삼각형의 볼록부(20)의 구성변을 형성하는 것이 바람직하고, 보다 더 바람직하게는 도 5의 (a) 및 도 5의 (b)에 나타난 바와같이, 기판 위쪽에서 보아 GaN의 성장 안정면인 A축을 포함한 변을 구성변으로 하는 정육각형(=A축을 구성변으로 하는 정육각형)의 중심과 정점을 연결하는 선에 직교하도록, 정삼각형의 볼록부(20)의 구성변을 형성한다. 이처럼 볼록부(20)를 형성함으로써, 볼록부(20)의 주위를 평탄하게 매워 결정성이 양호한 GaN를 얻을 수 있다.

- [0044] 이것은, 볼록부(20)의 표면으로부터 성장한 GaN과 볼록부(20)가 형성되어 있지 않은 평탄면으로부터 성장한 GaN가 접합하는 부분에 있어서, GaN의 성장속도가 높아지기 때문이라고 추정된다. 즉, 도 5의 (b)에 나타낸 바와같이, 볼록부(20)의 표면으로부터, A축을 구성변으로 하는 육각형의 형상에 GaN가 성장하고 있지만, 볼록부(20)의 표면으로부터 성장한 GaN와 평탄면으로부터 성장한 GaN가 접하는 볼록부 측면 부근에서 GaN의 성장 속도가 높아진다. 따라서, 볼록부(20)의 측면 부근에 있어서의 GaN의 성장이 다른 영역을 따라, 평탄한 GaN를 얻을 수 있다.
- [0045] 이것을 도 6의 (a)~(f)를 이용하여 모식적으로 설명한다. 도 6의 (a)에 나타낸 바와같이, 사파이어기판(10)에 볼록부를 형성하고, 그 위에 GaN(11)를 성장시키면 도 6의 (b) 및 도 6의 (c)와 같이, GaN(11)는 볼록부의 저면과 볼록부가 형성되어 있지 않은 평탄면으로부터 성장하여, 볼록부의 측면 부근은 성장이 늦어진다. 그러나, 도 6의 (d) 및 도 6의 (e)에 나타낸 바와같이, 볼록부의 표면으로부터 성장한 GaN(11)와 평탄면으로부터 성장한 GaN(11)가 만나면, 거기서 GaN(11)의 성장속도가 빨라진다. 이 때문에, 성장이 늦어진 볼록부의 측면 부근에 있어서의 GaN(11)의 성장이 현저하게 진행된다. 그리고, 도 6의 (f)에 나타낸 바와같이, 평탄하고 결정성이 뛰어난 GaN(11)가 성장한다. 이것에 대해, 기판 위쪽으로부터 보았을 때 GaN의 성장안정면과 볼록부(20)의 측면이 평행이 되어 있으면, 볼록부(20)의 측면부근에서 성장속도가 빨라지는 일이 없기 때문에, 볼록부(20)의 측면 부근을 매우기 어렵고, GaN의 결정성이 저하한다.
- [0046] 그 후, 디바이스 프로세스를 실시하여, 전극 등을 적당히 형성하고, LED 칩으로 마무리한다.
- [0047] n형 GaN 반도체층(11) 및 p형 AlGaIn/p형 GaN 반도체층(13)으로부터 MQW 발광영역(12)에 정공 및 전자가 주입되어 재결합을 하면, 광이 발생한다. 이 광은 사파이어 기판(10) 또는 p형 AlGaIn/p형 GaN 반도체층(13)으로부터 나온다.
- [0048] 종래의 평탄한 기판을 갖는 반도체 발광소자의 경우, 도 7의 (a)에 나타낸 바와같이, 발광영역(12)로부터 광이 p형 반도체층(13)과 전극과의 계면 또는 기판(10)의 표면에 임계각 이상으로 입사하면, 도파로 내에 포착되어 횡 방향으로 전파하였다.
- [0049] 이에 대하여, 본 실시예의 반도체발광소자에서는 p형 반도체층(13)과 전극과의 계면 또는 기판(10) 표면에 대해서 임계각 이상의 광은, 도 7의 (b)에 나타낸 바와같이, 오목부(21)에 의해 산란 또는 회절 되어 임계각보다 작은 각도에서 p형 반도체층(13)으로 전극과의 계면 또는 기판(10) 표면에 대해 입사하여 추출될 수 있다.
- [0050] p형 반도체층(13)위의 콘택트 전극이, 투광성 전극인 경우는 FU(페이스 업)이고 반사 전극인 경우는 FD(페이스 다운)인데, 어느 경우라도 효과가 있다. 한편, 반사전극일지라도, 전극에 개구 또는 홈이 형성되어 있는 경우에는, FU(페이스 업)에 사용되는데, 이 경우 특히 현저히 효과가 있다.
- [0051] 도 8은 본 발명과 관련되는 반도체발광소자의 다른 실시형태를 나타낸다. 도 8의 (a)에 나타낸 실시형태에서는 오목부(20)의 단면(段面)을 경사지게 형성하고 있다. 또한, 도 8의 (b)에 나타낸 실시형태에서는 기판(10)의 표면부분에 오목부(20)가 아닌, 볼록부(21)를 형성하고 있는데, 이 예에서는 단면 반원형상의 볼록부(21)를 형성하고 있다. 더욱이 도 8의 (c)에 나타낸 실시형태에서는 n형 반도체층(11), 발광영역(12) 및 p형 반도체층(13)이 오목부(20)의 영향을 받아 오목한 형상을 하고 있다.
- [0052] 도 7의 (c), 도 7의 (d)는, 도 8의 (a) 및 도 8의 (c)에 나타낸 실시형태에 있어서, 광 전파의 예를 나타낸 것으로, 여하튼 광을 효율적으로 방출할 수 있음을 알 수 있다. 특히 도 8의 (a)와 같이 반도체층의 성장안정면에 대해서 거의 평행한 면과 교차하는 직선(본원에서는, 다각형의 구성변으로도 칭하고 있다)을 경계로서 볼록부의 표면 및 오목부의 표면에 연속하고 있는 면(=오목부 또는 볼록부의 측면)을 반도체의 적층 방향에 대해서 경사지게 형성함으로써, 광의 산란 또는 회절의 효과가 현저하게 증가하고 광의 방출 효율은 현저하게 향상된다. 이 하나의 요인으로서, 경사지게 설치함으로써, 오목부의 표면 및 볼록부의 표면에 연속하고 있는 면(=오목부 또는 볼록부의 측면)의 표면적이 증가함으로써, 광의 산란 또는 회절이 일어나는 회수가 증가하기 때문이라고 생각된다.
- [0053] 다시 말하면, 요철의 단면형상에 대해서는 도 9에 나타낸 바와같이, 볼록부이면 사다리꼴, 오목부이면 역 사다리꼴인 것이 바람직하다. 이러한 단면(斷面)형상으로 함에 따라, 전파되는 광이 산란 및 회절을 일으킬 확률이 높아지고 빛의 전파시 흡수손실을 저감할 수가 있다. 요철 측면의 테이퍼각 θ 은, 도 9에 나타낸 바와같이 볼록부이면 표면과 측면이 이루는 각을, 오목부이면 저면과 측면이 이루는 각을 말한다. 예를 들면, 테이퍼각 θ 이 90° 일 때에 요철의 단면이 사각형이 되고, 180° 일 때에는 요철이 전혀 없는 평평한 상태가 된다.

- [0054] 반도체층에 의해 요철을 매우기 위해서는, 요철의 테이퍼각 θ 이 적어도 90° 이상인 것이 필요하다. 또한 산란 또는 회절에 의한 출력향상의 관점에서는, 요철의 테이퍼각 θ 이 90° 보다 큰 것이 바람직하고, 바람직하게는 105° 이상, 보다 더 바람직하게는 115° 이상으로 한다. 한편, 요철의 테이퍼각 θ 이 너무 크면, 오히려 산란 또는 회절의 효율이 저하하며, 또한 반도체층에 피트(pits)가 발생하기 쉬워진다. 따라서, 테이퍼각 θ 은 바람직하게는 160° 이하, 보다 바람직하게는 150° 이하, 보다 더 바람직하게는 140° 이하로 한다.
- [0055] 도 10은, 오목부 측면의 테이퍼각과 LED 출력의 관계를 시뮬레이션 한 그래프이다. 한편, 이것은 볼록부 측면의 테이퍼각으로 보더라도 마찬가지이다. 도 10의 그래프의 종축은, 평탄한 기판(=테이퍼각 θ 이 180°)을 이용한 경우의 LED 출력을 1로 한 경우의 출력 비를 나타내고 있으며, 그래프의 횡축은, 오목부 측면의 테이퍼각을 나타내고 있다. 도시된 바와 같이, 오목부 측면의 테이퍼각(=오목부의 저면과 측면이 이루는 각)을 90° 에서 180° 의 사이에서 변화시킴에 따라 LED의 출력이 크게 변화한다.
- [0056] 도 11은 오목부(20) 또는 볼록부(21)의 다른 형상의 예를 나타낸다. 도면에 있어서, 사선으로 가리키는 부분이 에칭되지 않고 남은 부분이다.
- [0057] 또한, 오목부(20), 또는 볼록부(21)를 정육각형으로 하는 경우, 도 12의 (a)에 나타나는 사파이어기판(10)의 오리엔테이션 플랫폼(A)면에 대해, 도 12의 (c)에 나타낸 방향이 아닌, 도 12의 (b)에 나타낸 방향으로 정육각형을 배치한다. 상술한 바와 같이, 사파이어 기판의 C면 위에 GaN을 성장시킨 경우에 사파이어 기판의 A면과 GaN의 M면이 평행이 된다. 따라서, 도 12의 (b)와 같이 요철의 정육각형을 배치함으로써, 기판 위쪽으로부터 보았을 때 요철의 정육각형의 각 구성변이 GaN의 성장 안정면인 M면의 어느 쪽인가와 서로 직교하게 된다. 이것은 달리 표현하자면, 기판 위쪽에서 보아 GaN의 M면을 구성변으로 하는 정육각형(=A축을 구성변으로 하는 정육각형)의 중심과 정점을 연결하는 선분에 대해서 요철의 정육각형의 각 구성변이 직교한다는 것을 의미한다.
- [0058] 또한 본 발명은, 반도체에 결함이 발생하지 않는 요철을 설치한 기판상에 질화물 반도체층 등의 통상의 반도체층을 형성하고, 더욱이 전극 등을 형성한 소자라면, 그 외의 구성은 특별히 한정하지는 않지만 다음과 같이 구성함으로써 현저한 효과를 나타낸다.
- [0059] (1) 전극형상과 재료
- [0060] ① 개구 전극
- [0061] 반도체발광소자의 표면에는 반도체층위에 전극을 설치할 필요가 있지만, p형 질화물 반도체층과 같이 비교적 저항비가 높고, 그 층에서 전류가 확산되기 어려운 반도체층상에는, 예를 들면 반도체층 표면의 모든면에 투광성 전극을 형성하는 것이 일반적이다. 그렇지만, 투광성 전극-반도체층-기판에 의해 구성되는 도파로 내를 광이 전파할 때, 반사광의 [새어나옴] 영향에 의해 반도체층 뿐만이 아니라 투광성 전극이나 기판에 의해서도 발광이 흡수·감쇠된다. 특히, 투광성 전극은 그 일반적인 구성재료(예를 들면, Au/Ni 등)의 단파장 대역에 있어서 광 흡수율이 높기 때문에 발광의 감쇠에 크게 영향을 미친다.
- [0062] 그래서, 본원발명과 관련되는 발광소자에서는, 개구부를 갖는 금속막을 형성하여 전극으로 하는 것이 바람직하다. 특히, 전극의 개구부에 기판 표면의 요철의 단차부가 적어도 하나 이상 포함되도록 하는 것이 바람직하다. 이와 같이 반도체층 표면에 형성하는 전극을, 개구부를 갖는 전극으로 함으로써, 개구부로부터 빛이 외부로 방출되며, 또한 전극으로 흡수하는 광의 비율이 감소하기 때문에 바람직하다. 개구부는, 금속 막 중에 복수개 설치하는 것이 바람직하고, 또 개구부의 면적은 가능한 한 크게 구성하는 것이 광 방출 효율을 향상시킬 수 있다는 점에서 바람직하다. (이러한 전극에는 바람직하게는 외부와 발광소자를 전기적으로 접속시키는 패드 전극을 설치한다)
- [0063] 또한 질화물 반도체발광소자로서, 특히 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체발광소자의 경우, p형 질화물 반도체층위에는 바람직하게는 모든면에 투광성을 가지는 전극을 p전극으로서 설치하는 경우가 많지만, 투광성 전극에 있어서 광의 흡수가 크고 p형 질화물 반도체층상에 설치하는 p전극의 둘레의 근방이 다른 부분보다 강하게 빛난다고 하는 성질이 있다. 그래서, 투광성 전극에 개구부를 설치해도 좋고, 이것에 의해 광의 흡수를 경감하고, 강하게 빛나는 부분이 늘어나므로 광의 방출 효율이 향상된다. 이 경우, 개구부의 면적은 가능한 한 크게 구성하는 것이 광의 방출 효율을 향상시킨다 점에서 바람직하며, 또한 p전극의 주변 부위의 길이를 가능한 한 길게 구성함으로써, 광의 방출 효율이 한층 더 향상된다.
- [0064] 본 발명과 같이, 요철을 구비한 기판상에 반도체층을 형성하고 위에서 서술한 개구부를 구비한 전극을 형성하면, 양자의 상승적인 효과에 의해 광의 방출 효율이 현격히 향상되는데, 이것은 다음과 같은 이유에 의하

는 것으로 추정된다.

- [0065] 우선 첫 번째로 요철 기관을 이용한 발광소자의 휘도를 정면에서 관측하면, 기관 요철의 단차부 부근의 휘도가 기관 평탄부의 휘도보다 높아진다. 이 때문에 기관요철의 단차부 위쪽에 전극의 개구부를 설치하는 것으로 출력이 현저하게 향상되는 것이다.
- [0066] 또한, 두 번째로 기관상에 요철을 설치한 발광소자에서는, 발광영역에서 발생한 광 중에서, 본래는 측면 방향이나 하부로 향하는 광을 오목부 및 볼록부에서 산란 또는 회절을 거쳐 위쪽으로 광을 방출 할 수가 있다. 그러나, 통상의 투광성 전극을 전면에 설치한 구성에서는, 산란이나 회절을 거쳐 위쪽에 도달한 광이 투광성 전극에 의해 일부 흡수되어 빛의 강도가 작아진다. 그래서, 요철을 구비한 기관상에, 반도체층을 형성하는 경우에는 투광성 전극에 개구부를 설치하거나 또는 고 반사율의 개구부를 갖는 비투광성 전극을 설치하여 일부 반도체층이 노출되는 부분을 설치함으로써, 산란이나 회절을 거쳐 위쪽으로 도달한 빛이 외부에 방출되기 쉬워지므로 광의 방출 효율이 현격하게 향상된다.
- [0067] ② 개구 전극의 재료
- [0068] 위에서 설명한 바와 같이, 질화물 반도체 발광소자로서, 특히 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체발광소자의 경우, p형 질화물 반도체층의 거의 전면(全面)에 투광성을 갖는 전극을 p전극으로서 설치하지만, 보다 바람직한 형태로서 p형 질화물 반도체층의 거의 전면에 개구부를 설치한 전극을 형성함으로써 광 방출 효율이 향상된다. 이 때, 전극으로서 이용하는 재료는 금속 또는 2개 이상의 금속으로 구성되는 합금을 이용하여 단층 또는 복수의 층으로 형성할 수가 있다. 이 전극의 재료에는, 적어도 발광하는 파장에 대해서 고 반사율의 금속재료를 이용함으로써 전극에서 흡수하는 광의 성분을 줄이고, 외부로의 광 방출 효율을 향상시킬 수가 있다.
- [0069] 개구 전극의 바람직한 재료로서는, Ni, Pd, Co, Fe, Ti, Cu, Rh, Au, Ru, W, Zr, Mo, Ta, Pt, Ag 및 이들의 산화물, 질화물로 이루어지는 군으로부터 선택되는 적어도 1종을 포함한 합금 또는 다층막을 들 수 있다. 이들은, 400℃ 이상의 온도로 어닐함으로써, p형 반도체층과 양호한 오믹 접촉을 얻을 수 있다. 특히, Ni 위에 Au의 다층막이 바람직하다. 개구전극의 총 막 두께는 50Å~10000Å이 바람직하다. 특히, 투광성의 전극으로서 이용하는 경우는 50Å~400Å이 바람직하다. 또한, 비투광성 전극으로 하는 경우는 1000Å~5000Å이 바람직하다.
- [0070] 특히 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체발광소자에서는 고 반사율의 금속재료로서 로듐(Rh), 이리듐(Ir), 은(Ag), 알루미늄(Al)등을 반사 전극으로서 이용한다. 특히, 개구전극의 재료를, Rh로 하는 것도 바람직하다. Rh를 이용함으로써 열적으로 안정되고, 게다가 흡수가 적은 전극으로 할 수 있으며 접촉 저항을 낮출 수 있다.
- [0071] ③ 개구 전극의 크기와 형상
- [0072] 전극의 개구부와 기관표면의 요철의 대소관계는, 특별히 한정하지 않지만 하나의 개구부 내에 적어도 하나 이상의 요철 단차부가 형성되는 것이 바람직하다. 따라서, 요철에 의해 산란·회절된 광을 유효하게 방출 할 수 있음과 동시에 발광의 균일성이 향상된다. 또한, 개구전극은, p형 반도체층의 표면까지 관통하고, 더욱이 주위가 전극에 의해 둘러싸인 복수개의 개구부를 가지는 전극이지만, 최표면층 둘레에 둘러싸인 부분의 면적(=개구부 내를 포함하는 전극의 전면적)을 S로 하고, 개구부의 안쪽 둘레의 길이의 총합을 L로 하면, $L/S \geq 0.024 \mu\text{m}/\mu\text{m}^2$ 인 것이 바람직하다. 이것에 의해, p형 반도체층의 표면으로부터 효율적으로 빛을 외부로 방출시켜 한층 더 Vf가 낮은 반도체 발광소자로 할 수가 있다.
- [0073] 복수개의 개구부는, 각 개구부가 거의 같은 형상인 것이 바람직한데, 이것에 의해 개구부의 형성이 용이함과 동시에 발광면내의 분포가 균일하게 된다. 또한, 복수개의 개구부는 거의 같은 면적인 것이 바람직하고, 이것에 의해 발광면 내의 분포가 균일하게 된다.
- [0074] 막 두께를 두껍게 하여 개구부를 설치하는 경우, 그 개구부의 형상이나 크기 등을 규정함에 따라, 광의 방출 효율을 높게 하고 발광효율을 향상시킬 수가 있다. 특히, 개구부의 안쪽둘레의 길이 L를 규정함으로써, 보다 효율적으로 광을 방출하는 것이 가능해진다. L/S가 작아지는, 즉, 개구전극의 최표면층 둘레에 의해 둘러싸인 면적 S에 대해서 개구부의 안쪽둘레 길이의 총합 L이 작아지면 p형 반도체층 측으로의 출력이 저하한다.
- [0075] 도 13은 개구율이 같은, 즉, 개구부의 총면적이 같으며 안쪽둘레의 길이를 변화시켰을 때의 전력변환효율을 나타낸 것이다. 개구부의 면적이 같으며, p형 반도체층과 개구전극과의 접촉면적도 같기 때문에, Vf 및 양자효율은 같다고 생각된다. 이 도면에서 개구율이 같아도, 개구부의 안쪽둘레의 길이를 변화시킴으로써 한층 더 출력이

이 높아짐을 알 수 있다. 그리고, 본원 발명에서는, $L/S \geq 0.024 \mu\text{m}/\mu\text{m}^2$ 를 충족시킬 수 있는 범위로 함으로써 고출력의 반도체 발광소자로 할 수가 있다. 상한은 특별히 정해져 있지 않지만 실질적으로는 $1 \mu\text{m}/\mu\text{m}^2$ 보다 커지면, 개구부 하나의 크기가 너무 작아져 실용적이지 못하게 된다.

[0076] 위에서 설명한 바와 같이 p형 반도체층 측으로부터의 출력효율이 개구부의 안쪽둘레의 길이에 의해 크게 좌우되는 것은 전극과 p형 반도체층과의 경계에서 특히 강한 발광이 관측되기 때문에 그 경계를 많게 하는, 즉 안쪽둘레의 길이를 길게 함으로써 효율적으로 광을 방출시킬 수 있게 된다. 경계를 한층 더 많게 하기 위해서는, 개구부 뿐만이 아니라 p층 오믹 전극의 가장 외측 주변부를 직선이 아닌 굴절시킨 연속선에 의해 반도체층의 단부에 따르도록 설치함으로써 p층 오믹 전극과 p형 반도체와의 경계를 많게 할 수가 있으므로 한층 더 출력을 향상시킬 수가 있다.

[0077] 상기와 같은 복수개의 개구부는, 거의 같은 형상이 되도록 형성하는 것으로 복수개의 개구부를 효율적으로 형성하기 쉬워진다. 더욱이 면내의 분포도 균일하게 되기 쉽고 얼룩이 없는 발광을 얻을 수 있다. 형상으로서, 사각형, 원형, 삼각형 등의 여러 가지의 형상을 이용할 수가 있다. 바람직하게는 인접하는 개구부와 일정한 거리간격을 두고 균일하게 분산시키도록 복수개 형성시킴으로써 쉽게 균일한 발광을 얻을 수 있다. 또한, 복수개의 개구부의 면적을 거의 같도록 형성함으로써 개구부가 형성되는 위치에 의해 바람직한 형상을 선택할 수가 있다.

[0078] 도 14의 (a) 내지는 14의 (d)는, 여러가지 변형예에 대한 개구 전극의 형상을 나타낸 것이다. 도 14에 있어서, n층 반도체층(30) 위에, p층 반도체층(32)이 형성되며 그 위에 p층 오믹 전극인 개구전극(34)이 형성되며 그 일부에 p층 패드전극(36)이 형성되어져 있다. 또한, p층 반도체층(32)을 에칭하여 노출시킨 n층 반도체층(30) 위에, n층 패드전극(38)이 형성되어 있다. 개구전극(34)에는, 복수개의 원형 개구부가 배열되어 있다. 도 14의 (b)는, 개구전극(34)의 원형 개구부의 치수가 큰 경우의 예이다. 도 14의 (c) 및 14의 (d)는, 개구전극(34)와 p층 패드전극(36)만을 나타낸 것이다. 도 14의 (c)에 나타난 바와같이, p층 오믹전극 내에 설치하는 개구부는 주위가 막히지 않은 오픈한 형상이어도 좋다. 이 경우에 p층 오믹전극은 복수개의 선상전극을 접합한 것 같은 형상이 된다. 개구부는, 많은 전류가 흐르는 전류의 통로에 형성하지 않는 것이 바람직하다. 또한, 도 14의 (d)에 나타난 바와같이 n층 패드전극(도시하지 않음)을 중심으로서 동심원 형상으로 배열된 복수개의 원호(圓弧)상으로 개구부를 설치해도 좋다. 이러한 개구형상으로 함에 따라 발광의 균일성을 높일 수가 있다.

[0079] 또한, p층 오믹전극의 단부 단면형상은 도 15의 (a)와 같이 수직이어도 좋지만, 도 15의 (b)에 나타난 바와같이, 메사형상(사다리꼴 형상)인 것이 바람직하다. 특히 질화 갈륨계 화합물반도체 발광소자의 경우, p층 오믹전극의 주변부의 발광강도가 높은 성질이 있기 때문에, 단부(端部) 단면을 메사형상(사다리꼴 형상)으로 함으로써 효율적으로 광을 방출할 수가 있다. 그러한 경우, 단부 단면이 갖는 테이퍼 각 θ 은, $30^\circ \leq \theta < 90^\circ$ 인 것이 바람직하다. 테이퍼각이 30° 미만인 경우 테이퍼 부분에 있어서의 p층 오믹전극의 저항값이 커지므로 전극의 주변이 강하게 빛나는 성질을 유효하게 이용하기 어려워진다.

[0080] (2) 반도체 발광소자의 형상

[0081] 본 발명은, 기관 표면상에, 기관과는 재질이 다른 적어도 두 층의 반도체층과 발광영역을 적층 구조로 막을 형성하고 있다. 즉, 기관과 반도체층의 재질은 서로 다르다. 여기서 기관으로서 절연성기관을 이용하는 경우, 예를 들면 사파이어 기관위에 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체층을 형성하는 경우 등에 있어서, 전극은 기관에 형성되지 못하고 동일면 측에 n전극과 p전극의 2개의 전극을 형성할 필요가 있다. 이때, 예를 들면 n형 반도체층, 발광영역, p형 반도체층의 순서로 형성하는 질화물 반도체소자는, p형 반도체층 표면의 일부를 n형 반도체층의 표면이 노출될 때까지 에칭하여 p형 반도체층 표면에 p전극, 노출한 n형 반도체층의 표면에 n전극을 형성하여 반도체층 표면으로부터 보았을 때, 도 16과 같이 4각형 모양의 반도체소자의 2개의 대향하는 정점에 각각의 전극을 배치 형성한다.

[0082] 이 경우, 반도체발광소자의 측면에서 외부로 나오는 광은 n형 반도체층을 노출시킬 때에 형성된 측면에 있어서 n전극 또는 n전극과 접속하는 와이어 등의 외부 접속단자에 의해 차단된다.

[0083] 여기서, 도 17에 나타난 바와같이, n형 반도체층을 노출하는 부위를 p형 반도체층의 내부로 하고, p형 반도체층의 표면의 내부에 있어서 n형 반도체층을 노출하여 설치함으로써 n형 반도체층과 p형 반도체층의 사이에 끼여져 발광하는 발광영역이 반도체발광소자의 외측의 측면 모든면에 설치되므로, 외부로의 광 방출 효율이 향상된다. 기관상에 p형 반도체층, 발광영역, n형 반도체층의 순서로 적층하는 소자의 경우는 n형 반도체층의 내부에 p형 반도체층의 노출면을 구성함으로써 같은 효과를 얻을 수 있다.

- [0084] 또한, 도 17에 나타난 바와같이, 한쪽의 도전형의 반도체층 표면의 내부를 에칭하여 다른 쪽의 도전형의 반도체층 표면을 노출시켜 형성하는 경우, 전자의 반도체층의 표면에, 혹은 개구부를 갖는 전극을 형성하는 경우는 전자의 반도체층 및 개구부를 갖는 전극의 표면에 패드전극으로부터 연신(延伸)한 확산전극을 구성하는 것으로, 전자(前者)의 반도체층의 전면에 균일하게 전류가 흐르게 되며 발광영역에서의 발광이 얼룩이 없이 균일하게 되어 바람직하다. 더욱이 이 확산전극은 반도체발광소자의 외형의 형상에 따라 전자의 반도체층의 내부에 설치함으로써, 더욱 균일한 발광이 되어 바람직하다.
- [0085] 또한, 반도체발광소자의 외형의 형상으로서, 반도체층 표면으로부터 보았을 때 4각형의 형상 또는 삼각형의 형상이라도 좋고, 그 외 다각형으로도 할 수 있지만, 에칭에 의해 노출되는 면 및 노출된 면에 형성되는 전극을 반도체 발광소자의 외형을 구성하는 정점을 향하여 일부 연신하여 형성함으로써, 전류가 균일하게 흐르기 쉬워져 발광 영역에서의 발광이 얼룩이 생기지 않고 균일하게 되어 바람직하다.
- [0086] 본 발명의 발광소자는 예를들면, 질화 갈륨계(적어도 갈륨과 질소를 포함한다)의 반도체 발광소자의 경우, 전극까지 형성한 발광소자의 표면에 YAG를 포함한 형광체를 수지와 혼합시켜 형성함으로써, 광 방출 효율이 높은 백색의 발광소자를 얻을 수 있으며, 또한 적당한 형광체를 선택함으로써 여러 가지의 발광파장을 가진 광 방출 효율이 높은 발광소자를 얻을 수 있다.
- [0087] 본 발명에서 이용하는 p전극 및 n전극이란, 적어도 반도체층에 접하여 형성되는 전극으로서, 접하는 반도체층과 양호한 오믹 특성을 나타내는 재료가 적절히 선택된다.
- [0088] (실시예 1)
- [0089] 기관으로서 A면(11-20)에 오리엔테이션 플랫이 있는 C면(0001)을 주 면으로 하는 사파이어기관을 이용한다.
- [0090] 우선 사파이어기관(10) 위에 도 4의 (a)에 나타난 바와같이 에칭 마스크가 되는 SiO₂막(30)을 형성한다.
- [0091] 다음에 한 변이 5 μ m인 정삼각형의 포토마스크를 사용하고, 정삼각형의 한 변이 오리엔테이션 플랫과 수직이 되도록 포토마스크를 대면시켜 정삼각형의 각 변을 사파이어의(1-100), (01-10), (-1010), 즉 M면에 거의 평행이 되도록 하고 도 4의 (b), 도 4의 (c)에 나타난 바와같이 SiO₂막(30)과 사파이어기관(10)을 RIE로 3~4 μ m에 칭 한 후, 도 4의 (d)에 나타난 바와같이 SiO₂막(30)을 제거하면 사파이어 기관(10)의 표면 부분에는 도 11의 (b)에 나타나는 블록부(20)(사선부가 에칭 되어있지 않은 영역)의 반복패턴이 형성된다. 블록부의 한 변의 길이 a=5 μ m, 블록부와 블록부의 간격 b=2 μ m으로 하고, 블록부의 피치(인접하는 블록부끼리의 중심간의 거리)는 6.3 μ m이다. 또한, 블록부 측면의 경사각은 120°이다.
- [0092] 다음에 블록부(20)의 반복패턴이 형성된 사파이어 기관(10)위에, n형 반도체층으로서 Al_xGa_{1-x}N(0≤x≤1)의 저온 성장 버퍼층을 100Å, 인도프의 GaN를 3 μ m, Si도프의 GaN를 4 μ m, 인도프의 GaN를 3000Å 적층하고, 계속해서 발광영역이 되는 다중양자우물의 활성층으로(우물층, 장벽층)=(인도프의 InGa_xN, Si도프의 GaN)를 각각의 막 두께를(60Å, 250Å)로하여 우물층이 6층, 장벽층이 7층이 되도록 교대로 적층한다. 이 경우, 마지막에 적층하는 장벽층은 인도프의 GaN라도 좋다. 단, 저온성장 버퍼층 위에 형성하는 제1층을 인도프의 GaN으로 함으로써 보다 균일하게 블록부(20)를 매워 그 위에 형성하는 반도체층의 결정성을 양호하게 할 수가 있다.
- [0093] 다중양자우물의 활성층을 적층 한 후, p형 반도체층으로서 Mg도프의 AlGa_xN를 200Å, 인도프의 GaN를 1000Å, Mg도프의 GaN를 200Å 적층한다. p형 반도체층으로서 형성하는 인도프의 GaN층은, 인접하는 층으로부터의 Mg의 확산에 의해 p형을 나타낸다.
- [0094] 다음에 n전극을 형성하기 위해서, Mg도프의 GaN으로부터 p형 반도체층과 활성층 및 n형 반도체층의 일부까지 에칭하고 Si도프의 GaN층을 노출시킨다.
- [0095] 다음으로 p형 반도체층의 표면 전면에 Ni/Au로 이루어지는 투광성의 p전극을, 더욱이 투광성의 p전극상에 있어서 n형 반도체층의 노출면과 대향하는 위치에 Au로 이루어지는 p패드 전극을 형성하고, n형 반도체층의 노출면에 W/Al/W로 이루어지는 n전극 및 Pt/Au로 이루어지는 n패드 전극을 형성한다.
- [0096] 마지막으로 웨이퍼를 4각형 모양으로 칩화하여 350 μ m□의 반도체 칩을 얻는다. 이것을 반사경을 갖춘 리드프레임에 실장 하여 포탄형의 LED를 제작한다.
- [0097] 이것에 의해 얻어진 LED는 순방향전류 20mA에 있어서, 발광파장 400nm, 외부로의 발광출력이 9.8mW의 LED를 얻을 수 있었다.

- [0098] (비교예 1)
- [0099] 비교예에서 사파이어기판의 표면에 요철을 구성하지 않고, 다른 구성은 실시예 1과 같이 하여 포탄형 LED를 형성하였더니 순방향전류 20mA에 있어서 외부로의 발광출력이 8.4mW였다
- [0100] (실시예 2)
- [0101] 기관으로서 A면(11-20)에 오리엔테이션 플랫폼이 있는 C면(0001)을 주 면으로 하는 사파이어기판을 이용한다.
- [0102] 기관의 가공 및 n형 반도체층으로부터 p형 반도체층까지의 적층은 실시예 1과 같게 한다.
- [0103] 다음에 n전극을 형성하기 위해서, Mg도프의 GaN으로 이루어지는 p형 반도체층과 활성층 및 n형 반도체층의 일부를 에칭 하여 Si도프의 GaN으로 이루어지는 n형 반도체층을 노출시킨다.
- [0104] 다음으로 한 변이 5 μm 인 정삼각형으로 이루어지는 개구로서, 도 16에 나타낸 것 같은 정삼각형의 개구가 단위면적 당 가장 조밀하게 충전되는 것 같은 패턴의 포토마스크를 사용하여, Ni/Au로 이루어지는 투광성의 p전극을 p형 반도체층 표면의 거의 전면에 형성한다.
- [0105] 더욱이 투광성의 p전극상에 있어서, n형 반도체층의 노출면과 대향하는 위치에 Au로 이루어지는 p패드 전극을 형성하여 n형 반도체층의 노출면에 Ti/Al로 이루어지는 n전극 및 Pt/Au로 이루어지는 n패드전극을 형성한다.
- [0106] 마지막으로 4각형 모양으로 웨이퍼를 칩화하여 반도체 발광소자를 얻는다. 이것을 반사경을 갖춘 리드프레임에 실장하여 포탄형의 LED를 제작한다.
- [0107] 이것에 의해 얻어지는 LED는 p전극의 둘레 주위의 다른 부분보다 강하게 빛난다고 하는 성질에 의해, 실시예 1보다 발광 출력이 향상된다.
- [0108] (실시예 3)
- [0109] 기관으로서 A면(11-20)에 오리엔테이션 플랫폼이 있는 C면(0001)을 주 면으로 하는 사파이어 기관을 이용한다.
- [0110] 기관의 가공 및 n형 반도체층으로부터 p형 반도체층까지의 적층은 실시예 1과 같게 한다.
- [0111] 다음에 n전극을 형성하기 위해서 Mg도프의 GaN으로부터 p형 반도체층과 활성층 및 n형 반도체층의 일부를 에칭하고 Si도프의 GaN층을 노출시킨다.
- [0112] 다음으로 한 변이 7.7 μm 인 정사각형으로 6.3 μm 의 간격으로 배열하여 개구율 30%로 이루어지는 개구에서 만나며 Rh로 이루어지는 p전극을 p형 반도체층 표면의 거의 전면에 형성한다.
- [0113] 이어서 p전극상에서, n형 반도체층의 노출면과 대향하는 위치에 Pt/Au로 이루어지는 p패드 전극을 형성하고 n형 반도체층의 노출면에 W/Al/W로 이루어지는 n전극 및 Pt/Au로 이루어지는 n패드전극을 형성한다.
- [0114] 마지막에 웨이퍼를 칩화하여 반도체 발광소자를 얻는다. 이것을 반사경을 갖춘 리드프레임에 실장하여 포탄형 LED를 제작하였다.
- [0115] 이것에 의해 얻어진 반도체 발광소자는 p전극의 둘레 주위의 다른 부분보다 강하게 빛나는 성질을 이용하고, 더욱이 전극에 발광과장에 대해서 고 반사하는 재료를 이용하여 전극에서의 빛의 흡수성분을 감소시킴으로써 실시예 1이나 실시예 2보다 발광 출력이 향상되었다. 포탄형 LED의 발광 출력은 13.2 mW였다.
- [0116] (실시예 4)
- [0117] 실시예 3의 발광소자에 있어서 p전극을, 도 14의 (c)와 같은 스트라이프(stripe: 줄무늬)모양으로 형성한다. 이러한 스트라이프 전극구조를 채용함에 따라, p측 패드전극으로부터 반도체층에 공급되는 전류가 면내에서 균일화되어 발광효율이 향상된다.
- [0118] p전극의 스트라이프 틈새는 반도체층이 노출되는 개구부로서 형성되기 때문에 개구부를 증가시키면 광 방출 효율이 향상된다. 이 때, 반도체층이 노출된 복수개의 스트라이프 틈새에 대응하는 개구부 5의 총면적 S_a 와 반도체층(102)이 노출되어 있지 않는 전극부분의 면적(S_b)을 합계한 값을 S로 하고, 개구부의 안쪽둘레의 길이의 총합을 L로 하여 $L/S \geq 0.024 \mu\text{m}/\mu\text{m}^2$ 로 하는 것이 바람직하다.
- [0119] (실시예 5)
- [0120] 기관으로서 A면(11-20)에 오리엔테이션 플랫폼이 있는 C면(0001)을 주 면으로 하는 사파이어 기관을 이용한다.

- [0121] 기판의 가공 및 n형 반도체층으로부터 p형 반도체층까지의 적층은, 실시예 1과 같게 한다.
- [0122] 다음으로 p형 반도체층의 표면의 내부에서, 특히 중심부에 있어서 Si도프의 GaN층이 노출될 때까지 에칭한다. 이 때의 에칭에 의해 노출하는 면은 도 17에 나타난 바와같이, 반도체 발광소자의 외형을 구성하는 3개의 정점을 향하여 일부 연신(延伸)하여 형성한다.
- [0123] 다음에 한 변이 $5\mu\text{m}$ 인 정삼각형으로서 정삼각형이 단위면적당 가장 조밀하게 충전되도록 패터닝의 포토마스크를 사용하고 Rh로 이루어지는 p전극(104)을 p형 반도체층 표면의 거의 전면에 정삼각형의 형상으로 형성한다.
- [0124] 이어서 p전극(104)상에 Pt/Au로 이루어지는 p패드 전극 겸 p확산전극(106)을 형성한다. 이 p패드 전극 겸 p확산전극(106)은 도 17에 나타난 바와같이, 정삼각형이 되는 반도체 발광소자의 외형의 형상을 따라 상기 반도체층의 내부에 패드 전극을 연신하여 설치한다. 이 전극을 설치함으로써, 반도체층 모든면의 전류가 균일해지기 쉽고 이것이 확산전극으로서 기능한다.
- [0125] 또한 n형 반도체층의 노출면에 W/Al/W로 이루어지는 n전극 및 Pt/Au로 이루어지는 n패드전극(103)을 형성한다.
- [0126] 마지막으로 정삼각형의 형상으로 웨이퍼를 칩화하여 반도체 발광소자를 얻는다. 이 발광소자를 상면에서 보면 도 17과 같이 된다.
- [0127] 이것에 의해 얻어지는 발광소자는 p전극의 둘레의 근방이 다른 부분보다 강하게 빛나는 성질을 이용하고, 더욱이 전극에 발광과장에 대해서 고 반사하는 재료를 이용하여 전극에서의 빛의 흡수성분을 감소시키고, 더욱이 다중양자우물 구조의 발광영역을 반도체 발광소자의 외측 측면의 전면에 구성함으로써 발광출력이 향상된다.
- [0128] (실시예 6)
- [0129] 실시예 5에서 얻어지는 반도체 발광소자의 상면 및 측면에 형광체로서 이트륨·알루미늄 산화물계 형광물질을 베이스로 한 $\text{Y}_3\text{Al}_5\text{O}_{12}\text{Y}:\text{Ce}(\text{YAG}:\text{Ce})$ 가 함유된 투광성 수지를 형성한다.
- [0130] 이것에 의해 얻어지는 반도체 발광소자는 발광출력이 높은 백색광을 발광한다.
- [0131] (실시예 7)
- [0132] 본 실시예에서, 여러 가지의 요철의 평면형상에 대하여 요철형성의 효과를 칩과 램프의 양쪽 모두에서 확인하였다. 우선, 기판으로서 A면(11-20)에 오리엔테이션 플랫폼이 있는 C면(0001)을 주 면으로 하는 사파이어 기판을 이용한다.
- [0133] 다음으로 사파이어 기판에 대해 (i)~(iv)의 4 종류의 가공을 실시한다. 사파이어 기판의 표면으로의 요철의 형성은 실시예 1과 마찬가지로 실시한다.
- [0134] (i) 사파이어 기판의 표면에 도 11의 (b)에 나타난 바와같이, 정삼각형의 볼록부를 형성한다. 정삼각형의 볼록부는, 그 한 변이 사파이어 기판의 오리엔테이션 플랫폼과 직교하도록 배치하고, 정점의 방향이 좌우교대로 되도록 배열한다. 정삼각형의 볼록부의 한 변을 $5\mu\text{m}$, 볼록부 끼리의 간격을 $2\mu\text{m}$ 로 한다.
- [0135] (ii) 사파이어 기판의 표면에, 도 11의 (l)에 나타난 바와같이, 마름모꼴(rhomboids)의 볼록부를 형성한다. 마름모꼴의 볼록부의 한 변을 $4\mu\text{m}$, 볼록부 끼리의 간격을 $2\mu\text{m}$ 로 한다.
- [0136] (iii) 사파이어 기판의 표면에 도 11의 (m)에 나타난 바와같이 육각형의 볼록부를 형성하고, 육각형의 볼록부의 한 변을 $3\mu\text{m}$, 볼록부 끼리의 간격을 $2\mu\text{m}$ 로 한다.
- [0137] (iv) 사파이어 기판의 표면에 요철을 형성하지 않는다.
- [0138] 다음에 4 종류의 사파이어기판(10) 위에, n형 반도체층으로서 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)의 저온성장 버퍼층을 $100\text{\AA}$, 언도프의 GaN를 $3\mu\text{m}$, Si도프의 GaN를 $4\mu\text{m}$, 언도프의 GaN를 $3000\text{\AA}$ 적층하고, 계속해서 발광영역이 되는 다중양자우물의 활성층으로서 (우물층, 장벽층)=(언도프의 InGaN, Si도프의 GaN)를 각각의 막 두께를($60\text{\AA}$, $250\text{\AA}$)로 하여 우물층이 6층, 장벽층이 7층이 되도록 교대로 적층한다. 이 경우, 마지막에 적층하는 장벽층은 언도프의 GaN이라도 좋다. 단, 저온성장 버퍼층 위에 형성하는 제 1층을 언도프의 GaN으로 함으로써, 보다 균일하게 오목부(20)를 메우고, 그 위에 형성하는 반도체층의 결정성을 양호하게 할 수가 있다.
- [0139] 다중양자우물의 활성층을 적층 한 후, p형 반도체층으로서 Mg도프의 AlGaN를 $200\text{\AA}$, Mg도프의 GaN를 $200\text{\AA}$ 적층한다.

[0140] 다음으로 n전극을 형성하기 위하여, Mg도프의 GaN으로부터 p형 반도체층과 활성층 및 n형 반도체층의 일부를 에칭하여, Si도프의 GaN층을 노출시킨다.

[0141] 다음에 p형 반도체층의 표면 전면에 Ni/Au로 이루어지는 투광성의 p전극을, 60Å/70Å의 두께로 형성한다. 더욱이 투광성의 p전극 상에 있어서, n형 반도체층의 노출면과 대향하는 위치에 Au로 이루어지는 p패드 전극을 형성하고 n형 반도체층의 노출면에 W/Al/W로 이루어지는 n전극 및 Pt/Au로 이루어지는 n패드 전극을 형성한다.

[0142] 웨이퍼 상태로 프로버(prober)를 이용해서 p패드 전극과 n패드 전극의 사이에 전류를 흘려 발광출력을 조사하면 표 1과 같이 된다. 표 1에서는 요철이 없는 경우의 발광출력을 1로 하여 발광출력의 강도의 비를 표시하고 있다.

표 1

블록부의 평면형상	발광출력비
(i)삼각형	1.48
(ii)마름모꼴	1.43
(iii)육각형	1.48
(iv)요철없음	1

[0144] 표 1에 나타난 바와같이, 블록부의 형상이 어느 경우에서나 평탄한 사파이어 기판을 이용한 경우에 비하여, 43% 이상 높은 발광출력을 얻을 수 있었다. 이처럼, 반사경을 이용하지 않는 칩 상태로 정면회도의 평가를 실시하면 요철형성에 의한 발광출력의 증대효과가 현저하게 나타난다.

[0145] 다음에 웨이퍼를 4각형의 모양으로 칩화하고, 350 μ m $\square$ 의 반도체 칩을 얻는다. 이것을 반사경을 갖춘 리드프레임에 실장하여 포탄형의 LED를 제작한다.

[0146] 제작한 LED의 Vf와 20mA에 있어서의 발광출력을 평가하면 표 2와 같다. 단, LED의 발광파장은 460nm이다.

표 2

블록부의 평면형상	Vf(V)	발광출력(mW)	출력비
(i)삼각형	3.54	10.08	1.14
(ii)마름모꼴	3.55	10.01	1.13
(iii)육각형	3.51	10.30	1.16
(iv)요철없음	3.48	8.85	1

[0148] 표 2에 나타난 바와같이, 블록부의 형상이 어떠한 경우이더라도 평탄한 사파이어 기판을 이용한 경우에 비해 13%이상 높은 발광출력을 얻을 수 있었다. 특히, 본 실시예에 대하여, 블록부의 형상이 육각형인 경우에 가장 높은 발광 출력을 얻을 수 있었다.

[0149] (실시예 8)

[0150] p전극을 Ni/Au전극으로부터, Rh 개구전극으로 바꾼 것을 제외하고는 실시예 7과 같다. Rh전극의 개구형상은, 한 변이 7.7 μ m인 정사각형으로 하여, 6.3 μ m의 간격으로 배열하고 개구율을 30%로 한다.

[0151] 웨이퍼 상태로 프로버를 이용해 p패드 전극과 n패드 전극의 사이에 전류를 흘려 발광출력을 조사하면 표 3과 같이 된다. 표 3에서는 요철이 없는 경우의 발광출력을 1로하여 발광출력의 강도의 비를 나타내고 있다.

표 3

블록부의 평면형상	발광출력비
(i)삼각형	1.54
(ii)마름모꼴	1.56
(iii)육각형	1.65
(iv)요철없음	1

[0153] 표 3에 나타난 바와같이, 블록부의 형상이 어떠한 경우이더라도 평탄한 사파이어 기판을 이용한 경우에 비해,

54%이상 높은 발광 출력을 얻을 수 있다.

[0154] 포탄형 LED를 제작하여 Vf와 20mA에 있어서의 발광출력을 평가하면 표 4와 같이 된다. 단, LED의 발광파장은 460nm이다.

丑 4

[0155]	블록부의 평면형상	Vf(V)	발광출력(mW)	출력비
	(i)삼각형	3.87	12.74	1.17
	(ii)마름모꼴	3.96	12.95	1.19
	(iii)육각형	4.08	13.06	1.20
	(iv)요철없음	3.97	10.85	1

[0156] 표 4에 나타난 바와같이, 볼록부의 형상이 어떠한 경우이더라도 평탄한 사파이어 기판을 이용한 경우에 비하여 17%이상 높은 발광출력을 얻을 수 있다. 특히, 본 실시예에 있어서, 볼록부의 형상이 육각형인 경우에 가장 높은 발광출력을 얻을 수 있다.

[0157] 실시예 7과 실시예 8의 대비에서 알 수 있듯이, p전극을 개구전극으로 함으로써, 개구전극과 요철기판이 상승적으로 작용하여, 요철 형성의 효과가 한층 현저하게 나타난다.

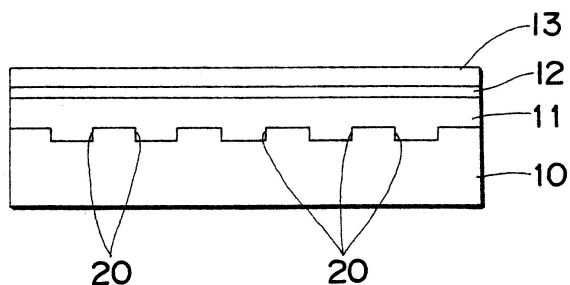
[0158] 본 발명은 첨부 도면을 참조하면서 바람직한 실시 형태에 관련해 충분히 기재되어 있지만, 이 기술은 명백하게 당업자에게 있어서 여러 가지의 변형이나 수정이 가능하다. 그러한 변형이나 수정은 첨부한 청구의 범위에 의한 본 발명의 범위로부터 벗어나지 않는 한, 그 안에 포함된다고 하는 것은 당연하다 할 것이다.

부호의 설명

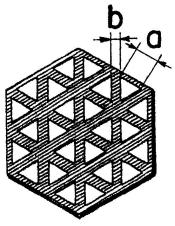
[0159]	10 : 사파이어기판	11 : GaN반도체
	12 : MQW발광영역	13 : p형 반도체층
	30 : SiO ₂ 막	32 : p측 반도체층
	34 : 개구전극	36 : p측 패드전극
	38 : n측 패드전극	103 : n 패드전극
	106: p 패드전극 겸 p 확산전극	

도면

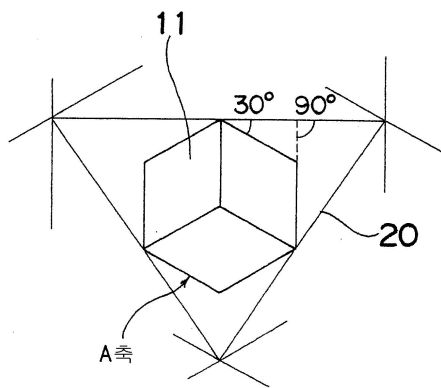
도면1



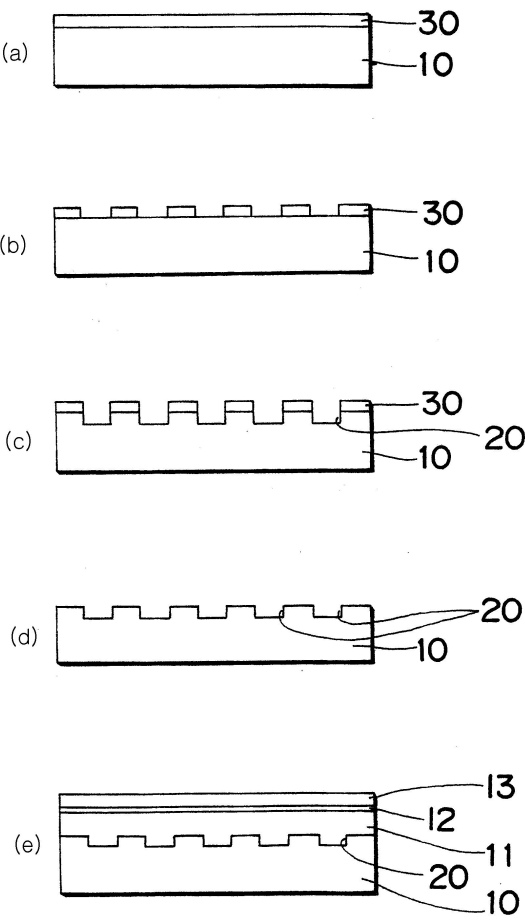
도면2



도면3

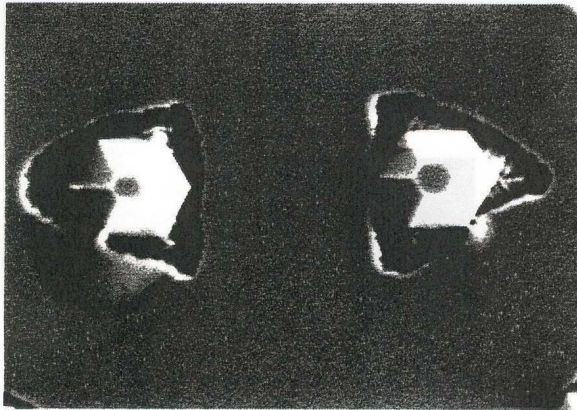


도면4

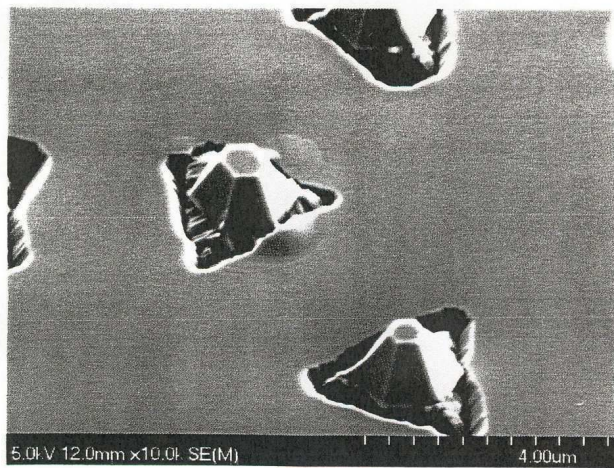


도면5

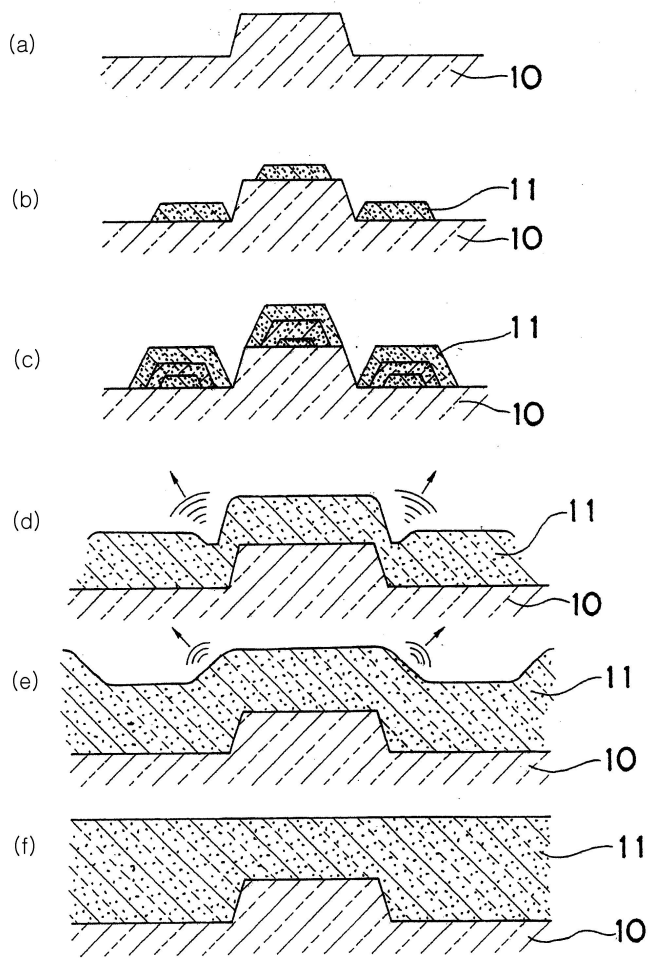
(a)



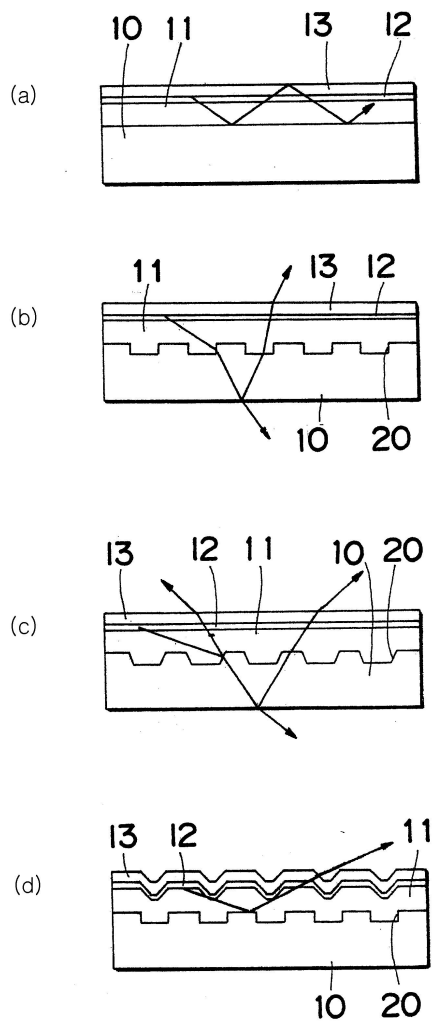
(b)



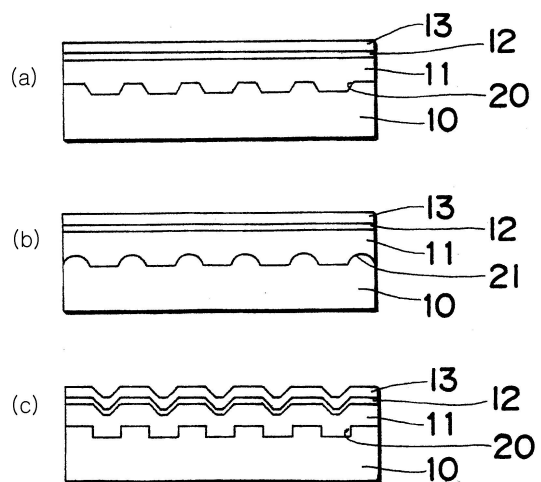
도면6



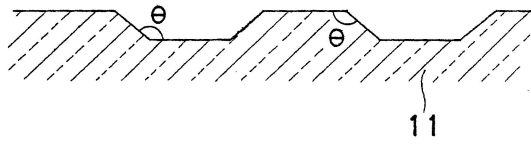
도면7



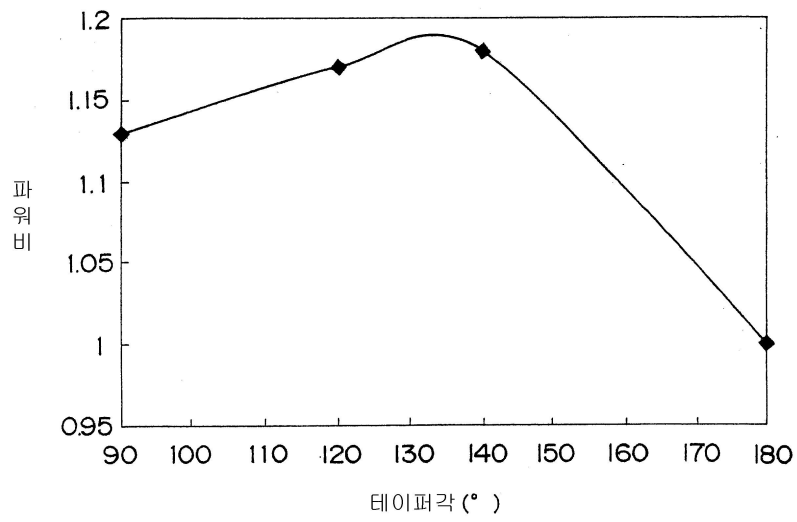
도면8



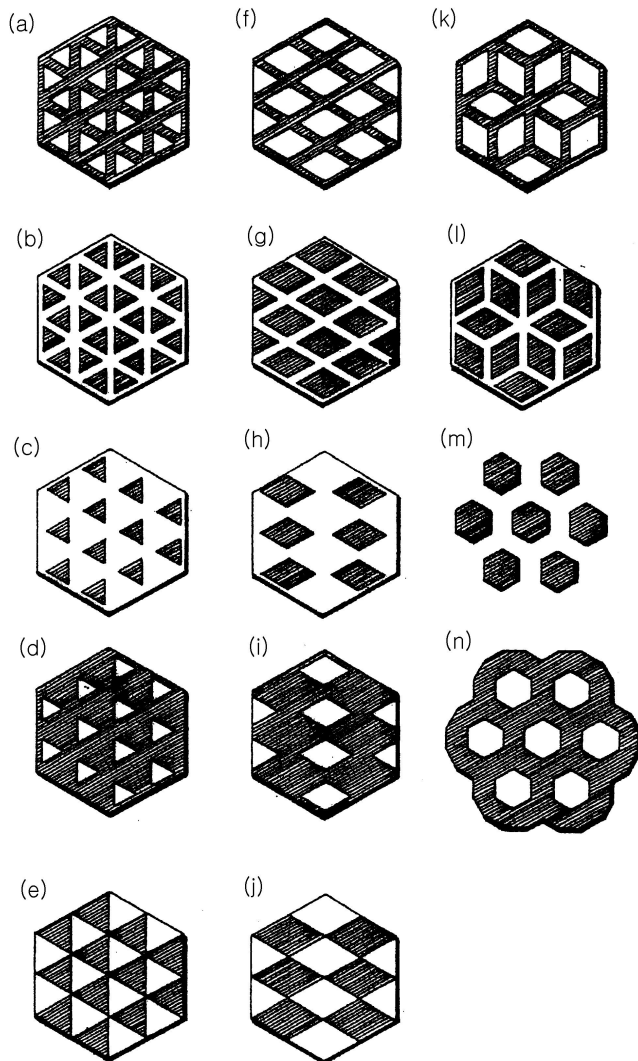
도면9



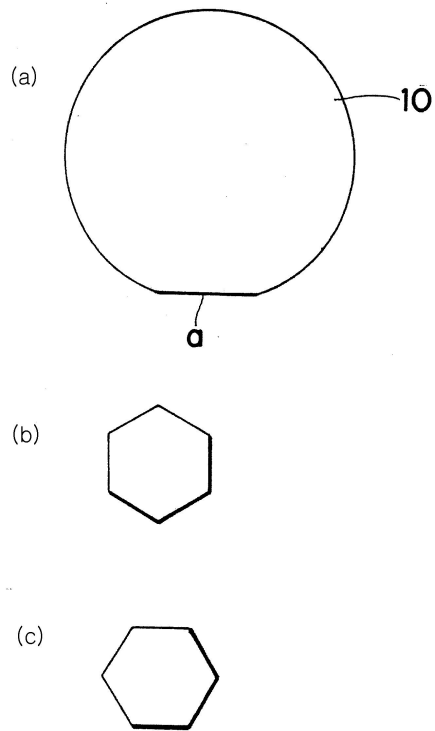
도면10



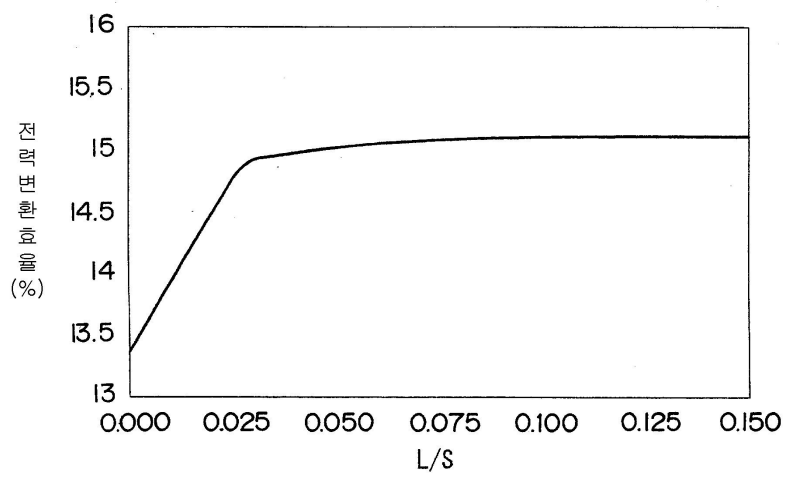
도면11



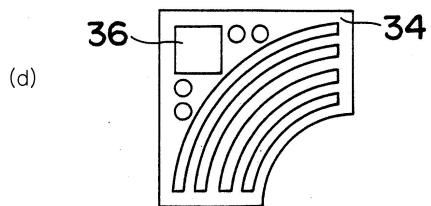
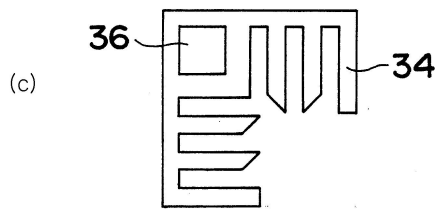
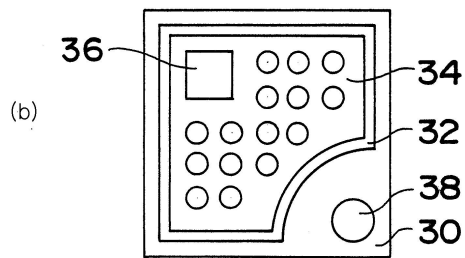
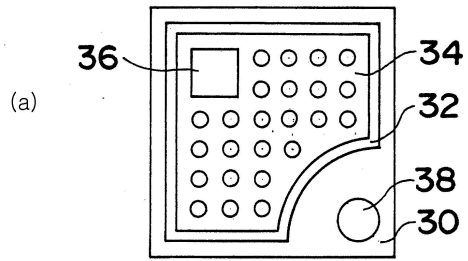
도면12



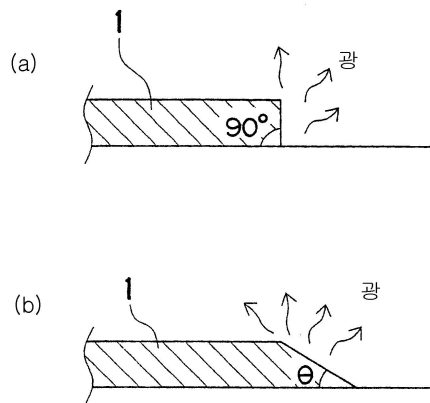
도면13



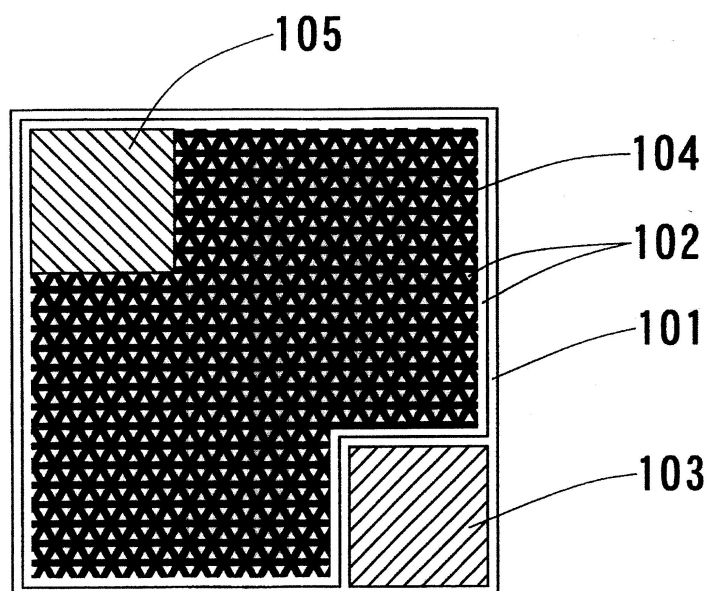
도면14



도면15



도면16



도면17

