

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第6994501号
(P6994501)

(45)発行日 令和4年1月14日(2022.1.14)

(24)登録日 令和3年12月15日(2021.12.15)

(51)国際特許分類 F I
H 0 4 N 5/369(2011.01) H 0 4 N 5/369
G 0 1 B 11/00 (2006.01) G 0 1 B 11/00 H

請求項の数 15 (全9頁)

(21)出願番号	特願2019-510418(P2019-510418)	(73)特許権者	514145729
(86)(22)出願日	平成29年10月31日(2017.10.31)		ノースロップ グルマン システムズ コーポレーション
(65)公表番号	特表2019-536301(P2019-536301 A)		NORTHROP GRUMMAN SYSTEMS CORPORATION
(43)公表日	令和1年12月12日(2019.12.12)		アメリカ合衆国 バージニア州 22042-4511 フォールズ チャーチ フェアビュー パーク ドライブ 2980
(86)国際出願番号	PCT/US2017/059194	(74)代理人	100082072
(87)国際公開番号	WO2018/093560		弁理士 清原 義博
(87)国際公開日	平成30年5月24日(2018.5.24)	(72)発明者	クルトゥラン, デンポール
審査請求日	令和2年6月9日(2020.6.9)		アメリカ合衆国 90250 カリフォルニア州 ホーソーン ウェスト149番ブレイス 5511 ユニット 15
(31)優先権主張番号	15/353,936	審査官	大室 秀明
(32)優先日	平成28年11月17日(2016.11.17)		最終頁に続く
(33)優先権主張国・地域又は機関	米国(US)		

(54)【発明の名称】 画素データとノイズ信号の比較をオーバーサンプリングすることによる画素情報リカバリ

(57)【特許請求の範囲】

【請求項1】

電子光処理セルであって、該電子光処理セルは：

フォトセンサユニットであって、フォトセンサに当たる光の量に比例したアナログ電気出力を供給するフォトセンサユニット；

フォトセンサユニットからの出力と無相関のノイズ出力を供給するノイズ源；

コンパレータであって、画像のフレーム中において複数回、アナログ電気出力およびノイズ出力を比較し、各比較を示す2値デジタル出力を供給する、コンパレータ；

デジタルカウンタであって、フレーム中に2値デジタル出力をカウントし、フレームの終わりにカウントを格納し、格納されたカウントの値はフォトセンサに当たる光と比例し、格納されたカウント値はフレーム内の様々な位置を表わす複数のそのような値に基づいて画像をレンダリングするための画像処理装置の使用に適している、デジタルカウンタを含む電子光処理セル。

【請求項2】

各フレーム中に複数のクロック出力をもたらすクロックジェネレーター、およびクロック出力間の与えられた状態で2値デジタル出力を保持するデジタルラッチをさらに含む、請求項1に記載の電子光処理セル。

【請求項3】

カウンタ値が増加する割合を縮小するために予定値に到達している格納されたカウント値に基づいてアナログ電気出力のレベルを変更するオートゲインコントロール（AGC）

回路をさらに含む、請求項 1 に記載の電子光処理セル。

【請求項 4】

フォトセンサはそれ自体の出力としてアナログ電気出力を持つアンプを含み、A G C 回路はアンプの増幅定数を縮小し、アナログ電気出力の規模を縮小し、したがってカウンタがインクリメントされる割合を縮小する、請求項 3 に記載の電子光処理セル。

【請求項 5】

2 値デジタル出力を十分にオーバーサンプリングするためにフレーム中のクロック出力数は 4 0 9 6 より多く、それによって各フレームの終わりにカウンタによって保持されたカウントが、フレーム中にフォトセンサに当たる光の規模と比例する値を示す、請求項 2 に記載の電子光処理セル。

10

【請求項 6】

画像のフレーム中にフォトセンサに当たる光の規模と比例するデジタル値を生成するための方法であって、該方法は：

フォトセンサに当たる光の量に比例したアナログ電気出力を生成する工程；

アナログ電気出力と無相関のノイズ出力を生成する工程；

各フレーム中に複数回、アナログ電気出力とノイズ出力を比較し、各比較を表す 2 値デジタル出力を生成する工程；

各フレーム中に 2 値デジタル出力をカウントし、フレームの終わりにカウントを格納する工程であって、格納されたカウントの値はフォトセンサに当たる光と比例し、格納されたカウントの値は画像をレンダリングするために画像処理装置による使用に適している、工程を含む方法。

20

【請求項 7】

各フレーム中に複数のクロック出力を生成し、クロック出力間の与えられた状態で 2 値デジタル出力を保持するためにデジタルラッチを使用する工程をさらに含む、請求項 6 に記載の方法。

【請求項 8】

カウント値が増加する割合を縮小するために予定値に到達する格納されたカウンタ値に基づいてアナログ電気出力のレベルを変更するオートゲインコントロール（A G C）を供給する工程をさらに含む、請求項 6 に記載の方法。

【請求項 9】

それ自体の出力としてアナログ電気出力を持つアンプを使用する工程であって、A G C はアンプの増幅定数を縮小し、アナログ電気出力の規模を縮小し、したがってカウントの割合を縮小させる、工程をさらに含む、請求項 8 に記載の方法。

30

【請求項 1 0】

フレーム中のクロック出力数は 4 0 9 6 より多く、かつ 2 値デジタル出力を十分にオーバーサンプリングし、それによって各フレームの終わりのカウントがフレーム中にフォトセンサに当たる光の規模と比例する値を示す、請求項 7 に記載の方法。

【請求項 1 1】

電子機器であって、該電子機器は：

光のパルスを出力する発光源；

フォトセンサに当たる光の規模に比例したアナログ電気出力を供給するフォトセンサユニット；

フォトセンサユニットからの出力と無相関のノイズ出力を供給するノイズ源；

コンパレータであって、アナログ電気出力およびノイズ出力を比較し、標的からの光パルスの反射に対応する反射された光パルスを検知するフォトセンサユニットを表す 2 値デジタル出力を供給する、コンパレータ；

予定周波数をもつ連続するクロック信号を出力するクロック；

クロックとコンパレータに連結されているデジタルカウンタであって、1 つの光パルスの生成とコンパレータからの 2 値デジタル出力との間に画定されているフレーム中に生じるクロック信号の数をカウントし、その数の値は標的から反射された光のパルスがフ

40

50

フォトセンサユニットに到達するために必要な時間に比例する、デジタルカウンタを含む電子機器。

【請求項 1 2】

反射された光パルスの既知の移動速度および反射された光パルスがフォトセンサユニットに到達するのに必要な時間に基づいて、値をフォトセンサユニットからの標的の距離へと変換する距離換算装置をさらに含む、請求項 1 1 に記載の電子機器。

【請求項 1 3】

判定された距離の正確性を高めるためにフレーム中のクロック信号の予定周波数は 4 0 9 6 より多い、請求項 1 2 に記載の電子機器。

【請求項 1 4】

標的までの距離を判定するための方法であって、該方法は：

光のパルスを生成する工程；

フォトセンサに当たる光に比例したアナログ電気出力を生成する工程；

アナログ電気出力と無相関のノイズ出力を生成する工程；

アナログ電気出力およびノイズ出力を比較し、その標的からの光パルスの反射に対応する反射された光パルスを検知するフォトセンサユニットを表す 2 値デジタル出力を供給する工程；

予定周波数をもつ連続するクロック信号を生成する工程；

1 つの光パルスの生成とコンパレータからの 2 値デジタル出力との間に画定されているフレーム中に生じるクロック信号の数をカウントする工程であって、その数の値は標的から反射された光のパルスがフォトセンサユニットに到達するために必要な時間に比例する、工程；

反射された光パルスの既知の移動速度、および値と予定周波数に基づいて反射された光パルスがフォトセンサへ到達するために必要な時間に基づいて、値をフォトセンサから標的までの距離へと変換する工程を含む方法。

【請求項 1 5】

判定された距離の正確性を高めるためにフレーム中のクロック信号の予定周波数は 4 0 9 6 より多い、請求項 1 4 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

この発明は、個々の画素位置からの出力またはイベント検出のリカバリに関連し、より具体的には単位セルからのアナログ電圧をデジタル化する技術に関する。一実施形態では、単位セルのコンデンサーは必要ではない。

【背景技術】

【0 0 0 2】

アレイ中の個々のフォトディテクタからアナログ電流出力をデジタル化する一般的な技術は、比例電圧レベルへ電流出力を統合するためにコンデンサーを使用し、比例電圧レベルはその後アナログデジタル変換器によってデジタル信号に変換される。ピッチ、つまり隣接したフォトディテクタ間の距離、がより鮮明な画像解像度の増加を達成するために小さくなるほど、コンデンサーに利用可能な結果として生じる領域がより小さくなり、それにより、より少ない容量値を用いたコンデンサーの使用に結びつけることができる。これは、フォトディテクタの処理のダイナミックレンジおよび性能を下げかねない。したがって、一層密なフォトディテクタアレイおよび 1 つのセル位置当たりに関連する領域制限を適応可能にする必要性がある。

【発明の概要】

【0 0 0 3】

本発明は、この必要性を満たすことを目的とする。

【0 0 0 4】

典型的な電子光処理セルは、フォトセンサに当たる光の量に比例したアナログ電気出力を供給するためにフォトセンサユニットを使用する。ノイズ源は、各比較を表す2値デジタル出力を生成するために、コンパレータによって画像フレーム中において複数回、アナログ電気出力と比較されるノイズ出力を供給する。デジタルカウンタはフレーム中に2値デジタル出力をカウントし、フレームの終わりにカウントを格納し、格納されたカウントの値はフォトセンサに当たる光と比例する。格納されたカウントの値は画像をレンダリングするための画像処理装置による使用に適している。

【0005】

本発明の別の実施形態は、上記の実施形態で概して述べられている工程を行なうための典型的な方法を含む。

【図面の簡単な説明】

【0006】

本発明の典型的な実施の特徴は、請求項、および添付の図面から明らかとなる。

【図1】図1は、本発明のフォトディテクタ中のセルの典型的な実施形態のブロック図である。

【図2】図2は、アレイ中のセルの典型的な相互接続を示すダイアグラムである。

【図3】図3は、セルの典型的なX-Yアレイを図示する。

【図4】図4は、図1の実施形態に類似する別の典型的な実施形態のブロック図である。

【発明を実施するための形態】

【0007】

本発明の1つの様態はフォトディテクタのアレイ内の各セル中に利用可能な徐々に小さくなるエリアに適応させること、および各セルで要求される総領域の縮小に対する阻害要因を取り除くために各セル位置においてコンデンサおよびA/D変換器を使用する要求を排除する異なるアプローチに起因することに関連する問題の認識に帰している。

【0008】

典型的な回路および要素の相互関係を概して特定した後、回路のオペレーションが説明される。典型的なピクセルセンサ(105)は、それに当たる光(110)の量に比例する出力電流を供給する。トランスインピーダンスアンプ(115)はピクセルセンサ(105)からの出力電流を、コンパレータ(125)の1つの入力に連結される対応する比例電圧出力へと変換する。コンパレータ(125)の他の出力は、検出ために望まれる最小のセンサアナログ電圧よりも小さな規模および、望ましいフレームレートより何倍も速いオーバーサンプリング比(OSR)、例えば4096-16,384のOSRである周波数を持つ均一な無相関ノイズ電圧を受信する。コンパレータ(125)の出力は、クロックドフリップフロップ(135)のデータ(D)入力に接続される。フリップフロップ(135)の出力(Q)は、アップ/ダウンカウンタ(140)のアップ/ダウンカウンタ入力に連結される。カウンタ(140)からの直列出力(145)はラッチ(155)を介してデータ出力(Data Out)(160)に連結される。カウンタ(140)によって保持されたカウントの最上位ビットの一部だけを含む、カウンタ(140)からの別の出力(150)は、アンプ(115)の自動利得制御(AGC)の一部としての使用するためにこの値を保持するラッチ(155)に連結される。このラッチされたデジタル値は、アンプ(115)に渡って接続するために、異なる値をつけられた抵抗器(172)、(173)、(174)および(175)のうちの1つを選択する選択器(120)の制御入力(170)にライン(165)経由で連結される。異なる値の抵抗器は、アンプ(115)の増幅する相応して異なるレベルを判定する。次の入力/ラインは以下の様に使用される：クロック(180)、データイネーブル(182)、リードイネーブル(184)およびデータイン(186)。

【0009】

ノイズ源(130)からの電圧レベル変動は上記のような規模および周波数を持つように選択されている。この目的は、ノイズ信号により寄与された累積平均値がフリップフロップ(135)からのQ出力カウントに対してほぼ0になるように十分な程度で、オーバー

10

20

30

40

50

サンプリングを行うことである。クロック信号のフレームの終わりにカウンタ（140）に蓄積および格納されるアップダウンカウンタはフォトセンサ（105）の出力に比例する。ロジック1がその入力にある場合、つまり増幅されたフォトセンサ出力がノイズレベルより大きい時に、カウンタはインクリメントする。カウンタ（140）は求められるサンプルレートと解像度に依存する望ましいビット長、例えば8-12ビット、である可能性がある。カウンタは、フレームの終わりに、相応するフォトセンサ（105）の出力を表す2進数を保持する。データインペブル（182）とリードインペブル（184）はデータをカウンタ（140）（および他のセルの他のカウンタ）に書き込み、データをカウンタ（140）から読み出すことを可能にするためにカウンタ（140）によって使用される。データイン（186）（Din）はカウンタにデジタルデータを運ぶために使用される。これは、フレームの終わりに、各カウンタからの出力を結果として生じる最終の画像を作り出すためにフォトセンサからのデータをさらに処理する処理装置のメモリへと出力を直列的に転送し、格納されたデータ出力を直列連鎖内の各セルの1つのカウンタから直列連鎖内の次のカウンタへ運ぶことができる。アンプ（115）は別のタイプのフォトセンサが使用される際、十分な電圧範囲がコンパレータ（125）のオペレーションのためのセンサから直接利用可能な場合に必要ではない場合がある。

【0010】

アンプ（115）からの出力レベルのAGCが供給される。ラッチ（155）は、入力（150）を介して最上位ビット（msb）の数R、例えば $R = 2 \text{ msb}$ 、をカウンタ（140）から受信する。このR2進数は、アンプ115の利得を判別することができる限り異なるレジスタ値S、例えば $S = 4$ 、のうちの1つを選択するためにセクタ（120）によって解釈される。これは、数Rが増加する際、例えば、Rの数が、0（標準あるいは利得の減少なし）から1まで、0から2まで、および最後に0から3まで（2ビットのRの数を仮定する）増加することができると、アンプ（115）周辺のフィードバックループ中の減少している抵抗値を選択することにより、アンプの利得がRビット数値の比率を減少させることを可能にする。「0」のR値は、msbが0から1まで更に小さく変更されている規模にカウントが未だに到達していないことを示す。与えられたフレームの端部でのカウントは、増幅時の各フォトセンサに対する光レベルが、対応するAGC補償を開始するための光レベルに届かなかったことを表すRの0値を結果としてもたらしうる。AGC動作は将来的な増幅出力の相応する減少という結果をもたらす、そしてフレーム中にカウンタ（140）によって保持することができるビットの数の起こりうるオーバーフローを防ぐために、AGCを供給する。この例において、AGC動作は、0から1に変化するカウンタ（140）によって保持された最上位ビットの小さな方に基づいて引き起こされる。アンプ利得のさらなる減少は、msb数値がカウンタにおいて増大すると適応されるダイナミックAGC動作がもたらされる。あるいは、AGC制御は以下に基づくある場合がある：デジタルの代わりにアナログ、msbに基づくアナログ電圧の生成による制御レベル、アンプフィードバックループで使用される抵抗に代わる静電容量値における変化をAGC動作を開始し制御する異なる数のmsbデジット、および様々なダイナミックレンジはフィードバック要素における非線形工程／変動による非線形アンプ利得制御等による非線形AGC応答を含む場合がある。万が一アンプ／コンバータ（115）が異なるタイプのフォトセンサの使用等により必要でなければ、AGCは今までどおり、制御可能なレベルの低電圧化をする選択可能な分圧器等によってセンサからの信号レベルを変動させることにより実行することができる。

【0011】

図2は、典型的な相互に連結したセル（205）、（210）、（215）および（220）のアレイ（200）を示す。これらのセルの各々は、図1に関して記載されるものに類似してもよい。画像出力の観点から、これらのセルは直列で接続される。すなわち、セル（205）の対応するフォトセンサによって感知された光を表わすデジタル出力（Dout）は、次の隣接セル（210）のデジタル入力（Din）で接続される。Nセル（2

10

20

30

40

50

20) の出力 (D o u t) (225) が直列で最終セルを表すように、Nセルの各々は直列で接続される。例えば、これらの直列的なセルの各々は、行と列に整列されたセルの X-Y アレイの 1 つの行における異なるフォトセンサと対応しうる。画像フレームの終わりにセルの各々のカウンターに存在する 2 進数は、出力 (225) が画像処理装置 (230) のメモリ (235) へ直列入力を供給するように、直列的にセル間でクロックされる。したがって、画像フレームのおわりに、メモリ (235) は Nセルの各々に関連するカウンター値を含む。同様に、アレイ中の他の行の各々に関連した Nセルはまた、画像処理装置 (230) がアレイ中のフォトセンサの各々に対応する感知された情報を表す対応するデジタル数を利用可能にするように、画像フレームの終わりにメモリ (235) (あるいは他の対応するメモリ) へ運ばれる。画像処理装置 (230) はディスプレイのため等の最終フレーム画像をレンダリングする前に、様々な既知である画像処理の増強を適用する場合がある。この例において、画像処理装置 (230) のクロック (240) はアレイ中のセルの各々にマスタークロックを供給する。画像処理装置 (230) はマイクロプロセッサ、リードオンリーメモリ、ランダムアクセスメモリおよび外部要素を用いるデジタル情報の受信および送信ための入出力モジュールを含んでいる場合もある。

10

【0012】

オフセットデータメモリ (245) は直列で第 1 のセルのデータ入力 (D i n) に接続され、および異なるフォトセンサの感度を標準化するための、例えばいわゆる「暗電流」を中和するための、補償に使用される直列的に接続されたセル各々に関連したデジタル値を包含する場合もある。それぞれのフォトセンサ中の暗電流または他の差異性を中和するために、それぞれのデジタル値は画像フレームの開始前により先にセルのカウンターの各々に連続的にクロックされる場合がある。第 2 のメモリ (245) が示されているが都合が良い場合は、メモリ (235) にデータのセットのそれぞれを格納することができる。このオフセット値は比較的一定の場合、それぞれのセルに個々に格納され、画像フレームの開始時にそれぞれのカウンターに読み込むことができる。画像処理装置 (230) のメモリに格納された既知のアルゴリズムは、セルからのメモリ (235) へのデジタルデータのクロッキング、およびオフセット補償を提供するためのそれぞれのセルのカウンターへのオフセットデータのクロッキングを制御するために活用されうる。

20

【0013】

図 3 は画像取り込みセルの典型的な X-Y アレイ (300) を表わす。この典型的なアレイは、8 つの行 (305) および 列 (310) を含んでおり、それぞれがフォトセンサを含んでいるセル各々からなる。この典型的なアレイ構成では、それぞれの行内のセルの各々に関連した、感知された情報を含む 8 つのデータ出力 (D o u t) (315) が提供される。それぞれのカウンターからの情報のクロッキングの速度を上げるために、8 つそれぞれの行からの出力はメモリ (235) (あるいはレジスタ) へと並列でクロックされ、および最終画像出力を生成する際に画像処理装置 (230) による使用のために格納される。あるいは、十分な接続が利用可能で、感知された情報を受信するメモリに収容能力がある場合、動作の速度を向上させるためにカウンター値の各セルからの並列転送を使用することがある。あるいは、データ転送の速度が特定の用途に対する懸念でない場合、すべてのセルは直列で接続され、各セルからの出力はさらなる処理のため、単一出力通信回線を介してメモリまたはレジスタへとクロックされうる。

30

40

【0014】

図 4 は、図 1 の実施形態 (100) に類似した、別の典型的な実施形態 (400) のブロック図である。実施形態 (400) の要素は実施形態 (100) に関して上述されるように同様に作動する。実施形態 (400) は、標的までの時間 (t i m e t o t a r g e t) あるいは飛行時間 (T O F) のモードを提供する。光源、例えばレーザー (405) は標的に向けられた光のパルス (407) を出力する。光のパルス (407) の出力の開始は、パルス制御回路 (410) によって制御される。光パルス (415) は、標的からの光のパルス (407) の戻り反射を表わす。フォトセンサ (105) は反射されたパルス (415) を感知することに利用される。パルス制御 (410) からの出力 (420)

50

が、飛行時間モードイネーブル信号に対応するライン（１８２）に連結された信号をカウンタ（１４０）へ供給する。この信号は例示されたイベント信号（４２５）に対応し、そこでは１から０への推移がレーザーパルスの開始に対応する。本実施形態において、反射されたパルス（４１５）からの重要な信号だけがコンパレータ（１２５）の状態変化を引き起こし、従ってラッチ１３５のＱ出力で出力をもたらすように、均一のノイズ源（１３０）の規模は調節される。本実施形態において、ライン（１８２）上で０信号により可能にされるようなカウンタ（１４０）は、レーザー（４０５）によるパルス（４０７）の伝達から生じるクロック周期（４３５）の数の継続的なカウント（４３０）を始める。戻りパルス（４１５）が感知される際、ラッチ（１３５）からのＱ出力は状態を変化させ、およびカウンタ（１４０）の「アップ／ダウン」入力に信号を供給する。実施形態（１００）と異なり、実施形態（４００）では、カウンタ（１４０）の「アップ／ダウン」入力へのこの入力はカウンタによるさらなるカウントを阻害するために活用され、したがってカウンタ（１４０）のカウント値を、光パルス（４０７）の伝達と戻りパルス（４１５）の検出との間の生じるクロック周期の数にラッチする。クロックの周波数は一定かつ既知であるので、カウント値は標的間のラウンド・トリップ時間に比例する。これは、標的への距離が、標的までの時間（１／２のラウンド・トリップ時間）およびレーザーパルスの既知の速度に基づいて、算出されることを可能にする。本実施形態において、距離計算装置、例えばマイクロプロセッシングユニット、はクロックパルスの既知の周波数に基づいた値をラウンド・トリップ時間に変換すること、標的からセンサまでの時間を判定するためにラウンド・トリップ時間に０．５を掛けること、および距離（フィート、マイル等）を得るためにその時間に対しレーザーパルスの移動の格納された既知の速度を掛け合わせることによって標的までの距離を算出する。

【００１５】

本発明の典型的な実施が本明細書で表され、かつ詳細に記述されてきたが、本発明の趣旨から逸脱することなく様々な変更、追加、置換などがなされうことは当業者に明白である。例えば、センサは、いくつかのアクティブモード・ユニット・センサおよびいくつかのパッシブモード・ユニット・センサを持つ、マルチモードセンサの場合でもよい。本発明の範囲は以下の請求項で定義される。

10

20

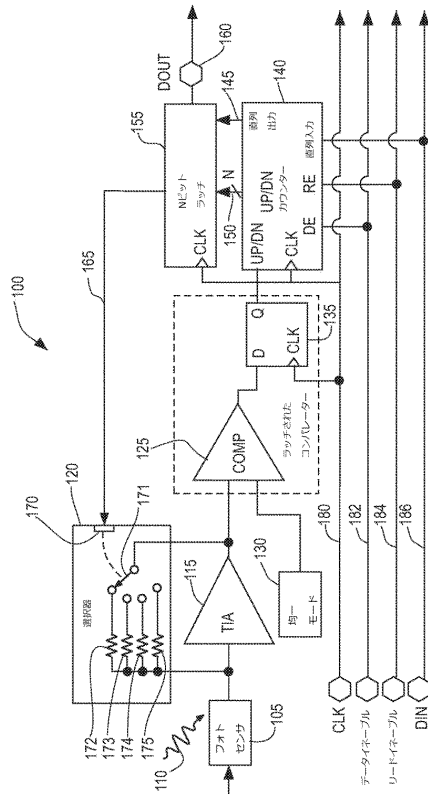
30

40

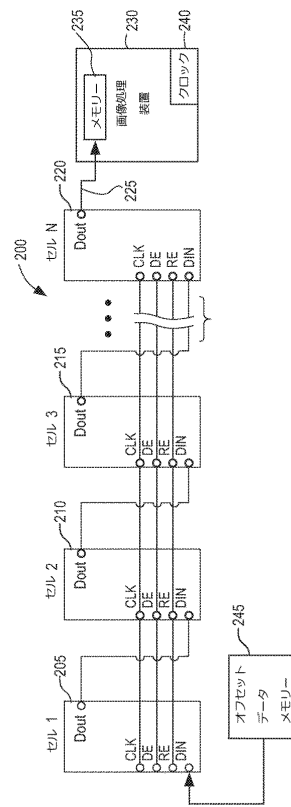
50

【図面】

【図 1】



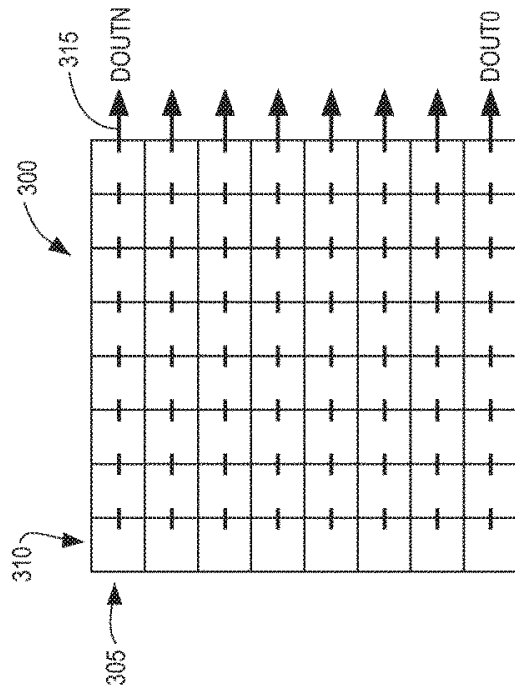
【図 2】



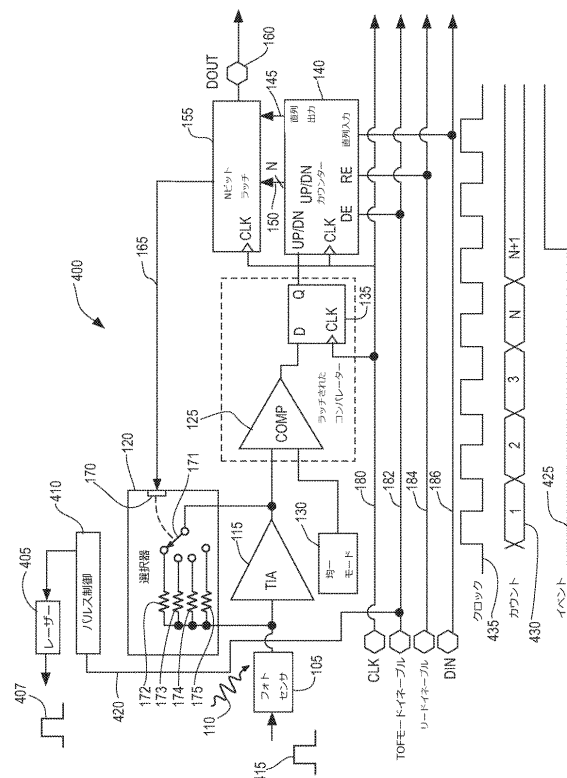
10

20

【図 3】



【図 4】



30

40

50

フロントページの続き

- (56)参考文献 特表2003-510561 (JP, A)
米国特許第06323942 (US, B1)
米国特許出願公開第2016/0309099 (US, A1)
特開平07-239385 (JP, A)
- (58)調査した分野 (Int.Cl., DB名)
G01B11/00-11/30
H04N 5/30-5/378