

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成22年6月3日 (2010.6.3)

【公開番号】特開2008-299740(P2008-299740A)
 【公開日】平成20年12月11日 (2008.12.11)
 【年通号数】公開・登録公報2008-049
 【出願番号】特願2007-147124(P2007-147124)
 【国際特許分類】

G 0 6 F 9/30 (2006.01)

G 0 6 F 15/78 (2006.01)

【 F I 】

G 0 6 F 9/30 3 3 0 C

G 0 6 F 15/78 5 1 0 Z

【手続補正書】
 【提出日】平成22年4月16日 (2010.4.16)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

ウェイト命令を備え、該ウェイト命令を実行すると、プロセッサ内の処理を停止させる状態であるウェイトステート状態に移行し、ウェイトステート離脱要求信号を受信すると、ウェイトステート状態から離脱し、プログラムカウンタが指し示す命令から引き続き実行を行う

ことを特徴とする非同期マイクロプロセッサ。

【請求項 2】

前記ウェイト命令を実行していることを示すウェイトステート信号と、前記ウェイトステート離脱要求信号とを監視し、前記ウェイトステート信号を検知している際に、前記ウェイトステート離脱要求信号を検知すると、前記ウェイトステート信号を解除した後、前記ウェイトステート離脱要求信号を解除する 4 相ハンドシェーキングによって、ウェイトステートからの離脱と確認を行う

ことを特徴とする請求項 1 記載の非同期マイクロプロセッサ。

【請求項 3】

プログラムカウンタとウェイトステート移行アドレスレジスタを備え、該プログラムカウンタが指し示すアドレスからフェッチした命令を順次実行する非同期マイクロプロセッサにおいて、

該プログラムカウンタが該ウェイトステート移行アドレスレジスタに記憶されたアドレスと一致するか否かを判定し、一致する場合に、命令実行中あるいは命令実行後に、プログラムカウンタの更新の前後に関わらず、プロセッサ内の処理を停止させる状態であるウェイトステート状態に移行し、ウェイトステート離脱要求信号を受けると、ウェイトステート状態から離脱し、プログラムカウンタの更新後に、プログラムカウンタの指し示す命令を継続して実行する

ことを特徴とする非同期マイクロプロセッサ。

【請求項 4】

ウェイト命令を実行し前記ウェイトステート状態に移行していることを示すウェイトステート信号と、前記ウェイトステート離脱要求信号とを監視し、前記ウェイトステート信

号を検知している際に、前記ウエイトステート離脱要求信号を検知すると、前記ウエイトステート信号を解除した後、前記ウエイトステート離脱要求信号を解除する4相ハンドシェーキングによって、ウエイトステートからの離脱と確認を行う

ことを特徴とする請求項3記載の非同期マイクロプロセッサ。

【請求項5】

前記ウエイトステート移行アドレスレジスタには複数のアドレスが記憶されることを特徴とする請求項3または請求項4記載の非同期マイクロプロセッサ。

【請求項6】

優先する処理を実行させる要求である割り込み要求を受信した場合は、当該割り込み要求を受け付けせず、引き続きウエイトステート状態を継続する

ことを特徴とする請求項1から請求項5のいずれかに記載の非同期マイクロプロセッサ。

【請求項7】

請求項1から請求項6のうちいずれかに記載の非同期マイクロプロセッサを備えたことを特徴とする電子情報装置。

【請求項8】

ウエイト命令を実行することにより、プロセッサ内の処理を停止させる状態であるウエイトステート状態に移行させ、

ウエイトステート離脱要求信号を受信することにより、前記ウエイトステート状態から離脱させ、

プログラムカウンタが示す命令を実行させること

を特徴とする非同期マイクロプロセッサの動作方法。

【請求項9】

前記ウエイト命令を実行していることを示すウエイトステート信号と、前記ウエイトステート離脱要求信号とを監視し、前記ウエイトステート信号を検知している際に、前記ウエイトステート離脱要求信号を検知すると、前記ウエイトステート信号を解除した後、前記ウエイトステート離脱要求信号を解除する4相ハンドシェーキングによって、ウエイトステートからの離脱と確認を行う

ことを特徴とする請求項8記載の非同期マイクロプロセッサの動作方法。

【請求項10】

プログラムカウンタとウエイトステート移行アドレスレジスタを備え、該プログラムカウンタが指し示すアドレスからフェッチした命令を順次実行する非同期マイクロプロセッサの動作方法において、

該プログラムカウンタが該ウエイトステート移行アドレスレジスタに記憶されたアドレスと一致するか否かを判定し、一致する場合に、命令実行中あるいは命令実行後に、プログラムカウンタの更新の前後に関わらず、プロセッサ内の処理を停止させる状態であるウエイトステート状態に移行し、ウエイトステート離脱要求信号を受けると、ウエイトステート状態から離脱し、プログラムカウンタの更新後に、プログラムカウンタの指し示す命令を継続して実行する

ことを特徴とする非同期マイクロプロセッサの動作方法。

【請求項11】

ウエイト命令を実行し前記ウエイトステート状態に移行していることを示すウエイトステート信号と、前記ウエイトステート離脱要求信号とを監視し、前記ウエイトステート信号を検知している際に、前記ウエイトステート離脱要求信号を検知すると、前記ウエイトステート信号を解除した後、前記ウエイトステート離脱要求信号を解除する4相ハンドシェーキングによって、ウエイトステートからの離脱と確認を行う

ことを特徴とする請求項10記載の非同期マイクロプロセッサの動作方法。

【請求項12】

前記ウエイトステート移行アドレスレジスタには複数のアドレスが記憶される

ことを特徴とする請求項10または請求項11記載の非同期マイクロプロセッサの動作方法。

【請求項 13】

優先する処理を実行させる要求である割り込み要求を受信した場合は、当該割り込み要求を受け付けせず、引き続きウエイトステート状態を継続する

ことを特徴とする請求項 8 から請求項 12 のいずれかに記載の非同期マイクロプロセッサの動作方法。

【請求項 14】

非同期マイクロプロセッサを備えた電子情報装置の動作方法であって、

前記非同期マイクロプロセッサは、請求項 8 から請求項 13 のうちいずれかに記載の非同期マイクロプロセッサの動作方法によって動作する

ことを特徴とする電子情報装置の動作方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】非同期マイクロプロセッサ、電子情報装置、非同期マイクロプロセッサの動作方法、電子情報装置の動作方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、非同期マイクロプロセッサに関し、特に、非同期マイクロプロセッサの処理の停止と再開の制御を行う非同期マイクロプロセッサ、電子情報装置、非同期マイクロプロセッサの動作方法、電子情報装置の動作方法に関する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

本発明は、このような事情に鑑みてなされたもので、その目的は、オーバーヘッドにかかる時間を短縮して待機状態からの復帰を俊敏に行うことができるとともに、消費電力を低減させることができる非同期マイクロプロセッサ、電子情報装置、非同期マイクロプロセッサの動作方法、電子情報装置の動作方法を提供することにある。