

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-186031

(P2006-186031A)

(43) 公開日 平成18年7月13日(2006.7.13)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 K	2 G O 8 8
GO 1 T 1/20 (2006.01)	GO 1 T 1/20 E	4 M 1 1 8
HO 4 N 5/32 (2006.01)	GO 1 T 1/20 G	5 C O 2 4
HO 4 N 5/335 (2006.01)	HO 4 N 5/32 U	
HO 1 L 27/146 (2006.01)	HO 4 N 5/335 U	

審査請求 未請求 請求項の数 10 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2004-376593 (P2004-376593)  
 (22) 出願日 平成16年12月27日 (2004.12.27)

(71) 出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100065385  
 弁理士 山下 穰平  
 (74) 代理人 100122921  
 弁理士 志村 博  
 (74) 代理人 100130029  
 弁理士 永井 道雄  
 (72) 発明者 石井 孝昌  
 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
 (72) 発明者 望月 千織  
 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

最終頁に続く

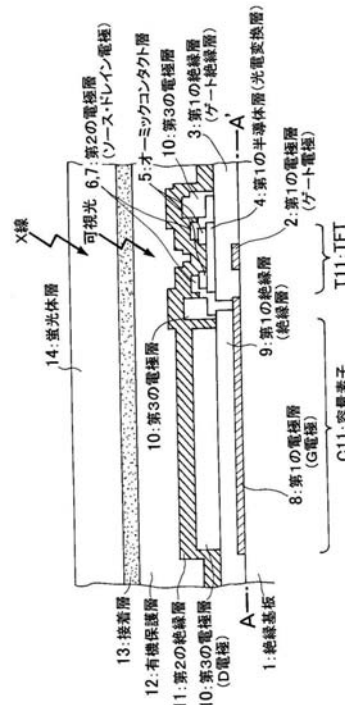
(54) 【発明の名称】 光電変換装置及び放射線撮像装置

(57) 【要約】

【課題】 高歩留まりで安価に製造できる高感度な光電変換装置を提供する。

【解決手段】 光電変換装置は、絶縁基板 1 上に、容量素子 C 1 1 と、ゲート電極 2、絶縁層 3、半導体層 4、及び一方が容量素子 C 1 1 に接続され、他方が信号配線に接続されるソース・ドレイン電極 6、7 を有するスイッチ機能を有する光電変換素子としての TFT (T 1 1) と、からなる画素が 2 次元状に複数配設された画素部と、複数の容量素子 C 1 1 と接続された複数のバイアス配線と、複数のゲート電極 2 と接続された複数の駆動配線と、複数のソース・ドレイン電極 6、7 の一方と接続された信号配線と、を含む光電変換基板を有する。ソース・ドレイン電極 6、7 は、ゲート電極 2 の配設された領域上に存在しないよう配置されている。ソース・ドレイン電極 6、7 は、より多くの入射光量を得るため、透明電極である ITO により形成されている。

【選択図】 図 3



## 【特許請求の範囲】

## 【請求項 1】

基板上に、容量素子と、ゲート電極、絶縁層、半導体層、及び一方が前記容量素子に接続され且つ他方が信号配線に接続されるソース・ドレイン電極を有する光電変換素子と、からなる画素が 2 次元状に複数配設された画素部と、複数の前記容量素子と接続された複数のバイアス配線と、複数の前記ゲート電極と接続された複数の駆動配線と、複数の前記ソース・ドレイン電極の一方と接続された前記信号配線と、を含む光電変換基板を有し、前記ソース・ドレイン電極は、前記ゲート電極の配設された領域上に存在しないよう配置されていることを特徴とする光電変換装置。

## 【請求項 2】

前記ソース・ドレイン電極は、前記領域より大きい開口領域を有して配置されることを特徴とする請求項 1 に記載の光電変換装置。

10

## 【請求項 3】

前記容量素子は、前記光に応じて前記半導体層で発生した前記電荷を蓄積し、前記光電変換素子は、前記駆動配線からの駆動信号により前記容量素子に蓄積された前記電荷を前記信号配線に転送することを特徴とする請求項 1 または 2 に記載の光電変換装置。

## 【請求項 4】

前記容量素子に、あらかじめ電荷を蓄積し、前記光電変換素子は、前記容量素子に蓄積された前記電荷を前記光に応じて放電し、前記駆動配線からの駆動信号により、前記容量素子の残りの電荷を前記信号配線に転送することを特徴とする請求項 1 または 2 に記載の光電変換装置。

20

## 【請求項 5】

前記駆動配線に接続された駆動回路部と、前記信号配線に接続された読み出し回路部と、を更に有することを特徴とする請求項 1 から 4 のいずれか 1 項に記載の光電変換装置。

## 【請求項 6】

前記バイアス配線は、前記駆動回路部内に設けられたバイアス電源に接続されていることを特徴とする請求項 5 に記載の光電変換装置。

## 【請求項 7】

前記バイアス配線は、前記読み出し回路部内に設けられたバイアス電源に接続されていることを特徴とする請求項 5 に記載の光電変換装置。

30

## 【請求項 8】

前記ソース・ドレイン電極は、透明電極により構成されていることを特徴とする請求項 1 から 7 のいずれか 1 項に記載の光電変換装置。

## 【請求項 9】

前記画素部の存在する領域上に配置される絶縁層と、前記絶縁層上に配置される保護層とをさらに有し、前記保護層の表面が平面状に形成されていることを特徴とする請求項 1 から 8 のいずれか 1 項に記載の光電変換装置。

40

## 【請求項 10】

請求項 1 から 9 のいずれか 1 項に記載の光電変換装置と、入射される放射線を前記光電変換装置の光電変換素子が感知可能な光に変換する波長変換体とを有することを特徴とする放射線撮像装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、光電変換装置及び放射線撮像装置に係り、特に医療用画像診断装置、非破壊検査装置、放射線を用いた分析装置などに応用される光電変換用基板及び光電変換装置、放射線撮像用基板及び放射線撮像装置に関する。また、スキャナなどに応用される画像読

50

み取り装置に関する。なお、本明細書では、可視光等の電磁波やX線、線、線、線なども、放射線に含まれるものとする。

【背景技術】

【0002】

従来この種の代表的な放射線撮像装置としては、特許文献1のようなPIN (Positive-Intrinsic-Negative) 型光電変換素子とスイッチTFT (Thin Film Transistor: 薄膜トランジスタ) とから構成されたPIN-TFT構造の光センサーを配置した放射線撮像用基板と、放射線を可視光に変換するための蛍光体とを組み合わせた放射線撮像装置が知られている。また、特許文献2のようなMIS (Metal-Insulator-Semiconductor) 型光電変換素子とスイッチTFTとから構成されたMIS-TFT構造の光センサーを配置した放射線撮像用基板と、放射線を可視光に変換するための蛍光体とを組み合わせた放射線撮像装置も知られている。

10

【0003】

ここでは、MIS-TFT構造の光センサーを用いた放射線撮像装置について説明する。

【0004】

図8は、従来例の放射線撮像装置の等価回路図、図9はその画素エリアの平面図である。P11~P33は光電変換素子などの半導体変換素子、T11~T33は薄膜トランジスタ(TFT)であり、それぞれ画素を構成し、図示しない絶縁基板上に二次元状に複数配置されて画素エリア(画素部)200を形成している。なお、ここでは画素エリア200の画素配列として3x3画素を例示しているが、実際には例えば2000x2000画素が放射線撮像用基板(絶縁基板)に配置されている。画素エリア200内の各画素には、共通のバイアス配線Vs1~Vs3、共通のゲート配線Vg1~Vg3、及び共通の信号配線Sig1~Sig3が接続されている。

20

【0005】

放射線撮像用基板は、所定の切断部で切断され、図示しないTCP (テープキャリアパッケージ) 等のフレキシブルプリント配線基板を介して、信号配線Sig1~Sig3及びバイアス配線Vs1~Vs3が読み出し装置(読み出し回路部)201に、ゲート配線Vg1~Vg3がゲート駆動装置(駆動回路部)202にそれぞれ接続されている。

【0006】

図示するように、画素エリア200内の各光電変換素子P11~P33は、共通のバイアス配線Vs1~Vs3に接続されており、読み出し装置201から一定バイアスが印加される。一方、画素エリア200内の各TFT(T11~T33)は、そのゲート電極が共通のゲート配線Vg1~Vg3に接続されており、ゲート駆動装置202から各TFT(T11~T33)のゲートのON及びOFFが制御される。また、各TFT(T11~T33)は、そのソース若しくはドレイン電極が共通の信号配線Sig1~Sig3に接続されており、各信号配線Sig1~Sig3は、読み出し装置201に接続されている。

30

【0007】

上記構成の放射線撮像装置において、被検体に向けて曝射されたX線は、被検体により減衰を受けて透過し、図示しない蛍光体層で可視光に変換され、この可視光が光電変換素子P11~P33に入射し、電荷に変換される。この電荷は、ゲート駆動装置202により印加されるゲート駆動パルスによりTFT(T11~T33)を介して信号配線Sig1~Sig3に転送され、読み出し装置201により外部に読み出される。

40

【特許文献1】特表平10-511817号公報

【特許文献2】特開平08-116044号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

近年、TFTを用いた液晶パネルの製造技術の進展により、パネルの大型化と共に表示

50

部の大画面化が進んでいる。また、この製造技術は半導体変換素子（光電変換素子）とTFTを有する大面積エリアセンサに応用され、例えばX線撮像装置のような放射線撮像装置等の各分野で利用されている。

【0009】

しかしながら、放射線撮像装置（X線撮像装置）は、液晶ディスプレイとは異なり、微小信号をデジタル変換して画像出力するという特徴を持っている。このため、高感度化を目的として、特許文献1のようにTFTを形成した後、そのTFT上に、感度に影響する開口率を十分得るため、PIN型光電変換素子を形成する放射線撮像装置の提案が成されている。この場合、TFTと光電変換素子を別々に形成するため、製造工程が複雑になり、歩留まり低下や製造コストの上昇といった課題がある。

10

【0010】

また、放射線撮像装置においては、高感度化と製造工程の簡略化の両立を目的として、特許文献2のようにMIS型光電変換素子とTFTを同時形成する提案が成されている。この場合、光電変換素子とTFTの光電変換層（第1の半導体層）は同時形成されるため、同等の膜厚となる。よって、高感度化のために光電変換層を厚膜にすればTFTのON抵抗が大きくなり、転送能力が低下する。そこで、TFTサイズを大きくすると、開口率が低下する。よって、光電変換素子とTFTは、双方の特性のバランスが取れたサイズに設定され、感度特性と価格のバランスは取れている。しかしながら、更なる高感度化が望まれている。

【0011】

即ち、特許文献1、2のどちらにおいても、低価格化と高機能化、特に高感度化が共に実現されていると言うには不十分である。

20

【0012】

また、高感度化を実現するためには、開口率を上げることはもちろんであるが、TFTの転送能力を低下させることなく低ノイズ化することが重要である。特に、エリアセンサを画像読み取り装置として用いる場合、素子が2次元配列されるため、1次元配列のラインセンサに比べTFTの出力を読み出す信号配線の寄生容量が増加し、ノイズが大きくなるためである。つまり、高感度化を達成するためには、ノイズの低減が必要であり、これは放射線撮像装置に限らず、画像読み取り装置においても課題となる。

【0013】

本発明では、このような従来の事情を考慮して成されたもので、高歩留まりで安価に製造できる高感度な画像読み取り装置及び放射線撮像装置を提供することを目的としている。

30

【課題を解決するための手段】

【0014】

上記目的を達成するため、本発明に係る光電変換装置は、基板上に、容量素子と、ゲート電極、絶縁層、半導体層、及び一方が前記容量素子に接続され且つ他方が信号配線に接続されるソース・ドレイン電極を有する光電変換素子と、からなる画素が2次元状に複数配設された画素部と、複数の前記容量素子と接続された複数のバイアス配線と、複数の前記ゲート電極と接続された複数の駆動配線と、複数の前記ソース・ドレイン電極の一方と接続された信号配線と、を含む光電変換基板を有し、前記ソース・ドレイン電極は、前記ゲート電極の配設された領域上に存在しないよう配置されていることを特徴とする。

40

【0015】

本発明において、前記ソース・ドレイン電極は、前記領域より大きい開口領域を有して配置されることがより望ましい。

【0016】

本発明において、前記容量素子は、前記光に応じて前記半導体層で発生した前記電荷を蓄積し、前記光電変換素子は、前記駆動配線からの駆動信号により前記容量素子に蓄積された前記電荷を前記信号配線に転送してもよい。また、本発明において、前記容量素子に、あらかじめ電荷を蓄積し、前記光電変換素子は、前記容量素子に蓄積された前記電荷を

50

前記光に応じて放電し、前記駆動配線からの駆動信号により、前記容量素子の残りの電荷を前記信号配線に転送してもよい。

【0017】

本発明において、前記駆動配線に接続された駆動回路部と、前記信号配線に接続された読み出し回路部と、を更に有してもよい。前記バイアス配線は、前記駆動回路部内に設けられたバイアス電源に接続されていてもよい。前記バイアス配線は、前記読み出し回路部内に設けられたバイアス電源に接続されていてもよい。前記ソース・ドレイン電極は、透明電極により構成されていてもよい。前記画素部の存在する領域上に配置される絶縁層と、前記絶縁層上に配置される保護層とをさらに有し、前記保護層の表面が平面状に形成されていてもよい。

10

【0018】

本発明に係る放射線撮像装置は、上記いずれか1項に記載の光電変換装置と、入射される放射線を前記光電変換装置の光電変換素子が感知可能な光に変換する波長変換体とを有すること特徴とする。

【発明の効果】

【0019】

本発明によれば、容量素子と、スイッチ機能を有する光電変換素子（ゲート電極、絶縁層、半導体層、一方が容量素子に接続され、他方が信号配線に接続されるソース・ドレイン電極）を有し、この光電変換素子のソース電極若しくはドレイン電極とゲート電極がオーバーラップしない構成としたため、製造プロセスを簡略化し、高歩留まりで安価に製造でき、かつ転送能力を低下させることなく低ノイズ化が達成可能な画像読み取り装置及び放射線撮像装置を提供することができる。

20

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態について、図面を参照しつつ詳細に説明する。

【0021】

本実施形態の光電変換装置を用いた放射線撮像装置は、絶縁基板上に、複数の容量素子と、容量素子に接続された複数のスイッチ機能を有する光電変換素子としてのTF T（薄膜トランジスタ）がマトリクス状に配設され、容量素子にバイアスを印加するバイアス配線と、スイッチ素子に駆動信号を供給するゲート配線と、TF Tの出力を読み出す信号配線とから成る放射線撮像用基板と、放射線を波長変換する波長変換体を有し、TF Tに入射する放射線量に応じた信号を出力する構成で、TF Tのソース電極若しくはドレイン電極とゲート電極がオーバーラップしないよう構成したものである。本実施形態において、TF Tのソース若しくはドレイン電極が透明電極で形成されている。

30

【実施例1】

【0022】

本発明の光電変換装置を用いた放射線撮像装置の実施例について、図面を参照して説明する。

【0023】

図1は本実施例の放射線撮像装置の等価回路図、図2はその平面図、図3は図2中のA-A'線に沿った1画素の断面図である。

40

【0024】

本実施例の放射線撮像装置は、容量素子と、スイッチ及び光電変換素子として機能するTF T（薄膜トランジスタ）とから構成された光電変換装置としての放射線撮像用基板と、放射線を可視光に変換するための波長変換体としての蛍光体とを組み合わせたものである。

【0025】

放射線撮像用基板は、図1のように、容量素子と、スイッチ及び光電変換素子として機能するTF Tとから構成される。C11～C33は容量素子、T11～T33はスイッチ及び光電変換素子となるTF Tであり、それぞれ画素を構成し、絶縁基板上に二次元状に

50

複数配置されて画素エリア（画素部）100を形成している。なお、ここでは画素エリア100の画素配列として3×3画素を示しているが、実際には例えば2000×2000画素が絶縁基板に配置されている。画素エリア100の各画素には、共通の信号配線Sig1～Sig3、バイアス配線Vs1～Vs3、及びゲート配線Vg1～Vg3がそれぞれ接続される。

**【0026】**

このような画素エリア100が形成された絶縁基板は、所定の切断部で切断され、図示しないTCP（テープキャリアパッケージ）等のプリント配線基板を介して、信号配線Sig1～Sig3及びバイアス配線Vs1～Vs3が読み出し装置（読み出し回路部）101に、ゲート配線Vg1～Vg3がゲート駆動装置（駆動回路部）102にそれぞれ接続される。バイアス配線Vs1～Vs3は、読み出し装置101内に設けたバイアス電源（図示しない）に接続される。

10

**【0027】**

図示するように、画素エリア100内の各容量素子C11～C33は、一方の電極が共通のバイアス配線Vs1～Vs3に接続されており、読み出し装置101のバイアス電源（図示しない）から一定バイアスが印加される。一方、画素エリア100内の各TF T（T11～T33）のゲート電極は、共通のゲート配線Vg1～Vg3に接続されており、ゲート駆動装置102からTF T（T11～T33）のゲートのON及びOFFが制御される。また、各TF T（T11～T33）のソース若しくはドレイン電極は、その一方が各容量素子C11～C33の他方の電極に、またその他方が共通の信号配線Sig1～Sig3にそれぞれ接続されており、各信号配線Sig1～Sig3は、読み出し装置101に接続されている。

20

**【0028】**

TF T（T11～T33）のそれぞれには、図2の平面図に示すように、複数のソース電極若しくはドレイン電極が、各容量素子C11～C33と信号配線Sig1～Sig3との間の領域で、その信号配線Sig1～Sig3の方向に直交する方向に延びて所定間隔で形成されている。こうすることで、TF Tサイズを大きくしている。

**【0029】**

上記放射線撮像装置の層構成は、図3に示すように、絶縁基板1上にTF T（T11）及び容量素子C11を備えたものとなっている。図3の例では図2の平面図中のA-A'線に沿った1画素を例示しているが、他の画素の層構成も同様である。

30

**【0030】**

TF T（T11）は、ゲート電極を形成する第1の電極層2、ゲート絶縁層を形成する第1の絶縁層3、アモルファスシリコン（a-Si）等の光電変換層を形成する第1の半導体層4、例えばn型半導体層から成るオーミックコンタクト層5、及びソース・ドレイン電極を形成する第2の電極層6、7を備えている。

**【0031】**

ソース・ドレイン電極（第2の電極層6、7）と、ゲート電極（第1の電極層2）とは互いにオーバーラップしないように配置されている。言い換えると、ソース・ドレイン電極（第2の電極層6、7）は、ゲート電極（第1の電極層2）の配設された領域上に存在しないように、より望ましくは、ゲート電極（第1の電極層2）の配設された領域より大きい開口領域を有して配置されている。こうすることで、ソース・ドレイン電極がゲート電極とオーバーラップすることにより発生する信号配線の寄生容量を小さくすることができ、低ノイズ化が達成可能である。また、ソース・ドレイン電極とゲート電極との距離をより大きくすることにより寄生容量はより低下するため、開口領域はゲート電極の配設された領域より大きいことがより望ましい。また、ソース・ドレイン電極の形成時にアライメントずれが発生し、ソース・ドレイン電極とゲート電極とがオーバーラップすることを防ぐためにも、開口領域はゲート電極の配設された領域より大きいことがより望ましい。

40

**【0032】**

ソース・ドレイン電極（第2の電極層6、7）は、光電変換層（第1の半導体層4）に

50

対しより多くの入射光量を得るために、透明電極であるITO (Indium Tin Oxide) から構成されている。

【0033】

容量素子C11は、G電極を形成する第1の電極層8、絶縁層を形成する第1の絶縁層9、D電極を形成する第3の電極層10から構成され、G電極(第1の電極層8)は、TF T (T11)のソース・ドレイン電極(第2の電極層6、7)の一方と接続されている。

【0034】

ゲート配線Vg1は、第1の電極層で形成され、TF T (T11)のゲート電極(第1の電極層2)に接続されている。信号配線Sig1は、第3の電極層で形成され、TF T (T11)のソース・ドレイン電極(第2の電極層6、7)の他方に接続されている。バイアス配線Vs1は、第3の電極層で形成され、容量素子C11のD電極(第3の電極層10)に接続されている。

【0035】

これらの上層には、SiNx等から成る第2の絶縁層11、ポリイミド等から成る有機保護層12が形成されている。有機保護層12は、下位層を保護するほか、蛍光体層14が形成される表面形状をTF T (T11)のソース・ドレイン電極の配置形状に沿った複雑な凹凸形状から、フラット(平面)状にする等の役割も担う。

【0036】

さらにその上層には、接着層13を介して蛍光体層14が配置されている。蛍光体層14は、例えば第1の半導体層4がアモルファスシリコン(a-Si)の場合には、a-Siの感光波長と実質的に近い発光波長を持つCsI等の柱状結晶構造を有するアルカリハライド系の材料が望ましい。また、接着層13を設けず、直接蒸着による形成でも構わない。さらに、蛍光体層14は、CsIのほか、酸硫化ガドリニウム(Gd<sub>2</sub>O<sub>2</sub>S<sub>3</sub>)等の粒子状結晶構造を有する蛍光体材料で構成してもよい。

【0037】

次に、本実施例の動作を説明する。

【0038】

まず、被検体に向けて曝射されたX線は、被検体により減衰を受けて透過し、図3に示す蛍光体層14で可視光に変換され、この可視光がスイッチ及び光電変換素子として機能するTF T (T11~T33)に入射し、電荷に変換される。この電荷は、容量素子C11~C33に蓄積され、ゲート駆動装置102により印加されるゲート駆動パルスによりTF T (T11~T33)を介して信号配線Sig1~Sig3に転送され、読み出し装置101により外部に読み出される。その後、共通のバイアス配線Vs1~Vs3により、若しくはTF T (T11~T33)を介して容量素子C11~C33をリセットする。

【0039】

従って、本実施例の放射線撮像装置によれば、容量素子とTF Tとの互いの層構成を比較すると、容量素子形成のためだけに形成された層は一つもないため、製造プロセスの簡略化が可能となる。なお、本実施例では、容量素子C11側において透明電極(第2の電極層6、7)及びオーミックコンタクト層5が除去された形態を例示しているが、本発明は必ずしもこれに限定されるものではなく、容量素子側の透明電極及びオーミックコンタクト層は除去しなくても良い。

【0040】

また、本実施例の放射線撮像装置によれば、TF Tがスイッチ機能のほか光電変換素子の機能も有する構成であるため、TF Tサイズを大きくすることにより、高感度化と転送能力の向上といった二つの効果を持つことが可能である。さらに、TF Tのソース・ドレイン電極に透明電極を用いているため、より一層受光面積が大きくなり、更なる高感度化が可能となる。

【0041】

さらに、本実施例の放射線撮像装置によれば、TF Tのソース・ドレイン電極とゲート

10

20

30

40

50

電極がオーバーラップしないように配置されているため、信号配線の寄生容量を小さくでき、低ノイズ化が達成可能である。

【実施例 2】

【0042】

次に、本発明の光電変換装置を用いた画像読み取り装置の実施例 2 について、図面を参照して説明する。

【0043】

本実施例の画像読み取り装置は、絶縁基板上に、複数個の容量素子と、容量素子に接続された複数個のスイッチ機能を有する光電変換素子としての T F T がマトリクス状に配設され、容量素子にバイアスを印加するバイアス配線と、スイッチ素子に駆動信号を供給するゲート配線と、T F T の出力を読み出す信号配線とから成る光電変換基板を有し、T F T に入射する光量に応じた信号を出力する構成で、T F T のソース電極若しくはドレイン電極とゲート電極がオーバーラップしないよう構成したものである。この構成において、T F T のソース若しくはドレイン電極が透明電極で形成されている。

10

【0044】

図 4 は、本実施例の画像読み取り装置の等価回路図、図 5 は平面図、図 6 は図 5 中の B - B '線に沿った 1 画素の断面図である。

【0045】

本実施例の画像読み取り装置は、容量素子と、スイッチ及び光電変換素子として機能する T F T (薄膜トランジスタ) とから構成された光電変換装置としての光電変換基板と、被写体に光を照射する光照射装置であるバックライトとを組み合わせた画像読み取り装置である。

20

【0046】

光電変換基板は、図 4 のように、容量素子と、スイッチ及び光電変換素子として機能する T F T とから構成される。C 1 1 ~ C 3 3 は容量素子、T 1 1 ~ T 3 3 はスイッチ及び光電変換素子となる T F T であり、それぞれ画素を構成し、絶縁基板上に二次元状に複数配置されて画素エリア (画素部) 1 0 0 を形成している。なお、ここでは画素エリア 1 0 0 の画素配列として 3 × 3 画素を示しているが、実際には例えば 2 0 0 0 × 1 0 0 0 画素が絶縁基板上に配置されている。

【0047】

絶縁基板 (光電変換基板) は、所定の切断部で切断され、T C P (テープキャリアパッケージ) 等のプリント配線基板を介して、信号配線 S i g 1 ~ S i g 3 は読み出し装置 1 0 1 に、バイアス配線 V s 1 ~ V s 3 及びゲート配線 V g 1 ~ V g 3 はゲート駆動装置 1 0 2 にそれぞれ接続される。バイアス配線 V s 1 ~ V s 3 は、ゲート駆動装置 1 0 2 内に設けたバイアス電源 (図示しない) に接続される。

30

【0048】

図示するように、容量素子 C 1 1 ~ C 3 3 は共通のバイアス配線 V s 1 ~ V s 3 に接続されており、ゲート駆動装置 1 0 2 から一定バイアスが印加される。各 T F T (T 1 1 ~ T 3 3) のゲート電極は、共通のゲート配線 V g 1 ~ V g 3 に接続されており、ゲート駆動装置 1 0 2 から T F T (T 1 1 ~ T 3 3) のゲートの O N 及び O F F を制御する。また、各 T F T (T 1 1 ~ T 3 3) のソース若しくはドレイン電極は、共通の信号配線 S i g 1 ~ S i g 3 に接続されており、各信号配線 S i g 1 ~ S i g 3 は、読み出し装置 1 0 1 に接続されている。

40

【0049】

T F T (T 1 1 ~ T 3 3) のそれぞれには、図 5 の平面図に示すように、複数のソース電極若しくはドレイン電極が、各容量素子 C 1 1 ~ C 3 3 と信号配線 S i g 1 ~ S i g 3 との間の領域で、その信号配線 S i g 1 ~ S i g 3 の方向に直交する方向に延びて所定間隔で形成されている。こうすることで、T F T サイズを大きくしている。

【0050】

上記画像読み取り装置の層構成は、図 3 に示すように、絶縁基板 2 1 上に T F T (T 1

50

1) 及び容量素子C 1 1を備えたものとなっている。

【0051】

TFT (T 1 1) は、ゲート電極を形成する第1の電極層2 2、ゲート絶縁層を形成する第1の絶縁層2 3、光電変換層を形成する第1の半導体層2 4、n型半導体層等から成るオーミックコンタクト層2 5、ソース・ドレイン電極を形成する第2の電極層2 6、2 7を備えている。

【0052】

ソース・ドレイン電極(第2の電極層2 6、2 7)と、ゲート電極(第1の電極層2 2)とは互いにオーバーラップしないように配置されている。即ち、ソース・ドレイン電極(第2の電極層2 6、2 7)は、ゲート電極(第1の電極層2 2)の配設された領域上に存在しないように、より望ましくは、ゲート電極(第1の電極層2)の配設された領域より大きい開口領域を有して配置されている。こうすることで、ソース・ドレイン電極がゲート電極とオーバーラップすることにより発生する信号配線の寄生容量を小さくすることができ、低ノイズ化が達成可能である。また、ソース・ドレイン電極とゲート電極との距離をより大きくすることにより寄生容量はより低下するため、開口領域はゲート電極の配設された領域より大きいことがより望ましい。また、ソース・ドレイン電極の形成時にアライメントずれが発生し、ソース・ドレイン電極とゲート電極とがオーバーラップすることを防ぐためにも、開口領域はゲート電極の配設された領域より大きいことがより望ましい。

【0053】

容量素子C 1 1は、G電極を形成する第1の電極層2 8、絶縁層を形成する第1の絶縁層2 9、D電極を形成する第2の電極層3 0から構成されている。容量素子C 1 1のD電極(第2の電極層3 0)と、TFT (T 1 1)のソース・ドレイン電極(第2の電極層2 6、2 7)とは、同一の第2の電極層で形成され、D電極(第2の電極層3 0)とソース若しくはドレイン電極(第2の電極層2 6、2 7)は接続されている。

【0054】

ゲート配線V g 1は、第1の電極層から形成され、TFT (T 1 1)のゲート電極(第1の電極層2 2)に接続されている。信号配線S i g 1は、第2の電極層から形成され、ソース・ドレイン電極(第2の電極層2 6、2 7)に接続されている。バイアス配線V s 1は、第1の電極層で形成され、容量素子C 1 1のG電極(第1の電極層2 8)に接続されている。

【0055】

これらの上層には、S i N x等から成る第2の絶縁層3 1、ポリイミド等から成る有機保護層3 2が形成されている。

【0056】

また、TFT (T 1 1)の下層には、絶縁基板2 1を介して遮光層4 1が形成されている。これは、バックライト5 1から照射される、被写体(原稿)O Bの反射光以外の光による、TFT (T 1 1)の明電流の発生を防止することを目的としている。

【0057】

次に、上記画像読み取り装置の動作を説明する。

【0058】

まず、バイアス配線V s 1~V s 3とTFT (T 1 1~T 3 3)を用いて、容量素子C 1 1~C 3 3に一定電荷をチャージする。この時、TFT (T 1 1~T 3 3)はONする。その後、TFT (T 1 1~T 3 3)をOFFした状態でバックライト5 1から光を照射する。この光は、光電変換基板の素子間を透過し、被写体(原稿)O Bの画像情報に応じて反射する。反射光は、スイッチ及び光電変換素子として機能するTFT (T 1 1~T 3 3)に入射し、TFT (T 1 1~T 3 3)のソース・ドレイン間に電流(明電流)が流れ、容量素子C 1 1~C 3 3にチャージした電荷が放電される。続いて、バックライト5 1をOFFし、ゲート駆動装置1 0 2と読み出し装置1 0 1によりTFT (T 1 1~T 3 3)を順次ONしていく。これによって容量素子C 1 1~C 3 3に残存している電荷が、信

10

20

30

40

50

号配線 S i g 1 ~ S i g 3 に転送され、外部に読み出される。

【 0 0 5 9 】

従って、本実施例の光電変換装置及びそれを用いた画像読み取り装置によれば、上記実施例 1 と同様に、容量素子と T F T との層構成 ( 図 6 ) を比較すると、容量素子形成のためだけに形成された層は一つないため、製造プロセスの簡略化が可能となる。なお、容量素子側のオーミックコンタクト層は除去しなくても良い。

【 0 0 6 0 】

また、本実施例の光電変換装置及びそれを用いた画像読み取り装置によれば、上記実施例 1 と同様に、T F T が光電変換素子の機能も有するため、T F T サイズを大きくすることにより、高感度化と転送能力の向上といった二つの効果を持つことが可能である。

10

【 0 0 6 1 】

更に、本実施例の光電変換装置及びそれを用いた画像読み取り装置によれば、上記実施例 1 と同様に、T F T のソース・ドレイン電極とゲート電極はオーバーラップしないように配置されているため、信号配線の寄生容量を小さくでき、低ノイズ化が達成可能である。

[ 応用例 1 ]

図 7 は、本発明による光電変換装置を用いた放射線撮像装置の X 線診断システムへの応用例を示したものである。

【 0 0 6 2 】

X 線チューブ 6 0 5 0 で発生した X 線 6 0 6 0 は患者あるいは被験者 6 0 6 1 の胸部 6 0 6 2 を透過し、シンチレータ ( 蛍光体 ) を上部に実装した放射線撮像装置 6 0 4 0 に入射する。この入射した X 線には患者 6 0 6 1 の体内部の情報が含まれている。X 線の入射に対応してシンチレータは発光し、これを光電変換して、電気的情報を得る。この情報はデジタルに変換され信号処理手段となるイメージプロセッサ 6 0 7 0 により画像処理され制御室の表示手段となるディスプレイ 6 0 8 0 で観察できる。

20

【 0 0 6 3 】

また、この情報は電話回線 6 0 9 0 等の伝送処理手段により遠隔地へ転送でき、別の場所のドクタールームなど表示手段となるディスプレイ 6 0 8 1 に表示もしくは光ディスク等の記録手段に保存することができ、遠隔地の医師が診断することも可能である。また記録手段となるフィルムプロセッサ 6 1 0 0 により記録媒体となるフィルム 6 1 1 0 に記録

30

【 産業上の利用可能性 】

【 0 0 6 4 】

以上説明したように、本発明は、医療用画像診断装置、非破壊検査装置、放射線を用いた分析装置などに応用される光電変換用基板及び光電変換装置、放射線撮像用基板、及び放射線撮像装置や、スキャナなどに応用される画像読み取り装置等の用途にも適用できる。

【 図面の簡単な説明 】

【 0 0 6 5 】

【 図 1 】 本発明の光電変換装置を用いた実施例 1 による放射線撮像装置の等価回路図である。

40

【 図 2 】 図 1 に示す放射線撮像装置の平面図である。

【 図 3 】 図 2 中の A - A ' 線に沿った 1 画素の断面図である。

【 図 4 】 本発明の応用例による画像読み取り装置の等価回路図である。

【 図 5 】 図 4 に示す本発明の光電変換装置を用いた画像読み取り装置の平面図である。

【 図 6 】 図 5 中の B - B ' 線に沿った 1 画素の断面図である。

【 図 7 】 本発明の光電変換装置を用いた放射線撮像装置の X 線診断システムへの応用例を説明する概略図である。

【 図 8 】 従来例の放射線撮像装置の等価回路図である。

【 図 9 】 図 8 に示す放射線撮像装置の平面図である。

50

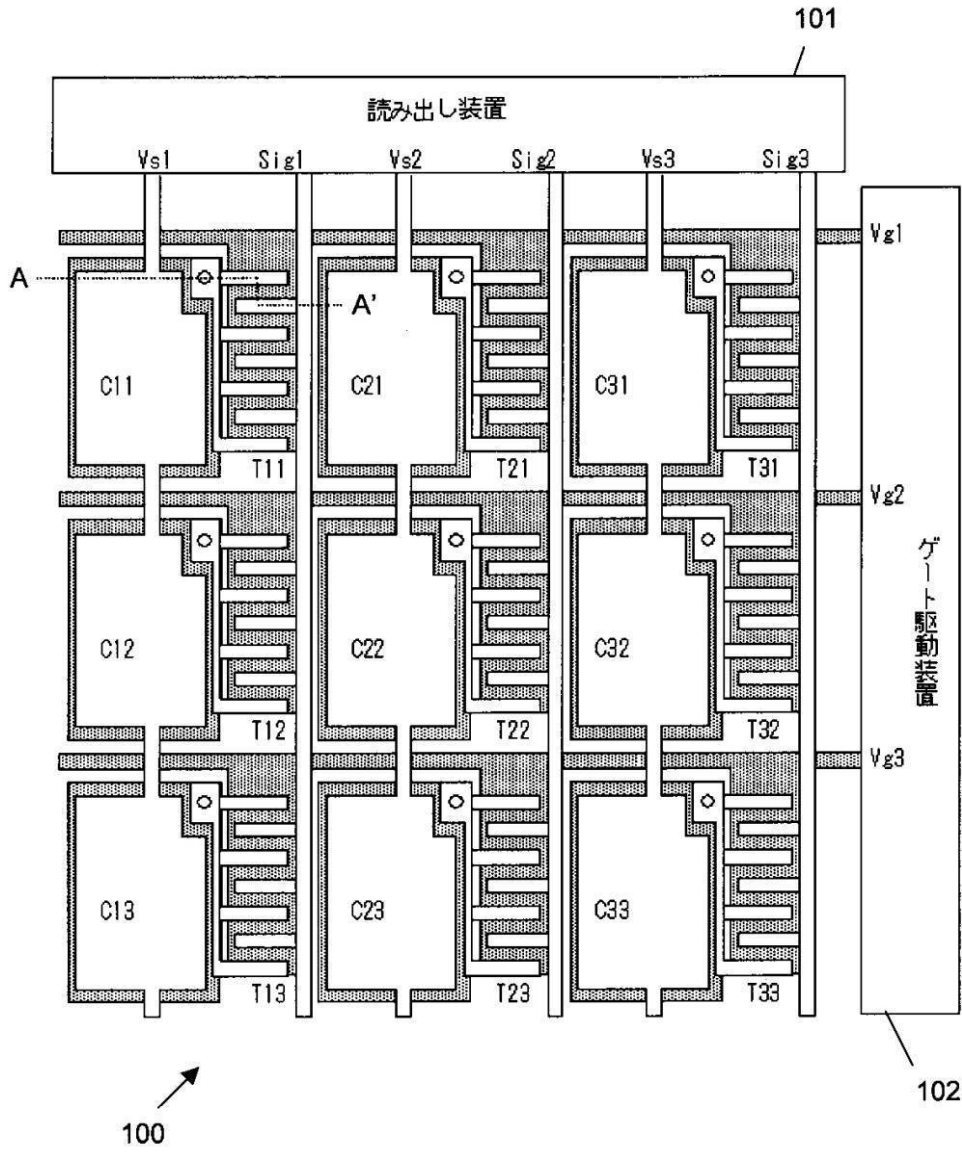
## 【符号の説明】

## 【0066】

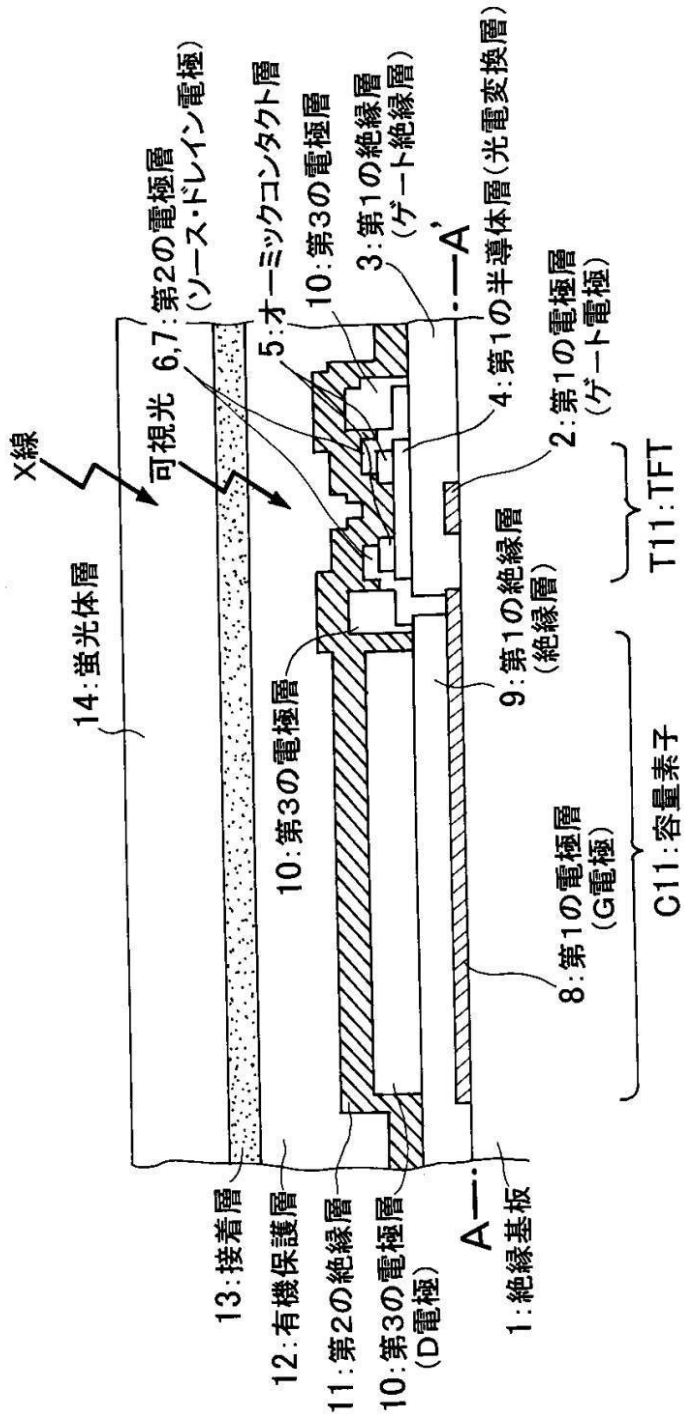
- 100 画素エリア（画素部）
- 101 読み出し装置（読み出し回路部）
- 102 ゲート駆動装置（駆動回路部）
- P11～P33 光電変換素子（半導体変換素子）
- C11～C33 容量素子
- T11～T33 薄膜トランジスタ（TFT）
- Vg1～3 共通ゲート配線
- Sig1～3 共通信号配線
- Vs1～3 共通バイアス配線



【 図 2 】

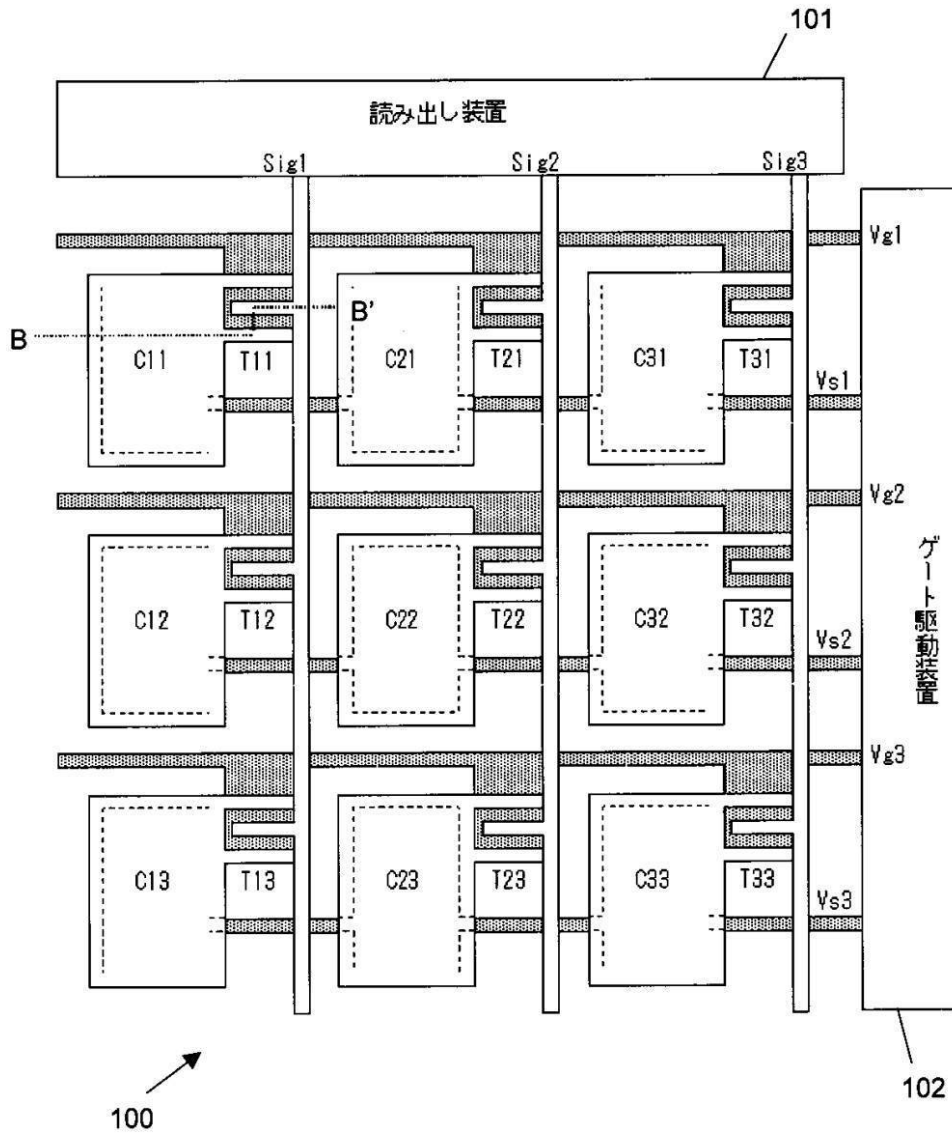


【 図 3 】

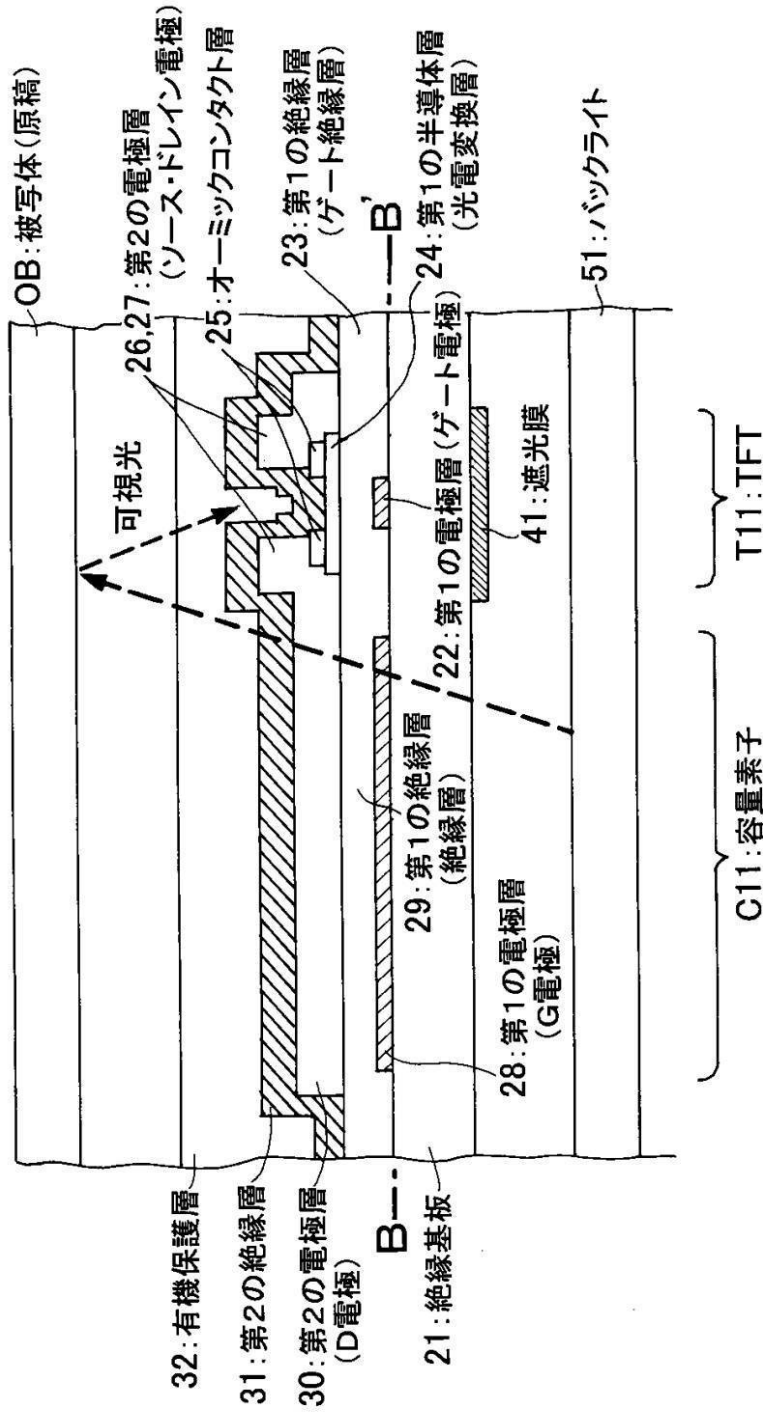




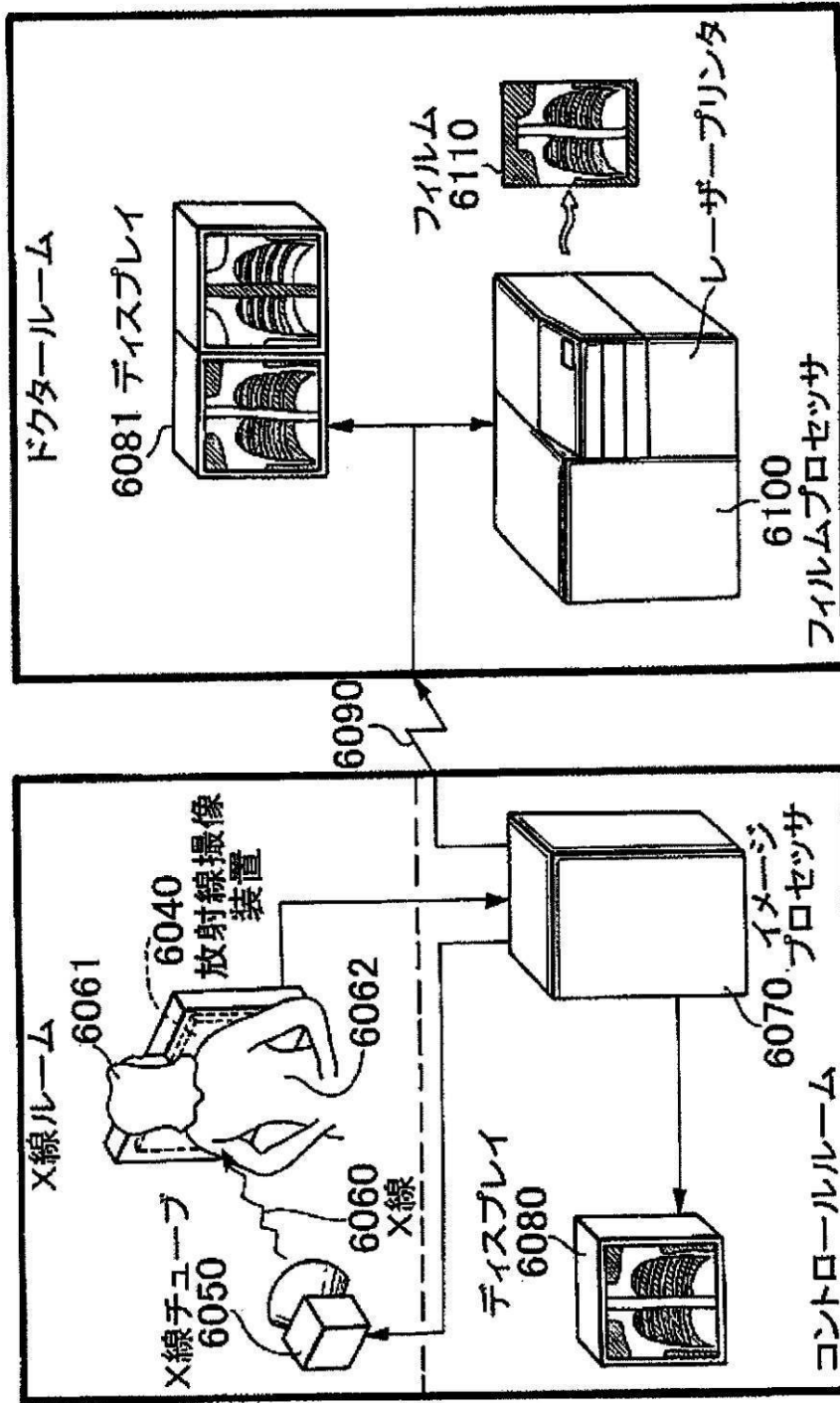
【 図 5 】



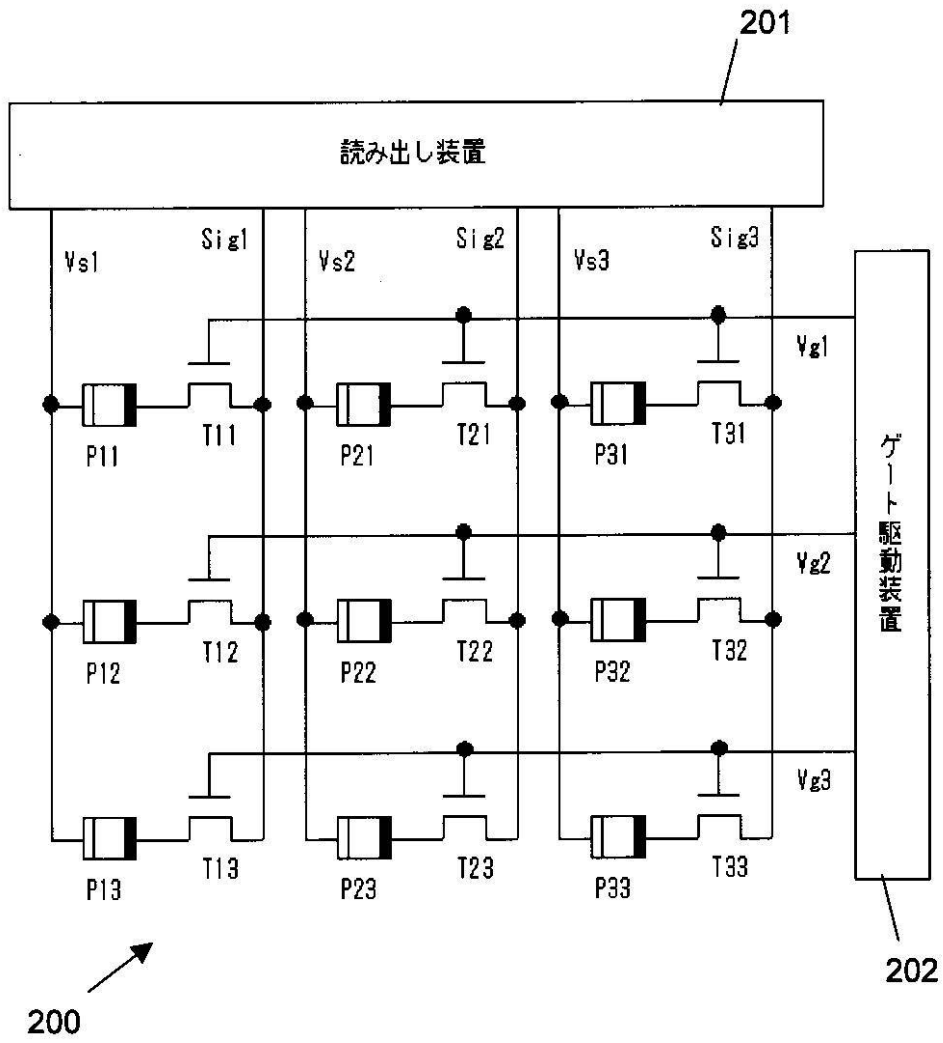
【 図 6 】



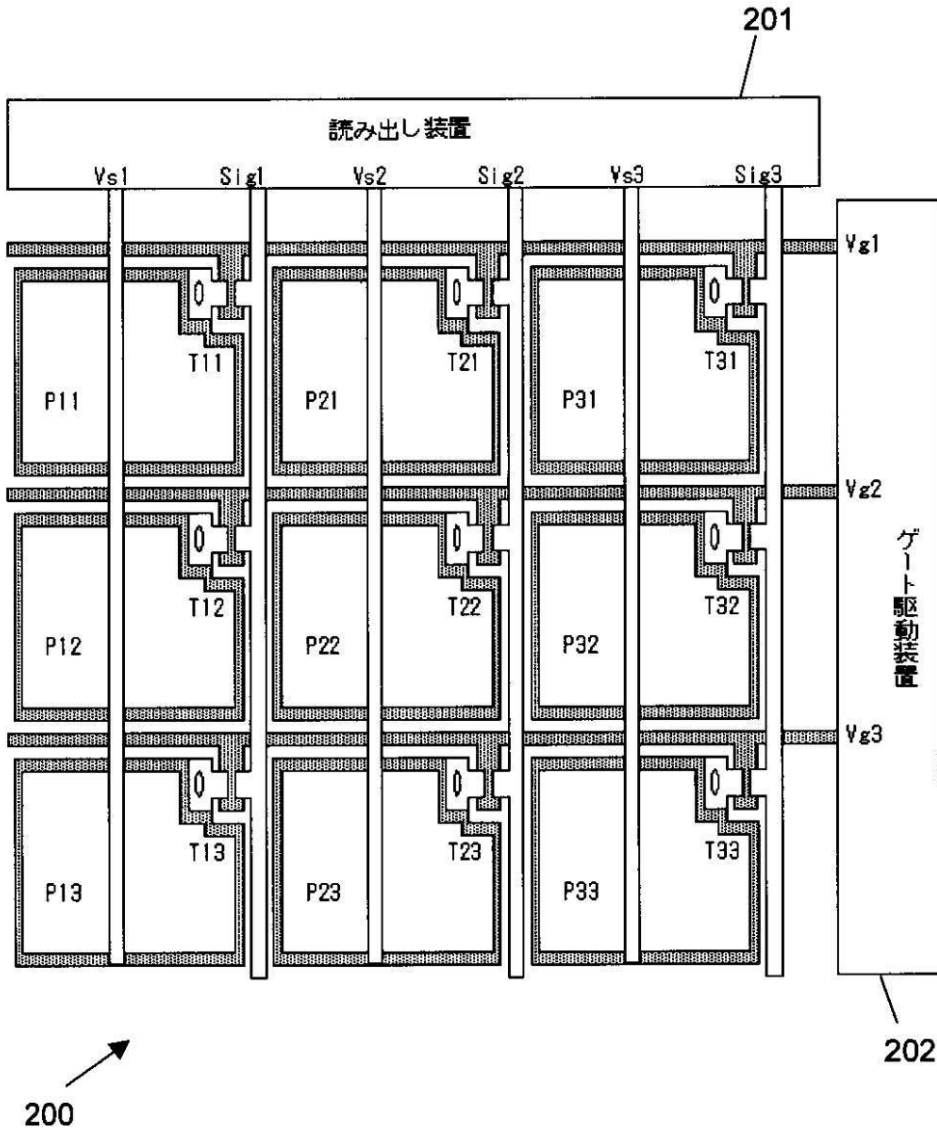
【図7】



【 図 8 】



【 図 9 】



---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
H 0 1 L 27/14 C

(72)発明者 渡辺 実

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 野村 慶一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 2G088 EE01 FF02 GG19 GG20 JJ05 JJ09 JJ31 LL11 LL12  
4M118 AA01 AA05 AB01 BA05 CA07 CA11 CB06 CB11 FB09 FB13  
FB16 FB19 FB24 FB30 GA01 GA10 GB04  
5C024 AX11 AX16 CX41 CY47 GX16 GX18