



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년01월06일
(11) 등록번호 10-0935139
(24) 등록일자 2009년12월24일

(51) Int. Cl.
H05K 3/20 (2006.01) H05K 3/46 (2006.01)
(21) 출원번호 10-2008-7004669
(22) 출원일자 2006년08월03일
심사청구일자 2008년02월27일
(85) 번역문제출일자 2008년02월27일
(65) 공개번호 10-2008-0031979
(43) 공개일자 2008년04월11일
(86) 국제출원번호 PCT/JP2006/315389
(87) 국제공개번호 WO 2007/034629
국제공개일자 2007년03월29일
(30) 우선권주장
JP-P-2005-00271275 2005년09월20일 일본(JP)
(56) 선행기술조사문헌
JP2005039158 A
JP2004274035 A
JP2005101580 A
JP2003087538 A

(73) 특허권자
가부시킴가이샤 무라타 세이사쿠쇼
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고
(72) 발명자
카와기시 마코토
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고가부시킴가이샤 무라타 세이사쿠쇼 나이 이에키 츠토무
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고가부시킴가이샤 무라타 세이사쿠쇼 나이 (뒷면에 계속)
(74) 대리인
하영욱

전체 청구항 수 : 총 9 항

심사관 : 남정길

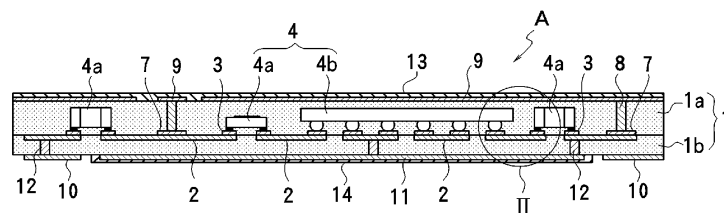
(54) 부품 내장 모듈의 제조 방법 및 부품 내장 모듈

(57) 요약

[과제] 회로 부품을 소정의 실장 위치에 안정적으로 실장할 수 있고, 신뢰성이 높은 부품 내장 모듈의 제조 방법 및 부품 내장 모듈을 제공한다.

[해결 수단] 전사판(20) 상에 복수의 부품 실장용 랜드(3)를 섬형상으로 독립적으로 형성하고, 부품 실장용 랜드(3)에 회로 부품(4a, 4b)을 접속시킨다. 전사판 상에 회로 부품을 덮도록 절연성 수지층(1a)을 형성하고 이 수지층을 경화시켜 수지층(1a)의 내부에 회로 부품과 부품 실장용 랜드(3)를 매설한다. 그 후, 수지층(1a)으로부터 전사판을 박리하고, 부품 실장용 랜드(3)가 노출된 수지층의 이면에 랜드 사이를 접속시키거나 또는 랜드와 다른 부를 접속시키기 위한 배선 패턴(2)을 형성한다.

대표도 - 도1



(72) 발명자

카니 타다시

일본국 교토후 나가오카쿄시 히가시코타리 1초메
10반 1고가부시킴가이사 무라타 세이사쿠쇼 나이

노다 사토루

일본국 교토후 나가오카쿄시 히가시코타리 1초메
10반 1고가부시킴가이사 무라타 세이사쿠쇼 나이

특허청구의 범위

청구항 1

전사판 상에 부품 실장용 랜드를 포함하는 복수의 랜드를 섬형상으로 독립적으로 형성하는 제 1 공정;

상기 전사판 상에 형성된 부품 실장용 랜드에 회로 부품을 접속하는 제 2 공정;

상기 전사판 상에 상기 회로 부품을 덮도록 절연성 수지층을 형성하고 이 수지층을 경화시켜 상기 수지층의 내부에 회로 부품을 매설하는 제 3 공정;

상기 수지층으로부터 상기 전사판을 박리하는 제 4 공정; 및

상기 부품 실장용 랜드가 노출된 상기 수지층의 이면에 상기 부품 실장용 랜드 사이를 접속하거나 또는 부품 실장용 랜드와 다른 랜드를 접속시키기 위한 배선 패턴을 상기 부품 실장용 랜드에 겹쳐서 형성하는 제 5 공정을 포함하는 것을 특징으로 하는 부품 내장 모듈의 제조 방법.

청구항 2

제 1 항에 있어서, 상기 부품 실장용 랜드는 상기 회로 부품을 납땀에 의해 접속시키기 위한 랜드인 것을 특징으로 하는 부품 내장 모듈의 제조 방법.

청구항 3

제 1 항 또는 제 2 항에 있어서, 상기 제 1 공정은 상기 전사판 상에 상기 부품 실장용 랜드와 동시에 상기 부품 실장용 랜드와 떨어진 비아 랜드를 형성하는 공정을 포함하고,

상기 제 3 공정 뒤에 상기 수지층의 표면에 상기 비아 랜드와 비아 홀을 통해 도통하는 도체 패턴을 형성하는 공정을 갖는 것을 특징으로 하는 부품 내장 모듈의 제조 방법.

청구항 4

제 2 항에 있어서, 상기 제 5 공정에서 상기 배선 패턴은 상기 부품 실장용 랜드를 덮고, 또한 상기 부품 실장용 랜드의 외주보다 크게 형성되는 것을 특징으로 하는 부품 내장 모듈의 제조 방법.

청구항 5

제 1 항, 제 2 항 또는 제 4항 중 어느 한 항에 있어서, 상기 제 5 공정 뒤에,

상기 배선 패턴이 형성된 수지층의 이면에 1층 이상의 새로운 수지층을 적층하는 공정; 및

상기 적층된 최하층의 수지층의 이면에 상기 회로 부품과 전기적으로 접속된 단자 전극을 형성하는 공정을 갖는 것을 특징으로 하는 부품 내장 모듈의 제조 방법.

청구항 6

절연성 수지층을 구비하고,

상기 수지층의 한 주면을 따라 복수의 부품 실장용 랜드와 이들 랜드에 접속된 배선 패턴이 형성되고,

상기 부품 실장용 랜드에 회로 부품이 접속되고,

상기 회로 부품은 상기 수지층의 내부에 매설되어 있고,

상기 부품 실장용 랜드는 이 부품 실장용 랜드와 인접하는 배선 패턴에 비해서 두꺼운 두께로 형성되어 있는 것을 특징으로 하는 부품 내장 모듈.

청구항 7

제 6 항에 있어서, 상기 부품 실장용 랜드는 상기 회로 부품과 접속된 상층부와, 상기 배선 패턴과 연속하는 하층부의 2층 구조이며,

상기 상층부가 상기 수지층에 매립되어 있고,

상기 하층부가 상기 수지층의 한 주면 상에 형성되어 있는 것을 특징으로 하는 부품 내장 모듈.

청구항 8

제 6 항 또는 제 7 항에 있어서, 상기 수지층의 한 주면을 따라 상기 배선 패턴에 접속된 비아 랜드가 형성되어 있고,

상기 비아 랜드는 이 비아 랜드와 인접하는 배선 패턴에 비해서 두꺼운 두께로 형성되고,

상기 수지층의 한 주면과 대향하는 다른 주면에 상기 비아 랜드와 비아 홀을 통해 도통하는 도체 패턴이 형성되어 있는 것을 특징으로 하는 부품 내장 모듈.

청구항 9

제 6 항 또는 제 7 항에 있어서, 상기 수지층의 한 주면에 1층 이상의 새로운 수지층이 적층되어 있고,

상기 적층된 최하층의 수지층의 이면에 상기 회로 부품과 전기적으로 접속된 단자 전극이 형성되어 있는 것을 특징으로 하는 부품 내장 모듈.

명세서

기술분야

<1> 본 발명은 수지층의 내부에 회로 부품이 내장된 부품 내장 모듈의 제조 방법 및 부품 내장 모듈에 관한 것이다.

배경기술

<2> 최근, 전자기기의 고기능화, 소형화에 따라 회로 기판에 실장되는 전자 부품의 더 나은 소형화와 고밀도화가 요구되고 있다. 이러한 상황에 있어서, 수지층의 내부에 복수의 회로 부품을 내장함으로써 고밀도화를 도모하는 부품 내장 모듈이 제안되어 있다.

<3> 특허문헌1에는 절연성 기판에 내장되는 회로 부품을 접속하기 위한 회로 패턴의 형성에 관한 부품 내장 모듈의 2가지의 전형적인 제조 방법이 기재되어 있다. 특허문헌1의 도 2에는 패터닝되어 있지 않은 고체의 동박 상에 회로 부품을 실장하고, 회로 부품을 수지로 굳힌 후에 이면측으로부터 동박을 에칭함으로써 회로 패턴을 형성하는 방법이 기재되어 있다.

<4> 또한, 특허문헌1의 도 3에는 이형 필름 상에 회로 패턴을 형성하고, 그 위에 회로 부품을 실장하여 회로 부품을 수지로 굳힌 후 이형 필름을 벗기는 방법이 기재되어 있다.

<5> 전자의 방법의 경우, 회로 부품을 고체의 동박에 접속시키므로 동박 중에서 부품 실장용 랜드(land)(뿔 패턴)에 상당하는 부분과 그 이외의 배선 부분의 구별이 없다. 그 때문에, 예를 들면 회로 부품을 동박에 뿔납 접속할 때 부품이 소정 위치로부터 움직여 버리거나, 뿔납이 인접하는 랜드 부분까지 흐른다는 문제가 발생하는 일 있다.

<6> 한편, 후자의 경우에는 이형 필름 상에 형성된 패턴 상에 부품이 실장되므로 부품의 움직임이나 뿔납 흐름은 전자에 비해 억제되지만, 부품 실장용 랜드와 그 이외의 배선 부분이 연속되어 있으므로 리플로우시에 부품 사이를 접속하는 배선을 통해 부품이 이동할 가능성은 여전히 남는다. 또, 뿔납 범프에 의해 회로 부품을 회로 패턴에 접속할 경우에는 단자간 배선부에 뿔납이 흘러, 범프 높이가 리플로우 후에 균일하게 되지 않아서 단자로의 응력에 치우침이 발생한다는 문제가 있다.

<7> 이러한 문제에 대처하기 위해, 뿔납 레지스트 막을 동박 또는 회로 패턴 상에 형성하는 방법이 있지만, 레지스트 막의 추가를 필요로 하여 모듈의 박형·저배화를 손상시킴과 아울러, 공정이 늘어나 비용 상승을 초래하는 결과로 된다. 또, 뿔납 레지스트 막을 부품 실장면에 형성하고, 그 위에 수지층을 적층하면 부품 실장면과 수지층의 밀착력이 충분하지 않게 되어 수지층과 레지스트 막 사이, 또는 레지스트 막과 전극 사이에 간극이 발생하기 쉬워진다. 그 간극 때문에, 모듈을 회로 기판(마더 보드 등)과 뿔납 집합을 행할 때의 고온에 의해 모듈 내에서 채용되어서 팽창된 뿔납이 상기 간극에 유출되어 뿔납 플래시가 발생할 가능성이 있다. 또한, 배선과 레지스트의 위치 어긋남을 예상할 필요가 있고, 부품의 단자간 거리가 짧을 경우에 기판측의 설계를 대응할 수 없게 되는 문제가 있었다.

<8> 상기 과제는 회로 부품을 고체 전극 또는 회로 패턴에 대해 뿔납을 이용하여 접속하는 경우의 과제이지만, 뿔납을 사용하는 것 이외에 도전성 접착제나 금속 범프를 이용하여 접속하는 경우라도 도전성 접착제가 불필요한 부분까지 흐르거나, 회로 부품이 소정 위치에 대하여 벗어날 가능성이 있다. 그 때문에 회로 부품의 위치가 일정하지 않아 신뢰성이 저하될 우려가 있었다.

<9> [특허문헌1 : 일본 특허 공개 평11-220262호 공보]

발명의 상세한 설명

<10> 그래서, 본 발명의 바람직한 실시형태의 목적은 회로 부품을 소정의 실장 위치에 안정적으로 실장할 수 있고, 신뢰성이 높은 부품 내장 모듈의 제조 방법 및 부품 내장 모듈을 제공하는데 있다.

<11> 상기 목적을 달성하기 위해, 본 발명에 따른 부품 내장 모듈의 제조 방법은 전사판 상에 복수의 부품 실장용 랜드를 섬형상으로 독립적으로 형성하는 제 1 공정과, 상기 전사판 상에 형성된 부품 실장용 랜드에 회로 부품을 접속하는 제 2 공정과, 상기 전사판 상에 상기 회로 부품을 덮도록 절연성 수지층을 형성해서 이 수지층을 경화시키고 상기 수지층의 내부에 회로 부품을 매설하는 제 3 공정과, 상기 수지층으로부터 상기 전사판을 박리하는 제 4 공정과, 상기 부품 실장용 랜드가 노출된 상기 수지층의 이면에 상기 부품 실장용 랜드 사이를 접속하거나 또는 부품 실장용 랜드와 다른 부를 접속시키기 위한 배선 패턴을 상기 부품 실장용 랜드에 겹쳐서 형성하는 제 5 공정을 포함한다.

<12> 본 발명에 따른 부품 내장 모듈은 절연성 수지층을 구비하고, 상기 수지층의 한 주면(主面)을 따라 복수의 부품 실장용 랜드와 이들 랜드에 접속된 배선 패턴이 형성되며, 상기 부품 실장용 랜드에 회로 부품이 접속되고, 상기 회로 부품은 상기 수지층의 내부에 매설되어 있으며, 상기 부품 실장용 랜드는 이 부품 실장용 랜드와 인접하는 배선 패턴에 비해 두꺼운 두께로 형성되어 있는 것을 특징으로 한다.

<13> 본 발명에 따른 부품 내장 모듈의 제조 방법에서는 전사판 상에 섬형상으로 독립적으로 형성된 부품 실장용 랜드에 회로 부품을 접속시킨다. 즉, 랜드 사이를 연결하는 배선이 없으므로, 예를 들면 뿔납을 이용하여 실장할 경우에 뿔납이 랜드를 넘어서 흐르는 일이 없다. 그 때문에 부품의 움직임이나 뿔납 흐름을 억제할 수 있어 신뢰성이 높은 부품 내장 모듈을 얻을 수 있다.

<14> 마찬가지로, IC와 같이 뿔납 범프를 이용하여 실장할 경우에 리플로우시에 용융된 범프가 배선 부분으로 흘러서 형상이 변형되는 일이 없으므로 실장 신뢰성의 열화를 방지할 수 있다.

<15> 상기와 같이 부품의 움직임에 따르는 부품끼리의 접촉이나, 단자 사이의 단락을 고려할 필요가 없어지므로 보다 고밀도로 부품 실장할 수 있게 되어 모듈의 소형화, 고기능화를 도모할 수 있다.

<16> 또한, 부품 실장면에 뿔납 레지스트 막을 형성할 필요가 없으므로 모듈의 박형·저배화를 손상시킬 일이 없고, 공정의 삭감, 비용 저감을 실현할 수 있음과 아울러, 부품 실장면과 수지층이 강하게 밀착되므로 뿔납 플래시의 발생을 억제할 수 있다. 또, 배선과 레지스트의 위치 어긋남을 예상할 필요가 없으므로 랜드간 거리를 짧게 할 수 있고, 협단자 피치의 부품이나 칩 부품 사이를 협인접하게 실장할 수 있다.

<17> 회로 부품을 부품 실장용 랜드에 실장할 때 랜드에는 인장이나 비틀림 등의 응력이 작용한다. 종래와 같이 랜드와 배선 패턴이 연속해서 형성되어 있을 경우에는 상기 응력 때문에 랜드 뿐만 아니라 배선 패턴에도 크랙이나 변형 등이 발생할 가능성이 있지만, 본 발명에서는 랜드 사이를 연결하는 배선이 없으므로 회로 부품의 실장시에 랜드에 크랙 등이 발생해도 그 크랙이 배선 부분에 과급되지 않는다. 부품 실장용 랜드의 이면측에는 배선 패턴이 겹쳐서 형성되므로 랜드에 크랙 등이 있어도 그것을 배선 패턴에 의해 보수할 수 있어 신뢰성을 향상시킬 수 있다.

<18> 상기 부품 실장용 랜드는 상기 회로 부품을 납땀에 의해 접속시키기 위한 랜드인 것이 바람직하다.

<19> 회로 부품을 랜드에 납땀할 경우 용융된 뿔납 때문에 회로 부품이 움직이기 쉽지만, 랜드가 섬형상으로 형성되어 있기(배선 부분과 연속되어 있지 않음) 때문에 회로 부품의 움직임이 랜드의 범위 내로 제약되어 움직임을 억제할 수 있음과 아울러, 뿔납의 흐름을 규제할 수 있고, 다른 전위 부분과의 단락을 방지할 수 있다.

<20> 상기 제 1 공정은 상기 전사판 상에 상기 부품 실장용 랜드와 동시에, 상기 부품 실장용 랜드와 떨어진 비아 랜드(via land)를 형성하는 공정을 포함하고, 상기 제 3 공정 뒤에 상기 수지층의 표면에 상기 비아 랜드와 비아 홀을 통해 도통하는 도체 패턴을 형성하는 공정을 갖는 것이 바람직하다.

- <21> 기관으로 되는 수지층의 이면에 배선 패턴을 형성한 경우, 수지층의 표면에도 도체 패턴을 형성하여 이 도체 패턴과 배선 패턴을 비아 홀을 통해 접속시킬 필요가 생기는 일이 있다. 그 경우에 부품 실장용 랜드와 동시에 비아 랜드를 형성해 두면, 비아 홀과 비아 랜드의 도통이 확실해져 신뢰성이 높은 부품 내장 모듈을 실현할 수 있다.
- <22> 상기 제 5 공정에 있어서, 상기 배선 패턴은 상기 부품 실장용 랜드를 덮고, 또한 상기 부품 실장용 랜드의 외주보다 크게 형성되는 것이 바람직하다.
- <23> 회로 부품을 랜드에 납땜하면, 땀납이 랜드의 측면에 들어가서 수지층의 이면에 노출되는 일이 있다. 이러한 상태에서, 제 5 공정에 있어서 도금 공법으로 배선 패턴을 형성할 경우 에칭 처리시에 노출된 땀납이 에칭액에 의해 침식되어 땀납 접합의 신뢰성이 저하될 때가 있다. 이 문제를 회피하기 위해, 배선 패턴은 부품 실장용 랜드를 덮고, 또한 부품 실장용 랜드의 외주보다 약간 커지도록 형성한다. 이것에 의해, 수지층 이면에 노출된 땀납을 배선 패턴이 덮으므로 에칭액에 의한 땀납의 침식을 방지할 수 있다. 배선 패턴은 수지층의 이면에 노출된 땀납을 충분히 덮는 형상으로 하는 것이 더욱 바람직하다.
- <24> 사출한 바와 같이 배선 패턴을 형성함으로써 또한 이하와 같은 효과를 나타낸다.
- <25> 배선 패턴 자체가 땀납을 덮음으로써 솔더 레지스트를 사용하지 않고 땀납의 노출을 방지할 수 있다. 이 때문에 회로 기관으로의 실장시의 열 팽창에 의해 솔더 레지스트와 수지층의 계면에 공극이 발생한다는 문제가 생기지 않아서 이 공극으로의 땀납의 유출을 방지할 수 있다.
- <26> 상기 제 5 공정 뒤, 상기 배선 패턴이 형성된 수지층의 이면에 적어도 1층의 새로운 수지층을 적층하는 공정과, 상기 적층된 최하층의 수지층의 이면에 상기 회로 부품과 전기적으로 접속된 단자 전극을 형성하는 공정을 갖는 것이 바람직하다.
- <27> 본 부품 내장 모듈을 회로 기관(마더 보드) 등에 실장할 경우, 배선 패턴이 형성된 수지층의 이면을 실장면으로 해도 되지만, 배선 패턴이 노출되어 있으므로 배선 패턴이 회로 기관의 이전위 부분과 단락할 우려가 있다. 그 경우, 배선 패턴을 레지스트 막과 같은 절연막으로 덮어도 되지만, 실장면과 배선 패턴이 가깝기 때문에 회로 기관으로의 실장시의 고온에 의해 랜드에 접속된 회로 부품의 땀납이 재용융되기 쉬워진다. 그래서, 수지층의 이면에 새로운 수지층을 적층하고, 그 수지층의 이면에 단자 전극을 형성함으로써 배선 패턴을 다른 부분과 절연시킬 수 있음과 아울러, 수지층의 단열 효과에 의해 회로 기관으로의 실장시의 열에 의한 영향을 작게 할 수 있고, 회로 부품의 땀납의 재용융을 억제할 수 있다.
- <28> 배선 패턴이 형성된 수지층의 이면에 적층되는 새로운 수지층은 1층이여도 되고, 2층 이상이여도 된다. 이 새로운 수지층 속에 별도의 회로 부품을 내장해도 되고, 배선 패턴을 형성해도 된다. 바람직하게는, 최하층의 수지층에는 회로 부품을 내장하지 않는 쪽이 좋다. 배선 패턴과 최하층의 수지층의 이면에 형성된 단자 전극 사이를 전기적으로 접속하기 위해 적절히 비아 홀을 사용할 수 있다.
- <29> 본 부품 내장 모듈에서는, 부품 실장용 랜드가 이 부품 실장용 랜드와 인접하는 배선 패턴에 비해서 두꺼운 두께로 형성되어 있다. 그 때문에 부품 실장용 랜드의 강도가 다른 배선 부분에 비해서 높고, 회로 부품과 랜드 사이에 작용하는 응력에 견딜 수 있어 접속 신뢰성이 높은 모듈을 실현할 수 있다.
- <30> 상기 부품 실장용 랜드는 회로 부품과 접속된 상층부와, 상기 배선 패턴과 연속하는 하층부의 2층 구조이며, 상기 상층부가 상기 수지층에 메워 넣어져 있고, 상기 하층부가 상기 수지층의 한 주면 상에 형성되어 있는 것이 바람직하다.
- <31> 이 경우에는 회로 부품과 접속된 랜드의 상층부가 수지층에 메워 넣어져 있으므로 랜드와 수지층의 접촉 강도가 높고, 회로 부품과 랜드 사이에 작용하는 응력의 일부를 수지층에서 담당할 수 있다. 또, 랜드의 하층부는 배선 부분과 연속하고 있으므로 랜드와 배선 부분의 도통 신뢰성도 높다.
- <32> 상기 수지층의 한 주면을 따라 상기 배선 패턴에 접속된 비아 랜드가 형성되고, 상기 비아 랜드는 이 비아 랜드와 인접하는 배선 패턴에 비해서 두꺼운 두께로 형성되며, 상기 수지층의 상기 한 주면과 대향하는 다른 주면에 상기 비아 랜드와 비아 홀을 통해 도통하는 도체 패턴이 형성되어 있는 것이 좋다.
- <33> 기관으로 되는 수지층의 한 주면에 배선 패턴을 형성한 경우 수지층의 다른 주면에도 도체 패턴을 형성하고, 이 도체 패턴과 배선 패턴을 비아 홀을 통해 접속시킬 필요가 생기는 일이 있다. 그 경우에 부품 실장용 랜드와 동시에 비아 랜드를 형성해 두면, 비아 홀과 비아 랜드의 도통이 확실해져 신뢰성이 높은 부품 내장 모듈을 실현

할 수 있다.

- <34> 상기 수지층의 한 주면에 적어도 1층의 새로운 수지층을 적층하고, 상기 적층된 최하층의 수지층의 이면에 상기 회로 부품과 전기적으로 접속된 단자 전극을 형성해도 된다. 이 경우에는 배선 패턴이 새로운 수지층에 의해 덮여지므로 외부와 단락할 우려가 없어진다. 그리고, 본 부품 내장 모듈을 회로 기관 등에 실장할 경우에 단자 전극을 이용하여 간단하게 표면 실장할 수 있다.
- <35> <발명의 효과>
- <36> 이상과 같이, 본 발명에 따른 부품 내장 모듈의 제조 방법에서는 전사판 상에 복수의 부품 실장용 랜드를 섬형상으로 독립적으로 형성하여 그 랜드에 회로 부품을 접속시키도록 했으므로 회로 부품 접속시에 랜드 사이를 연결하는 배선 부분이 존재하지 않고, 예를 들면 뿔납을 이용하여 실장할 경우에 뿔납이 배선 부분으로 흐르는 일이 없어 부품의 움직임이나 뿔납 흐름을 억제할 수 있어서 접속 신뢰성이 높은 부품 내장 모듈을 얻을 수 있다.
- <37> 또한, 뿔납 레지스트를 형성할 필요가 없으므로 모듈의 박형·저배화를 손상시키지 않고 공정의 삭감, 비용 저감을 실현할 수 있음과 아울러, 뿔납 플래시의 발생을 억제할 수 있다.
- <38> 본 부품 내장 모듈에서는 부품 실장용 랜드가 인접하는 배선 패턴에 비해서 두꺼운 두께로 형성되어 있으므로 부품 실장용 랜드의 강도가 배선 패턴에 비해서 높고, 회로 부품과 랜드의 접합 강도를 높일 수 있다. 그 때문에 접속 신뢰성이 높은 모듈을 실현할 수 있다.

실시예

- <53> 이하에, 본 발명의 바람직한 실시형태를 도면을 참조해서 설명한다.
- <54> (제 1 실시형태)
- <55> 도 1, 도 2는 본 발명에 따른 부품 내장 모듈의 바람직한 제 1 실시형태를 나타낸다.
- <56> 이 모듈(A)은 열경화성 수지로 이루어지는 전기 절연성 모듈 기관(1)을 구비하고 있고, 모듈 기관(1)은 상층의 수지층(1a)과 하층의 수지층(1b)의 2층 구조로 되어 있다.
- <57> 모듈 기관(1)의 내부, 즉 상층의 수지층(1a)과 하층의 수지층(1b)의 경계면에는 복수의 부품 실장용 랜드(3)와 그들을 접속하는 배선 패턴(2)이 형성되어 있다. 랜드(3)는 도 2(a)에 나타내는 바와 같이 배선 패턴(2) 상에 겹쳐서 형성되어 있고, 랜드 부분은 2층 구조로 되어 있다. 랜드(3)는 상층의 수지층(1a)에 매설되어 있고, 배선 패턴(2)은 하층의 수지층(1b)에 매설되어 있다.
- <58> 각 랜드(3) 상에는 회로 부품(4)이 뿔납(5, 6)에 의해 실장되어 있다. 회로 부품(4)에는 칩 콘덴서, 칩 인덕터, 칩 저항 등의 칩 부품(4a) 외, 파워 앰프용 트랜지스터와 같은 다단자를 갖는 반도체 소자(IC)(4b) 등이 포함되어 있다. 또, 랜드(3) 및 배선 패턴(2)과 수지층(1a, 1b) 사이에는 뿔납 레지스트는 개재되어 있지 않다. 이 예에서는, 도 2(a)에 나타내는 바와 같이 칩 부품(4a)은 랜드(3)에 대하여 뿔납(5)에 의해 표면 실장되어 있고, 반도체 소자(4b)는 랜드(3)에 대하여 뿔납 범프(6)에 의해 플립 칩 실장되어 있다.
- <59> 수지층(1a)과 수지층(1b)의 경계면에는 부품 실장용 랜드(3) 외에 비아 랜드(7)도 형성되어 있고, 이 비아 랜드(7)도 배선 패턴(2)에 의해 부품 실장용 랜드(3)와 접속되어 있다. 비아 랜드(7)는 수지층(1a)을 두께 방향으로 관통하는 비아 홀(8)을 통해 수지층(1a)의 상면에 형성된 비아 랜드 또는 도체 패턴(9)과 접속되어 있다. 또, 비아 랜드(7)를 생략해서 배선 패턴(2)과 도체 패턴(9)을 비아 홀(8)을 통해 접속시킬 수도 있다.
- <60> 하층의 수지층(1b)의 하면에는 복수의 단자 전극(10)과, 넓은 면적을 갖는 그라운드 전극(11)이 형성되어 있다. 그라운드 전극(11)은 실드용 전극으로서 사용할 수 있다. 단자 전극(10) 및 그라운드 전극(11)은 수지층(1b)을 두께 방향으로 관통하는 비아 홀(12)을 통해 각각 배선 패턴(2)과 서로 접속되어 있다.
- <61> 도체 패턴(9) 및 그라운드 전극(11)은 레지스트 막(13, 14)에 의해 덮여져 있다. 또, 도체 패턴(9)을 덮는 레지스트 막(13)을 전면적 또는 부분적으로 제거하여 도체 패턴(9)에 다른 회로 부품을 실장해도 되는 것은 물론이다.
- <62> 하층의 수지층(1b)은 회로 기관(마더 보드)으로의 실장면을 구성하는 수지층이며, 본 모듈(A)을 회로 기관에 실장할 때에 고온에 노출될 가능성이 있으므로 수지층(1b)의 내부에는 회로 부품(4)을 내장하지 않는 쪽이 바람직하다.

- <63> 상기와 같이 모듈 기판(1)의 내부에 복수의 회로 부품(4)이 매설되어 있으므로 모듈(A)의 소형화와 고밀도화를 실현할 수 있다. 특히 회로 부품(4)을 매설한 수지층(1a)의 하측에 다른 수지층(1b)이 적층되고, 이 수지층(1b)의 하면에 단자 전극(10)이 형성되어 있으므로 이 단자 전극(10)을 통해 모듈(A)을 회로 기판(마더 보드)에 실장할 수 있다. 실장시에 배선 패턴(2)이 실장면에 노출되지 않으므로 배선 패턴(2)이 회로 기판의 이전위 부분과 단락하는 것을 방지할 수 있어 신뢰성이 높은 모듈(A)을 실현할 수 있다.
- <64> 여기서, 상기 구성으로 이루어지는 부품 내장 모듈(A)의 제조 방법의 일례를 도 3, 4를 참조해서 설명한다.
- <65> 우선, 도 3의 (a)에 나타내는 바와 같이 전사판(20) 상에 복수의 부품 실장용 랜드(3)와 비아 랜드(7)를 섬형상으로 독립적으로 형성한다. 즉, 각 랜드(3, 7)는 서로 배선 부분을 통해 접속되어 있지 않다. 전사판(20)은 금속판이나 수지판과 같은 경질판이여도 되지만, 이형 필름을 사용해도 된다. 부품 실장용 랜드(3)와 비아 랜드(7)의 형성 방법으로는, 예를 들면 전사판(20) 상에 동박을 붙이고, 예칭에 의해 랜드(3, 7)를 패턴 형성하면 된다. 그 외에 공지의 후막 형성법 또는 박막 형성법에 의해 전사판(20) 상에 패턴화된 랜드(3, 7)를 직접 형성해도 된다.
- <66> 다음에, 도 3의 (b)에 나타내는 바와 같이 전사판(20) 상에 형성된 부품 실장용 랜드(3)에 회로 부품(4(4a, 4b))을 실장한다. 실장 방법으로는, 예를 들면 칩 부품(4a)을 뿔납 페이스트(5)에 의해 랜드(3)에 탑재하고, 반도체 소자(4b)를 뿔납 범프(6)에 의해 랜드(3)에 탑재한 상태에서 리플로우를 실시함으로써 뿔납 페이스트(5) 및 뿔납 범프(6)를 용융시켜 실장하는 방법을 이용할 수 있다. 또, 상기 실장 방법 이외에 다른 방법을 이용해도 되는 것은 물론이다. 전사판(20) 상에는 랜드(3)가 섬형상으로 형성되어 있으므로(랜드(3)에 연결되는 배선부가 형성되어 있지 않다) 뿔납이 배선부로 흐르는 일이 없고, 회로 부품(4)이 랜드 위치로부터 움직여 버리거나, 뿔납이 인접하는 랜드 부분까지 흐른다는 문제가 발생하지 않는다. 또한, 뿔납 레지스트를 형성할 필요도 없다.
- <67> 여기서, 뿔납 페이스트(5)로서 통상의 뿔납 페이스트를 사용할 수 있지만, 수지함유 뿔납 페이스트는 더욱 바람직하다. 이것을 이하에 설명한다. 뿔납 페이스트(5)로서 수지함유 뿔납 페이스트를 사용한 경우 리플로우시에 뿔납 입자가 응집함으로써 플럭스 중의 수지가 유출되어, 실장하는 칩 부품의 이면 및 뿔납 필렛부에 수지가 코팅되게 된다. 이것에 의해 뿔납 접합시에 뿔납이 불필요한 개소로 흐르기 어려워짐과 아울러, 재리플로우시에 뿔납이 용융되어도 뿔납 플래시(쇼트 불량)를 억제할 수 있다. 또, 실장하는 칩 부품의 이면에 수지가 흘러들어옴으로써 기판과 칩 부품을 접착하는 효과가 생겨 접합 강도가 증가한다. 수지함유 뿔납 페이스트를 이용하여 실장을 행한 결과의 모양을 도 2(b)에 나타낸다. 도 2(b)는 도 2(a)와 같은 단면도를 나타내는 것이며, 뿔납 페이스트(5)로 수지함유 뿔납 페이스트를 사용한 것을 제외하면, 다른 구성은 도 2(a)와 같으므로 공통되는 부분에는 같은 번호를 붙여 설명을 생략한다. 부호 5a, 5b는 뿔납 페이스트(5)가 용융되었을 때에 뿔납 페이스트(5)로부터 유출된 수지이다. 수지(5a, 5b)는 용융 후의 뿔납 페이스트(5)의 필렛부를 코팅하고 있다. 또한, 수지(5b)는 칩 부품(4a)의 이면과 기판(1b)을 접착하고 있다. 수지함유 뿔납 페이스트로서는 열경화성 에폭시 수지함유 뿔납 페이스트가 일반적이지만, 열가소성 수지를 함유하는 것이어도 상관없다. 또 뿔납 범프(6)에 대해서도 마찬가지로 수지함유 뿔납 페이스트를 사용해도 된다.
- <68> 도 3의 (c)는 부품 실장용 랜드(3)에 회로 부품(4)을 실장한 전사판(20) 상에 수지층(1a)을 배치한 상태를 나타낸다. 수지층(1a)은 프리프레그 상태의 수지판이며, 비아 랜드(7)와 대응하는 위치에는 관통 구멍 속에 도전 페이스트를 충전한 비아 홀(8)이 형성되어 있다.
- <69> 다음에, 도 3의 (d)에 나타내는 바와 같이 전사판(20) 상으로부터 수지층(1a)을 압착하고, 회로 부품(4)과 랜드(3, 7)를 수지층(1a) 중에 매설한다. 그 후 수지층(1a)을 가열 경화시킨다. 수지층(1a)의 경화에 의해 회로 부품(4)이 수지층(1a)에 의해 밀착 유지됨과 동시에 랜드(3, 7)도 수지층(1a)에 의해 밀착 유지된다. 이 때, 비아 홀(8)에 충전되어 있는 도전 페이스트도 동시에 경화되어 비아 랜드(7)와 접합된다.
- <70> 다음에, 도 3의 (e)에 나타내는 바와 같이 경화된 수지층(1a)의 상면에 도체 패턴(9)을 형성한다. 도체 패턴(9)의 형성에는 도전 페이스트를 스크린 인쇄해서 경화시키는 후막 형성법이나, 스퍼터링, 증착과 같은 박막 형성법을 이용해도 된다. 도체 패턴(9)의 형성에 의해 비아 홀(8)과 도체 패턴(9)이 전기적으로 접속된다.
- <71> 또한, 비아 홀(8)에 대해서는 미리 수지층(1a)에 형성해 두는 대신에 수지층(1a)의 가열 경화 후에 레이저로 구멍을 형성하고, 도체 패턴(9)과 동시에 도금으로 형성해도 된다.
- <72> 다음에, 도 3의 (f)에 나타내는 바와 같이 경화된 수지층(1a)의 하면으로부터 전사판(20)을 박리함으로써 수지층(1a)에 랜드(3, 7)를 전사한다. 전사판(20)이 이형 필름일 경우에는 이형성과 가요성을 가지므로 경화된 수지

층(1a)으로부터의 박리가 용이하고, 또한 랜드(3, 7)를 용이하게 전사할 수 있다.

- <73> 다음에, 도 4의 (g)에 나타내는 바와 같이 전사판(20)을 박리한 수지층(1a)의 하면에 배선 패턴(2)을 랜드(3, 7)의 이면에 겹쳐서 형성한다. 배선 패턴(2)의 형성에는 도전 페이스트를 스크린 인쇄해서 경화시키는 후막 형성법이나, 스퍼터링, 증착과 같은 박막 형성법이나, 도금 공법을 이용해도 된다. 배선 패턴(2)의 형성에 의해 심형상으로 독립되어 있었던 부품 실장용 랜드(3) 및 비아 랜드(7)가 서로 접속된다. 배선 패턴(2)은 랜드(3, 7)의 이면에 겹쳐서 형성되므로 랜드(3, 7) 부분은 2층 구조로 되고, 나머지의 배선 부분은 1층 구조로 된다.
- <74> 도 4의 (h)는 배선 패턴(2)을 형성한 수지층(1a)의 아래에 수지층(1b)을 배치한 상태를 나타낸다. 수지층(1b)은 프리프레그 상태의 수지판이며, 관통 구멍 속에 도전 페이스트를 충전한 복수의 비아 홀(12)이 형성되어 있다. 이 수지층(1b)은 상층의 수지층(1a)과 동일한 수지가 바람직하다.
- <75> 다음에, 도 4의 (i)에 나타내는 바와 같이 수지층(1a)의 아래에 수지층(1b)을 압착하고, 배선 패턴(2)을 수지층(1b) 속에 매설한 후 수지층(1b)을 가열 경화시킨다. 수지층(1b)의 경화에 의해 수지층(1a)과 수지층(1b)이 밀착 일체화됨과 동시에 배선 패턴(2)이 수지층(1b)과 밀착 일체화된다. 이 때 비아 홀(12)에 충전되어 있는 도전 페이스트도 동시에 경화되어 배선 패턴(2)과 접합된다.
- <76> 다음에, 도 4의 (j)에 나타내는 바와 같이 수지층(1b)의 하면에 단자 전극(10) 및 그라운드 전극(11)을 형성한다. 단자 전극(10)은 비아 홀(12)을 통해 배선 패턴(2)과 접속되고, 그라운드 전극(11)은 다른 비아 홀(12)을 통해 다른 배선 패턴(2)과 접속된다.
- <77> 마지막으로, 도 4의 (k)에 나타내는 바와 같이 모듈 기관(1)의 상면의 도체 패턴(9) 및 모듈 기관(1)의 하면의 그라운드 전극(11) 상에 각각 레지스트 막(13, 14)을 형성함으로써 부품 내장 모듈(A)의 제조를 종료한다.
- <78> 또한, 도 3, 도 4에서는 단일 모듈(A)의 제조 방법에 대하여 설명했지만, 실제로는 평면 방향으로 연속하는 마더 상태의 수지층(1a, 1b)을 이용하여 마더 상태의 모듈을 제작하고, 그 후에 개별 모듈로 커트함으로써 양산성이 높고 균질한 제조 방법을 실현할 수 있다.
- <79> 또한, 부품 내장 모듈(A)의 제조 방법의 다른 예를 도 6, 도 7을 참조해서 설명한다. 도 6은 도 3(f)의 VI부분을 수지층(1a)의 하측으로부터 본 도면이며, 도 7은 도 4(h)의 VII부분을 수지층(1a)의 하측으로부터 본 도면이다. 도 7에 나타내는 바와 같이 배선 패턴(2)은 각각 대응하는 랜드(3)를 덮고, 또한 랜드(3)의 외주보다 크게 형성하는 것이 바람직하다. 랜드(3) 상에 회로 부품(4(4a, 4b))을 실장할 때에 땀납(6)을 도포하면, 도 6과 같이 땀납(6)이 랜드(3) 상에 수용되지 않고, 수지층(1a)의 하면에 노출되는 경우가 있다. 이 때 도 7과 같이 배선 패턴을 형성하면, 땀납(6)이 배선 패턴(2)에 덮여진다. 이 때문에, 수지층(1b)의 하면에 도금 공법에 의해 단자 전극(10) 및 그라운드 전극(11)을 형성할 때에 행해지는 에칭 처리시의 에칭액에 땀납(6)이 노출되는 일이 없으므로 땀납 침식을 방지할 수 있다.
- <80> (제 2 실시형태)
- <81> 도 5는 본 발명에 따른 부품 내장 모듈의 바람직한 제 2 실시형태를 나타낸다. 또, 도 1과 공통되는 부분에는 동일 부호를 붙여서 중복 설명을 생략한다.
- <82> 이 부품 내장 모듈(B)의 모듈 기관(1A)은 상하 4층의 수지층(1a-1d)을 적층한 것이며, 최상층(1a)과 제 2 층(1b), 및 제 3 층(1c)과 최하층(1d)이 각각 제 1 실시형태의 모듈 기관(1)과 같은 구조를 갖고 있다. 즉, 최상층(1a)과 제 2 층(1b)의 경계면에는 부품 실장용 랜드(3)와 비아 랜드(7)가 독립적으로 형성됨과 아울러, 이들 랜드(3, 7)를 서로 접속하는 배선 패턴(2)이 형성되어 있다. 또, 제 3 층(1c)과 최하층(1d)의 경계면에도 부품 실장용 랜드(3)와 비아 랜드(7)가 독립적으로 형성됨과 아울러, 이들 랜드(3, 7)를 서로 접속시키는 배선 패턴(2)이 형성되어 있다.
- <83> 제 2 층(1b)과 제 3 층(1c)의 경계면에는 중간 도체 패턴(15)이 형성되어 있고, 이 도체 패턴(15)은 비아 홀(12)을 통해 최상층(1a)과 제 2 층(1b) 사이의 배선 패턴(2)에 접속되며, 또한 비아 홀(8)을 통해 제 3 층(1c)과 최하층(1d) 사이의 비아 랜드(7) 또는 배선 패턴(2)에 접속되어 있다. 그 결과, 각 층에 설치된 회로 부품(4)이나 배선 패턴(2)은 비아 홀(8, 12)을 통해 모듈 기관(1A)의 저면에 형성된 단자 전극(10) 및 그라운드 전극(11)에 접속되어 있다. 그라운드 전극(11)은 레지스트 막(14)으로 덮여져 있다. 또, 모듈 기관(1A)의 상면에는 비아 홀(8)을 통해 내부와 접속된 도체 패턴(9)이 형성되고, 도체 패턴(9)도 레지스트 막(13)으로 덮여져 있다. 상기와 같이 모듈 기관(1A)을 다층화하고, 그 속에 복수의 회로 부품(4) 및 배선 패턴(2)을 매설함으로써 더 나은 고밀도화와 고기능화를 실현할 수 있다.

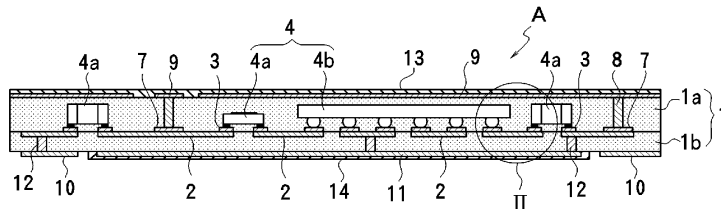
- <84> 상기 실시형태에서는 회로 부품(4(4a, 4b))을 부품 실장용 랜드(3)에 대하여 납땜 또는 땀납 범프를 이용하여 접속하는 예를 나타냈지만, 땀납 이외에 도전성 접착제 또는 금 범프 등의 금속 범프를 이용하여 접속할 수도 있고, 이러한 경우라도 본 발명은 유효하다.
- <85> 또한, 회로 부품(4) 중에서 반도체 소자(4b)와 같은 능동 소자를 범프(6)를 이용하여 플립 칩 실장했지만 이것에 제한되는 것은 아니고, 단자를 랜드(3)에 납땜해도 된다. 제 1 실시형태에서는 2층 구조, 제 2 실시형태에서는 4층 구조의 모듈 기판을 갖는 부품 내장 모듈에 대하여 설명했지만, 그 이외의 층 구조를 갖는 부품 내장 모듈이어도 되는 것은 물론이다. 그 경우, 각 층 사이에 도체 패턴을 형성해서 용량을 형성하거나, 저항 등을 인쇄 형성하는 등 공지의 다층 기판 기술을 적용해도 된다.
- <86> 제 2 실시형태에서는 중간층인 제 2 층(1b)에 회로 부품(4)을 내장하지 않는 예를 나타냈지만, 제 2 층(1b)에 회로 부품(4)을 내장해도 되는 것은 물론이다.

도면의 간단한 설명

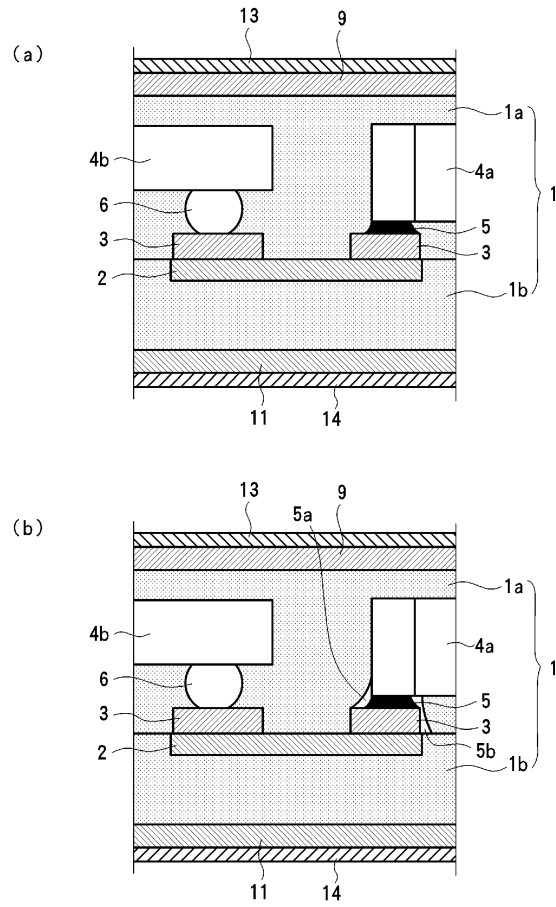
- <39> 도 1은 본 발명에 따른 부품 내장 모듈의 제 1 실시형태의 단면도이다.
- <40> 도 2의 (a)는 통상의 땀납 페이스트를 사용한 경우의 도 1의 II부분의 확대도이며, (b)는 수지함유 땀납 페이스트를 사용한 경우의 도 1의 II부분의 확대도이다.
- <41> 도 3은 도 1에 나타내는 부품 내장 모듈의 제조 공정의 전반을 나타내는 공정도이다.
- <42> 도 4는 도 1에 나타내는 부품 내장 모듈의 제조 공정의 후반을 나타내는 공정도이다.
- <43> 도 5는 본 발명에 따른 부품 내장 모듈의 제 2 실시형태의 단면도이다.
- <44> 도 6은 도 3(f)의 VI부분을 수지층의 하측으로부터 본 부분 확대도이다.
- <45> 도 7은 도 4(h)의 VII부분을 수지층의 하측으로부터 본 부분 확대도이다.
- <46> <도면의 주요부분에 대한 부호의 설명>
- <47> A, B : 부품 내장 모듈 1, 1A : 모듈 기판
- <48> 2 : 배선 패턴 3 : 부품 실장용 랜드
- <49> 4, 4a, 4b : 회로 부품 5 : 땀납
- <50> 6 : 땀납 범프 7 : 비아 랜드
- <51> 8 : 비아 홀 9 : 도체 패턴
- <52> 10 : 단자 전극 11 : 그라운드 전극

도면

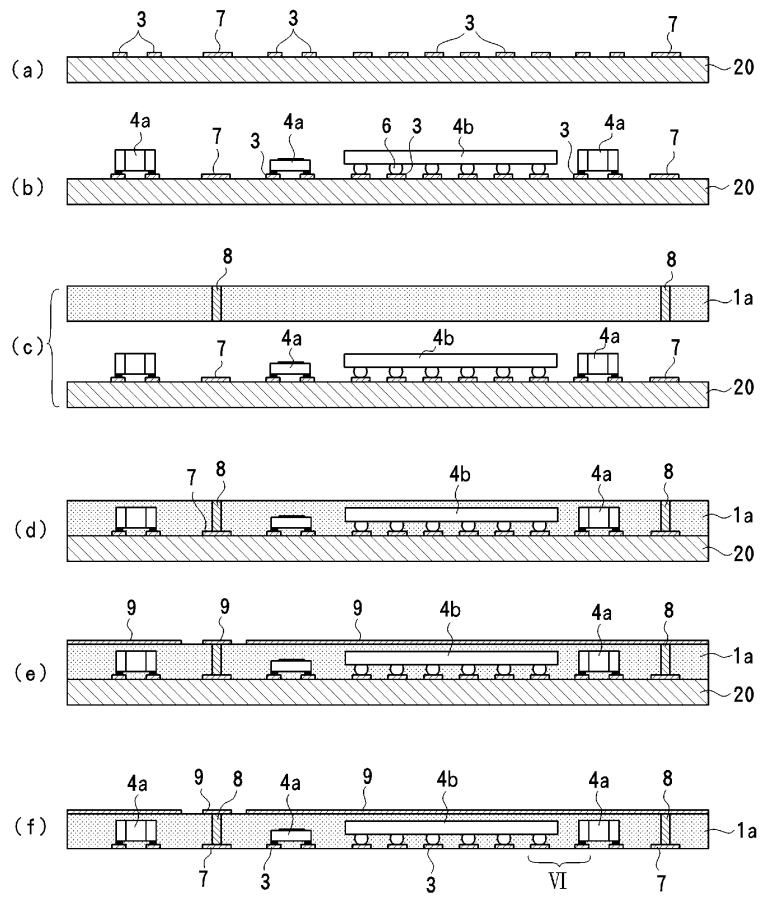
도면1



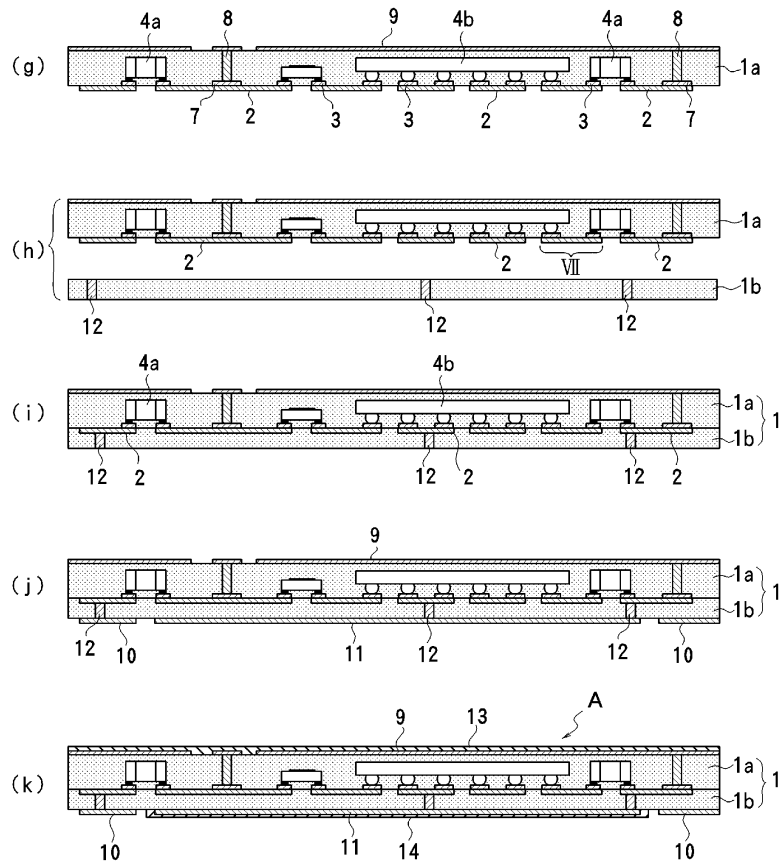
도면2



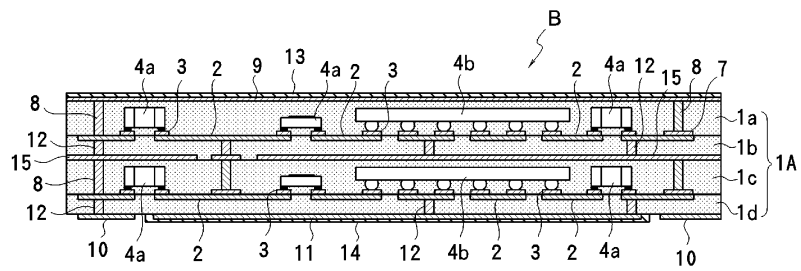
도면3



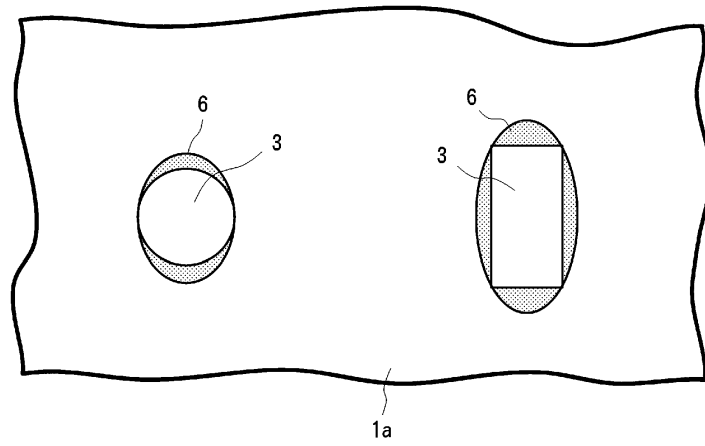
도면4



도면5



도면6



도면7

