

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2019-169686

(P2019-169686A)

(43) 公開日 令和1年10月3日 (2019. 10. 3)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/301 (2006.01)	H O 1 L 21/78 Q	4 E 1 6 8
H O 1 L 21/3065 (2006.01)	H O 1 L 21/78 L	5 F 0 0 4
B 2 3 K 26/00 (2014.01)	H O 1 L 21/78 S	5 F 0 6 3
	H O 1 L 21/302 1 O 4 C	
	B 2 3 K 26/00 H	
審査請求 未請求 請求項の数 3 O L (全 14 頁)		

(21) 出願番号 特願2018-58561 (P2018-58561)
 (22) 出願日 平成30年3月26日 (2018. 3. 26)

(71) 出願人 314012076
 パナソニック I P マネジメント株式会社
 大阪府大阪市中央区城見2丁目1番61号
 (74) 代理人 100106518
 弁理士 松谷 道子
 (74) 代理人 100111039
 弁理士 前堀 義之
 (72) 発明者 置田 尚吾
 大阪府門真市松葉町2番7号 パナソニック
 クスマートファクトリーソリューションズ
 株式会社内
 Fターム (参考) 4E168 AD07 CB03 DA32
 5F004 BA20 BB03 CA06 DA18 DB01
 EA03 EB04

最終頁に続く

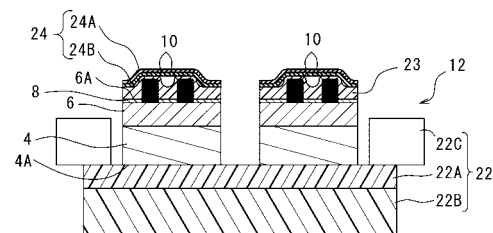
(54) 【発明の名称】 素子チップの製造方法

(57) 【要約】 (修正有)

【課題】レーザスクライブを行った際に基板の表面にデブリが付着することを抑制する半導体チップの製造方法を提供する。

【解決手段】素子領域と分割領域との間の段差を低減するように半導体ウエハ12の表面6Aの側において分割領域に樹脂23を塗布する。次いで、半導体ウエハの表面側に粘着テープ24を貼り付けし、分割領域にレーザビームを照射して、粘着テープに半導体ウエハの分割領域を露出させる露出部を形成する。次いで、半導体ウエハの裏面4Aをダイシングテープ22で保持した状態で、半導体ウエハの表面をプラズマに晒して、素子領域を粘着テープによってプラズマから保護しながら、露出部に露出する分割領域を裏面4Aに達するまでエッチングすることにより、半導体ウエハを複数の半導体チップに個片化する。そして、個片化された半導体チップの表面6Aに残存する粘着テープを除去する。

【選択図】図1J



【特許請求の範囲】**【請求項 1】**

第 1 の面と、前記第 1 の面の反対側の第 2 の面とを備えるとともに、前記第 1 の面に、電極を有する複数の素子領域と、前記素子領域を画定し前記素子領域よりも高さが低い分割領域とを備える基板を準備し、

前記素子領域と前記分割領域との間の段差を低減するように前記基板の前記第 1 の面の側において前記分割領域に樹脂を塗布し、

前記基板の前記第 1 の面の側に粘着テープを貼り付けし、

前記分割領域にレーザビームを照射して、前記粘着テープに前記基板の前記分割領域を露出させる露出部を形成し、

前記基板の前記第 2 の面を保持部材で保持した状態で、前記基板の前記第 1 の面をプラズマに晒して、前記素子領域を前記粘着テープによって前記プラズマから保護しながら、前記露出部に露出する前記分割領域を前記第 2 の面に達するまでエッチングすることにより、前記基板を複数の素子チップに個片化し、

個片化された前記基板の表面に残存する前記粘着テープを除去する

ことを含む、素子チップの製造方法。

【請求項 2】

前記樹脂が水溶性を備える、請求項 1 に記載の素子チップの製造方法。

【請求項 3】

前記粘着テープが水溶性を備える、請求項 1 または請求項 2 に記載の素子チップの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、素子チップの製造方法に関する。

【背景技術】**【0002】**

素子チップの製造には、プラズマエッチングが使用されることがある。プラズマエッチングの用途は広く、例えば、基板を個片化するためのプラズマダイシングと称される方法がその一つとして知られている。分割領域で画定される複数の素子領域を備える基板のプラズマダイシングでは、基板の一方の面から他方の面に達するまで分割領域をプラズマエッチングし、基板を各素子チップへと個片化する。このようなプラズマダイシングでは、分割領域のみがプラズマエッチングされ、素子領域はプラズマエッチングから保護される必要がある。そのため、一般に、プラズマエッチング前に、耐プラズマ性を有するマスクを素子領域の表面に形成する。このマスクは、プラズマダイシング後にアッシング等によって除去される。

【0003】

素子チップの種類によっては、TEG (Test Element Group) と称される評価デバイスが分割領域に形成されることがある。素子チップの製造工程では、この TEG を用いて種々の特性調査が行われ、実際のデバイス特性のモニタリングが行われている。TEG は一般に金属や無機物を含む材料からなるため、プラズマダイシングの妨げとなり得る。従って、この場合、レーザスクライブによって分割領域を一定程度切削して TEG を除去した後に、残りの部分をプラズマダイシングすることがある。このようなレーザスクライブおよびプラズマダイシングを含む素子チップの製造方法が、例えば特許文献 1 に開示されている。特許文献 1 には、マスクの形成方法として、膜状に形成された樹脂を貼り付ける方法や液状の樹脂をスピンコーティングにより塗布する方法が開示されている。膜状に形成された樹脂を貼り付ける方法は、液状の樹脂をスピンコーティングにより塗布する方法に比べ、比較的簡単な設備で行うことができる等の利点がある。

【先行技術文献】**【特許文献】**

【 0 0 0 4 】

【特許文献 1】特許第 5 0 2 3 6 1 4 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 5 】

レーザスクライプを行うとデブリと称される切削屑が発生する。通常、レーザスクライプは、特許文献 1 に記載されているようにマスクの上から行われるため、デブリが基板表面に付着することは防止される。しかし、素子チップの表面には、電極等の様々な凹凸部分があるため、膜状に形成された樹脂をマスクとして貼り付ける場合、マスクを凹凸部分に完全に沿わせて貼り付けることは困難である。そのため、基板の表面とマスクとの間には部分的に空隙が発生することがある。特にレーザスクライプする分割領域に当該空隙が発生していると、当該空隙からマスク内にデブリが入り込み、基板の表面に付着することがある。基板の表面に過剰にデブリが付着すると、素子チップとしては不良品となる。

10

【 0 0 0 6 】

本発明は、素子チップの製造方法において、レーザスクライプを行った際に基板の表面にデブリが付着することを抑制することを課題とする。

【課題を解決するための手段】

【 0 0 0 7 】

本発明は、第 1 の面と、前記第 1 の面の反対側の第 2 の面とを備えるとともに、前記第 1 の面に、電極を有する複数の素子領域と、前記素子領域を画定し前記素子領域よりも高さが低い分割領域とを備える基板を準備し、前記素子領域と前記分割領域との間の段差を低減するように前記基板の前記第 1 の面の側において前記分割領域に樹脂を塗布し、前記基板の前記第 1 の面の側に粘着テープを貼り付けし、前記分割領域にレーザビームを照射して、前記粘着テープに前記基板の前記分割領域を露出させる露出部を形成し、前記基板の前記第 2 の面を保持部材で保持した状態で、前記基板の前記第 1 の面をプラズマに晒して、前記素子領域を前記粘着テープによって前記プラズマから保護しながら、前記露出部に露出する前記分割領域を前記第 2 の面に達するまでエッチングすることにより、前記基板を複数の素子チップに個片化し、個片化された前記基板の表面に残存する前記粘着テープを除去することを含む、素子チップの製造方法を提供する。

20

【 0 0 0 8 】

この方法によれば、レーザスクライプを行う前に分割領域に樹脂を塗布することによって素子領域と分割領域との間の段差を低減できる。上記基板では分割領域の高さが素子領域の高さよりも低いため、高さの低い分割領域を樹脂で埋めることによって段差を低減している。段差を低減することにより、粘着テープを基板に貼り付けた際に粘着テープが基板に密着する面積を増加できる。その結果、粘着テープが基板に密着した状態でレーザスクライプできるため、基板の表面にデブリが付着することを抑制できる。

30

【 0 0 0 9 】

前記樹脂が水溶性を備えてもよい。

【 0 0 1 0 】

この方法によれば、樹脂が厚い場合であっても、基板を複数の素子チップに個片化した後に樹脂を水洗で簡単に除去できる。また、粘着テープが樹脂を介して基板に貼り付いた状態で樹脂を水洗によって除去すると、粘着テープを樹脂ごと水洗によって除去することもできる。

40

【 0 0 1 1 】

前記粘着テープが水溶性を備えてもよい。

【 0 0 1 2 】

この方法によれば、基板を複数の素子チップに個片化した後に粘着テープを水洗で簡単に除去できる。

【発明の効果】

【 0 0 1 3 】

50

本発明によれば、素子チップの製造方法において、レーザスクライプを行った際に基板の表面にデブリが付着することを抑制できる。

【図面の簡単な説明】

【0014】

【図1A】第1実施形態に係る素子チップの製造方法の第1準備工程を示す断面図。

【図1B】第1実施形態に係る素子チップの製造方法の第2準備工程を示す断面図。

【図1C】第1実施形態に係る素子チップの製造方法の保護工程を示す断面図。

【図1D】第1実施形態に係る素子チップの製造方法の薄化工程を示す断面図。

【図1E】第1実施形態に係る素子チップの製造方法の第1保持工程を示す断面図。

【図1F】第1実施形態に係る素子チップの製造方法の第2保持工程を示す断面図。

10

【図1G】第1実施形態に係る素子チップの製造方法の第1マスク形成工程を示す断面図。

【図1H】第1実施形態に係る素子チップの製造方法の第2マスク形成工程を示す断面図。

【図1I】第1実施形態に係る素子チップの製造方法のレーザスクライプ工程を示す断面図。

【図1J】第1実施形態に係る素子チップの製造方法の個片化工程を示す断面図。

【図1K】第1実施形態に係る素子チップの製造方法のマスク除去工程を示す断面図。

【図2】レーザスクライプ工程における各領域の位置関係を示す半導体ウエハの平面図。

【図3】第1実施形態の第2マスク形成工程の比較例を示す断面図。

20

【図4】プラズマエッチング装置の模式図。

【図5】素子チップの製造装置の概略構成図。

【図6A】第2実施形態に係る素子チップの製造方法の第1マスク形成工程を示す断面図。

【図6B】第2実施形態に係る素子チップの製造方法の第2マスク形成工程を示す断面図。

【図6C】第2実施形態に係る素子チップの製造方法の第3マスク形成工程を示す断面図。

【図6D】第2実施形態に係る素子チップの製造方法のレーザスクライプ工程を示す断面図。

30

【図6E】第2実施形態に係る素子チップの製造方法の個片化工程を示す断面図。

【図6F】第2実施形態に係る素子チップの製造方法のマスク除去工程を示す断面図。

【発明を実施するための形態】

【0015】

以下、添付図面を参照して本発明の実施形態を説明する。添付図面における各部の寸法は、模式的に示されており、実際のものとは異なる場合がある。

【0016】

(第1実施形態)

図1Aから図1Kは本発明の第1実施形態に係る半導体チップ(素子チップ)2の製造工程を示している。完成図である図1Kを参照すると、製造された半導体チップ2は、半導体層4と、半導体層4上に形成された配線層6と、配線層6上に形成された保護膜8および電極としてのパンプ10とを備える。半導体層4は、例えばSiまたはSi系材料からなり、配線層6は例えばSiO₂などの絶縁膜とCuなどの金属からなる。配線層6の絶縁膜の材質は、SiN、SiOC、またはLow-k材料等であり得る。また、配線層6の金属の材質は、Al、Al合金、またはW等であり得る。また、配線層6には、TEGも含まれている。パンプ10に含まれる金属は、銅、銅と錫と銀との合金、銀と錫との合金、鉛と錫との合金、金、アルミニウム、またはアルミニウム合金等であり得る。パンプ10の形状は、特に限定されず、角柱、円柱、山型、またはボール型等であってもよい。パンプ10の配置および個数は特に限定されず、目的に応じて適宜設定される。

40

【0017】

50

図 1 A に示す第 1 準備工程では、半導体ウエハ（基板）12 を準備する。図 1 A に示すように、半導体ウエハ 12 は、半導体層 4 と、半導体層 4 上に形成された配線層 6 とを備える。半導体層 4 の厚みは、例えば 5 μm である。配線層 6 の厚みは、例えば 50 μm である。

【0018】

図 1 B に示す第 2 準備工程では、半導体ウエハ 12 の配線層 6 の表面（第 1 の面）6 A に、保護膜 8 およびバンプ 10 を形成する。バンプ 10 の高さは、例えば 50 μm である。本工程を経た半導体ウエハ 12 は、バンプ 10 が形成された複数の素子領域 14 と、個々の素子領域 14 の周囲に隣接する分割領域 16 を備える。換言すれば、分割領域 16 によって個々の素子領域 14 が画定されている。

10

【0019】

素子領域 14 の高さと分割領域 16 の高さとを比べると、バンプ 10 を形成したことによって分割領域 16 の高さの方が低くなっている。本実施形態では、バンプ 10 によってこのような高低差が生じているが、高低差が生じる要因はバンプ 10 以外にも様々な考えられ、例えば、半導体ウエハ 12 の表面に実装された他の実装部品によっても高低差は生じ得る。また、半導体ウエハ 12 が CMOS イメージセンサや MEMS 素子を含む場合、CMOS イメージセンサの備えるレンズや MEMS 素子の備える構造体によっても高低差は生じ得る。バンプ 10 以外の他の実装部品、レンズや構造体によって高低差が生じる場合であっても、分割領域 16 の高さが素子領域 14 の高さよりも低い形状であればよい。また、分割領域 16 の高さが素子領域 14 の高さよりも低い形状であれば、電極の態様はバンプ 10 のような凸型に限定されず、パッドのような凹型であってもよい。

20

【0020】

図 1 C に示す保護工程では、半導体ウエハ 12 の表面 6 A に、裏面 4 A の研削時の保護のための BG（バックグラインド）テープ 20 を貼り付ける。なお、図 1 C は、図 1 A、1 B に対して上下が反対に示されている。BG テープ 20 は、粘着層 20 A と、樹脂製の基材層 20 B とからなる保護フィルムである。即ち、粘着層 20 A を半導体ウエハ 12 の表面 6 A に貼り付け、基材層 20 B により半導体ウエハ 12 の表面 6 A を保護する。BG テープ 20 は、半導体ウエハ 12 に貼り付けられた後に、または、貼り付けられる前に、半導体ウエハ 12 の外形に合わせて切断されるため、半導体ウエハ 12 のハンドリング性は損なわれない。

30

【0021】

図 1 D に示す薄化工程では、図示しない研削装置により半導体ウエハ 12 の裏面（第 2 の面）4 A 側から半導体層 4 を研削する。半導体ウエハ 12 は、半導体層 4 の研削により所定の厚みに薄化される。

【0022】

図 1 E に示す第 1 保持工程では、ダイシングテープ（保持部材）22 を半導体ウエハ 12 の裏面 4 A に貼り付ける。なお、図 1 E は、図 1 C、1 D に対して上下が反対に示されている。ダイシングテープ 22 は、粘着層 22 A と、樹脂製の基材層 22 B とからなる保持フィルムである。粘着層 22 A が半導体ウエハ 12 の裏面 4 A に貼り付けられ、基材層 22 B により半導体ウエハ 12 が保持されている。また、ダイシングテープ 22 には、ハンドリング性の観点からフレーム 22 C が取り付けられている。

40

【0023】

図 1 F に示す第 2 保持工程では、半導体ウエハ 12 から BG テープ 20 を剥離し、除去する。BG テープ 20 が除去された状態では、半導体ウエハ 12 の表面 6 A でバンプ 10 が露出している。

【0024】

図 1 G に示す第 1 マスク形成工程では、半導体ウエハ 12 の表面上に水溶性の樹脂 23 を塗布する。樹脂 23 は、半導体ウエハ 12 の表面上の段差を低減するために塗布される。樹脂 23 の塗布方法には、スプレーコートやスピンコートを採用できる。本実施形態では、素子領域 14 にバンプ 10 が形成されているため、分割領域 16 の高さに比べて素子

50

領域 1 4 の高さが高い。従って、当該段差を低減するためには少なくとも分割領域 1 6 に樹脂 2 3 を塗布することが必要である。図 1 G の例では、樹脂 2 3 の塗布方法としてスピコートを採用し、半導体ウエハ 1 2 の表面 6 A の全体に樹脂 2 3 を塗布している。このとき、素子領域 1 4 の特にパンプ 1 0 上に形成される樹脂 2 3 の厚みは、分割領域 1 6 に形成される樹脂 2 3 の厚みよりも薄いため、半導体ウエハ 1 2 上の段差は低減される。これに代えて、スプレーノズルやディスペンサによって分割領域 1 6 にのみ樹脂を塗布してもよい。

【 0 0 2 5 】

図 1 H に示す第 2 マスク形成工程では、半導体ウエハ 1 2 の表面 6 A に水溶性の粘着テープ 2 4 を押圧して貼り付ける。粘着テープ 2 4 の厚みは、5 ~ 5 0 μm 程度であり、本実施形態では例えば 2 0 μm である。粘着テープ 2 4 は、ベースとなる基材層 2 4 A と、半導体ウエハ 1 2 に貼り付けられる粘着層 2 4 B とからなる 2 層構造を有している。本実施形態では、基材層 2 4 A および粘着層 2 4 B の両方が水溶性を有している。また、粘着テープ 2 4 (特に基材層 2 4 A) は、耐プラズマ性を有している。そのため、半導体ウエハ 1 2 のうち、粘着テープ 2 4 が貼り付けられた部分は、後のプラズマエッチングから保護される。即ち、粘着テープ 2 4 がプラズマに対するマスクとして機能する。

10

【 0 0 2 6 】

図 2 は、仮想的に第 1 マスク形成工程を経ずに第 2 マスク形成工程を実行したときの断面図である。図 1 H と図 2 とを比較して、図 2 ではパンプ 1 0 の周囲と粘着テープ 2 4 との間に空隙 S が発生している一方、図 1 H では空隙 S が概ね発生していない。また、仮に空隙 S が発生しても相対的に小さいものになる。従って、第 1 マスク形成工程を実行することによって、空隙 S の発生を抑制できるか、または空隙 S を小さくできる。図示の例では、パンプ 1 0 が半導体ウエハ 1 2 の表面 6 A から突出することで生じた段差に起因して空隙 S が発生しているが、段差が形成される要因はパンプ 1 0 以外にも様々に考えられ、例えば、半導体ウエハ 1 2 の表面に実装された他の実装部品によっても高低差は形成され得る。また、半導体ウエハ 1 2 が、CMOS イメージセンサや MEMS 素子を含む場合、CMOS イメージセンサの備えるレンズや MEMS 素子の備える構造体によっても高低差は形成され得る。従って、実際には、図示のようにパンプ 1 0 の周囲だけでなく、様々な態様で空隙 S は生じ得る。

20

【 0 0 2 7 】

分割領域 1 6 に発生する空隙 S は、小さいほど好ましく、後の工程に影響を与えない。そのため、粘着テープ 2 4 を貼り付けた後に、空隙 S が発生している可能性を考慮し、分割領域 1 6 のみさらに押圧したり、熱可塑性の粘着テープ 2 4 を使用し、熱を加えて粘着テープ 2 4 を軟化させてから押圧したりして、空隙 S を小さくしてもよい。また、粘着テープ 2 4 を貼り付けた後に、真空チャンバ内に半導体ウエハ 1 2 を投入して段階的に減圧することにより、空隙 S 内の空気を抜いて、空隙 S を小さくして、空隙 S を減らしても良い。

30

【 0 0 2 8 】

図 1 I に示すレーザスクライプ工程では、分割領域 1 6 (図 1 H 参照) に対応する部分において、粘着テープ 2 4 と樹脂 2 3 と半導体ウエハ 1 2 とをレーザスクライプにより切削し、露出部 1 8 を形成する。詳細には、露出部 1 8 は、配線層 6、保護膜 8、樹脂 2 3、および粘着テープ 2 4 にレーザビームを照射することによって、これらを切削して形成される。このとき、半導体層 4 は一部切削されてもよいし、切削されなくてもよいが、完全には切削されない。従って、半導体ウエハ 1 2 を表面 6 A 側から見ると、露出部 1 8 では半導体層 4 が露出している。

40

【 0 0 2 9 】

図 3 は、レーザスクライプ工程における各領域 1 4, 1 6 の位置関係を示す半導体ウエハ 1 2 の平面図である。図示のように半導体ウエハ 1 2 上には、縦横に延びるストリート状の分割領域 1 6 と、分割領域 1 6 によって画定される矩形状の素子領域 1 4 とが設けられている。素子領域 1 4 の幅 w_1 は例えば 2 0 0 μm ~ 5 0 mm である。分割領域 1 6 の

50

幅 w_2 は $20 \sim 80 \mu\text{m}$ 程度あり、本実施形態では例えば $50 \mu\text{m}$ である。素子領域 14 には、複数のパンプ 10 が配置されている。パンプ 10 の並び方は必ずしも規則的でなく、図示の例のように様々な並び方であり得る。

【0030】

素子領域 14 の外縁部にはシールリング 14B と称される配線パターンが形成されている。シールリング 14B は、後述する個片化工程後の配線層 6 の剥離を抑制するためのものであり、配線層 6 同士の境界で剥離が発生した時に、この剥離の内部への進行を抑制する機能を有している。このようにシールリング 14B によって素子領域 14 の外縁部が形成されるため、分割領域 16 はシールリング 14B の外側の領域ということもできる。

【0031】

図 3 の分割領域 16 には、レーザスクライプ工程において照射されるレーザビームの軌跡を模式的に示している（符号 LB 参照）。ビーム径は例えば $5 \sim 20 \mu\text{m}$ であり、分割領域 16 の幅 w_2 に比べて十分小さい。レーザは、分割領域 16 内を直線的に移動しながら照射される。レーザの照射は、1 列であってもよいし、2 列以上であってもよい。

【0032】

図 2 に示す比較例のように、分割領域 16 では必ずしも全領域で粘着テープ 24 が密着しているわけではなく、粘着テープ 24 と半導体ウエハ 12 との間に空隙 S が分割領域 16 に発生することがある。レーザスクライプ工程では、分割領域 16 にレーザを照射して露出部 18 を形成するが（図 1I 参照）、好ましくは粘着テープ 24 が密着した分割領域 16 にレーザを照射する。仮に、分割領域 16 のうち、空隙 S が存する領域にレーザを照射すると、粘着テープ 24 がレーザによって切削された際に、粘着テープ 24 の端部が半導体ウエハ 12 の表面 6A から剥がれるおそれがある。そうすると、剥がれた部分からデブリ（切削屑）が粘着テープ 24 と半導体ウエハ 12 との間に入り、デブリが半導体ウエハ 12 の表面 6A に付着するおそれがある。これを抑制するため、本実施形態では、第 1 マスク形成工程にて半導体ウエハ 12 に樹脂 23 を塗布し、第 2 マスク形成工程において空隙 S（図 2 参照）が発生することを抑制した上でレーザを照射し、粘着テープ 24 が剥がれないようにしている。

【0033】

図 1J に示す個片化工程では、半導体ウエハ 12 の裏面 4A をダイシングテープ 22 で保持した状態で、半導体ウエハ 12 をプラズマエッチング（プラズマダイシング）により個片化する。さらに、図 2 は、本工程で使用されるドライエッチング装置（プラズマエッチング装置）50 の一例を示している。ドライエッチング装置 50 のチャンバ 52 の頂部には誘電体窓が設けられており、誘電体窓の上方には上部電極としてのアンテナ 54 が配置されている。アンテナ 54 は、第 1 高周波電源部 56 に電氣的に接続されている。一方、チャンバ 52 内の処理室 58 の底部側には、半導体ウエハ 12 が配置されるステージ 60 が配置されている。ステージ 60 は下部電極としても機能し、第 2 高周波電源部 62 に電氣的に接続されている。また、ステージ 60 は図示しない静電吸着用電極（ESC 電極）を備え、ステージ 60 に載置されたダイシングテープ 22（即ち半導体ウエハ 12）をステージ 60 に静電吸着できるようになっている。これに代えて、真空吸着機構を採用し、ステージ 60 に載置されたダイシングテープ 22（即ち半導体ウエハ 12）をステージ 60 に真空吸着してもよい。また、ステージ 60 には冷却用ガスを供給するための図示しない冷却用ガス孔が設けられており、冷却用ガス孔からヘリウムなどの冷却用ガスを供給することでステージ 60 に静電吸着された半導体ウエハ 12 を冷却できる。チャンバ 52 のガス導入口 64 はエッチングガス源 66 に流体的に接続されており、排気口 68 はチャンバ 52 内を真空排気するための真空ポンプを含む真空排気部 70 に接続されている。

【0034】

この個片化工程では、ダイシングテープ 22 を介して半導体ウエハ 12 をステージ 60 に載置し、処理室 58 内を真空排気部 70 によって真空排気するとともにエッチングガス源 66 から処理室 58 内に例えば SF_6 であるエッチングガスを供給する。そして、処理室 58 内を所定圧力に維持し、アンテナ 54 に対して第 1 高周波電源部 56 から高周波電

10

20

30

40

50

力を供給し、処理室 58 内にプラズマを発生させて半導体ウエハ 12 に照射する。このとき、プラズマ中のラジカルとイオンの物理化学的作用により露出部 18 で露出している半導体ウエハ 12 の半導体層 4 が除去される。この個片化工程を経て、半導体ウエハ 12 は、矩形の個々の半導体チップ 2 に形成される。

【0035】

図 1 K に示すマスク除去工程では、半導体チップ 2 の表面 6 A からマスクとしての粘着テープ 24 および樹脂 23 を除去する。本実施形態では、粘着テープ 24 および樹脂 23 がともに水溶性を備えるため、これらをまとめて水洗によって除去する。水溶性の粘着テープ 24 および樹脂 23 の材質としては、ポリビニルアルコール、オキサゾールとスチレンスルホン酸リチウム、またはポリエステルなどを含有する合成樹脂を使用できる。

10

【0036】

また、樹脂 23 のみが水溶性を備え、粘着テープ 24 が非水溶性である場合でも水洗による除去は可能である。非水溶性の粘着テープ 24 が水溶性の樹脂 23 を介して半導体ウエハ 12 に貼り付いた状態で樹脂 23 を水洗によって除去すると、粘着テープ 24 を樹脂 23 ごと水洗によって除去できる。

【0037】

また、粘着テープ 24 および樹脂 23 がともに非水溶性である場合には、水洗に代えて、アッシングによって粘着テープ 24 および樹脂 23 を除去してもよい。具体的には、個片化工程でのプラズマエッチングとは異なるガス種を使用し、当該ガス種に反応する粘着テープ 24 および樹脂 23 を使用し、粘着テープ 24 および樹脂 23 をまとめてエッチングによって除去してもよい。代替的には、粘着テープ 24 および樹脂 23 を機械的に剥離してもよいが、個片化された各半導体チップ 2 から一枚一枚粘着テープ 24 を剥離するのは時間がかかるため、上記のようにアッシングによってまとめて粘着テープ 24 および樹脂 23 を除去できることが好ましい。

20

【0038】

このようにして、図 1 A ~ 1 K の各工程を経て、半導体チップ 2 が製造される。

【0039】

図 5 は、上記一連の工程を実行する半導体チップ（素子チップ）の製造装置 100 である。この製造装置 100 は、搬入出部 110 と、第 1 マスク形成部 120 と、第 2 マスク形成部 130 と、レーザスクライブ部 140 と、個片化部 150 と、マスク除去部 160 と、搬送機構 170 と、制御装置 180 とを備える。各部 110 ~ 160 間の半導体ウエハ 12 の搬送は、搬送機構 170 によって行われる。

30

【0040】

搬入出部 110 には、第 1 準備工程、第 2 準備工程、保護工程、薄化工程、第 1 保持工程、および第 2 保持工程を経た半導体ウエハ 12 が搬入される。搬入された半導体ウエハ 12 は第 1 マスク形成部 120 に搬送され、マスク形成工程が実行される。次いで、半導体ウエハ 12 は第 2 マスク形成部 130 に搬送され、第 2 マスク形成工程が実行される。次いで、半導体ウエハ 12 はレーザスクライブ部 140 に搬送され、レーザスクライブ工程が実行される。次いで、半導体ウエハ 12 は個片化部 150 に搬送され、個片化工程が実行される。次いで、半導体ウエハ 12 はマスク除去部 160 に搬送され、マスク除去工程が実行される。そして、これらの工程をすべて完了した後、半導体ウエハ 12 は半導体チップ 2 として搬入出部 110 から取り出される。

40

【0041】

本実施形態によれば、レーザスクライブを行う前に分割領域 16 に樹脂 23 を塗布することによって素子領域 14 と分割領域 16 との間の段差を低減できる。半導体ウエハ 12 では分割領域 16 の高さが素子領域 14 の高さよりも低いため、高さの低い分割領域 16 を樹脂 23 で埋めることによって段差を低減している。段差を低減することにより、粘着テープ 24 を半導体ウエハ 12 に貼り付けた際に粘着テープ 24 が半導体ウエハ 12 に密着する面積を増加できる。その結果、粘着テープ 24 が半導体ウエハ 12 に密着した状態でレーザスクライブできるため、半導体ウエハ 12 の表面 6 A にデブリが付着することを

50

抑制できる。

【 0 0 4 2 】

また、本実施形態によれば、樹脂 2 3 および粘着テープ 2 4 がともに水溶性であるので、粘着テープ 2 4 や樹脂 2 3 が厚い場合であっても、個片化工程後に粘着テープ 2 4 および樹脂 2 3 を水洗で簡単に除去できる。

【 0 0 4 3 】

(第 2 実施形態)

図 6 A ~ 6 F は、第 2 実施形態に係る半導体チップ (素子チップ) 2 の創造方法における各製造工程を示している。図 6 A ~ 6 F はそれぞれ、第 1 マスク形成工程、第 2 マスク形成工程、第 3 マスク形成工程、レーザスクライプ工程、個片化工程、およびマスク除去工程を示している。なお、第 1 実施形態における第 1 準備工程、第 2 準備工程、保護工程、薄化工程、第 1 保持工程、および第 2 保持工程は、本実施形態でも第 1 実施形態と同様に実行されるが、同内容であるため、説明を省略する。また、第 1 マスク形成工程、第 2 マスク形成工程、第 3 マスク形成工程、レーザスクライプ工程、個片化工程、およびマスク除去工程においても第 1 実施形態と同じ内容となる部分については説明を省略する場合がある。

10

【 0 0 4 4 】

図 6 A に示す第 1 マスク形成工程では、半導体ウエハ 1 2 の表面上に水溶性の樹脂 2 3 を塗布する。樹脂 2 3 は、半導体ウエハ 1 2 の表面上の段差を低減するために塗布される。好ましくは、樹脂 2 3 の材質は、後述する粘着層 2 4 B と粘着性の高いものである。具体的には、後述する基材層 2 4 A と粘着層 2 4 B との間の粘着力よりも樹脂 2 3 と粘着層 2 4 B との間の粘着力が高くなる程度のものであることが好ましい。

20

【 0 0 4 5 】

図 6 B に示す第 2 マスク形成工程では、半導体ウエハ 1 2 の表面 6 A に粘着テープ 2 4 を貼り付ける。粘着テープ 2 4 の厚みは、5 ~ 50 μm 程度であり、本実施形態では例えば 20 μm である。粘着テープ 2 4 は、ベースとなる基材層 2 4 A と、半導体ウエハ 1 2 に貼り付けられる粘着層 2 4 B とからなる 2 層構造を有している。当該 2 層構造では、基材層 2 4 A を粘着層 2 4 B から容易に剥離できるようになっている。

【 0 0 4 6 】

図 6 C に示す第 3 マスク形成工程では、粘着テープ 2 4 の基材層 2 4 A を剥がし取る。詳細には、粘着層 2 4 B を残した状態で基材層 2 4 A のみを除去する。このとき、基材層 2 4 A と粘着層 2 4 B との間の粘着力よりも樹脂 2 3 と粘着層 2 4 B との間の粘着力が高いほど、粘着層 2 4 B を半導体ウエハ 1 2 上に残して基材層 2 4 A を粘着層 2 4 B から容易に剥離できる。以降、残された粘着層 2 4 B のことを単に粘着テープ 2 4 ともいう。本実施形態では、粘着層 2 4 B が水溶性および耐プラズマ性を有している。そのため、半導体ウエハ 1 2 のうち、粘着層 2 4 B が貼り付けられた部分は、後のプラズマエッチングから保護される。即ち、粘着層 2 4 B がプラズマに対するマスクとして機能する。なお、粘着テープ 2 4 の基材層 2 4 A については、本工程で除去されるので、材質について特に限定されず、任意の材質のものを使用できる。

30

【 0 0 4 7 】

図 6 D に示すレーザスクライプ工程、図 6 E に示す個片化工程、および図 6 F に示すマスク除去工程は、粘着テープ 2 4 が粘着層 2 4 B のみとなっていることを除いて第 1 実施形態と同じである。

40

【 0 0 4 8 】

本実施形態に係る素子チップの製造方法は、第 1 実施形態と同様の製造装置 1 0 0 によって実行される (図 5 参照) 。ただし、第 2 マスク形成工程と第 3 マスク形成工程の両方が第 2 マスク形成部 1 3 0 にて実行される点で第 1 実施形態とは処理が異なる。

【 0 0 4 9 】

本実施形態によれば、第 2 マスク形成工程以降、粘着テープ 2 4 が粘着層 2 4 B のみとなっている。そのため、第 1 実施形態と比べて、マスク除去工程では粘着層 2 4 B のみを

50

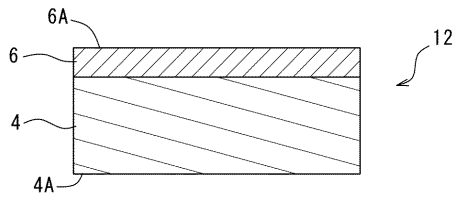
除去すればよい、第 1 実施形態と比べて処理が簡単であり、粘着テープ 2 4 の残存を抑制できる。

【符号の説明】

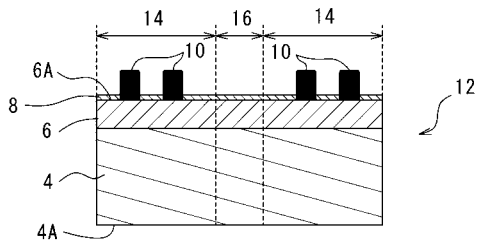
【 0 0 5 0 】

2	半導体チップ（素子チップ）	
4	半導体層	
4 A	裏面（第 2 の面）	
6	配線層	
6 A	表面（第 1 の面）	
8	保護膜	10
1 0	バンプ	
1 2	半導体ウエハ（基板）	
1 4	素子領域	
1 4 B	シールリング	
1 6	分割領域	
1 8	露出部	
2 0	B G テープ	
2 0 A	粘着層	
2 0 B	基材層	
2 2	ダイシングテープ（保持部材）	20
2 2 A	粘着層	
2 2 B	基材層	
2 2 C	フレーム	
2 3	樹脂	
2 4	粘着テープ	
2 4 A	基材層	
2 4 B	粘着層	
5 0	ドライエッチング装置	
5 2	チャンバ	
5 4	アンテナ	30
5 6	第 1 高周波電源部	
5 8	処理室	
6 0	ステージ	
6 2	第 2 高周波電源部	
6 4	ガス導入口	
6 6	エッチングガス源	
6 8	排気口	
7 0	真空排気部	
1 0 0	半導体チップ（素子チップ）の製造装置	
1 1 0	搬入出部	40
1 2 0	第 1 マスク形成部	
1 3 0	第 2 マスク形成部	
1 4 0	レーザスクライブ部	
1 5 0	個片化部	
1 6 0	マスク除去部	
1 7 0	搬送機構	

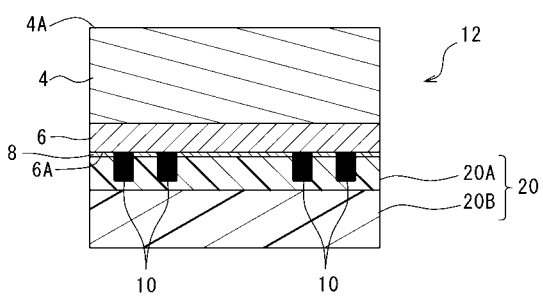
【図 1 A】



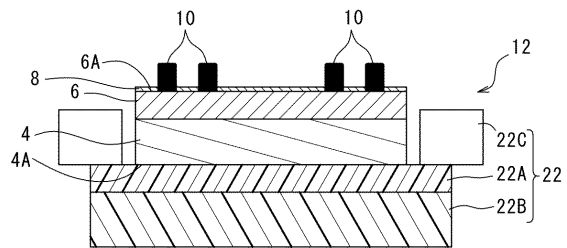
【図 1 B】



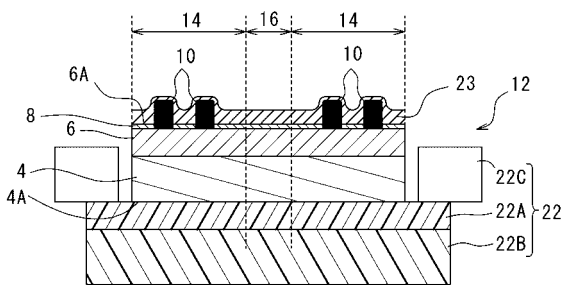
【図 1 C】



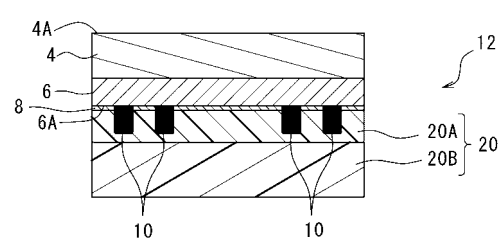
【図 1 F】



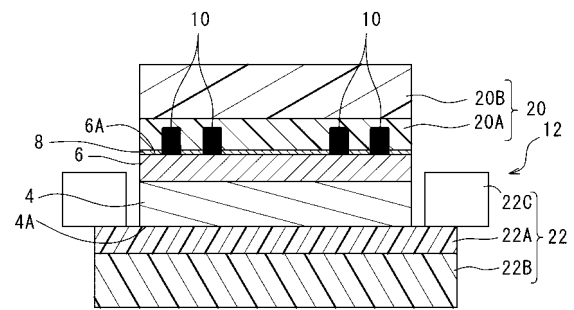
【図 1 G】



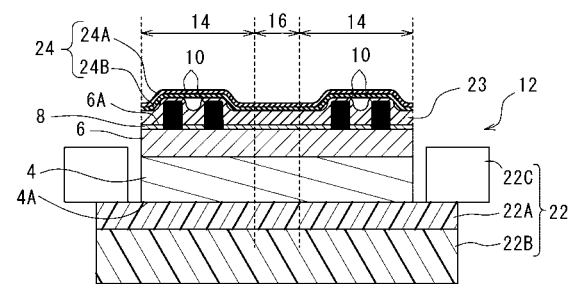
【図 1 D】



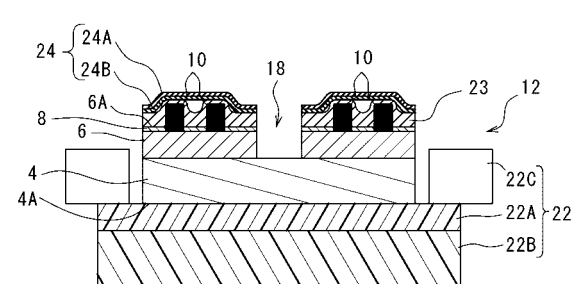
【図 1 E】



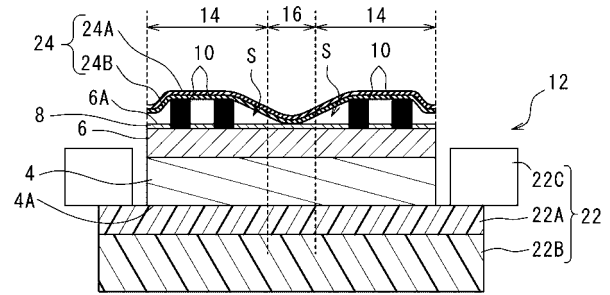
【図 1 H】



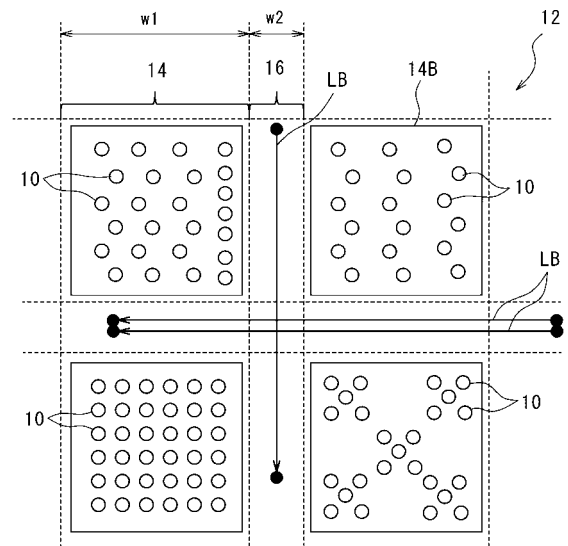
【図 1 I】



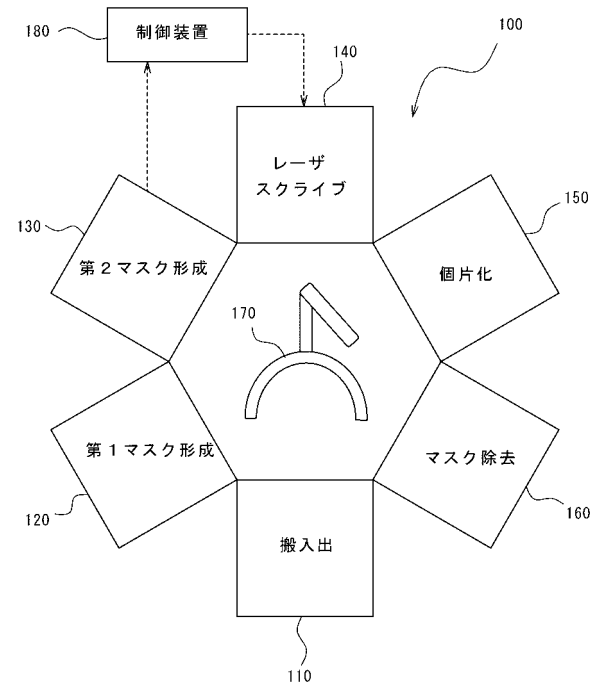
【 図 2 】



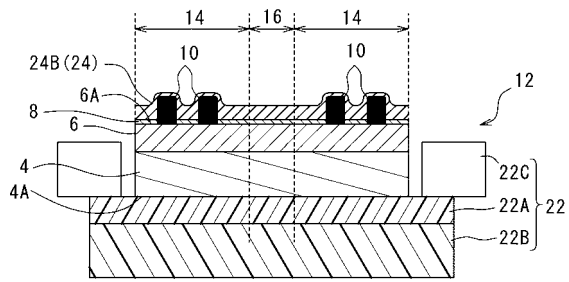
【 図 3 】



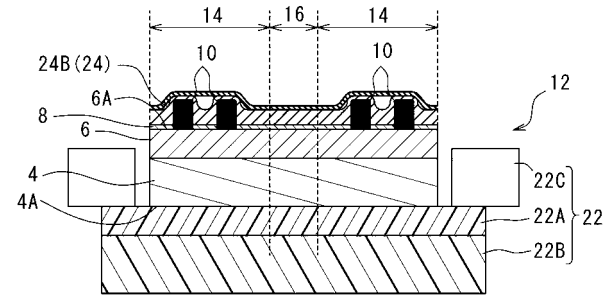
【 図 5 】



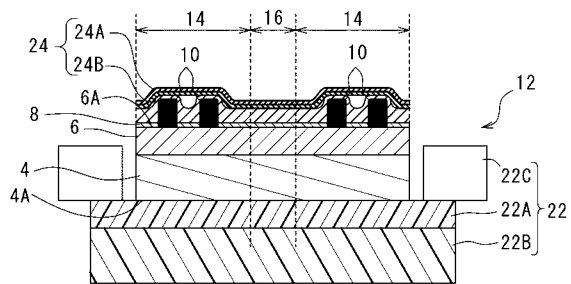
【図 6 A】



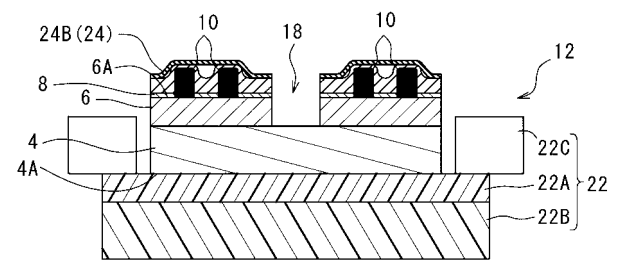
【図 6 C】



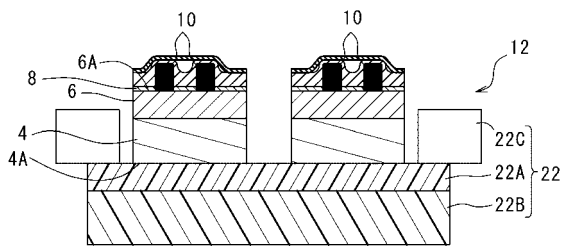
【図 6 B】



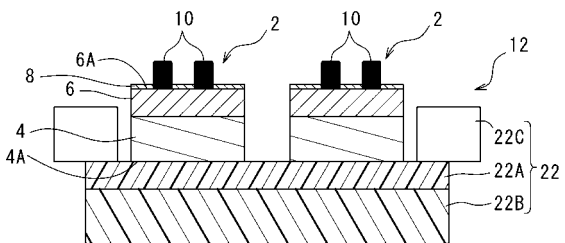
【図 6 D】



【図 6 E】



【図 6 F】



フロントページの続き

F ターム(参考) 5F063 AA15 AA36 BA07 BA13 BA20 BA28 BA32 BA34 CB02 CB06
CB22 CB27 CC23 DD25 DD43 DD46 DD51 DD59 DF06 DF12
DF13 DF17 DF19 DG04 EE21 FF04 FF42