

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3755360号
(P3755360)

(45) 発行日 平成18年3月15日(2006.3.15)

(24) 登録日 平成18年1月6日(2006.1.6)

(51) Int.C1.

F 1

GO9G	3/36	(2006.01)	GO9G	3/36	
GO2F	1/133	(2006.01)	GO2F	1/133	550
GO9G	3/20	(2006.01)	GO9G	3/20	622D
			GO9G	3/20	623D
			GO9G	3/20	623V

請求項の数 8 (全 16 頁)

(21) 出願番号

特願平11-347656

(22) 出願日

平成11年12月7日(1999.12.7)

(65) 公開番号

特開2001-166743(P2001-166743A)

(43) 公開日

平成13年6月22日(2001.6.22)

審査請求日

平成16年1月19日(2004.1.19)

(73) 特許権者 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弁理士 上柳 雅善

(74) 代理人 100107261

弁理士 須澤 修

(72) 発明者 青木 透

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 福村 拓

最終頁に続く

(54) 【発明の名称】電気光学装置の駆動回路及びこれを用いた電気光学装置、電子機器、及び電気光学装置の制御信号の位相調整装置、並びに制御信号の位相調整方法

(57) 【特許請求の範囲】

【請求項1】

画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応してマトリクス状に配置される画素とを有する電気光学装置の駆動回路であって、下記の要素を備えることを特徴とする電気光学装置の駆動回路。

(a) 走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、

(b) 前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、

(c) 前記走査クロックと、前記走査開始信号と、前記イネーブル信号とを出力するタイミング信号出力手段と、

(d) 前記タイミング信号出力手段から出力された前記走査クロックと前記イネーブル信号の位相を相互に調整可能な第1の調整手段と、前記第1の調整手段から出力される前記走査クロックと前記イネーブル信号の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整可能な第2の調整手段とを有する位相調整手段。

【請求項2】

前記位相調整手段の第1の調整手段は、前記走査クロック又は前記イネーブル信号がそれぞれ入力され前記画素の1単位を駆動するドットクロック単位でシフトされる前記各入力信号毎に設けられたシフトレジスタと、当該各シフトレジスタの出力段をそれぞれ別個に選択可能な第1の選択手段とを有し、前記走査クロックと前記イネーブル信号のタイミングをドットクロック単位で調整可能な調整手段であり、

前記第2の調整手段は、前記走査クロック又は前記イネーブル信号がそれぞれ入力され前記画素の1単位を駆動するドットクロック単位でシフトされる前記各入力信号毎に設けられたシフトレジスタと、当該各シフトレジスタの共通の出力段を同時に選択可能な第2の選択手段とを有し、前記走査クロックと前記イネーブル信号のタイミングを維持したままドットクロック単位で調整可能な調整手段であることを特徴とする請求項1に記載の電気光学装置の駆動回路。

【請求項3】

前記第1及び第2の調整手段の前記シフトレジスタは、入力端子に前記走査信号又は前記イネーブル信号が接続され、その正出力端子が次段の入力端子に接続された複数段のフリップフロップで構成されており、前記ドットクロックにより動作するシフトレジスタであることを特徴とする請求項2に記載の電気光学装置の駆動回路。

【請求項4】

前記第1の調整手段は、前記走査クロック及び前記イネーブル信号に加えて、前記走査開始信号との相互のタイミングを調整することが可能な調整手段であり、

前記第2の調整手段は、前記第1の調整手段から出力される前記走査クロック、前記イネーブル信号及び前記走査開始信号のそれぞれの位相関係を維持したまま、前記イネーブル信号と前記画像信号の出力タイミングを調整可能な調整手段であることを特徴とする請求項1、2又は3記載の電気光学装置の駆動回路。

【請求項5】

請求項1、2、3又は4のいずれかの項に記載の電気光学装置の駆動回路を備えることを特徴とする電気光学装置。

【請求項6】

請求項1、2、3又は4のいずれかの項に記載の電気光学装置の駆動回路を備えることを特徴とする電子機器。

【請求項7】

画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応して配置されるマトリクス状の画素と、

走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、

を有する電気光学装置の駆動装置の制御信号の位相を調整する装置であって、

前記走査クロックと前記イネーブル信号の位相を相互に調整可能な第1の調整手段と、前記第1の調整手段から出力される前記走査クロックと前記イネーブル信号の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整可能な第2の調整手段とを有する位相調整手段、

を備えたことを特徴とする電気光学装置の制御信号の位相調整装置。

【請求項8】

画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応して配置されるマトリクス状の画素と、

走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレ

10

20

30

40

50

ジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、

を有する電気光学装置の駆動装置のデータ線制御信号の位相を調整する方法であって、
 (a) 前記走査クロックと、前記走査開始信号と、前記イネーブル信号とを生成するステップと、
 (b) 前記走査クロックと前記イネーブル信号の位相を調整するステップと、
 (c) 調整した前記走査クロックと前記イネーブル信号の相互の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整するステップと、
 (d) 調整した前記イネーブル信号、前記走査クロックを前記データ線駆動手段に供給するステップと、を備えたことを特徴とする電気光学装置の制御信号の位相調整方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置のデータ線駆動装置、このデータ線駆動装置を備えた電気光学装置及び電子機器並びに電気光学装置のデータ線制御信号の位相調整の技術分野に関し、特に、電気光学装置のデータ線を駆動するクロックその他の制御信号相互間の位相の調整を可能とするデータ線駆動装置、及びその位相調整方法に関する。

【0002】

【背景技術】

電気光学装置、例えば、アクティブマトリクス方式の液晶装置は、それぞれスイッチング素子を設けた多数の画素電極を基板上にマトリクス状に配列し、走査線を介してスイッチング素子に走査信号を印加しつつ、データ線を介して画素電極に画像信号を印加して液晶装置を駆動する。一般に、このような液晶装置は、水平走査を行うデータ線駆動回路に多段のシフトレジスタを備えて構成され、各段の出力信号により画像信号をサンプリングしてデータ線に供給するように動作する。

【0003】

図12に、このような電気光学装置のデータ線駆動回路150及びサンプリング回路140の一例を示す。本例では、データ線114を双方向から順次駆動可能とするためのデータ線走査手段として、双方向シフトレジスタ160が用いられている。シフト方向は方向指示信号Dにより決定される。ここでは左から右へのシフト（方向指示信号Dがハイレベル）として説明する。シフトレジスタ160には左側から走査開始信号SPが入力され、順次シフトされて、シフトレジスタ160の各出力段から走査SR1～SRnとして出力される。

【0004】

走査信号SR1～SRnはイネーブル回路170a, 170bによりイネーブル信号との論理積がとられた後、データ線駆動信号（以下「サンプリング信号」と称する）S1～Snとしてサンプリング回路141のゲート電極に供給される。サンプリング回路141のソースには6相展開された画像信号VID1～VID6が接続されている。サンプリング信号S1～Snは、それぞれの出力タイミングで6相展開された画像信号VD1～VD6に対応する6個のサンプリング回路141の全てについて同時に供給される。

【0005】

図13にデータ線駆動回路150のタイミングチャートを示す。シフトレジスタ160に入力された走査開始信号SPはデータ線走査クロックCLX（以下単に「走査クロックCLX」と称する）及びその反転クロック信号であるCLXINVにより走査クロックCLの半周期単位でシフトされて、シフトレジスタ160の各出力段から走査クロックの半周期分づつ遅れたデータ線走査信号（以下「走査信号」と称する）SR1～SRnが順次出力される。

10

20

30

40

50

【0006】

走査信号 $S_{R1} \sim S_{Rn}$ は、データ線 114 の駆動期間を画像信号 $VID_1 \sim VID_6$ の安定出力期間と同期させるために、イネーブル回路 170a, 170b によりイネーブル信号 ENB との論理積がとられ、サンプリング信号 $S_1 \sim S_n$ として出力される。これにより、画像信号とサンプリング信号（例えば $VID_1 \sim VID_6$ と S_1 ）との同期がとれて正しい表示が可能となる。

【0007】**【発明が解決しようとする課題】**

しかしながら、初期設定においては、図 13 に示すように画像信号 VID 、イネーブル信号 $ENB_1, 2$ 、走査クロック CLX の同期がとれているが、長期間の使用の結果、経年変化による位相のずれが生じることがある。図 14 は各種信号の位相がずれた状態を示すタイミングチャート図である。図 14 に示すようにイネーブル信号 $ENB_1, 2$ と画像信号 VID の出力タイミングがずれると、サンプル信号 S_1 が本来の長さより S だけ短くなったり、本来出力されるべきでないタイミングでサンプル信号 S_1, S_2 が出力される（図中 P1, P2 で示す）状態が発生し、正しい表示ができなくなってしまう。かかる場合に、走査クロック CLX 及び走査信号 S_{Rn} と同期をとるためイネーブル信号 $ENB_1, 2$ を右側にずらすと、今度は画像信号（ $VD_1 \sim VD_6$ 等）との同期がとれなくなってしまい、複数の制御信号を正しい表示ができるように調整できないという問題があった。

【0008】

そこで、本発明の目的は、電気光学表示装置の走査クロック信号、イネーブル信号、画像信号の位相がずれた場合に正しい表示ができるよう位相調整可能な電気光学装置のデータ線駆動装置を提供すること及び同駆動装置を用いた電気光学装置を提供すること、並びにこのような駆動装置の制御信号の位相を調整する方法を提供することにある。

【0009】

本発明の第 1 の態様は、画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応してマトリクス状に配置される画素とを有する電気光学装置の駆動回路であって、（a）走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、（b）前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、

（c）前記走査クロックと、前記走査開始信号と、前記イネーブル信号とを出力するタイミング信号出力手段と、（d）前記タイミング信号出力手段から出力された前記走査クロックと前記イネーブル信号の位相を相互に調整可能な第 1 の調整手段と、前記第 1 の調整手段から出力される前記走査クロックと前記イネーブル信号の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整可能な第 2 の調整手段とを有する位相調整手段、を備えることを特徴とする。

【0010】

本発明によると、位相調整手段の第 1 の調整手段により、イネーブル信号と走査クロックの調整が可能となり、調整後のイネーブル信号と走査クロックの位相関係を維持したまま、画像信号との位相調整が可能となるので、走査クロックとイネーブル信号の位相を最適状況に調整後、その状態を維持したまま画像信号とイネーブル信号の位相調整が可能となった。

【0011】

本発明の第 2 の態様では、前記第 1 の調整手段が、前記走査クロック又は前記イネーブル信号がそれぞれ入力され前記画素の 1 単位を駆動するドットクロック単位でシフトされる前記各入力信号毎に設けられたシフトレジスタと、当該各シフトレジスタの出力段をそれぞれ別個に選択可能な第 1 の選択手段とを有し、前記走査クロックと前記イネーブル信号

10

20

30

40

50

のタイミングをドットクロック単位で調整可能な調整手段であることを特徴とする。

【0012】

また第2の態様においてはさらに、前記第2の調整手段が、前記走査クロック又は前記イネーブル信号がそれぞれ入力され前記画素の1単位を駆動するドットクロック単位でシフトされる前記各入力信号毎に設けられたシフトレジスタと当該各シフトレジスタの共通の出力段を同時に選択可能な第2の選択手段とを有し、前記走査クロックと前記イネーブル信号のタイミングを維持したままドットクロック単位で調整可能な調整手段であることを特徴とする。

【0013】

この第2の態様のようにデータ線走査手段としてシフトレジスタを用い、ドットクロックでシフトするよう構成することにより、各信号をドットクロック単位で精確に位相調整することが可能となる。 10

【0014】

本発明の第3の態様は、前記第1及び第2の調整手段の前記シフトレジスタを、入力端子に前記走査信号又は前記イネーブル信号が接続され、その正出力端子が次段の入力端子に接続された複数段のフリップフロップで構成し、前記ドットクロックにより動作するシフトレジスタであることを特徴とする電気光学装置のデータ線駆動装置である。これにより、より確実な位相調整が可能となる。

【0015】

本発明の第4の態様は、前記第1の調整手段が、前記走査クロック及び前記イネーブル信号に加えて、前記走査開始信号とのタイミングを調整することが可能な調整手段であり、前記第2の調整手段が、前記第1の調整手段から出力される前記走査クロック、前記イネーブル信号及び前記走査開始信号のそれぞれの位相関係を維持したまま、前記イネーブル信号と前記画像信号の出力タイミングを調整可能な調整手段であることを特徴とする電気光学装置のデータ線駆動装置。これにより、走査クロック、イネーブル信号に加えて走査開始信号の位相も調整可能となった。 20

【0016】

本発明の第5の態様は、前記電気光学装置のデータ線駆動装置を備えることを特徴とする電気光学装置である。 30

【0017】

本発明の第6の態様は前記態様1、2、3または4のいずれかの態様に記載の電気光学装置のデータ線駆動装置を備えることを特徴とする電子機器である。

【0018】

本発明の第5の態様及び第6の態様により、複数のデータ線駆動制御信号相互間の位相ずれを調整可能な電気光学装置及び電子機器を提供でき、従って誤表示のない電気光学装置及び電子機器を提供可能となる。

【0019】

本発明の第7の態様は、画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応して配置されるマトリクス状の画素と、走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、を有する電気光学装置の駆動装置の制御信号の位相を調整する装置であって、前記走査クロックと前記イネーブル信号の位相を相互に調整可能な第1の調整手段と、前記第1の調整手段から出力される前記走査クロックと前記イネーブル信号の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整可能な第2の調整手段とを有する位相調整手段、を備えたことを特徴とする電気光学装置の制御信号の位相調整装置である。 40

本発明の第8の態様は、画像信号が順次供給される複数のデータ線と、前記データ線と交差する複数の走査線と、前記複数のデータ線と前記複数の走査線の交点に対応して配置されるマトリクス状の画素と、走査クロックに基づいて走査開始信号をシフトして、走査信号として出力するシフトレジスタを備え、前記走査信号と、前記画像信号を前記データ線に供給するタイミングを規定するイネーブル信号とに基づいてデータ線駆動信号を出力するデータ線駆動手段と、前記データ線駆動信号に応じて前記画像信号を前記データ線に順次出力するサンプリング手段と、を有する電気光学装置の駆動装置のデータ線制御信号の位相を調整する方法であって、(a)前記走査クロックと、前記走査開始信号と、前記イネーブル信号とを生成するステップと、(b)前記走査クロックと前記イネーブル信号の位相を調整するステップと、(c)調整した前記走査クロックと前記イネーブル信号の相互の位相関係を維持したまま、同一の調整信号に基づいて前記走査クロックの位相及び前記イネーブル信号の位相を前記画像信号の位相に対して調整するステップと、(d)調整した前記イネーブル信号、前記走査クロックを前記データ線駆動手段に供給するステップと、を備えたことを特徴とする電気光学装置の制御信号の位相調整方法である。

【0020】

本発明の第7の態様及び本発明の第8の態様により、イネーブル信号とシフトクロックの位相関係が異常な場合であっても、まずイネーブル信号とシフトクロックの位相関係を調整し、その後その調整後のシフトクロックとイネーブル信号の位相関係を維持したままイネーブル信号と画像信号の位相を調整することが可能となり、制御信号全体の位相の適切な調整が可能となった。

【0021】

【発明の実施の形態】

以下、この発明の実施の形態を添付図面に基づいて説明する。

【0022】

まず、この発明が適用可能な電気光学装置であるアクティブマトリクス液晶表示装置を例にとって説明する。図1は液晶表示装置の電気的構成を示すブロック図である。

【0023】

図1に示されるように、液晶表示装置は、液晶パネル100と、タイミングジェネレータ200と、画像信号処理回路300とを備える。このうち、タイミングジェネレータ200は、各部で使用される各種タイミング信号を出力するものである。タイミングジェネレータ200については後述する。また、画像信号処理回路300内部におけるS/P変換回路302は、1系統の画像信号VIDを入力すると、これを6相の画像信号VID1～VID6にシリアル・パラレル変換して出力するものである。

【0024】

ここで、画像信号を6相にシリアル・パラレル変換する理由は、後述するサンプリング回路によって、スイッチング素子として機能する各TFTのソース領域への画像信号の印加時間を長くして、サンプル&ホールド時間及び充放電時間を十分に確保するためである。

【0025】

一方、増幅・反転回路304は、シリアル・パラレル変換された画像信号のうち、反転が必要となるものを反転させ、この後、適宜、増幅して画像信号VID1～6として液晶パネル100に対して並列的に供給するものである。なお、シリアル・パラレル変換された6ドット分の画像信号VID1～VID6は液晶パネル100へ同時に供給されても、ドットクロックに同期して順次ずらして供給されるように構成しても良い。本実施例では同時に供給されるものとして説明する。

【0026】

液晶パネル100の構成について説明する。液晶パネル100は、素子基板と対向基板とを互いに電極形成面を対向して貼付した構成となっている。このうち、素子基板にあっては、図においてX方向に沿って平行に複数本の走査線112が配列して形成され、また、これと直交するY方向に沿って平行に複数本のデータ線114が形成されている。

【0027】

10

20

30

40

50

そして、これらの走査線 112 とデータ線 114 との各交点においては、薄膜トランジスタ（以下「TFT」と称する）116 のゲート電極が走査線 112 に接続される一方、TFT 116 のソース電極がデータ線 114 に接続されるとともに、TFT 116 のドレイン電極が画素電極 118 に接続されている。そして、各画素は、画素電極 118 と、対向基板に形成された共通電極と、これら両電極間に挟持された液晶によって構成される結果、走査線 112 とデータ線 114 との各交点に対応して、マトリクス状に配列されることになる。なお、このほかに、各画素毎に、蓄積容量（図示省略）を、電気的にみて画素電極 118 と共通電極とに挟持された液晶に対して並列に形成しても良い。

【0028】

駆動回路 120 は、走査線駆動回路 130、サンプリング回路 140 データ線駆動回路 150 からなり、素子基板における対向面にあって、表示領域の周辺部に形成されるものである。これらの回路の能動素子は、いずれも p チャネル型 TFT および n チャネル型 TFT の組み合わせにより形成可能であるから、画素をスイッチングする TFT 116 と共に製造プロセスで形成すると、集積化や、製造コスト、素子の均一性などの点において有利となる。

【0029】

ここで、駆動回路 120 のうち、走査線駆動回路 130 は、シフトレジスタを有し、タイミングジェネレータ 200 からのクロック信号 CLY や、その反転クロック信号 CLY-INV、転送開始パルス DY-U 等に基づいて、走査信号を各走査線 112 に対して順次出力するものである。

【0030】

一方サンプリング回路 140 は、6 本のデータ線 114 を 1 群とし、これらの群に属するデータ線 114 に対し、サンプリング信号 S1 ~ Sn にしたがって画像信号 VID1 ~ VID6 をそれぞれサンプリングして供給するものである。詳細には、サンプリング回路 140 には、TFT からなるスイッチ 141 が各データ線 114 の一端に設けられるとともに、各スイッチ 141 のソース電極は、画像信号 VID1 ~ VID6 のいずれかが供給される信号線に接続され、ドレイン電極は一本のデータ線 114 に接続されている。

【0031】

さらに各群に属するデータ線 114 に接続された各スイッチ 141 のゲート電極は、その群に対応してサンプリング信号 S1 ~ Sn が供給される信号線のいずれかに接続されている。本実施形態にあっては、画像信号 VID1 ~ VID6 は同時に供給されるので、サンプリング信号 S1 により同時にサンプリングされることになる。なお、画像信号 VID1 ~ VID6 が順次シフトされたタイミングで供給される場合には、サンプリング信号 S1、S2、・、により順次サンプリングされることになる。

【0032】

データ線駆動回路 150 の詳細は図 12 に示されている。データ線駆動回路 150 は、すでに説明した通り、シフトレジスタ 160 とイネーブル回路 140 で構成されており、シフトレジスタ 160 に入力された走査開始信号 SP がシフトクロック CLX 及び CLXIN VI により順次シフトされて走査信号 SR1 ~ SRn として出力される。

【0033】

ここで使用されるシフトレジスタ 160 は単方向シフトレジスタでも良いが、液晶プロジェクタ等で画像反転が求められる場合もあるので、本実施例のような左右両方向からのシフトできる双方向シフトレジスタ 160 が望ましい。シフト方向は方向制御信号 D により制御され、反転方向制御信号 DINV が正のときにシフトレジスタ 160 の右方向から SP が入力され、右から左に順次シフトされることになる。

【0034】

シフトレジスタ 160 から出力された走査信号 SR1 ~ SRn は、イネーブル回路 170 a、170 b に供給される。イネーブル回路 170 a、170 b のもう一方の入力にはイネーブル信号 ENB1、ENB2 がそれぞれ入力される。これにより走査信号 SR1 ~ SRn が出力されておりかつイネーブル信号 ENB1 又は ENB2 が出力されているときに

10

20

30

40

50

のみ、データ線が駆動される。

【0035】

すなわち、イネーブル信号E N B 1又はE N B 2により、画像信号V I Dが安定出力時にデータ線を活性状態にするように制御している。本実施例では、シフトレジスタ160の偶数段または奇数段に応じてE N B 1またはE N B 2を供給するよう構成しているが、一つのE N B信号でサンプリングするようにしても良い。

【0036】

イネーブル回路170a、170bからの出力であるデータ線駆動信号は、先に説明したように、サンプリング回路140のトランジスタ141のゲート電極に接続されており、トランジスタ141のソース電極には画像信号の出力がV I D 1～V I D 6が接続され、ドレイン電極にはデータ線114が接続されているので、データ線駆動信号が出力されている期間のみ画像信号V I D 1～V I D 6がデータ線に供給される。10

【0037】

データ線114は図1に示すとおり各画素を構成するトランジスタのソース電極に接続されている。一方、画素トランジスタのゲート電極には走査線112が接続されているので、選択された走査線112のみが活性化され、サンプリング回路により選択されたデータ線との交点にある画像トランジスタに画像信号が供給される。

【0038】

上述のように、走査線及びデータ線を順次走査駆動して両マトリックスの交点に位置する画像トランジスタ116のみに画像信号を供給して画像を表示するものであるので、シフトクロックC L X、イネーブル信号E N B、画像信号V I D相互の位相関係は極めて重要である。先に説明したように、これらの信号は初期設定として最適タイミングになるよう設定されるが、使用による経年変化により相互のタイミングがずれてくることがある。そのため、本発明においては、これらの位相相互の調整を可能にすべく、位相調整装置を設けた。20

【0039】

図2は、本発明に1実施例に係る駆動回路120のタイミングジェネレータ200の一部を示すブロック図である。図2では、本発明をわかり易くするために、データ線に関する制御信号のうち本発明に関連する信号に関する部分のみを示している。図2のタイミングジェネレータは、大きくわけて、タイミング信号出力手段460と、位相調整手段400と、その他の信号作成回路470とから構成されているが、ここでは本発明に係わる部分であるタイミング信号出力手段460と、位相調整手段400のみを説明する。まず、タイミング信号出力手段460の基本クロック作成回路410において、最小単位のクロックであり各画素を走査するドットクロックが作成される。ドットクロックは、C L X信号作成回路420、E N B信号作成回路430、第1の調整回路440及び第2の調整回路450等に供給される。30

【0040】

C L X信号作成回路420ではドットクロックに基づいてシフトレジスタ160をシフトするための走査クロックC L X(以下本実施例ではシフトクロックと称する)を作成する。E N B信号作成回路430では、ドットクロックに基づきイネーブル回路170a、170bに供給するイネーブル信号E N B 1、E N B 2を作成する。本実施例では、2種類のイネーブル信号E N B 1とE N B 2を使用する構成としているが、一種類のイネーブル信号E N Bのみを用いる構成とすることもできる。40

【0041】

シフトクロックC L X、イネーブル信号E N B 1及びE N B 2は、位相調整手段400に入力されるが、まず最初に第1の調整回路440に供給される。第1の調整回路440では、外部から供給可能な第1調整信号A D 1によりシフトクロックC L Xとイネーブル信号E N B 1、E N B 2の位相(出力タイミング)を調整することができる。

【0042】

第1の調整手段440から出力される走査クロックC L X、イネーブル信号E N B 1、E50

N B 2、走査開始信号 S P は、次に第 2 の調整手段 4 5 0 に供給される。第 2 の調整手段 4 5 0 では、第 1 の調整手段から入力された上記各信号の相互の位相関係を維持したまま当該信号全体と画像信号 V I Dとの位相関係を調整することができる。第 2 の調整手段においては、外部から入力される第 2 の調整信号 A D 2 に基づいて調整が行われる。調整された信号はデータ線駆動回路 1 5 0 に供給される。

【 0 0 4 3 】

図 3 に第 1 の調整手段 4 4 0 の一実施例を示す。図 3 の実施例では、6 段のフリップフロップ 4 4 3 から構成される 2 つのシフトレジスタ 4 4 1、4 4 2 が設けられているが、これ以上多くも少なくも適宜選択可能であり、例えば 1 2 段、2 4 段又はそれ以上の出力段とすることが可能である。シフトレジスタ 4 4 1 及び 4 4 2 の出力段には、スイッチングユニット 4 4 5 が設けられて、外部から入力される第 1 の調整信号 A D 1 により出力段が選択される。初期設定として何れの出力段を選択することも可能であるが、調整の自由度の観点から、前後いずれにも調整できるようにするために中ほどの出力段を選択しておくのが好ましい。

【 0 0 4 4 】

図 9 のタイミングチャートを使用して実際の調整状態を説明する。図 9 は、各種信号相互間の位相を、第 1 の調整手段で調整した状態を示すタイミングチャートである。走査クロック C L X に対して、イネーブル信号 E N B 1 及び E N B 2 が図 9 の点線で示す位置ずれている。この場合、イネーブル信号 E N B 1 及び E N B 2 をドットクロック 1 個分遅延させることにより、走査クロック C L X の立ち上がり及び立下りがイネーブルクロック E N B 1 及び E N B 2 のそれぞれの中央に位置することになり、両信号の位相関係は最適な状態となる。

【 0 0 4 5 】

このような状態に調整するためには、図 3 の第 1 の調整手段 4 4 0 の第 1 の調整信号 A D 1 により、スイッチングユニット 4 4 5 で一つ遅い出力段を選択するよう調整すると良い。これにより、イネーブル信号 E N B 1 及び E N B 2 の出力は 1 ドットクロック分遅延し、図 9 に実線で示す位置に移動し両信号は互いに最適位相状態となる。上述のように図 3 の実施例では、第 1 の調整信号 A D 1 がシフトレジスタ 4 4 1、4 4 2 に共通に入力されるので、イネーブル信号 E N B 1 及び E N B 2 は同じ量だけ遅延または早めるようにして調整するものである。

【 0 0 4 6 】

図 4 は、第 1 の調整手段の第 2 の実施例を示すものである。図 4 の実施例では、2 種類の第 1 の調整信号 A D 1 a , A D 1 b がシフトレジスタ 4 4 6、4 4 7 にそれぞれ供給される構成となっている。従って、図 4 の第 1 の調整手段によると、イネーブル信号 E N B 1 又は E N B 2 毎に別々に調整が可能となる。

【 0 0 4 7 】

尚、図 3 または図 4 の実施例では、イネーブル信号を移動させるような構成としたが、イネーブル信号 E N B 1 , E N B 2 に代えて走査クロック C L X を入力するように構成し、走査クロックを遅延等させるようにしても良い。

【 0 0 4 8 】

次に第 2 の調整手段 4 5 0 をより詳細に説明する。図 5 に本発明に係る第 2 の調整手段 4 5 0 の 1 実施例を示す。この実施例における第 2 の調整手段 4 5 0 も第 1 の調整手段 4 4 0 と同じようにフリップフロップ 4 5 4 を用いた 6 段のシフトレジスタ 4 5 1、4 5 2、4 5 3 と、スイッチングユニット 4 5 5 で構成されている。調整は外部からの第 2 の調整信号 A D 2 に基づきスイッチングユニット 4 5 5 によりシフトレジスタ 4 5 1、4 5 2、4 5 3 の出力段を選択することにより行われる。第 2 の調整信号 A D 2 は、各シフトレジスタ 4 5 1、4 5 2、4 5 3 のスイッチングユニット 4 5 5 に共通に供給されて、全ての信号が同時に調整されるので、互いの位相関係を維持したまま同時に同じように移動させることができるのである。

【 0 0 4 9 】

10

20

30

40

50

図10のタイミングチャートを用いて説明する。図10は、第1の調整手段440で調整した後のイネーブル信号E N B 1及びE N B 2と走査クロックC L Xとを第2の調整手段で調整した状態を示すタイミングチャートである。図9または図10に点線で示すように、第1の調整手段440により、走査クロックC L Xとイネーブル信号E N B 1、E N B 2を最適位相関係に調整したとしても、画像信号V I Dとの位相関係は最適状態とは言えない。この場合に、イネーブル信号E N B 1及びE N B 2だけを移動して調整しようとすると、走査クロックC L Xとの位相がずれてしまう。第2の調整手段450では、このような場合に、走査クロックC L Xとイネーブル信号E N B 1、E N B 2とを同時に1ドットクロック分だけ右方向にシフトさせることにより全体の位相調整を行う。

【0050】

10

この調整後の状態を図10に示す。点線が第1の調整手段440からの出力時の信号で、実線で示すのが第2の調整手段により調整した後の状態である。このように、第2の調整手段450により、関連制御信号全体として最適状態の位相関係になるよう調整が可能である。具体的には第2の調整信号A D 2によりスイッチングユニット455を制御してシフトレジスタ451、452、453からの出力段の選択を一つ下方にずらせば良い。

【0051】

図11は、図5の第2の調整手段450による位相調整の例を示すタイミングチャート図である。初期設定値例では、走査クロックC L X、イネーブル信号E N B 1、E N B 2が第1の調整手段を経ずに直接データ線駆動回路150に出力される場合をしめしている。位相調整例1では、シフトレジスタ451、452、453の最上段出力が選択された例をしめしている。最上段出力が選択されると走査クロックC L X、イネーブル信号E N B 1、E N B 2が全体として1ドットクロック分遅延する。位相調整例2では、最終段出力が選択された例を示し、全体として6ドットクロック分遅延する。

20

【0052】

図6に第2の調整手段450の第2の実施例450-2を示す。この実施例450-2では、さらに走査開始信号S Pの位相も同時に調整可能とするため、シフトレジスタ458を追加している。このように場合には第1の調整手段440により走査開始信号S P調整可能とするよう構成することが好ましい。

【0053】

30

図7はイネーブル信号E N Bが1つの場合の第2の調整手段の第3の実施例450-3を示している。図8は第2の調整手段の第4の実施例450-4を示し、走査クロックC L Xと1個のイネーブル信号E N Bと、走査開始信号S Pの調整が可能な構成となっている。これらの調整動作は、第1の実施例とほぼ同じである。

【0054】

40

尚、上述の説明では、第1の調整手段440及び第2の調整手段450をタイミングジェネレータ200内に設けたが、これらをデータ線駆動回路150内に設けることも、タイミングジェネレータ200とデータ線駆動回路の間に独立の位相調整部400として構成することも可能である。また、第1の調整手段440及び第2の調整手段450いずれの場合も外部からの調整信号A D 1またはA D 2によりスイッチングユニット445または455を操作するような構成としたが、手動によるスイッチング操作により調整可能とすることもできる。

【0055】

さらに第1の調整手段及び第2の調整手段のシフトレジスタをドットクロックでシフトし、ドット単位で調整する構成としたが、必要に応じて、ドットの整数倍のクロックでシフトするような構成とすることも可能である。また、第1の調整手段、第2の調整手段のシフトレジスタもフリップフロップのみならず、ラッチ機構、ダイオードを用いる等当業者が選択可能な各種シフトレジスタを使用できる。

【0056】

本発明に係る電気光学装置の駆動装置は、液晶表示装置のみならず、プラズマディスプレイ装置の駆動装置にも使用可能である。また、このような駆動装置を備えた液晶表示機に

50

利用することができ、さらにこれらの液晶表示機を備えた電子機器例えば液晶テレビ、液晶プロジェクタ、腕時計、カーナビゲーション、電子手帳等、液晶表示機構を有するあらゆる電子機器に利用可能である。

【0057】

【発明の効果】

以上説明したように本発明によれば、第1の調整手段により走査クロック、イネーブル信号、シフト開始クロックをそれぞれ個々に調整し、第2の調整手段で第1の調整手段から出力される走査クロック、イネーブル信号及び走査開始信号相互間の位相を維持しつつ、これらの信号全体と画像信号との位相を調整することができる所以、これらの信号の相互の位相関係が最適になるように調整可能となった。

10

【図面の簡単な説明】

【図1】本発明が適用される液晶表示装置の全体構成示す図である。

【図2】本発明の1実施例にかかるタイミングジェネレータを示すブロック図である。

【図3】第1の調整手段の第1の実施例を示すロジック回路図である。

【図4】第1の調整手段の第2の実施例を示すロジック回路図である。

【図5】第2の調整手段の第1の実施例を示すロジック回路図である。

【図6】第2の調整手段の第2の実施例を示すロジック回路図である。

【図7】第2の調整手段の第3の実施例を示すロジック回路図である。

【図8】第2の調整手段の第4の実施例を示すロジック回路図である。

【図9】第1の調整手段による位相の調整状態を説明するためのタイミングチャート図である。

20

【図10】第2の調整手段による位相の調整状態を示すタイミングチャート図である。

【図11】第2の調整手段による位相調整例を示すタイミングチャート図である。

【図12】第1図のデータ線駆動回路150及びサンプリング回路140の詳細を示すロジック回路図である。

【図13】図13のロジック回路図の主要信号の正常状態を示すタイミングチャート図である。

【図14】図13のロジック回路図の主要信号の位相にずれが発生した異常状態を示すタイミングチャート図である。

【符号の説明】

30

100 液晶

112 走査線

114 データ線

116 画像トランジスタ(TFT)

118 液晶

120 駆動回路

130 走査線駆動回路

140 イネーブル回路

150 データ線駆動回路

160 シフトレジスタ

40

170 イネーブル回路素子

200 タイミングジェネレータ

400 位相調整手段

440 第1の調整手段

441 シフトレジスタ

445 スイッチングユニット

450 第2の調整手段

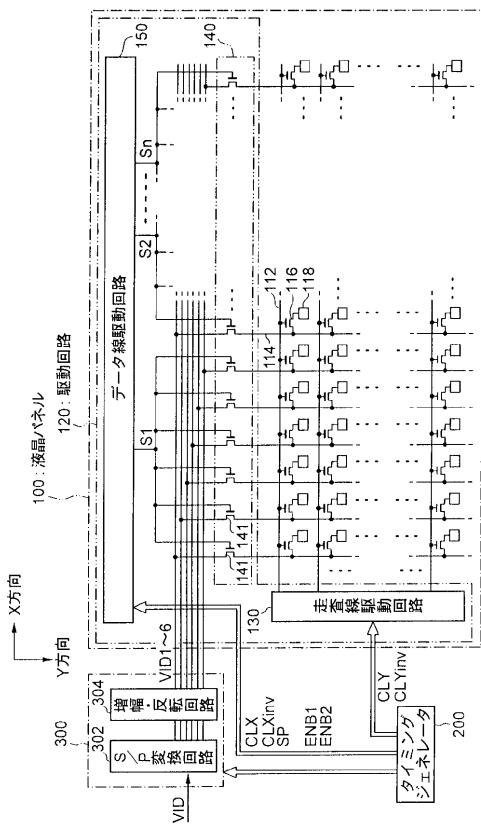
451 シフトレジスタ

455 スイッチングユニット

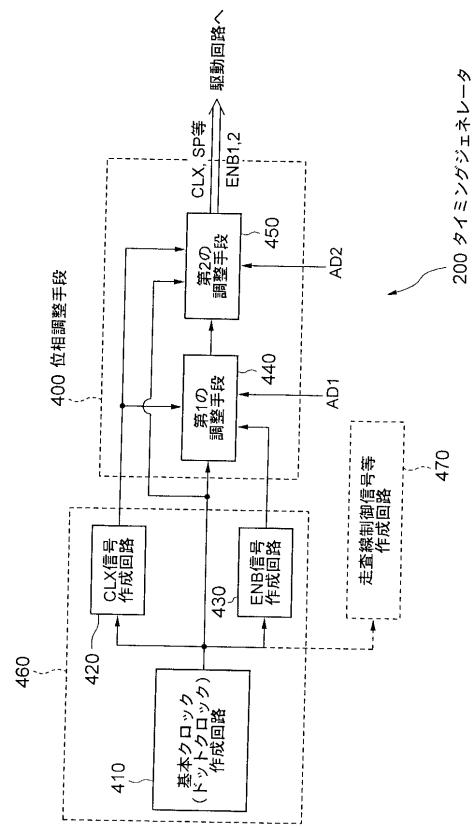
460 タイミング信号出力手段

50

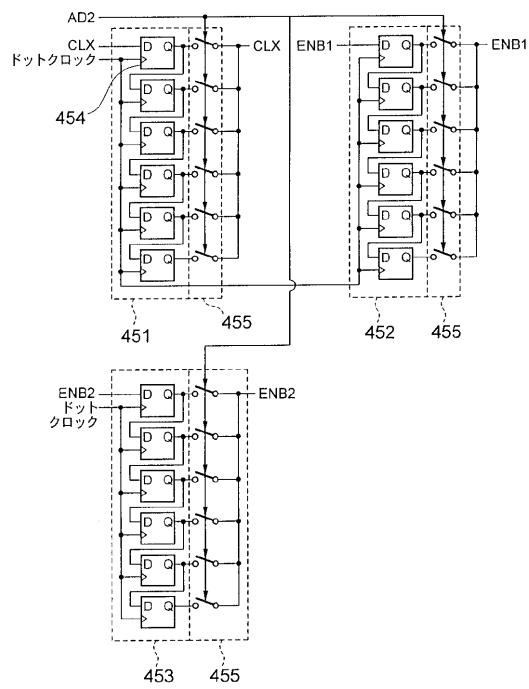
【図1】



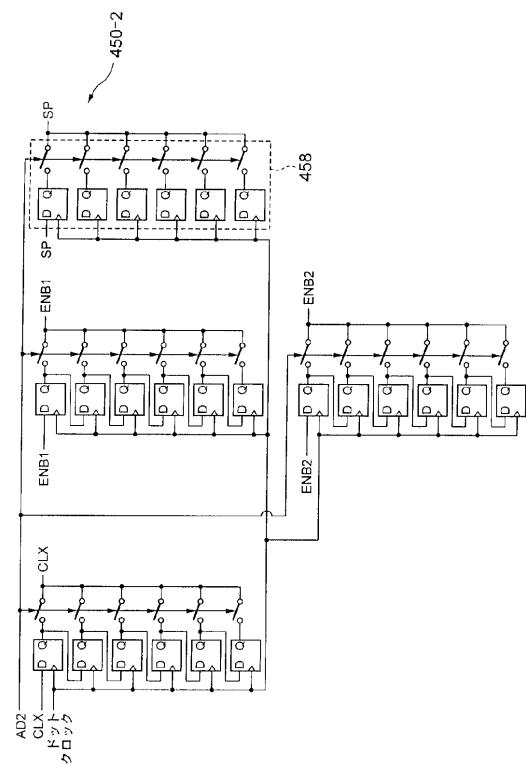
【図2】



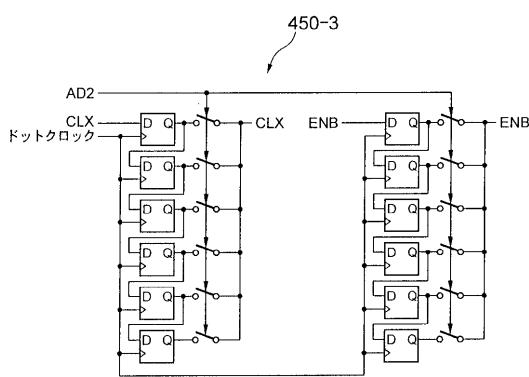
【 図 5 】



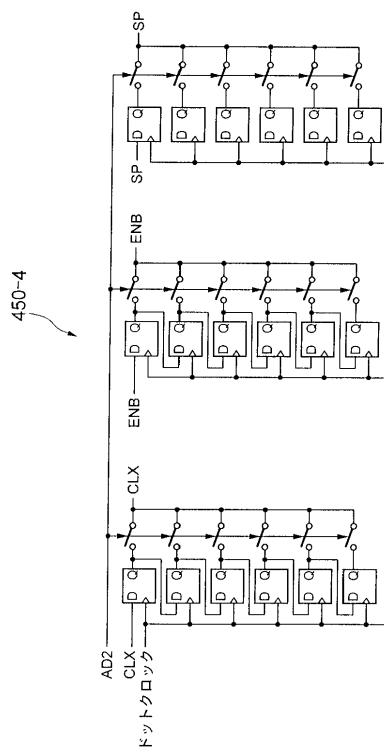
【 四 6 】



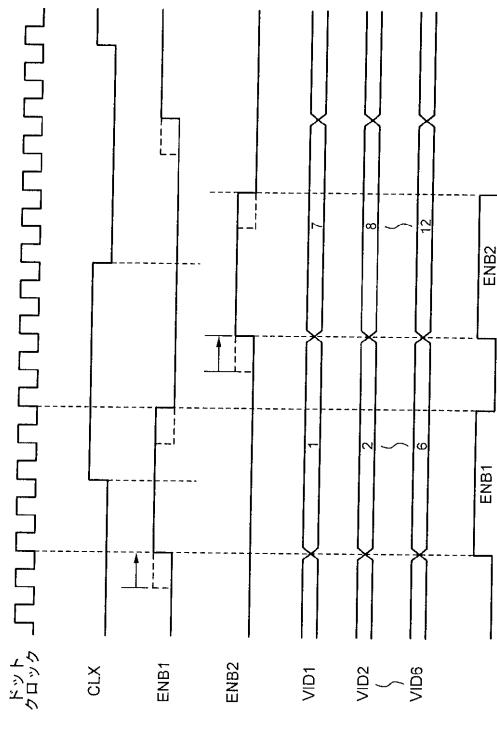
【 四 7 】



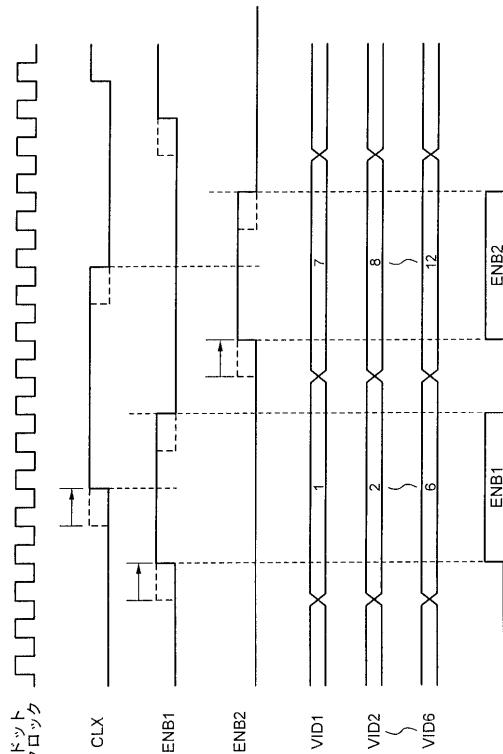
【 四 8 】



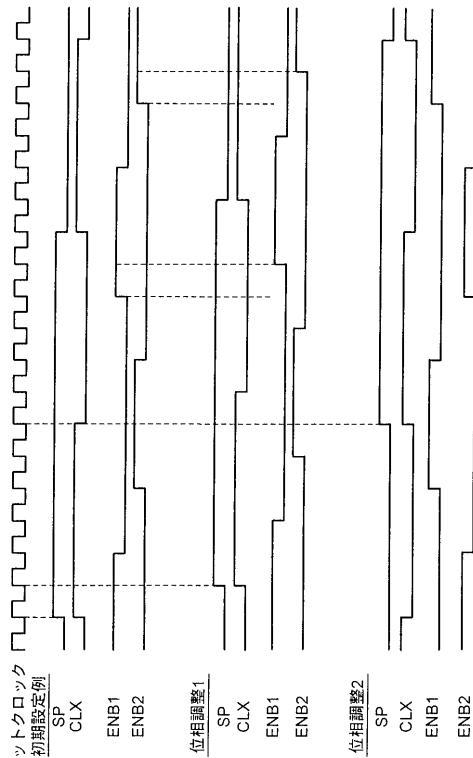
【 図 9 】



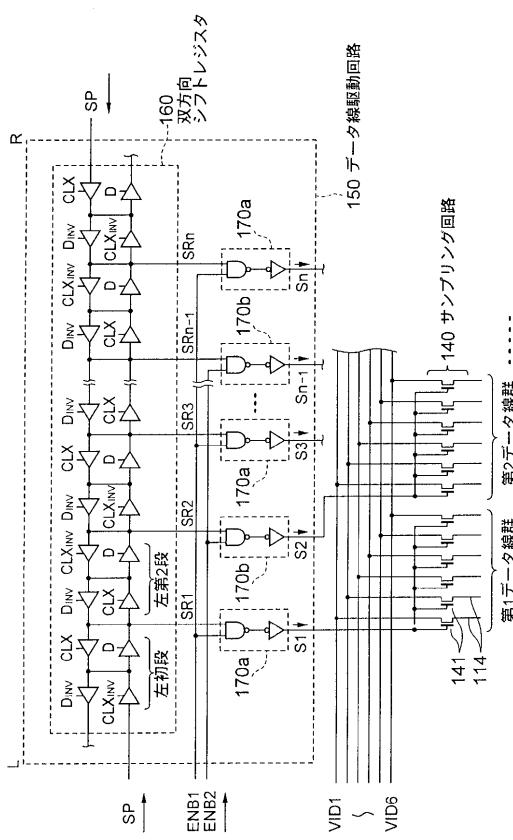
【 図 1 0 】



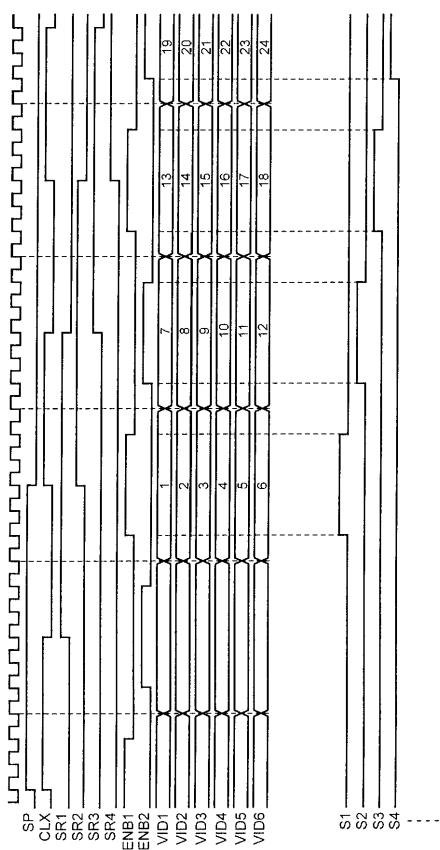
【 図 1 1 】



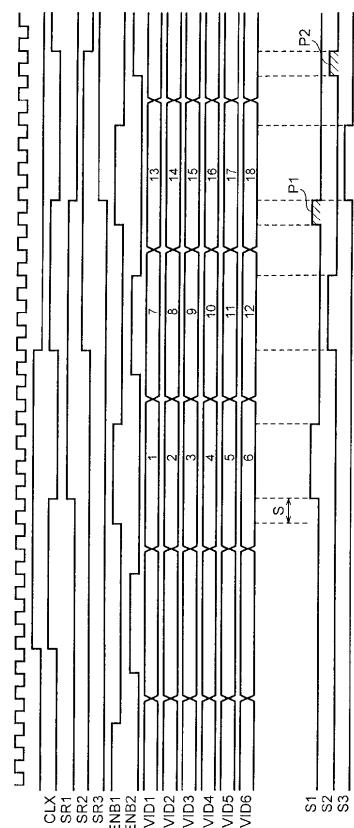
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



フロントページの続き

(56)参考文献 特開平11-065536(JP,A)
特開平11-175019(JP,A)
特開平11-296148(JP,A)
特開平11-282426(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

G02F 1/133 505-580