



(12) 发明专利

(10) 授权公告号 CN 1717965 B

(45) 授权公告日 2010. 10. 27

(21) 申请号 200480001359. 5

(56) 对比文件

(22) 申请日 2004. 05. 12

JP 特开 2000-22329 A, 2000. 01. 21, 说明书第 8 栏第 [0044]-[0051] 段、附图 5-9.

(30) 优先权数据

317452/2003 2003. 09. 09 JP

审查员 彭丽娟

(85) PCT 申请进入国家阶段日

2005. 05. 23

(86) PCT 申请的申请数据

PCT/JP2004/006677 2004. 05. 12

(87) PCT 申请的公布数据

W02005/027604 JA 2005. 03. 24

(73) 专利权人 索尼化学株式会社

地址 日本东京

(72) 发明人 小西美佐夫 波木秀次 篠崎润二

(74) 专利代理机构 广州华进联合专利商标代理

有限公司 44224

代理人 曾旻辉

(51) Int. Cl.

H05K 3/32 (2006. 01)

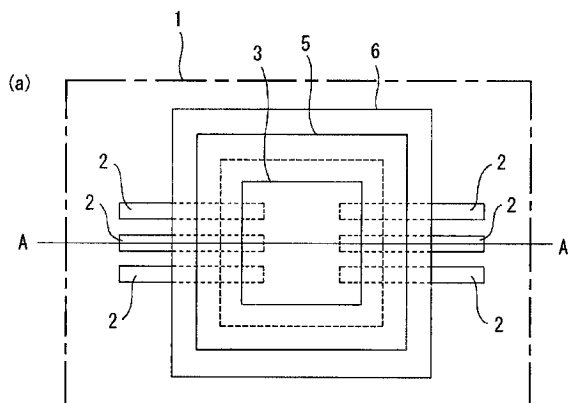
权利要求书 1 页 说明书 4 页 附图 4 页

(54) 发明名称

电子元件的安装方法

(57) 摘要

一种在有配线电路的印刷基板（可挠性基板）上透过接着片——异方性导电膜安装电子元件的安装方法。在将前述异方性导电膜与前述可挠性基板之间空气加热的状态下，在所述可挠性基板安装前述电子元件的区域上贴上异方性导电膜。密封在异方性导电膜与可挠性基板之间的空气在冷却后体积会减少，因此能减少缝隙的发生与配线电路外露的问题。可以简化安装程序，并提升稳定性。



1. 一种电子元件安装方法,是在具有一配线电路的一印刷基板上透过一接着片安装该电子元件的方法,其特征在于,所述方法包括以下步骤:

加热该印刷基板,用以加热该接着片与该印刷基板之间的空气;

在该接着片与该印刷基板之间的空气在加热的状态下,将该接着片贴在该印刷基板的电子元件安装区域上,使接着片与印刷基板之间封有一层加热了的空气;

冷却贴有该接着片的该印刷基板之后,在该接着片上压着该电子元件。

2. 根据权利要求 1 所述的电子元件安装方法,其特征在于:该加热温度的范围在 60°C 以上,该接着片的反应温度以下。

3. 根据权利要求 1 或 2 所述的电子元件安装方法,其特征在于:该接着片是一异方性导电膜。

4. 根据权利要求 1 或 2 所述的电子元件安装方法,其特征在于:该印刷基板是一可挠性基板。

## 电子元件的安装方法

### 技术领域

[0001] 本发明是有关于一种电子元件的安装方法,且特别是有关于一种在装有配线电路的印刷电路板上,透过接着片(sheet)安装电子元件的方法。

### 背景技术

[0002] 一般的COF(Chip on Film)安装方式如第1A图所示,在可挠性基板13上贴上异方性导电膜14,此可挠性基板13是由与电子元件的端子对应的配线电路11以及包围电子元件安装范围配线电路11的焊料保护层(solder resist)12所构成。同时如第1B图所示,在异方性导电膜14上在一定位置上安装有隆起部(bump)15的电子元件16,以加热方式压着。如此即可得到如第1C图所示的电子元件安装模块(module)。

[0003] 但是在此COF安装上,如第1B图所示,由于配线电路11与焊料保护层12等的凹凸,会使异方性导电膜14与可挠性基板13之间残留空气。在此状态下若安装上电子元件16,则安装时所施加的热度与压力会导致封闭在异方性导电膜14与可挠性基板13之间的空气膨胀,产生缝隙17,严重的话此缝隙破裂会破坏到异方性导电膜14,造成配线电路外露部18产生,造成问题发生。此间隙17与配线电路外露部18都会降低电子元件安装模块的稳定性。

[0004] 因此,为了避免此类问题发生,曾有发明提案在可挠性基板的厚度方向上设置一些孔,将封闭在内的空气释放出去(参照例如专利文献1:特开平5-343844号公报等)。根据专利文献1所示,非可挠性电路基板与可挠性电路基板在透过异方性导电膜接着成为一体时,可在可挠性电路基板被接着部范围朝厚度方向穿一些孔。如此一来,在专利文献1的连接方法中,如果进行加热,即使残留在非可挠性电路基板与可挠性电路基板之间的气泡(空气)发生膨胀,也不会残留在该范围内,而会透过可挠性电路基板被连接部范围的通气孔,轻易让气泡散去、脱离。

[0005] 但是在前述的专利文献1的方法中,须事先将可挠性基板穿孔或加工,须增加一道工序,造成安装作业更为复杂。因此业界期待除了专利文献1所记载的方法外,还能开发出其它技术方案,解决前述问题。

### 发明内容

[0006] 有鉴于此,本发明的目的就是在提供一种电子元件的安装方法,不会使安装作业更为复杂,而且能提升信赖性。

[0007] 根据本发明的目的,提出一种电子元件的安装方法,此方法简述如下。本发明的电子元件的安装方法是在设有配线电路的印刷基板上,透过接着片安装电子元件的一种电子元件的安装方法,其特征为在前述接着片与前述印刷基板之间的空气在加热的状态下,将前述接着片贴在前述印刷基板的前述电子元件的安装范围上。

[0008] 在如上的电子元件的安装方法中,接着片贴在印刷基板的工艺步骤由于接着片与印刷基板之间有一层加热了的空气,所以在接着片与印刷基板之间封有一层加热了的空

气。被封住的空气随着温度冷却体积也会减少,所以被封闭的空气量在实质上会减少,当被封住的空气遇到例如在电子元件压着加热而膨胀时,也能减少发生缝隙或是配线电路外露的问题。

#### [0009] 附图说明

[0010] 为了让本发明的上述目的、特征、和优点能更明显易懂,下文特举一较佳实施例,并配合所附图式,作详细说明如下:

[0011] 图 1A 为现有的电子元件安装方法,是在贴上异方性导电膜工序时的截面图;

[0012] 图 1B 为现有的电子元件安装方法,为电子元件安装工序的截面图;

[0013] 图 1C 为现有的电子元件安装方法,为电子元件安装模块的概略平面图;

[0014] 图 2A 为以本发明方法制造的电子元件安装模块一例中的概略平面图;

[0015] 图 2B 为第 2A 图中 A-A' 线的概略截面图;

[0016] 图 3A 为本发明的电子元件安装方法的工序示意图,为可挠性基板制作工序的概略截面图;

[0017] 图 3B 为本发明的电子元件安装方法的工序示意图,为可挠性基板与异方性导电膜之间空气加热工序的概略截面图;

[0018] 图 3C 为本发明的电子元件安装方法,为贴上异方性导电膜的工序概略截面图;

[0019] 图 3D 为本发明的电子元件安装方法,为冷却可挠性基板的工序概略截面图;

[0020] 图 3E 为本发明的电子元件安装方法,为电子元件安装工序的概略截面图;

[0021] 图 4 为标示 A ~ F 中外观状态导缝隙比例的图表。

#### [0022] 主要组件符号说明

[0023] 1 :可挠性基板            5 :异方性导电膜

[0024] 2 :配线电路            6 :焊料保护层

[0025] 3 :电子元件            11 :配线电路

[0026] 4 :隆起部            12 :焊料保护层

[0027] 然后将电子元件 3 配置在一定的位置上,以使电子元件 3 的隆起部 4 形成面配置在异方性导电膜 5 侧,同时加热压着放上去的电子元件 3。如此一来,透过异方性导电膜 5 的导电性粒子电子元件 3 的隆起部 4 与配线电路 2 的电源就能相连,完成如第 3E 图所示的电子元件安装模块。

[0028] 在将异方性导电膜 5 贴附在可挠性基板 1 上的工序中,虽然无法避免可挠性基板 1 的凹凸形状造成其间有空气封入,但是在本发明当中,由于事先将存在异方性导电膜 5 与可挠性基板 1 之间的空气加热,因此被密封在里面的空气会变成膨胀的状态。换言之,事先将被密封在异方性导电膜 5 与可挠性基板 1 之间的空气进行实质上的减量。所以即使在电子元件的压着工序中再度加热,也能降低密封空气膨胀造成缝隙或是破坏异方性导电膜的问题发生。因此,采用本发明就能避免因为封闭空气造成缝隙发生、配线外露等问题,而能制造出稳定性极高的电子元件安装模块。此外,也不须在可挠性基板 1 上做穿设通气孔的工序,因此能以极为简单的方法即制造出稳定性极高的电子元件安装模块。

[0029] 以下根据实验结果说明适用本发明的具体实施例。

#### [0030] 具体实施方式

[0031] < 实施例 1 >

[0032] 在本实施例当中,异方性导电膜采用相对流动性较低的材料(ACF-1:高粘度),中度流动性的材料(ACF-2:中粘度)以及高流动性材料(ACF-3:低粘度)制作电子元件安装模块。

[0033] 首先准备有配线电路的可挠性基板,形成一个焊料保护层包围住 IC 芯片的安装区域。然后加热基板,让可挠性基板上的空气加热到 40℃,然后贴上异方性导电膜同时要包住焊料保护层的开口部。此处所用的异方性导电膜为以德国 Harch 公司制粘度计 RS150 测定融化粘度(100℃)为  $2.5 \times 10^7 \text{mPa} \cdot \text{s}$  的 ACF-1。然后在异方性导电膜上的一定位置排列好 IC 芯片,经过加热、加压将 IC 芯片安装到可挠性基板上,成为电子元件安装模块。

[0034] 另外以德国 Harch 公司制粘度计 RS150 测定融化粘度(100℃)为  $1.1 \times 10^7 \text{mPa} \cdot \text{s}$  的 ACF-2,其余以相同步骤制作了与前述相同的电子元件安装模块。

[0035] 此外,再以德国 Harch 公司制粘度计 RS150 测定融化粘度(100℃)为  $4.0 \times 10^6 \text{mPa} \cdot \text{s}$  的 ACF-3 以相同步骤制作了与前述相同的电子元件安装模块。

[0036] < 实施例 2 >

[0037] 具体实施方式

[0038] 在将可挠性基板上的空气加热至 60℃ 的状态下,贴上异方性导电膜并包住焊料保护层的开口部,其余步骤与实施例 1 同样地制作 3 种使用异方性导电膜的电子元件安装模块。

[0039] < 实施例 3 >

[0040] 在将可挠性基板上的空气加热至 80℃ 的状态下,贴上异方性导电膜并包住焊料保护层的开口部,其余步骤与实施例 1 同样地制作 3 种使用异方性导电膜的电子元件安装模块。

[0041] < 实施例 4 >

[0042] 在将可挠性基板上的空气加热至 120℃ 的状态下,贴上异方性导电膜并包住焊料保护层的开口部,其余步骤与实施例 1 同样地制作 3 种使用异方性导电膜的电子元件安装模块。

[0043] < 比较例 >

[0044] 在比较例中,除了采用与前述各实施例相同的异方性导电膜外,除贴上异方性导电膜的工序中未透过可挠性基板将空气加热外,其余皆与前述实施例相同地制作电子元件安装模块。此外,在比较例中位于可挠性基板与异方性导电膜之间的空气温度为室温 25℃。

[0045] 针对以上所制作出的各电子元件安装模块,从可挠性基板侧观察 IC 芯片的安装区域评量其缝隙的发生状态。评量结果如表 1 所示。在表 1 中各标示 A ~ F 的评量基准如第 4 图所示。换言之,当缝隙的发生比例在 5% 以下时为 A,10% 为 B,20% 为 C,40% 为 D,60% 为 E,80% 以上为 F。

[0046] 表 1

[0047]

项目	比较例 1	实施例 1	实施例 2	实施例 3	实施例 4
加热温度	25℃	40℃	60℃	80℃	120℃
ACF-1	F	F	E	D	B
ACF-2	E	E	D	C	B
ACF-3	C	B	A	A	A

[0048] 从表 1 中可清楚看出,在贴上异方性导电膜的工序中,有将空气加热的各实施例和未将空气加热的比较例相较之下,缝隙发生的问题获得改善。特别在空气加热温度在 60℃ 以上的实施例 2 ~ 实施例 4 中,采用异方性导电膜 ACF-3 时,缝隙发生比例达到 5% 以下,其它异方性导电膜 ACF-2, AFC-1 也都明显获得改善。

[0049] 由以上结果显示,不论异方性导电膜的粘度如何,在贴上异方性导电膜工序中将空气加热,能减低封闭在异方性导电膜与可挠性基板间的空气量,可明显减少缝隙发生的问题。

[0050] 本发明上述实施例所揭露的电子元件安装方法,在贴上接着片工序中将空气加热,就能实际减少封闭于接着片与印刷基板间的空气量,所以就能避免缝隙发生与配线电路露出等的问题,制造出具有优秀稳定性的电子元件安装模块。

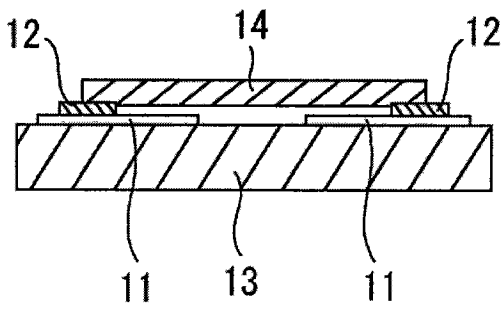


图 1A

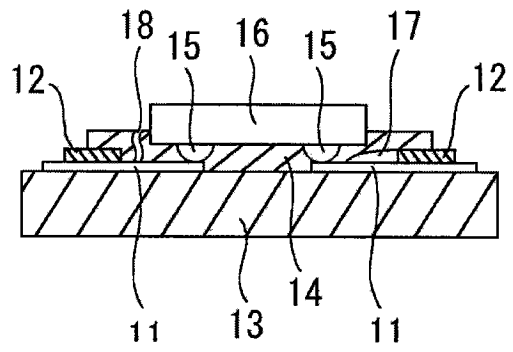


图 1B

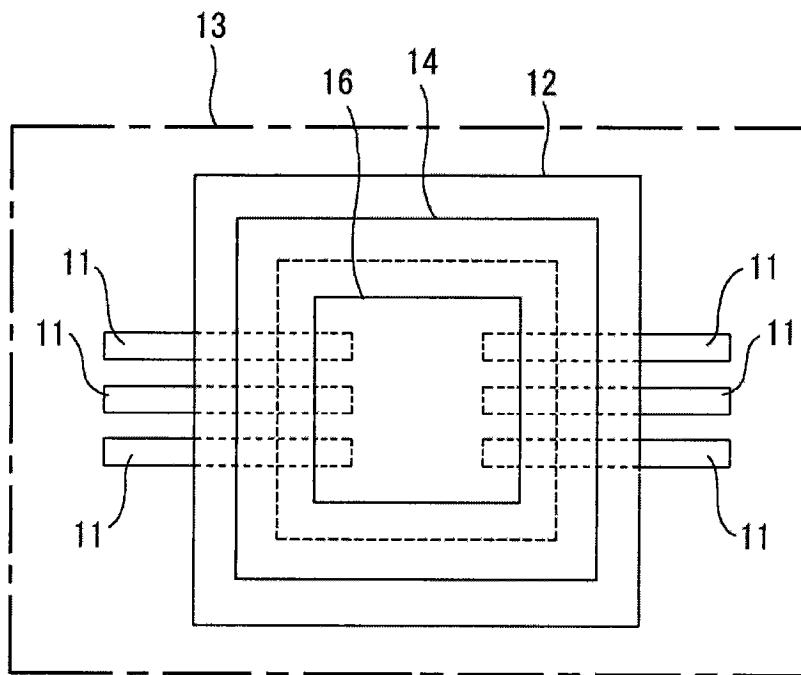


图 1C

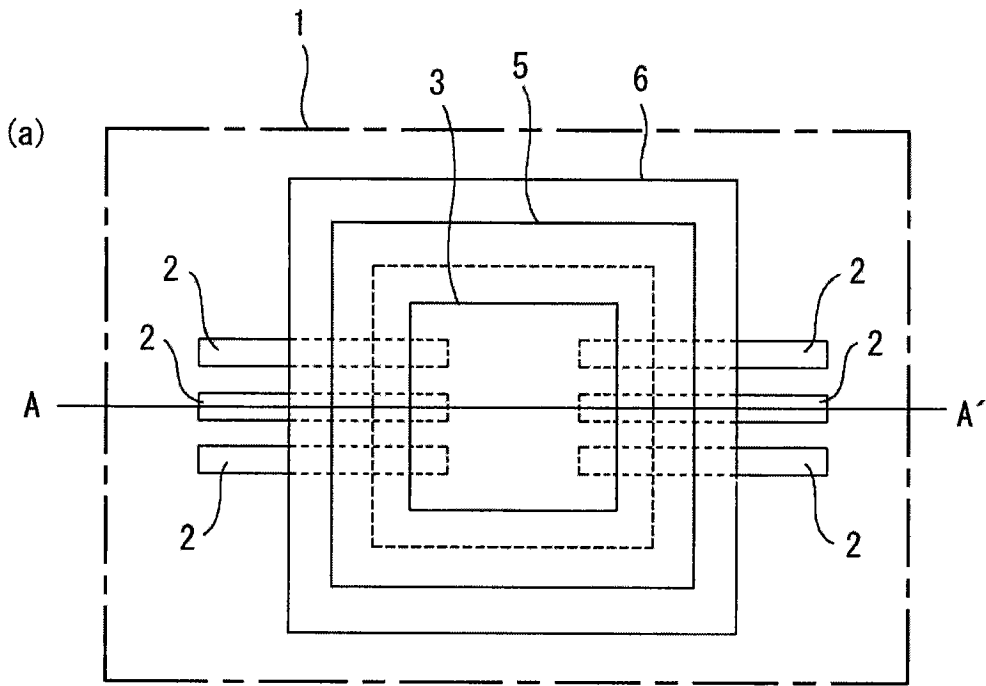


图 2A

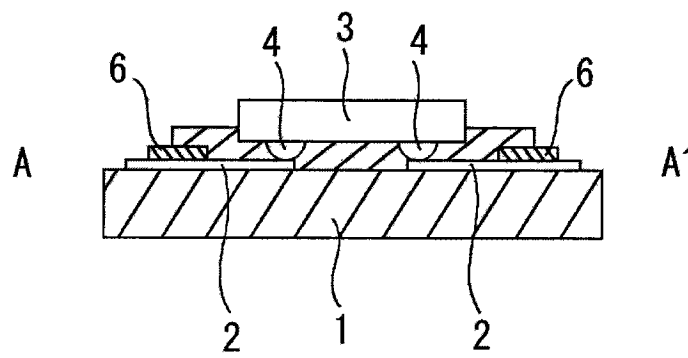


图 2B

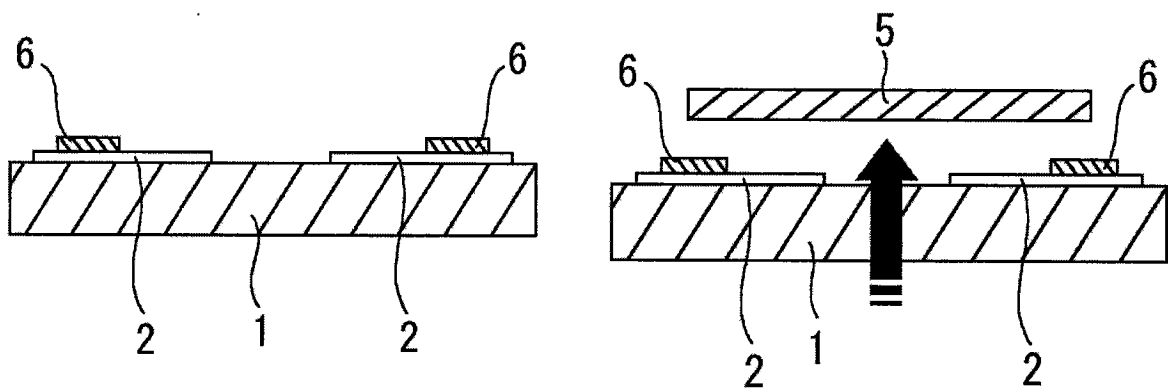


图 3A

图 3B

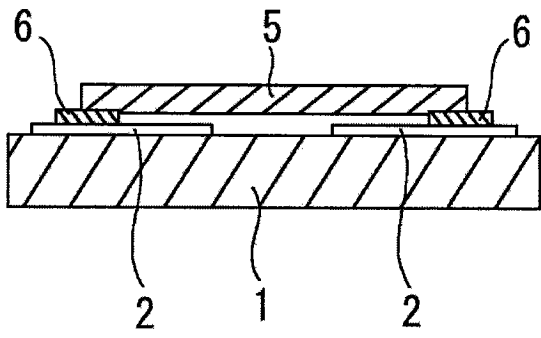


图 3C

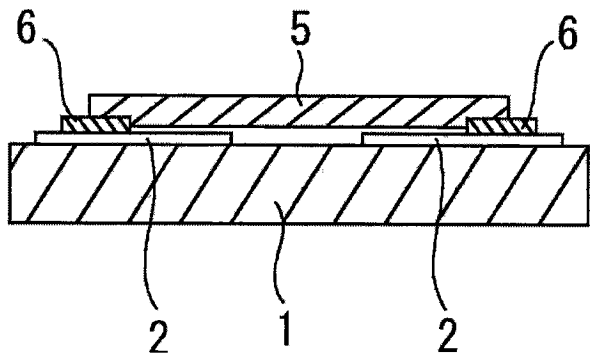


图 3D

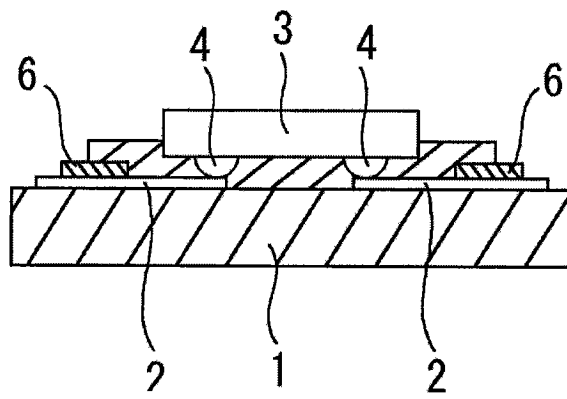


图 3E

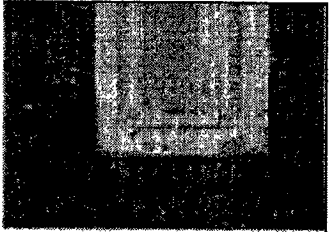
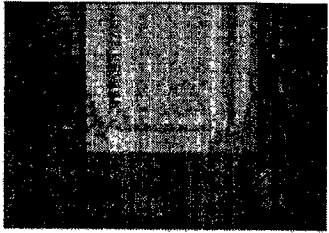
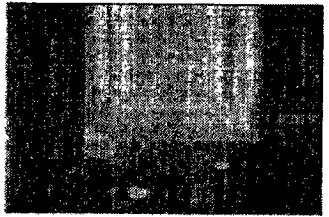
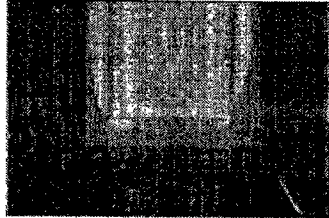
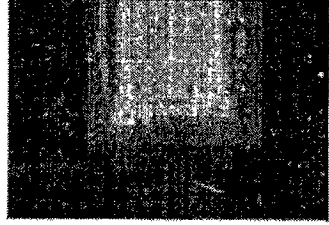
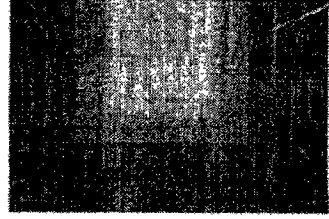
标示	F	E	D	C	B	A	
外观状态							
缝隙比例	80%以上	60%程度	40%程度	20%程度	10%程度	5%以下	

图 4