I620294

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I620294 B**

(45)公告日： 中華民國 107 (2018) 年 04 月 01 日

(21)申請案號：106128289 (22)申請日： 中華民國 98 (2009) 年 09 月 15 日

(51)Int. Cl.： ***H01L23/485 (2006.01)*** ***H01L23/522 (2006.01)***
G02F1/1333 (2006.01)

(30)優先權：2008/09/19 日本 2008-241335

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)
日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；秋元健吾 AKIMOTO, KENGO (JP)；小森茂樹 KOMORI, SHIGEKI (JP)；魚地秀貴 UOCHI, HIDEKI (JP)；和田理人 WADA, RIHITO (JP)；千葉陽子 CHIBA, YOKO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200625652A JP 11-95255A

審查人員：毛弘瑋

申請專利範圍項數：6 項 圖式數：31 共 124 頁

(54)名稱

顯示裝置

DISPLAY DEVICE

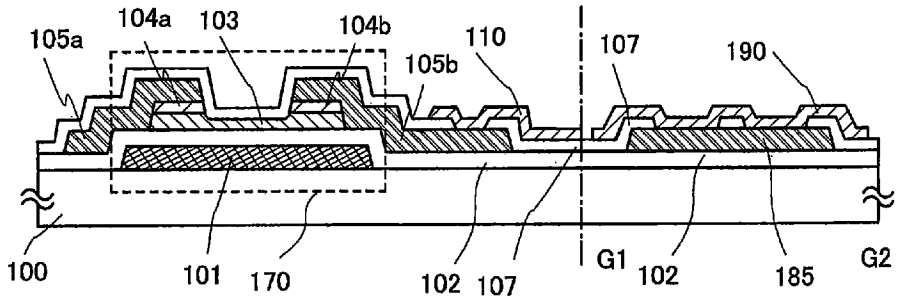
(57)摘要

本發明的一個方式的顯示裝置，包括：具有以矩陣形狀排列的像素電極層的像素部；以及，對應於該像素電極層而設置的由含氧量不同的至少兩種氧化物半導體層組合而構成的反交錯型薄膜電晶體。其中，在該顯示裝置中的像素部的周邊，設置有藉由由與像素電極層相同的材料形成的導電層而與形成在對置基板上的共同電極層電連接的焊盤部。藉由提供適合於在顯示面板中設置焊盤部的結構，可以實現本發明的目的之一，即：防止在各種顯示裝置中的起因於薄膜剝落的缺陷。

A display device includes a pixel portion in which a pixel electrode layer is arranged in a matrix, and an inverted staggered thin film transistor having a combination of at least two kinds of oxide semiconductor layers with different amounts of oxygen is provided corresponding to the pixel electrode layer. In the periphery of the pixel portion in this display device, a pad portion is provided to be electrically connected to a common electrode layer formed on a counter substrate through a conductive layer made of the same material as the pixel electrode layer. One objection of our invention to prevent a defect due to separation of a thin film in various kinds of display devices is realized, by providing a structure suitable for a pad portion provided in a display panel.

指定代表圖：

圖 1A



符號簡單說明：

100・・・基板

101・・・閘極電極層

102・・・閘極絕緣層

103・・・半導體層

104a・・・源區或汲區

104b・・・源區或汲區

105a・・・源極電極層或汲極電極層

105b・・・源極電極層或汲極電極層

107・・・保護絕緣層

110・・・像素電極層

170・・・薄膜電晶體

185・・・共同電位線

190・・・共同電極層

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

顯示裝置

Display device

【技術領域】

本發明關於一種使用氧化物半導體的顯示裝置及其製造方法。

【先前技術】

以液晶顯示裝置爲代表的形成在玻璃基板等的平板上的薄膜電晶體使用非晶矽、多晶矽製造。使用非晶矽的薄膜電晶體具有如下特性：雖然其場效應遷移率低，但是可以對應於玻璃基板的大面積化。另一方面，使用結晶矽的薄膜電晶體具有如下特性：雖然其場效應遷移率高，但是需要進行雷射退火等的晶化製程，因此其不一定適合於玻璃基板的大面積化。

另一方面，使用氧化物半導體製造薄膜電晶體，並將其應用於電子裝置和光裝置的技術受到注目。例如，專利文獻 1 及專利文獻 2 公開作爲氧化物半導體膜使用氧化鋅、In-Ga-Zn-O 類氧化物半導體來製造薄膜電晶體，並將其用於圖像顯示裝置的開關元件等的技術。

[專利文獻 1]日本專利申請公開 2007-123861 號公報

[專利文獻 2]日本專利申請公開 2007-96055 號公報

在氧化物半導體中設置有通道形成區的薄膜電晶體可以實現比使用非晶矽的薄膜電晶體更高的場效應遷移率。作爲氧化物半導體膜，可以利用濺射法等在 300℃以下的溫度下形成，其製造製程比使用多晶矽的薄膜電晶體簡單。

使用上述氧化物半導體在玻璃基板、塑膠基板等上形成薄膜電晶體，並可以期待將其應用於液晶顯示器、電致發光顯示器或電子紙等。

然而，爲了發揮使用有工作特性優良且可以在低溫下製造的氧化物半導體的薄膜電晶體的特性，不僅需要對元件的結構和製造條件進行最優化，還需要顧慮到信號的輸入和輸出所必要的佈線結構和連接結構。即使氧化物半導體膜可以在低溫下形成，但是當形成佈線和電極的金屬等的薄膜、層間絕緣層等的絕緣膜出現剝離現象時，則造成產品缺陷。另外，還存在當設置在顯示面板的元件基板一側的共同連接部的電極的連接電阻較大時，顯示畫面出現斑點且亮度降低的問題。

【發明內容】

本發明的一個方式的目的之一在於提供一種適用於設置在顯示面板中的共同連接部的結構。

本發明的一個方式的目的之一在於：除了氧化物半導體以外，在層疊絕緣膜及導電膜而製造的各種用途的顯示

裝置中，防止薄膜的剝落所引起的缺陷。

本發明的一個方式的顯示裝置，包括：具有掃描線與信號線交叉且以矩陣形狀排列的像素電極層的像素部；以及，對應於該像素電極層而設置的由含氧量不同的至少兩種氧化物半導體層組合而構成的反交錯型薄膜電晶體。其中，在該顯示裝置中的像素部的周邊，使用與構成掃描線、信號線的材料相同的導電層設置有電連接到相對於像素電極層的共同電極層的焊盤部。

本發明的典型的一個方式的顯示裝置，包括：包括連接到像素電極的薄膜電晶體的像素部；以及，與相對於像素電極的共同電極電連接的焊盤部，並且，包括以下結構。

像素部，其中掃描線和信號線交叉，像素電極層以矩陣形狀排列。對應於像素電極層設置的薄膜電晶體，包括：與掃描線連接的閘極電極層，覆蓋閘極電極層的閘極絕緣層，成爲通道形成區的第一氧化物半導體層，第一氧化物半導體層上的成爲源區和汲區的第二氧化物半導體層，第一氧化物半導體層和第二氧化物半導體層上的源極電極層和汲極電極層。

設置在像素部的周邊的焊盤部，其中在由與閘極絕緣層相同的層形成的絕緣層上形成有由與源極電極層和汲極電極層相同的層形成的導電層，並且該焊盤部可以藉由設置在導電層上的層間絕緣層的開口部電連接到相對於像素電極層的共同電極層。

本發明的典型的一個方式，作爲設置在像素部的周邊的焊盤部的其他的結構，還包括以下結構：由與閘極電極層相同的層形成的第一導電層，在由與閘極絕緣層相同的層形成的絕緣層上形成有由與源極電極層和汲極電極層相同的層形成的第二導電層，並可以藉由設置在第二導電層上的層間絕緣層的開口部該焊盤部電連接到相對於像素電極層的共同電極層。

在上述結構中，作爲焊盤部還可以採用在由與閘極絕緣層相同的層形成的絕緣層和導電層(或第二導電層)之間包括由與第二氧化物半導體層相同的層形成的氧化物半導體層的結構。

用作半導體層的通道形成區的氧化物半導體層（第一氧化物半導體層）比用作源區和汲區的氧化物半導體層（第二氧化物半導體層）氧濃度高。可以認爲第一氧化物半導體層爲氧過剩氧化物半導體層，而第二氧化物半導體層爲氧缺欠氧化物半導體層。

第二氧化物半導體層爲 n 型導電型，並且比第一氧化物半導體層電導率高。所以，使用第二氧化物半導體層的源區和汲區比使用第一氧化物半導體層的半導體層電阻低。

此外，第一氧化物半導體層具有非晶結構，第二氧化物半導體層有時在非晶結構中包含晶粒（奈米晶體）。該第二氧化物半導體層中的晶粒（奈米晶體）的直徑爲 1nm 至 10nm，典型的爲 2nm 至 4nm 左右。

另外，爲了方便起見附加第一、第二等序數詞，但其並不表示製程順序或層疊順序。另外，在本說明書中不表示用來特定發明的事項的固有名詞。

作爲成爲通道形成區的第一氧化物半導體層及/或成爲源區和汲區的第二氧化物半導體層，可以使用包含 In、Ga 及 Zn 的氧化物半導體層。另外，還可以使用鎢、鉬、鈦、鎳或鋁來取代 In、Ga 及 Zn 中的一個。

在本說明書中，將使用包含 In、Ga 及 Zn 的氧化物半導體膜形成的半導體層記作“IGZO 半導體層”。IGZO 半導體層是指非單晶半導體層、至少包含非晶成分的半導體層。

將表面上具有像素電極層及與該像素電極層電連接的薄膜電晶體的基板使用稱爲密封材料的黏結材料固定到對置基板。

在液晶顯示裝置中，使用密封材料和兩個基板來密封液晶材料。

向密封材料混入多個導電粒子（對粒子表面進行了鍍金處理的粒子等），以使設置在對置基板上的對置電極（也稱爲第一共同電極）與設置在另一方的基板上的第二共同電極或共同電位線導通。

可以在與薄膜電晶體的製程相同的製程以及在同一基板上製造共同電位線。

另外，有時也將共同電位線與密封材料的導電粒子重疊的部分稱爲共同連接部，也可以認爲在共同電位線中與

導電粒子重疊的部分爲共同電極。

與薄膜電晶體在同一基板上形成的共同電位線也可以認爲是當使液晶交流驅動時供給成爲基準的電壓的線。

另外，除了與對置電極連接的共同電位線之外，與儲存電容的一方的電極連接的電容佈線也稱爲共同電位線的一種，同樣地也可以設置在同一基板上。

另外，在使用電泳顯示元件的也被稱爲電子紙的顯示裝置中，在一對基板之間具有以下結構，即：容納帶有不同極性的白色粒子、黑色粒子以及使它們分散的分散介質（氣體或液體）。並且，設置在一對基板中的一個基板上的電極是共同電極。在另一個基板上與該共同電極相對地設置有像素電極，並且在該基板上設置有多個與像素電極電連接的薄膜電晶體。例如，作爲使用該電泳顯示元件的顯示裝置的驅動方法，對於想使其由白色顯示變成黑色顯示的像素電極，對施加到共同電極的基準電位施加正的電壓，而對想使其由黑色顯示變成白色顯示的像素電極，對施加到共同電極的基準電位施加負的電壓，至於不使其發生變化的像素電極，將其設定爲與共同電極相同的電位。

與薄膜電晶體在相同基板上形成的共同電位線也可以認爲是當使電泳顯示元件裝置驅動時供給成爲基準的電壓的線。

另外，作爲使用電泳顯示元件的顯示裝置，由一對基板及在其間設置的分隔壁設置有以一定的尺寸形成的多個獨立空間，一個獨立空間變爲單位像素而進行顯示。至於

一個獨立空間是指容納有帶有不同極性的電的多個白色粒子、多個黑色粒子以及使它們分散的分散介質（氣體或液體）的空間。

在使用電泳顯示元件的顯示裝置中，帶有不同極性的電的多個有色粒子以及使它們分散的分散介質也被密封材料和兩個基板密封。另外，在使用電泳顯示元件的顯示裝置中，設置在一個基板上的共同電極與形成在另一個基板上的共同電位線也在共同連接部藉由導電粒子連接。

另外，在使用液晶顯示裝置或電泳顯示元件的顯示裝置中，雖然還根據處理溫度，但是作爲使用的一對基板的材料還可以使用塑膠薄膜。

可以使用濺射法來形成閘極絕緣層、成爲通道形成區的第一氧化物半導體層、成爲源區和汲區的第二氧化物半導體層以及源極電極層和汲極電極層。

濺射法包括如下方法：作爲濺射電源使用高頻電源的RF 濺射法、DC 濺射法以及以脈衝方式施加偏壓的脈衝DC 濺射法。RF 濺射法主要用於形成絕緣膜，而 DC 濺射法主要用於形成金屬膜。

另外，也有可以設置材料不同的多個靶的多源濺射裝置。多源濺射裝置既可以在同一反應室中層疊形成不同的材料膜，又可以在同一反應室中同時對多種材料進行放電而進行成膜。

另外，也有使用磁控管濺射法的濺射裝置和使用 ECR 濺射法的濺射裝置：在使用磁控管濺射法的濺射裝置中，

在反應室內部具備磁鐵機構；而在使用 ECR 濺射法的濺射裝置中，不使用輝光放電而利用使用微波產生的電漿。

另外，作爲使用濺射法的成膜方法，還有反應濺射法、偏壓濺射法：在反應濺射法中，當進行成膜時使靶物質和濺射氣體成分起化學反應而形成這些化合物薄膜；而在偏壓濺射法中，當進行成膜時對基板也施加電壓。

使用上述各種濺射法形成閘極絕緣層、半導體層、源區和汲區以及源極電極層和汲極電極層。

另外，當使用 IGZO 半導體層作爲第一氧化物半導體層（氧過剩氧化物半導體層）和第二氧化物半導體層（氧缺乏氧化物半導體層）時，在不同的成膜條件下形成第一氧化物半導體層和第二氧化物半導體層。作爲成爲源區和汲區的第二氧化物半導體層的成膜條件，包括以下條件：在成膜後含有尺寸爲 1nm 以上且 10nm 以下的晶粒。例如，使用 In_2O_3：Ga_2O_3：ZnO=1：1：1 的靶，並利用 DC 濺射法以氬氣體流量：氧流量爲 2：1 的比例引入到反應室內的成膜條件，或者當將成膜條件設定爲只引入氬氣體時，在成膜後有形成含有尺寸爲 1nm 以上且 10nm 以下的晶粒的膜的情況。另外，由於設定爲 In_2O_3：Ga_2O_3：ZnO=1：1：1 的靶是爲了獲得非晶狀的氧化物半導體膜而意圖性地設計爲該比例的，所以可以對靶的組成比進行變更以便形成結晶性更高的膜作爲源區和汲區。最好使用相同的靶並僅藉由變更引入的氣體來分別形成成爲通道形成區的第一氧化物半導體層和成爲源區和汲區的第二氧化物

半導體層，以便實現步驟的簡化和低成本化。

另外，源極電極層和汲極電極層最好使用鈦膜。

至於濺射法，因爲對靶施加 Ar 離子的強能量，所以可以認爲：本來在形成的氧化物半導體層（典型的有 IGZO 半導體層）中存在著較強應變能。最好進行 200℃至 600℃，典型地爲 300℃至 500℃的溫度下的熱處理，以釋放該應變能。藉由進行該熱處理，進行原子能級的重新排列。由於藉由進行該熱處理而釋放阻礙載流子遷移的應變能，所以成膜和熱處理（包括光退火）是重要的。

另外，在本說明書中的半導體裝置是指藉由利用半導體特性而能夠工作的所有裝置，因此電光裝置、半導體電路以及電子設備都是半導體裝置。

根據本發明的一個方式，可以提供適用於設置在顯示面板上的焊盤部的結構。

根據本發明的一個方式，在設置在像素部的周邊的焊盤部中，藉由採用層疊氧化物半導體層和導電層的結構，可以防止由於薄膜的剝落造成的缺陷。另外，藉由採用層疊氧化物半導體層和導電層的結構焊盤部被厚膜化，可以實現低電阻化，而可以具有牢固的結構。

另外，根據本發明的一個方式，可以形成光電流少、寄生電容小且導通截止比高的薄膜電晶體，並可以製造具有良好的動態特性的薄膜電晶體。

由此，根據本發明的一個方式，可以提供電特性高且可靠性好的顯示裝置。

【圖式簡單說明】

在附圖中：

圖 1A 和 1B 是說明半導體裝置的圖；

圖 2A 和 2B 是說明半導體裝置的圖；

圖 3A 和 3B 是說明半導體裝置的圖；

圖 4A 至 4C 是說明半導體裝置的製造方法的圖；

圖 5A 至 5C 是說明半導體裝置的製造方法的圖；

圖 6 是說明半導體裝置的製造方法的圖；

圖 7 是說明半導體裝置的製造方法的圖；

圖 8 是說明半導體裝置的製造方法的圖；

圖 9 是說明半導體裝置的圖；

圖 10A 至 10D 是說明半導體裝置的圖；

圖 11 是說明半導體裝置的圖；

圖 12 是說明半導體裝置的圖；

圖 13A 和 13B 是說明半導體裝置的方塊圖的圖；

圖 14 是說明信號線驅動電路的結構的圖；

圖 15 是說明信號線驅動電路的工作的時序圖；

圖 16 是說明信號線驅動電路的工作的時序圖；

圖 17 是說明移位暫存器的結構的圖；

圖 18 是說明圖 17 所示的觸發器的連接結構的圖；

圖 19 是說明半導體裝置的像素等效電路的圖；

圖 20A 至 20C 是說明半導體裝置的圖；

圖 21A 至 21C 是說明半導體裝置的圖；

圖 22 是說明半導體裝置的圖；

圖 23A 和 23B 是說明半導體裝置的圖；

圖 24A 和 24B 是說明電子紙的使用方式的例子的圖；

圖 25 是示出電子書籍的一例的外觀圖；

圖 26A 和 26B 是示出電視裝置及數位相框的例子的外觀圖；

圖 27A 和 27B 是示出遊戲機的例子的外觀圖；

圖 28 是示出行動電話機的一例的外觀圖；

圖 29A 和 29B 是說明半導體裝置的圖；

圖 30A 和 30B 是說明半導體裝置的圖；

圖 31A 和 31B 是說明半導體裝置的圖。

【實施方式】

[實施例模式]

下面，參照附圖對本發明的實施例模式進行詳細說明。但是，本發明不局限於以下的說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是，其方式及詳細內容在不脫離本發明的宗旨及其範圍的情況下可以被變換爲各種各樣的形式。因此，本發明不應該被解釋爲僅限定在以下所示的實施例模式所記載的內容中。在以下說明的本發明的結構中，在不同附圖中使用相同的附圖標記來表示相同的部分或具有相同功能的部分，而省略重複說明。

實施例模式 1

這裏，在第一基板和第二基板之間封入有液晶層的液晶顯示裝置中，示出將用於與設置在第二基板上的對置電極電連接的共同連接部（焊盤部）形成在第一基板上的例子。注意，在第一基板上形成有用作開關元件的薄膜電晶體，並且藉由使共同連接部的製造製程與像素部的開關元件的製造製程共同化，可以不使製程複雜形成。

共同連接部配置於與用於黏接第一基板和第二基板的密封材料重疊的位置，並藉由密封材料所含有的導電粒子與對置電極電連接。或者，在不與密封材料重疊的位置（除了像素部）設置共同連接部，以與共同連接部重疊的方式將含有導電粒子的膏劑與密封材料另行設置，而與對置電極電連接。

圖 1A 是示出在同一基板上製造薄膜電晶體和共同連接部的半導體裝置的截面結構圖的圖。另外，圖 1A 所示的薄膜電晶體爲反交錯型薄膜電晶體是在半導體層 103 上隔著源區或汲區 104a、104b 設置主動電極層或汲極電極層 105a、105b 的薄膜電晶體的例子。在本實施例模式中，包括通道形成區的半導體層 103 是包含 In、Ga、Zn 以及 O 的非單晶半導體層（第一氧化物半導體層），其至少包含非晶成分。另外，源區或汲區 104a、104b 是包含 In、Ga、Zn 以及 O 的氧化物半導體層（第二氧化物半導體層），並且該源區或汲區 104a、104b 在與半導體層

103 的成膜條件不同的成膜條件下形成，比半導體層 103 含有的氧濃度低，是低電阻的氧化物半導體層。源區或汲區 104a、104b 具有 n 型導電型，其活化能（ΔE）爲 0.01eV 以上 0.1eV 以下，也稱爲 n^+區。另外，源區或汲區 104a、104b 是包含 In、Ga、Zn 以及 O 的非單晶半導體層，其至少包含非晶成分。所以，用於半導體層 103 的氧化物半導體層爲氧過剩氧化物半導體層，用作源區或汲區的氧化物半導體層爲氧缺欠半導體層。

藉由將氧缺欠氧化物半導體層作爲源區或汲區 104a、104b 來設置，使爲金屬層的源極電極層或汲極電極層 105a、105b 和半導體層 103（氧過剩氧化物半導體層）之間良好接合，與肖特基接合相比在熱方面上也可以具有穩定工作。另外，爲了供給通道的載流子（源極電極一側）、或穩定地吸收通道的載流子（汲極電極一側）或者不在與源極電極層（或汲極電極層）之間的介面產生電阻成分，積極地設置源區或汲區是有效的。另外藉由低電阻化，即使在高汲極電極電壓下也可以保持良好的遷移率。

另外，圖 1B 是示出共同連接部的俯視圖的一個例子的圖，圖中的虛線 G1-G2 相當於圖 1A 的共同連接部的截面。另外，在圖 1B 中與圖 1A 相同的部分使用相同的附圖標記進行說明。

共同電位線 185 設置在閘極絕緣層 102 上，並由與源極電極層或汲極電極層 105a、105b 相同的材料及相同的

製程製造。

另外，共同電位線 185 由保護絕緣層 107 覆蓋，保護絕緣層 107 在與共同電位線 185 重疊的位置中具有多個開口部。該開口部藉由與連接源極電極層或汲極電極層 105a、105b 和像素電極層 110 的接觸孔相同的製程而形成。

另外，在此由於其面積的尺寸差異很大，所以將其區分稱爲像素部中的接觸孔和共同連接部的開口部。另外，在圖 1A 中，像素部和共同連接部不是使用相同的縮尺來圖示的，例如共同連接部的虛線 G1-G2 的長度爲 500μm 左右，而薄膜電晶體的寬度小於 50μm，雖然實際上面積尺寸是其 10 倍以上，但是爲了容易理解，在圖 1A 中分別改變像素部和共同連接部的縮尺而進行圖示。

另外，共同電極層 190 設置在保護絕緣層 107 上，並由與像素部的像素電極層 110 相同的材料和相同的製程而形成。

如此，與像素部的開關元件的製造製程共同地進行共同連接部的製造製程。

並且，使用密封材料固定設置有像素部和共同連接部的第一基板 100 和具有對置電極的第二基板。

當密封材料包含導電粒子時，對一對的基板進行位置對準以使密封材料和共同連接部重疊。例如，在小型的液晶面板中，在像素部的對角等上與密封材料重疊地配置兩個共同連接部。另外，在大型的液晶面板中，與密封材料

重疊地配置四個以上的共同連接部。

另外，共同電極層 190 是與包含在密封材料中的導電粒子接觸的電極，並與第二基板的對置電極電連接。

當使用液晶注入法時，在使用密封材料固定一對基板之後，將液晶注入到一對基板之間。另外，當使用液晶滴落法時，在第二基板或第一基板上塗畫密封材料，在使液晶滴落後，在減壓下對一對基板進行貼合。

另外，在本實施例模式中，雖然示出與對置電極電連接的共同連接部的例子，但是不局限於此，還可以用於與其他的佈線連接的連接部或與外部連接端子等連接的連接部。

例如，當製造發光顯示裝置時，其與液晶顯示裝置不同而沒有用於與對置電極連接的連接部分，但是其具有將發光元件的陰極連接到共同佈線的部分，可以將該部分形成爲與圖 1A 所示的連接結構相同的結構。發光元件的陰極可以在每個像素中設置用來連接的連接部，或者在像素部和驅動電路部之間設置連接部分。

實施例模式 2

這裏，圖 2A 和 2B 示出作爲共同電位線，使用由與閘極佈線相同的材料以及相同的製程形成的佈線製造共同連接部（焊盤部）的例子。

圖 2B 是示出共同連接部的俯視圖的一個例子的圖，圖中的虛線 E1-E2 相當於圖 2A 的共同連接部的截面。

另外，如圖 2A 所示像素部的薄膜電晶體的結構與實施例模式 1 相同，所以與圖 1A 相同的部分使用相同的附圖標記，而在這裏省略其詳細說明。

共同電位線 181 設置在基板 100 上，並由與閘極電極層 101 相同的材料以及相同的製程而製造。

另外，共同電位線 181 由閘極絕緣層 102 和保護絕緣層 107 覆蓋，閘極絕緣層 102 和保護絕緣層 107 在與共同電位線 181 重疊的位置中具有多個開口部。該開口部與實施例模式 1 不同，而成爲相當於兩層絕緣膜厚的深開口部。另外，在藉由與連接源極電極層或汲極電極層 105a、105b 和像素電極層 110 的接觸孔相同的製程進行蝕刻之後，進一步對閘極絕緣層 102 進行選擇性的蝕刻而製造該開口部。

另外，共同電極層 190 設置在保護絕緣層 107 上，並由與像素部的像素電極層 110 相同的材料以及相同的製程而製造。

如此，與像素部的開關元件的製造製程共同地進行共同連接部的製造製程。

使用密封材料固定設置有像素部和共同連接部的第一基板 100 和具有對置電極的第二基板。

當密封材料中包含導電粒子時，對一對的基板進行位置對準以使密封材料和共同連接部重疊。

另外，共同電極層 190 是與包含在密封材料中的導電粒子接觸的電極，並與第二基板的對置電極電連接。

當使用液晶注入法時，在使用密封材料固定一對基板之後，將液晶注入到一對基板之間。另外，當使用液晶滴落法時，在第二基板或第一基板上塗畫密封材料，在使液晶滴落後，在減壓下對一對基板進行貼合。

另外，在本實施例模式中，雖然示出與對置電極電連接的共同連接部的例子，但是不局限於此，還可以用於與其他的佈線連接的連接部或與外部連接端子等連接的連接部。

實施例模式 3

這裏，圖 3A 和圖 3B 示出在共同連接部（焊盤部）設置由與閘極佈線相同的材料以及相同的製程形成的電極，作爲設置在其上的共同電位線，使用由與源極電極層相同的材料以及相同的製程形成的佈線來製造共同連接部的例子。

圖 3B 是示出共同連接部的俯視圖的一個例子的圖，圖中的虛線 F1-F2 相當於圖 3A 的共同連接部的截面。

另外，如圖 3A 所示像素部的薄膜電晶體的結構與實施例模式 1 相同，所以與圖 1A 相同的部分使用相同的附圖標記，而在這裏省略其詳細說明。

連接電極層 191 設置在基板 100 上，並由與閘極電極層 101 相同的材料以及相同的製程而製造。

另外，連接電極層 191 由閘極絕緣層 102 和保護絕緣層 107 覆蓋，閘極絕緣層 102 和保護絕緣層 107 在與共同

電極層 190 重疊的位置中具有開口部。該開口部與實施例模式 1 不同，而成爲相當於兩層絕緣膜厚的深開口部。另外，在藉由與連接源極電極層或汲極電極層 105a、105b 和像素電極層 110 的接觸孔相同的製程進行蝕刻之後，進一步對閘極絕緣層 102 進行選擇性的蝕刻而製造該開口部。

另外，共同電位線 185 設置在閘極絕緣層 102 上，並由與源極電極層或汲極電極層 105a、105b 相同的材料以及相同的製程而製造。

另外，共同電位線 185 由保護絕緣層 107 覆蓋，保護絕緣層 107 在與共同電位線 185 重疊的位置中具有多個開口部。該開口部藉由與連接源極電極層或汲極電極層 105a、105b 和像素電極層 110 的接觸孔相同的製程而製造。

另外，共同電極層 190 設置在保護絕緣層 107 上，並由與像素部的像素電極層 110 相同的材料以及相同的製程而製造。

如此，與像素部的開關元件的製造製程共同地進行共同連接部的製造製程。

使用密封材料固定設置有像素部和共同連接部的第一基板 100 和具有對置電極的第二基板。

另外，在本實施例模式中，僅在閘極絕緣層的開口部選擇性地設置多個導電粒子。即，在共同電極層 190 與連接電極層 191 接觸的區域中設置多個導電粒子。與連接電

極層 191 和共同電位線 185 的雙方接觸的共同電極層 190 是與導電粒子接觸的電極，並與第二基板的對置電極電連接。

當使用液晶注入法時，在使用密封材料固定一對基板之後，將液晶注入到一對基板之間。另外，當使用液晶滴落法時，在第二基板或第一基板上塗畫密封材料，在使液晶滴落後，在減壓下對一對基板進行貼合。

另外，在本實施例模式中，雖然示出與對置電極電連接的共同連接部的例子，但是不局限於此，還可以用於與其他的佈線連接的連接部或與外部連接端子等連接的連接部。

實施例模式 4

這裏，圖 29A 和 29B 示出使用與實施例模式 1 中的源極電極層或汲極電極層及源區和汲區相同的掩模進行蝕刻加工而形成的顯示裝置的例子。

圖 29A 是示出將薄膜電晶體和共同連接部（焊盤部）製造在同一基板上的半導體裝置的截面結構圖的圖。圖 29A 所示的薄膜電晶體 172 是反交錯型薄膜電晶體，並且是在半導體層 103 上隔著源區或汲區 104a、104b 設置主動電極層或汲極電極層 105a、105b 的薄膜電晶體的例子。薄膜電晶體 172 使用相同的掩模進行用來形成源區或汲區 104a、104b 的氧化物半導體層的蝕刻加工，以及用來形成源極電極層或汲極電極層 105a、105b 的導電層的

蝕刻加工。

由此，在薄膜電晶體 172 中，源極電極層或汲極電極層 105a、105b 和源區或汲區 104a、104b 具有相同的形狀，源區或汲區 104a、104b 在源極電極層或汲極電極層 105a、105b 的下方。

所以，在共同連接部中，在閘極絕緣層 102 和共同電位線 185 之間形成有由與源區或汲區 104a、104b 相同的材料以及相同的製程製造的氧化物半導體層 186。

另外，圖 29B 是示出共同連接部的俯視圖的一個例子的圖，圖中的虛線 G1-G2 相當於圖 29A 的共同連接部的截面。

另外，如圖 29B 所示實施例模式 1 與共同連接部的俯視圖的結構相同，所以與圖 1B 相同的部分使用相同的附圖標記，而在這裏省略其詳細說明。

根據本實施例模式，在設置在像素部的周邊的共同連接部（焊盤部）中，藉由採用層疊氧化物半導體層和導電層的結構，可以防止由於薄膜的剝落造成的缺陷，而可以具有牢固的結構。另外，藉由採用層疊氧化物半導體層和導電層的結構焊盤部被厚膜化，可以實現低電阻化。

實施例模式 5

這裏，圖 30A 和 30B 示出使用與實施例模式 3 中的源極電極層或汲極電極層及源區和汲區相同的掩模進行蝕刻加工而形成的顯示裝置的例子。

圖 30A 是示出將薄膜電晶體和共同連接部（焊盤部）製造在同一基板上的半導體裝置的截面結構圖的圖。

另外，如圖 30A 所示像素部的薄膜電晶體的結構與實施例模式 4 相同，所以與圖 29A 相同的部分使用相同的附圖標記，而在這裏省略其詳細說明。

薄膜電晶體 172 使用相同的掩模進行用來形成源區或汲區 104a、104b 的氧化物半導體層的蝕刻加工，以及用來形成源極電極層或汲極電極層 105a、105b 的導電層的蝕刻加工。由此，在薄膜電晶體 172 中，源極電極層或汲極電極層 105a、105b 和源區或汲區 104a、104b 具有相同的形狀，源區或汲區 104a、104b 在源極電極層或汲極電極層 105a、105b 的下方。

在共同連接部中，在閘極絕緣層 102 和共同電位線 185 之間形成有由與源區或汲區 104a、104b 相同的材料以及相同的製程製造的氧化物半導體層 186。

另外，圖 30B 是示出共同連接部的俯視圖的一個例子的圖，圖中的虛線 F1-F2 相當於圖 30A 的共同連接部的截面。

另外，如圖 30B 所示共同連接部的俯視圖的結構與實施例模式 3 相同，所以與圖 3B 相同的部分使用相同的附圖標記，而在這裏省略其詳細說明。

根據本發明的一個方式，在設置在像素部的周邊的焊盤部中，藉由採用層疊氧化物半導體層和導電層的結構，可以防止由於薄膜的剝落造成的缺陷，而可以具有牢固的

結構。另外，藉由採用層疊氧化物半導體層和導電層的結構焊盤部被厚膜化，可以實現低電阻化。

實施例模式 6

在本實施例模式中，參照圖 4A 至圖 11 對包括本發明的一個方式的薄膜電晶體的顯示裝置的製造製程進行說明。

在圖 4A 中，作爲具有透光性的基板 100，可以使用以康寧公司製造的#7059 玻璃或#1737 玻璃等爲代表的鋇硼矽酸鹽玻璃或鋁硼矽酸鹽玻璃等的玻璃基板。

接著，在將導電層形成在基板 100 的整個面上之後，進行第一光石印製程形成抗蝕劑掩模，並且藉由蝕刻去除不需要的部分來形成佈線及電極（包括閘極電極層 101 的閘極佈線、電容佈線 108 以及第一端子 121）。在此，進行蝕刻，以將至少閘極電極層 101 的端部形成爲錐形。圖 4A 示出該步驟的截面圖。另外，該步驟的俯視圖相當於圖 6。

包括閘極電極層 101 的閘極佈線和電容佈線 108、端子部的第一端子 121 最好使用鋁（Al）或銅（Cu）等的低電阻導電材料形成，然而，當僅採用 Al 單體時有耐熱性低及容易腐蝕等問題，所以最好與耐熱性導電材料組合來形成。耐熱性導電材料使用選自鈦(Ti)、鉭(Ta)、鎢(W)、鉬(Mo)、鉻(Cr)、釹(Nd)、鈧（Sc）中的元素、以上述元素爲成分的合金、組合上述元素的合金膜或者以上述元素

爲成分的氮化物形成。

接著，在閘極電極層 101 的整個面上形成閘極絕緣層 102。閘極絕緣層 102 利用濺射法等並以 50nm 至 250nm 的膜厚度形成。

例如，藉由濺射法並以 100nm 的厚度形成氧化矽膜作爲閘極絕緣層 102。當然，閘極絕緣層 102 不局限於這種氧化矽膜，也可以使用由氧氮化矽膜、氮化矽膜、氧化鋁膜、氧化鉭膜等的其他絕緣膜構成的單層或疊層。

可以在形成成爲通道形成區的氧化物半導體層（IZGO 半導體層）之前，利用電漿處理對閘極絕緣層的表面進行清洗。進行去除存在於閘極絕緣層的表面的有機物等的碎屑的電漿處理是有效的。另外，對於在後面的製程中用來提高可靠性的熱處理（200℃至 600℃）中形成用來進行 IGZO 半導體層介面的改性的氧的供給源，有效的是：對閘極絕緣層表面進行氧自由基處理來使該表面成爲氧過剩區域。

再者，最好在電漿處理之後不接觸大氣地利用濺射法形成氧化物半導體層。當在形成氧化物半導體層之前，被成膜基板接觸到大氣時，可能會附著水分等，而可能對介面狀態有不良影響從而導致臨界值的不均勻、電特性的劣化或變成常開（normally on）TFT 等。電漿處理使用氧氣體或氬氣體。還可以使用其他的稀有氣體替代氬氣體。

爲了在電漿處理之後不接觸大氣地利用濺射法形成成爲通道形成區的 IGZO 半導體層，最好進行稱爲反濺射的

電漿處理的一種，該反濺射可以在與形成 IGZO 半導體層的同一個反應室中進行。反濺射是指不向靶側施加電壓，而在氧或氧以及氬氣氛下對基板側施加電壓產生電漿來對基板上的薄膜表面進行改性的方法。

另外，當進行使用氧氣體的電漿處理時，藉由對閘極絕緣層的表面照射氧自由基，將閘極絕緣層的表面變爲氧過剩區域，而提高與後面形成的成爲通道形成區的氧化物半導體層的介面中的氧濃度。也就是說，對閘極絕緣層進行氧自由基處理，然後層疊氧化物半導體層，之後進行加熱處理，則可以使成爲通道形成區的氧化物半導體層的閘極絕緣層側的氧濃度變爲高濃度。因此，在閘極絕緣層與成爲通道形成區的氧化物半導體層的介面中具有氧濃度的峰值，並且閘極絕緣層的氧濃度具有濃度梯度，該梯度隨著接近閘極絕緣層與成爲通道形成區的氧化物半導體層的介面而增加。包括氧過剩區域的閘極絕緣層與成爲氧過剩氧化物半導體層的通道形成區的氧化物半導體層的親和性高，可以得到良好的介面特性。

既可利用包含氧的氣體藉由電漿產生裝置供給氧自由基，又可藉由臭氧產生裝置供給氧自由基。藉由將所供給的氧自由基或氧照射到薄膜，能夠對薄膜進行表面改性。

另外，也可以進行氬和氧的自由基處理，而不局限於氧自由基處理。氬和氧的自由基處理是指藉由引入氬氣體和氧氣體而產生電漿以對薄膜進行表面改性的處理。

藉由施加電場而產生放電電漿的反應空間中的 Ar 原

子（Ar）被放電電漿中的電子（e）激發或電離而成爲氬自由基（Ar^*）、氬離子（Ar^+）或電子（e）。氬自由基（Ar^*）處於能量高的準穩定狀態，並與周圍的同種或異種原子起反應而使該原子激發或電離以回到穩定狀態時發生如雪崩現象那樣的反應。此時，若周圍存在有氧，則使氧原子（O）激發或電離而成爲氧自由基（O^*）、氧離子（O^+）或氧（O）。該氧自由基（O^*）與被處理物的薄膜表面的材料起反應而對表面進行改性，並且與表面上的有機物起反應而去除有機物，以進行電漿處理。另外，與反應性氣體（氧氣體）的自由基相比，氬氣體的自由基可以長時間地維持準穩定狀態，從而通常使用氬氣體以產生電漿。

接下來，在閘極絕緣層 102 上形成第一氧化物半導體膜（在本實施例模式中第一 IGZO 膜）。在電漿處理後，不暴露於大氣地形成第一 IGZO 膜，在不使閘極絕緣層與半導體膜的介面附著塵屑或水分一點上是有效的。這裏，使用直徑爲 8 英尺的包含 In、Ga 及 Zn 的氧化物半導體靶（In_2O_3：Ga_2O_3：ZnO=1：1：1），基板與靶之間的距離設定爲 170mm、壓力 0.4Pa、直流（DC）電源 0.5kW、在氬或氧氣氛下進行成膜。另外，藉由使用脈衝直流（DC）電源可以減少塵屑而使膜的厚度分佈均勻，所以是最好的。將第一 IGZO 膜的厚度設定爲 5nm 至 200nm。在本實施例模式中，將第一 IGZO 膜的厚度設定爲 100nm。

藉由利用濺射法並適當地轉換導入反應室內的氣體以及設置的靶，可以使閘極絕緣層和第一 IGZO 膜不接觸大氣地連續形成。藉由不使暴露於大氣並連續進行形成，可以防止雜質的混入。在不使暴露於大氣並連續進行形成的情況下，最好使用多室方式的製造裝置。

接下來，不暴露於大氣地利用濺射法形成第二氧化物半導體膜（本實施例模式的第二 IGZO 膜）。這裏，使用 In_2O_3：Ga_2O_3：ZnO=1：1：1 的靶，並在如下成膜條件下進行濺射成膜：壓力 0.4Pa；功率 500W；成膜溫度爲室溫；所引入的氬氣體流量爲 40sccm。雖然意圖性地使用 In_2O_3：Ga_2O_3：ZnO=1：1：1 的靶，但有時在剛成膜後形成有包含尺寸爲 1nm 至 10nm 的晶粒的 IGZO 膜。另外，可以說藉由適當地調整靶材的成分比、成膜壓力（0.1Pa 至 2.0Pa）、電力（250W 至 3000W：8 英寸 φ）、溫度（室溫至 100℃）、反應性濺射的成膜條件等，可以調整晶粒的有無及晶粒的密度，還可以將直徑尺寸調整爲 1nm 至 10nm 的範圍內。第二 IGZO 膜的厚度爲 5nm 至 20nm。當然，當在膜中包括晶粒時，所包括的晶粒的尺寸不超過膜的厚度。在本實施例模式中，將第二 IGZO 膜的厚度設定爲 5nm。

藉由使第一 IGZO 膜的成膜條件與第二 IGZO 膜的成膜條件相異，可以將比第二 IGZO 膜中的氧濃度更多的氧包含於第一 IGZO 膜中。例如，採用以下條件：與第二 IGZO 膜的成膜條件中的氧氣體流量和氬氣體流量的比相

比，第一 IGZO 膜的成膜條件中的氧氣體流量所占的比率更多。具體地，第二 IGZO 膜的成膜條件設定爲稀有氣體（氬或氦等）氣氛下（或氧氣體 10%以下、氬氣體 90%以上），第一 IGZO 膜的成膜條件設定爲氧氣氛下（或氧氣體的流量與氬氣體的流量相等或大於氬氣體的流量）。藉由將更多的氧包含在第一 IGZO 膜中，可以比第二 IGZO 膜進一步降低電導率。另外，由於藉由將更多的氧包含在第一 IGZO 膜中可以實現截止電流的降低，所以可以得到導通截止比高的薄膜電晶體。

至於第二 IGZO 膜的成膜，可以使用與之前進行了反濺射的反應室同一反應室，在可以不暴露於大氣地進行成膜的情況下，也可以在與之前進行了反濺射的反應室不同的反應室中進行成膜。

接下來，最好以 200℃至 600℃，典型的是 300℃至 500℃進行熱處理。在此放置在爐中，在氮氣氛下以 350℃進行 1 小時的熱處理。藉由該熱處理，IGZO 膜的原子能級的進行重新排列。由於借助於該熱處理而釋放阻礙載流子遷移的應變能，所以在此的熱處理（還包括光退火）是重要的。另外，進行熱處理的時序只要在形成第二 IGZO 膜之後，就沒有特別的限制，例如也可以在形成像素電極之後進行。

接著，進行第二光石印製程形成抗蝕劑掩模，並且對第一 IGZO 膜及第二 IGZO 膜進行蝕刻。在此，藉由使用 ITO-07N（日本關東化學株式會社製造）的濕蝕刻，去除

不需要的部分，來形成氧過剩型第一 IGZO 膜的 IGZO 膜 109 及氧缺欠型第二 IGZO 膜的 IGZO 膜 111。注意，在此蝕刻不局限於濕蝕刻，也可以利用乾蝕刻。圖 4B 示出該步驟中的截面圖。另外，圖 7 相當於該步驟的俯視圖。

接下來，利用濺射法或真空蒸鍍法在 IGZO 膜 109 以及 IGZO 膜 111 上形成由金屬材料構成的導電膜 132。圖 4C 示出該步驟中的俯視圖。

作爲導電膜 132 的材料，可以舉出選自 Al、Cr、Ta、Ti、Mo、W 中的元素或以上述元素爲成分的合金、組合上述元素的合金膜等。另外，在進行 200℃至 600℃的熱處理的情況下，最好使導電膜具有承受該熱處理的耐熱性。當僅採用鋁單質時耐熱性很低並有容易腐蝕等問題，所以與耐熱導電材料組合來形成導電膜。作爲與 Al 組合的耐熱導電材料，使用選自鈦(Ti)、鉭(Ta)、鎢(W)、鉬(Mo)、鉻(Cr)、釹(Nd)、Sc（鈧）中的元素、以上述元素爲成分的合金、組合上述元素的合金膜或者以上述元素爲成分的氮化物，而形成導電膜。

在此，作爲導電膜 132 使用鈦膜的單層結構。另外，導電膜 132 還可以採用雙層結構或在鋁膜上層疊鈦膜。此外，導電膜 132 還可以採用如下三層結構：Ti 膜，在該 Ti 膜上層疊包含 Nd 的鋁（Al-Nd）膜，並且在其上形成 Ti 膜。導電膜 132 還可以採用包含矽的鋁膜的單層結構。

接著，進行第三光石印製程形成抗蝕劑掩模 131，並藉由蝕刻去除不要的部分來形成源極電極層或汲極電極層

105a、105b 以及源區或汲區 104a、104b。作爲此時的蝕刻方法，使用濕蝕刻或乾蝕刻。例如，當作爲導電膜 132 使用鋁膜或鋁合金膜時，可以進行使用了將磷酸、醋酸以及硝酸混合的溶液的濕蝕刻。這裏，藉由使用了過氧化氫氨水（過氧化氫：氨水：水=5：2：2）的濕蝕刻，對 Ti 膜的導電膜 132 進行蝕刻來形成源極電極層或汲極電極層 105a、105b，並對 IGZO 膜 111 進行蝕刻來形成源區或汲區 104a、104b。在該蝕刻製程中，IGZO 膜 109 的露出部分也被部分蝕刻而成爲半導體層 103。由此，源區或汲區 104a、104b 之間的半導體層 103 的通道形成區成爲厚度薄的區域。在圖 5A 中，由於利用過氧化氫氨水的蝕刻材料對源極電極層或汲極電極層 105a、105b 以及源區或汲區 104a、104b 進行一次性地蝕刻，所以源極電極層或汲極電極層 105a、105b 與源區或汲區 104a、104b 的端部一致，成爲連續的結構。此外，由於使用濕蝕刻，各向同性地進行蝕刻，所以源極電極層或汲極電極層 105a、105b 的端部比抗蝕劑掩模 131 更縮退。可以藉由上述製程製造將 IGZO 半導體層 103 用作通道形成區的薄膜電晶體 170。圖 5A 示出該步驟中的截面圖。另外，圖 8 相當於該步驟的俯視圖。

再者，還可以對露出的半導體層 103 的通道形成區進行氧自由基處理。可以藉由進行氧自由基處理將薄膜電晶體設定爲常關（normally-off）。另外，可以藉由進行自由基處理修復對半導體層 103 進行蝕刻時的損傷。自由基

處理最好在 O_2、N_2O 氣氛下，更最好爲包含氧的 N_2、He、Ar 氣氛下進行。另外，還可以在上述氣氛中添加了 Cl_2、CF_4 的氣氛下進行。另外，最好在無偏壓下進行自由基處理。

另外，在該第三光石印製程中，在端子部中留有與源極電極層或汲極電極層 105a、105b 相同材料的第二端子 122。另外，第二端子 122 與源極電極佈線（包括源極電極層或汲極電極層 105a、105b 的佈線）電連接。

另外，由於可以藉由使用利用多級灰度掩模而形成的具有多種（典型的是兩種）厚度的區域的抗蝕劑掩模，減少抗蝕劑掩模的數目，所以可以謀求製程的簡化以及低成本化。

接下來，去除抗蝕劑掩模 131，形成覆蓋薄膜電晶體 170 的保護絕緣層 107。保護絕緣層 107 可以使用利用濺射法等形成的氮化矽膜、氧化矽膜、氧氮化矽膜、氧化鋁膜或氧化鉭膜等。

接著，進行第四光石印製程，形成抗蝕劑掩模，藉由保護絕緣層 107 的蝕刻形成到達源極電極層或汲極電極層 105a、105b 的接觸孔 125。另外，藉由該蝕刻還形成到達第二端子 122 的接觸孔 127。另外，爲了減少掩模數，最好使用同一掩模對閘極絕緣層進行蝕刻並且使用同一抗蝕劑掩模形成到達閘極電極的接觸孔 126。圖 5B 示出該步驟中的截面圖。

接下來，去除抗蝕劑掩模，然後進行透明導電膜的成

膜。作爲透明導電膜的材料，利用濺射法或真空蒸鍍法等使用氧化銦（In_2O_3）、氧化銦-氧化錫合金（縮寫爲In_2O_3-SnO_2、ITO）來形成。使用鹽酸類的溶液進行上述材料的蝕刻處理。但是，因爲 ITO 的蝕刻尤其容易產生殘渣，所以也可以使用氧化銦-氧化鋅合金（In_2O_3-ZnO），以改善蝕刻加工性。

接著，進行第五光石印製程，形成抗蝕劑掩模，藉由蝕刻去除不需要的部分，而形成像素電極層 110。

另外，在該第五光石印製程中，以在電容部中的閘極絕緣層 102 及保護絕緣層 107 爲電介質，並由電容佈線 108 和像素電極層 110 形成儲存電容。

另外，在該第五光石印製程中，使用抗蝕劑掩模覆蓋第一端子和第二端子並將形成在端子部的透明導電膜 128、129 殘留。透明導電膜 128、129 成爲用於與 FPC 連接的電極或佈線。形成在第二端子 122 上的透明導電膜 129 是用作源極電極佈線的輸入端子的連接用端子電極。

接著，去除抗蝕劑掩模，圖 5C 示出該步驟中的截面圖。另外，圖 9 相當於該步驟的俯視圖。

另外，圖 10A 和 10B 分別示出該步驟的閘極佈線端子部的俯視圖和截面圖。圖 10A 相當於沿著圖 10B 中的 C1-C2 線的截面圖。在圖 10A 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 10A 中，在端子部中，由與閘極佈線相同材料形成的第一端子 151 與由與源極電極佈線相同材料形成的

連接電極層 153 隔著閘極絕緣層 152 重疊，並藉由透明導電膜 155 導通。另外，圖 5C 所示的透明導電膜 128 與第一端子 121 所接觸的部分，對應於圖 10A 的透明導電膜 155 與第一端子 151 所接觸的部分。

另外，圖 10C 和 10D 分別示出與圖 5C 所示的源極電極佈線端子部相異的源極電極佈線端子部的俯視圖和截面圖。另外，圖 10C 相當於沿著圖 10D 中的 D1-D2 線的截面圖。在圖 10C 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 10C 中，在端子部中，由與閘極佈線相同材料形成的電極層 156，在與源極電極佈線電連接的第二端子 150 的下方隔著閘極絕緣層 152 重疊。電極層 156 不與第二端子 150 電連接，藉由將電極層 156 設定爲與第二端子 150 不同的電位，例如浮置、GND、0V 等，可以形成防止雜波的電容或防止靜電的電容。另外，第二端子 150 隔著保護絕緣膜 154 的開口部與透明導電膜 155 電連接。

對應於像素密度設置多個閘極佈線、源極電極佈線以及電容佈線。另外，在端子部中，排列多個與閘極佈線同電位的第一端子、與源極電極佈線同電位的第二端子、與電容佈線同電位的第三端子等而配置。各個端子的數目，可以分別設定爲任意的數目，實施者可以適當地作出決定。

如此藉由五次的光石印製程，使用五個光掩模，可以完成具有底閘型的 n 通道型薄膜電晶體的薄膜電晶體 170

的像素薄膜電晶體部以及儲存電容。並且，藉由將上述像素薄膜電晶體部和儲存電容分別對應於每個像素以矩陣狀配置而形成像素部，可以形成用來製造主動矩陣型的顯示裝置的一個基板。在本說明書中，爲了方便將該基板稱爲主動矩陣基板。

當製造主動矩陣型的液晶顯示裝置時，在主動矩陣基板與設置有對置電極的對置基板之間設置液晶層，將主動矩陣基板與對置基板固定。另外，將與設置在對置基板上的對置電極電連接的共同電極設置在主動矩陣基板上，並將與共同電極電連接的第四端子設置在端子部。該第四端子是用來將共同電極設定爲固定電位，例如設定爲GND、0V等的端子。

另外，本發明的一個方式不局限於圖9的像素結構，圖11示出與圖9不同的俯視圖的例子。圖11中不設置電容佈線，而是像素電極層與相鄰的像素的閘極佈線隔著保護絕緣膜以及閘極絕緣層重疊的儲存電容的例子，此時，可以省略電容佈線以及與電容佈線連接的第三端子。另外，在圖11中，與圖9相同的部分使用相同的附圖標記進行說明。

在主動矩陣型的液晶顯示裝置中，藉由驅動配置爲矩陣狀的像素電極，在畫面上形成顯示圖案。具體地藉由對選擇的像素電極以及對應於該像素電極的對置電極之間施加電壓，配置在像素電極與對置電極之間的液晶層進行光學調變，該光學調變作爲顯示圖案被觀察者確認。

當液晶顯示裝置顯示動態圖像時，由於液晶分子本身回應較慢，所以存在出現餘像或出現動態圖像模糊的問題。爲了改善液晶顯示裝置的動態圖像特性，有被稱爲黑插入的驅動技術，該黑插入是指每隔一個幀地進行整個畫面的黑顯示的技術。

另外，還有一種被稱爲倍速驅動的驅動技術，該倍速驅動是指藉由將通常的垂直週期設定爲 1.5 倍以上（最好爲 2 倍以上）來改善動態圖像特性。

另外，爲了改善液晶顯示裝置的動態圖像特性，還有一種作爲背光燈，使用多個 LED（發光二極體）光源或多個 EL 光源等構成面光源，將構成面光源的各個光源獨立地在一個幀期間內進行間歇發光驅動的驅動技術。作爲面光源，可以使用三種以上的 LED 或白色發光 LED。由於可以獨立地控制多個 LED，所以可以使 LED 的發光時序配合液晶層的光學調變的切換時序同步進行。由於該驅動技術可以將 LED 部分地關斷，所以尤其是當顯示一個畫面中的黑顯示區域的比率高的映射時，可以實現低耗電量。

藉由組合上述驅動技術，可以比現有液晶顯示裝置進一步改善液晶顯示裝置的動態圖像特性等的顯示特性。

藉由本實施例模式得到的 n 通道型電晶體，將 IGZO 半導體層用作通道形成區，並具有良好的動態特性，所以可以組合這些驅動技術。

另外，當製造發光顯示裝置時，由於將有機發光元件

的一個電極（也稱爲陰極）設定爲低電源電位，例如GND、0V 等，所以在端子部設置有用來將陰極設定爲低電源電位，例如 GND、0V 等的第四端子。另外，當製造發光顯示裝置時，在源極電極佈線和閘極佈線的基礎上還設置電源供給線。所以，在端子部中設置與電源供給線電連接的第五端子。

當採用不設置源區或汲區（包含 In、Ga 及 Zn 的氧缺欠氧化物半導體層）的閘極電極層、閘極絕緣層、半導體層（含有 In、Ga 以及 Zn 的氧過剩氧化物半導體層）、源極電極層和汲極電極層的疊層結構時，閘極電極層和源極電極層或汲極電極層之間的距離變近而導致在其之間產生的寄生電容增加。並且，該寄生電容的增加隨著半導體層的薄膜化逐漸顯著。在本實施例模式中，由於薄膜電晶體採用設置源區或汲區的閘極電極層、閘極絕緣層、半導體層、源區或汲區、源極電極層和汲極電極層的疊層結構，所以即使半導體層的厚度薄也可以抑制寄生電容。

根據本實施例模式可以得到光電流少、寄生電容小、導通截止比高的薄膜電晶體，而可以製造具有良好的工作特性的薄膜電晶體。因此，可以提供具有電特性高並可靠性好的薄膜電晶體的半導體裝置。

實施例模式 7

這裏，圖 31A 和 31B 示出在實施例模式 3 中，包括具有源極電極層或汲極電極層與半導體層接觸的結構的薄

膜電晶體的顯示裝置的例子。

圖 31A 是示出將薄膜電晶體和共同連接部（焊盤部）製造在同一基板上的半導體裝置的截面結構圖的圖。圖 31A 所示的薄膜電晶體 171 爲反交錯型薄膜電晶體，示出接觸於半導體層 103 地設置源極電極層或汲極電極層 105a、105b 的例子。

在薄膜電晶體 171 中，最好利用電漿處理來對半導體層 103 與源極電極層或汲極電極層 105a、105b 的接觸區域進行改性。在本實施例模式中，在形成成爲源極電極層或汲極電極層的導電膜之前，對氧化物半導體層（本實施例模式中的 IGZO 半導體層）進行電漿處理。

作爲電漿處理，可以使用氬氣體、氫氣體或氬和氫的混合氣體。另外還可以在上述氣體中含有氧氣體。另外還可以使用其他稀有氣體代替氬氣體。

另外，在本實施例模式中，將鈦膜用作源極電極層或汲極電極層 105a、105b，進行利用過氧化氫氨水（過氧化氫：氨水：水=5：2：2）的濕蝕刻。在該蝕刻製程中，IGZO 半導體層的半導體層的露出區域也被部分蝕刻，而成爲半導體層 103。所以源極電極層或汲極電極層 105a、105b 之間的半導體層 103 的通道形成區成爲厚度較薄的區域。

藉由電漿處理，接觸改性的半導體層 103 地形成導電層，藉由形成源極電極層或汲極電極層 105a、105b，可以降低半導體層 103 與源極電極層或汲極電極層 105a、

105b 的接觸電阻。

藉由上述製程，可以製造作爲半導體裝置可靠性高的顯示裝置。

本實施例模式可以與其他的實施例模式所記載的結構適當地組合而實施。

實施例模式 8

下面，在本實施例模式中說明在本發明的半導體裝置的一個例子的顯示裝置中，在同一基板上至少製造設置在驅動電路的一部分的薄膜電晶體以及設置在像素部的薄膜電晶體的例子。

根據實施例模式 6 或實施例模式 7 形成配置在像素部中的薄膜電晶體。此外，因爲實施例模式 6 或實施例模式 7 所示的薄膜電晶體是 n 通道型 TFT，所以將驅動電路中的可以由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。

圖 13A 示出本發明的半導體裝置的一個例子的主動矩陣型液晶顯示裝置的方塊圖的一例。圖 13A 所示的顯示裝置在基板 5300 上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；以及控制對被選擇了的像素的視頻信號輸入的信號線驅動電路 5303。

像素部 5301 藉由從信號線驅動電路 5303 在列方向上延伸地配置的多個信號線 S1-Sm（未圖示）與信號線驅動

電路 5303 連接，並且藉由從掃描線驅動電路 5302 在行方向上延伸地配置的多個掃描線 G1-Gn（未圖示）與掃描線驅動電路 5302 連接，並具有對應於信號線 S1-Sm 以及掃描線 G1-Gn 配置爲矩陣形的多個像素（未圖示）。並且，各個像素與信號線 Sj（信號線 S1-Sm 中任一）、掃描線 Gi（掃描線 G1-Gn 中任一）連接。

此外，實施例模式 6 或實施例模式 7 所示的薄膜電晶體是 n 通道型 TFT，參照圖 14 說明由 n 通道型 TFT 構成的信號線驅動電路。

圖 14 所示的信號線驅動電路包括：驅動器 IC5601；開關群 5602_1 至 5602_M；第一佈線 5611；第二佈線 5612；第三佈線 5613；以及佈線 5621_1 至 5621_M。開關群 5602_1 至 5602_M 分別包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c。

驅動器 IC5601 連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及佈線 5621_1 至 5621_M。而且，開關群 5602_1 至 5602_M 分別連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及分別對應於開關群 5602_1 至 5602_M 的佈線 5621_1 至 5621_M。而且，佈線 5621_1 至 5621_M 分別藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到三個信號線。例如，第 J 列的佈線 5621_J（佈線 5621_1 至佈線 5621_M 中任一個）分別藉由開關群 5602_J 所具有的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體

5603c 連接到信號線 Sj-1、信號線 Sj、信號線 Sj+1。

另外，對第一佈線 5611、第二佈線 5612、第三佈線 5613 分別輸入信號。

另外，驅動器 IC5601 最好形成在單晶基板上。再者，開關群 5602_1 至 5602_M 最好形成在與像素部同一個基板上。因此，最好藉由 FPC 等連接驅動器 IC5601 和開關群 5602_1 至 5602_M。

接著，參照圖 15 的時序圖說明圖 14 所示的信號線驅動電路的工作。另外，圖 15 的時序圖示出選擇第 i 行掃描線 Gi 時的時序圖。再者，第 i 行掃描線 Gi 的選擇期間被分割爲第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3。而且，圖 14 的信號線驅動電路在其他行的掃描線被選擇的情況下也進行與圖 15 相同的工作。

另外，圖 15 的時序圖示出第 J 列佈線 5621_J 分別藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到信號線 Sj-1、信號線 Sj、信號線 Sj+1 的情況。

另外，圖 15 的時序圖示出第 i 行掃描線 Gi 被選擇的時序、第一薄膜電晶體 5603a 的導通·截止的時序 5703a、第二薄膜電晶體 5603b 的導通·截止的時序 5703b、第三薄膜電晶體 5603c 的導通·截止的時序 5703c 及輸入到第 J 列佈線 5621_J 的信號 5721_J。

另外，在第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3 中，對佈線 5621_1 至佈線 5621_M 分

別輸入不同的視頻信號。例如，在第一子選擇期間 T1 中輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj-1，在第二子選擇期間 T2 中輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj，在第三子選擇期間 T3 中輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj+1。再者，在第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3 中輸入到佈線 5621_J 的視頻信號分別爲 Data_j-1、Data_j、Data_j+1。

如圖 15 所示，在第一子選擇期間 T1 中，第一薄膜電晶體 5603a 導通，而第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j-1 藉由第一薄膜電晶體 5603a 輸入到信號線 Sj-1。在第二子選擇期間 T2 中，第二薄膜電晶體 5603b 導通，而第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j 藉由第二薄膜電晶體 5603b 輸入到信號線 Sj。在第三子選擇期間 T3 中，第三薄膜電晶體 5603c 導通，而第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 Data_j+1 藉由第三薄膜電晶體 5603c 輸入到信號線 Sj+1。

據此，圖 14 的信號線驅動電路藉由將一個閘極選擇期間分割爲三個而可以在一個閘極選擇期間中將視頻信號從一個佈線 5621 輸入到三個信號線。因此，圖 14 的信號線驅動電路可以將形成有驅動器 IC5601 的基板和形成有像素部的基板的連接數設定爲信號線數的大約 1/3。藉由

將連接數設定爲大約 1/3，圖 14 的信號線驅動電路可以提高可靠性、成品率等。

另外，只要能夠如圖 14 所示，將一個閘極選擇期間分割爲多個子選擇期間，並在多個子選擇期間的每一個中從某一個佈線分別將視頻信號輸入到多個信號線，就不限制薄膜電晶體的配置、數量及驅動方法等。

例如，當在三個以上的子選擇期間的每一個期間中從一個佈線將視頻信號分別輸入到三個以上的信號線時，追加薄膜電晶體及用於控制薄膜電晶體的佈線，即可。但是，當將一個閘極選擇期間分割爲四個以上的子選擇期間時，子選擇期間變短。因此，最好將一個閘極選擇期間分割爲兩個或三個子選擇期間。

作爲另一個例子，也可以如圖 16 的時序圖所示，將一個選擇期間分割爲預充電期間 Tp、第一子選擇期間 T1、第二子選擇期間 T2、第三子選擇期間 T3。再者，圖 16 的時序圖示出選擇第 i 行掃描線 Gi 的時序、第一薄膜電晶體 5603a 的導通·截止的時序 5803a、第二薄膜電晶體 5603b 的導通·截止的時序 5803b、第三薄膜電晶體 5603c 的導通/截止的時序 5803c 以及輸入到第 J 列佈線 5621_J 的信號 5821_J。如圖 16 所示，在預充電期間 Tp 中，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 導通。此時，輸入到佈線 5621_J 的預充電電壓 Vp 藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 分別輸入到信號線 Sj-1、

信號線 Sj、信號線 Sj+1。在第一子選擇期間 T1 中，第一薄膜電晶體 5603a 導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j-1 藉由第一薄膜電晶體 5603a 輸入到信號線 Sj-1。在第二子選擇期間 T2 中，第二薄膜電晶體 5603b 導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j 藉由第二薄膜電晶體 5603b 輸入到信號線 Sj。在第三子選擇期間 T3 中，第三薄膜電晶體 5603c 導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 Data_j+1 藉由第三薄膜電晶體 5603c 輸入到信號線 Sj+1。

據此，因爲應用圖 16 的時序圖的圖 14 的信號線驅動電路可以藉由在子選擇期間之前提供預充電選擇期間來對信號線進行預充電，所以可以高速地進行對像素的視頻信號的寫入。另外，在圖 16 中，使用相同的附圖標記來表示與圖 15 相同的部分，而省略對於相同的部分或具有相同的功能的部分的詳細說明。

此外，說明掃描線驅動電路的結構。掃描線驅動電路包括移位暫存器、緩衝器。此外，根據情況，還可以包括位準轉移器。在掃描線驅動電路中，藉由對移位暫存器輸入時鐘信號（CLK）及起始脈衝信號（SP），生成選擇信號。所生成的選擇信號在緩衝器中被緩衝放大，並供給到對應的掃描線。掃描線連接有一條線用的像素的電晶體的閘極電極。而且，由於需要將一條線用的像素的電晶體一

齊導通，因此使用能夠產生大電流的緩衝器。

參照圖 17 和圖 18 說明用於掃描線驅動電路的一部分的移位暫存器的一個方式。

圖 17 示出移位暫存器的電路結構。圖 17 所示的移位暫存器由多個觸發器（觸發器 5701_1 至 5701_n）構成。此外，輸入第一時鐘信號、第二時鐘信號、起始脈衝信號、重定信號來進行工作。

說明圖 17 的移位暫存器的連接關係。在圖 17 的移位暫存器的第 i 級觸發器 5701_i（觸發器 5701_1 至 5701_n 中任一個）中，圖 18 所示的第一佈線 5501 連接到第七佈線 5717_i-1，圖 18 所示的第二佈線 5502 連接到第七佈線 5717_i+1，圖 18 所示的第三佈線 5503 連接到第七佈線 5717_i，並且圖 18 所示的第六佈線 5506 連接到第五佈線 5715。

此外，在奇數級的觸發器中圖 18 所示的第四佈線 5504 連接到第二佈線 5712，在偶數級的觸發器中其連接到第三佈線 5713，並且圖 18 所示的第五佈線 5505 連接到第四佈線 5714。

但是，第一級觸發器 5701_1 的圖 18 所示的第一佈線 5501 連接到第一佈線 5711，而第 n 級觸發器 5701_n 的圖 18 所示的第二佈線 5502 連接到第六佈線 5716。

另外，第一佈線 5711、第二佈線 5712、第三佈線 5713、第六佈線 5716 也可以分別稱爲第一信號線、第二信號線、第三信號線、第四信號線。再者，第四佈線

5714、第五佈線 5715 也可以分別稱爲第一電源線、第二電源線。

接著，圖 18 示出圖 17 所示的觸發器的詳細結構。圖 18 所示的觸發器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。另外，第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 是 n 通道型電晶體，並且當閘極-源極電極間電壓（Vgs）超過臨界值電壓（Vth）時它們成爲導通狀態。

接著，下面示出圖 18 所示的觸發器的連接結構。

第一薄膜電晶體 5571 的第一電極（源極電極或汲極電極中的一方）連接到第四佈線 5504，並且第一薄膜電晶體 5571 的第二電極（源極電極或汲極電極中的另一方）連接到第三佈線 5503。

第二薄膜電晶體 5572 的第一電極連接到第六佈線 5506，並且第二薄膜電晶體 5572 的第二電極連接到第三佈線 5503。

第三薄膜電晶體 5573 的第一電極連接到第五佈線 5505，第三薄膜電晶體 5573 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第三薄膜電晶體 5573 的閘

極電極連接到第五佈線 5505。

第四薄膜電晶體 5574 的第一電極連接到第六佈線 5506，第四薄膜電晶體 5574 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第四薄膜電晶體 5574 的閘極電極連接到第一薄膜電晶體 5571 的閘極電極。

第五薄膜電晶體 5575 的第一電極連接到第五佈線 5505，第五薄膜電晶體 5575 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第五薄膜電晶體 5575 的閘極電極連接到第一佈線 5501。

第六薄膜電晶體 5576 的第一電極連接到第六佈線 5506，第六薄膜電晶體 5576 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第六薄膜電晶體 5576 的閘極電極連接到第二薄膜電晶體 5572 的閘極電極。

第七薄膜電晶體 5577 的第一電極連接到第六佈線 5506，第七薄膜電晶體 5577 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第七薄膜電晶體 5577 的閘極電極連接到第二佈線 5502。第八薄膜電晶體 5578 的第一電極連接到第六佈線 5506，第八薄膜電晶體 5578 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第八薄膜電晶體 5578 的閘極電極連接到第一佈線 5501。

另外，以第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極的連接部分爲節點 5543。再者，以

第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極電極及第八薄膜電晶體 5578 的第二電極的連接部作爲節點 5544。

另外，第一佈線 5501、第二佈線 5502、第三佈線 5503 以及第四佈線 5504 也可以分別稱爲第一信號線、第二信號線、第三信號線、第四信號線。再者，第五佈線 5505、第六佈線 5506 也可以分別稱爲第一電源線、第二電源線。

此外，也可以僅使用實施例模式 6 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。因爲實施例模式 6 所示的 n 通道型 TFT 的電晶體遷移率大，所以可以提高驅動電路的驅動頻率。另外，由於實施例模式 6 所示的 n 通道型 TFT 利用包含鎵、鈣以及鋅的缺氧氧化物半導體層的源區或汲區減少寄生電容，因此頻率特性（稱爲 f 特性）高。例如，由於可以使使用實施例模式 6 所示的 n 通道型 TFT 的掃描線驅動電路進行高速工作，因此可以提高幀頻率或實現黑屏插入等。

再者，藉由增大掃描線驅動電路的電晶體的通道寬度，或配置多個掃描線驅動電路等，可以實現更高的幀頻率。在配置多個掃描線驅動電路的情況下，藉由將用於驅動偶數行的掃描線的掃描線驅動電路配置在一側，並將用於驅動奇數行的掃描線的掃描線驅動電路配置在其相反一側，可以實現幀頻率的提高。

此外，在製造本發明的半導體裝置的一個例子的主動矩陣型發光顯示裝置的情況下，因爲至少在一個像素中配置多個薄膜電晶體，因此最好配置多個掃描線驅動電路。圖 13B 示出主動矩陣型發光顯示裝置的方塊圖的一例。

圖 13B 所示的發光顯示裝置在基板 5400 上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；以及控制對被選擇的像素的視頻信號的輸入的信號線驅動電路 5403。

在輸入到圖 13B 所示的發光顯示裝置的像素的視頻信號爲數位方式的情況下，藉由切換電晶體的導通和截止，像素處於發光或非發光狀態。因此，可以採用區域灰度法或時間灰度法進行灰度級顯示。面積灰度法是一種驅動法，其中藉由將一個像素分割爲多個子像素並根據視頻信號分別驅動各子像素，來進行灰度級顯示。此外，時間灰度法是一種驅動法，其中藉由控制像素發光的期間，來進行灰度級顯示。

因爲發光元件的回應速度比液晶元件等高，所以與液晶元件相比適合於時間灰度法。在具體地採用時間灰度法進行顯示的情況下，將一個幀期間分割爲多個子幀期間。然後，根據視頻信號，在各子幀期間中使像素的發光元件處於發光或非發光狀態。藉由將一個幀期間分割爲多個子幀期間，可以利用視頻信號控制在一個幀期間中像素實際上發光的期間的總長度，並可以顯示灰度級。

另外，在圖 13B 所示的發光顯示裝置中示出一種例子，其中當在一個像素中配置兩個 TFT，即開關 TFT 和電流控制 TFT 時，使用第一掃描線驅動電路 5402 生成輸入到開關 TFT 的閘極佈線的第一掃描線的信號，而使用第二掃描線驅動電路 5404 生成輸入到電流控制 TFT 的閘極佈線的第二掃描線的信號。但是，也可以共同使用一個掃描線驅動電路生成輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如根據開關元件所具有的各電晶體的數量，可能會在各像素中設置多個用來控制開關元件的工作的第一掃描線。在此情況下，既可以使用一個掃描線驅動電路生成輸入到多個第一掃描線的所有信號，也可以使用多個掃描線驅動電路分別生成輸入到多個第一掃描線的所有信號。

此外，在發光顯示裝置中也可以將驅動電路中的能夠由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。另外，也可以僅使用實施例模式 6 或實施例模式 7 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。

此外，上述驅動電路除了液晶顯示裝置及發光顯示裝置以外還可以用於利用與開關元件電連接的元件來驅動電子墨水的電子紙。電子紙也稱爲電泳顯示裝置（電泳顯示器），並具有如下優點：與紙相同的易讀性、耗電量比其他的顯示裝置小、可形成爲薄且輕的形狀。

作爲電泳顯示器可考慮各種方式。電泳顯示器是如下

裝置，即在溶劑或溶質中分散有多個包含具有正電荷的第一粒子和具有負電荷的第二粒子的微囊，並且藉由對微囊施加電場使微囊中的粒子互相向相反方向移動，以僅顯示集合在一方的粒子的顏色。另外，第一粒子或第二粒子包含染料，且在沒有電場時不移動。此外，第一粒子和第二粒子的顏色不同（包含無色）。

像這樣，電泳顯示器是利用所謂的介電電泳效應的顯示器。在該介電電泳效應中，介電常數高的物質移動到高電場區。電泳顯示器不需要液晶顯示裝置所需的偏光板和對置基板，從而可以使其厚度和重量減少一半。

將在溶劑中分散有上述微囊的溶液稱作電子墨水，該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片或具有色素的粒子來進行彩色顯示。

此外，藉由在主動矩陣基板上適當地設置多個上述微囊以使微囊夾在兩個電極之間，而完成主動矩陣型顯示裝置，藉由對微囊施加電場可以進行顯示。例如，可以使用根據實施例模式 6 或實施例模式 7 的薄膜電晶體而得的主動矩陣基板。

此外，作爲微囊中的第一粒子及第二粒子，採用選自導電體材料、絕緣體材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種或這些材料的組合材料即可。

藉由上述製程，可以製造作爲半導體裝置可靠性高的

顯示裝置。

本實施例模式可以與其他的實施例模式所記載的結構適當地組合而實施。

實施例模式 9

可以藉由製造本發明的一個方式的薄膜電晶體並將該薄膜晶體管用於像素部及驅動電路來製造具有顯示功能的半導體裝置（也稱爲顯示裝置）。此外，可以將本發明的一個方式的薄膜電晶體的驅動電路的一部分或整體一體形成在與像素部同一基板上，來形成系統型面板（system-on-panel）。

顯示裝置包括顯示元件。作爲顯示元件，可以使用液晶元件（也稱爲液晶顯示元件）、發光元件（也稱爲發光顯示元件）。在發光元件的範圍內包括利用電流或電壓控制亮度的元件，具體而言，包括無機 EL（Electro Luminescence；電致發光）元件、有機 EL 元件等。此外，也可以應用電子墨水等的對比度因電作用而變化的顯示介質。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。再者，本發明的一個方式關於一種元件基板，該元件基板相當於製造該顯示裝置的過程中的顯示元件完成之前的一個方式，並且其在多個像素中分別具備用於將電流供給到顯示元件的單元。具體而言，元件基板既可以是只形成有顯示元件的像

素電極的狀態，又可以是形成成爲像素電極的導電膜之後且藉由蝕刻形成像素電極之前的狀態，或其他任何方式。

另外，本說明書中的顯示裝置是指圖像顯示器件、顯示器件、或光源（包括照明裝置）。另外，顯示裝置還包括安裝有連接器諸如 FPC（Flexible Printed Circuit；撓性印刷電路）、TAB（Tape Automated Bonding；載帶自動接合）帶或 TCP（Tape Carrier Package；載帶封裝）的模組；將印刷線路板設置於 TAB 帶或 TCP 端部的模組；藉由 COG（Chip On Glass；玻璃上晶片）方式將 IC（積體電路）直接安裝到顯示元件上的模組。

在本實施例模式中，參照圖 21A 至 21C 說明相當於本發明的半導體裝置的一個方式的液晶顯示面板的外觀及截面。圖 21A 和 21B 是一種面板的俯視圖，其中利用密封材料 4005 將形成在第一基板 4001 上的包含實施例模式 6 所示的作爲通道形成區的氧過剩半導體層以及作爲源區和汲區的氧缺欠氧化物半導體層的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在與第二基板 4006 之間。圖 21C 相當於沿著圖 21A 和 21B 的 M-N 的截面圖。

以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。此外，在第一基板 4001 上的與由密封材料

4005 圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜形成在另外準備的基板上。

另外，對於另外形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG 方法、引線接合方法或 TAB 方法等。圖 21A 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 21B 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。在圖 21C 中例示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。薄膜電晶體 4010、4011 上設置有絕緣層 4020、4021。

薄膜電晶體 4010、4011 可以使用包含作爲通道形成區的氧過剩半導體層以及作爲源區和汲區的氧缺欠氧化物半導體層的可靠性高的實施例模式 6 所示的薄膜電晶體。另外還可以使用實施例模式 7 所示的薄膜電晶體。在本實施例模式中，薄膜電晶體 4010、4011 是 n 通道型薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極層 4030、對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元件 4013。另外，像素電極層 4030、對置電極層 4031 分別設

置有用作對齊膜的絕緣層 4032、4033，且隔著絕緣層 4032、4033 夾有液晶層 4008。

另外，作爲第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不銹鋼）、陶瓷、塑膠。作爲塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在 PVF 薄膜或聚酯薄膜之間的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是爲控制像素電極層 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。另外，還可以使用球狀間隔物。另外，對置電極層 4031 與與薄膜電晶體 4010 設置在同一基板上的共同電位線電連接。使用實施例模式 1 至實施例模式 3 中所示的任一共同連接部，藉由配置在一對基板間的導電粒子，對置電極層 4031 與共同電位線電連接。另外，導電粒子包含在密封材料 4005 中。

另外，還可以使用不使用對齊膜的顯示爲藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以爲了改善溫度範圍而將混合有 5 重量%以上的手性試劑的液晶組成物用於液晶層 4008。包含顯示爲藍相的液晶和手性試劑的液晶組成物的回應速度短，即爲 10μs 至 100μs，並且由於其具有

光學各向同性而不需要對齊處理從而視角依賴小。

另外，雖然本實施例模式爲用於透過型液晶顯示裝置的例子，但是本發明的一個方式既可以用於反射型液晶顯示裝置也可以用於半透過型液晶顯示裝置。

另外，雖然在本實施例模式的液晶顯示裝置中示出在基板的外側（可見一側）設置偏光板，並在內側依次設置著色層、用於顯示元件的電極層的例子，但是也可以在基板的內側設置偏光板。另外，偏光板和著色層的疊層結構也不局限於本實施例模式的結構，只要根據偏光板和著色層的材料或製造製程條件適當地設定即可。另外，還可以設置用作黑矩陣的遮光膜。

另外，在本實施例模式中，使用用作保護膜或平坦化絕緣膜的絕緣層（絕緣層 4020、絕緣層 4021）覆蓋藉由實施例模式 6 得到的薄膜電晶體，以降低薄膜電晶體的表面凹凸並提高薄膜電晶體的可靠性。另外，因爲保護膜用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入，所以最好採用緻密的膜。使用濺射法並利用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或疊層而形成保護膜，即可。雖然在本實施例模式中示出使用濺射法來形成保護膜的例子，但是並不局限於此而可以使用各種方法形成。

這裏，作爲保護膜形成疊層結構的絕緣層 4020。在此，使用濺射法形成氧化矽膜作爲絕緣層 4020 的第一

層。當使用氧化矽膜作爲保護膜時，有防止用作源極電極層和汲極電極層的鋁膜的小丘的效果。

另外，形成絕緣層作爲保護膜的第二層。在此，使用濺射法形成氮化矽膜作爲絕緣層 4020 的第二層。當使用氮化矽膜作爲保護膜時，可以抑制鈉等的可動離子侵入到半導體區中而 TFT 的電特性變化。

另外，也可以在形成保護膜之後進行 IGZO 半導體層的退火（300℃至 400℃）。

另外，形成絕緣層 4021 作爲平坦化絕緣膜。作爲絕緣膜 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺或環氧樹脂等。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷基樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。矽氧烷基樹脂除了氫之外還可以具有氟、烷基或芳基中的至少一種作爲取代基。另外，也可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層 4021。

另外，矽氧烷基樹脂相當於以矽氧烷基材料爲起始材料而形成的包含 Si-O-Si 鍵的樹脂。矽氧烷基樹脂除了氫以外，還可以具有氟、烷基和芳香烴中的至少一種作爲取代基。

至於絕緣膜 4021 的形成方法並沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮刀、

輥塗機、簾塗機、刮刀塗布機等來形成。在使用材料液形成絕緣層 4021 的情況下，也可以在進行焙燒的製程中同時進行 IGZO 半導體層的退火（300℃至 400℃）。藉由兼作絕緣層 4021 的焙燒製程和 IGZO 半導體層的退火，可以高效地製造半導體裝置。

作爲像素電極層 4030、對置電極層 4031，可以使用具有透光性的導電材料諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面表示爲 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

此外，可以使用包含導電高分子（也稱爲導電聚合物）的導電組成物形成像素電極層 4030、對置電極層 4031。使用導電組成物形成的像素電極的薄層電阻最好爲 10000Ω/□以下，並且其波長爲 550nm 時的透光率最好爲 70%以上。另外，導電組成物所包含的導電高分子的電阻率最好爲 0.1Ω·cm 以下。

作爲導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物等。

另外，供給到另外形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC4018 供給的。

在本實施例模式中，連接端子 4015 由與液晶元件

4013 所具有的像素電極層 4030 相同的導電膜形成，並且佈線 4016 由與薄膜電晶體 4010、4011 的閘極電極層相同的導電膜形成。

連接端子 4015 藉由各向異性導電膜 4019 電連接到 FPC4018 所具有的端子。

此外，雖然在圖 21A、21B 以及 21C 中示出另外形成信號線驅動電路 4003 並將其安裝在第一基板 4001 的例子，但是本實施例模式不局限於該結構。既可以另外形成掃描線驅動電路而安裝，又可以另外僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 22 示出使用應用本發明的一個方式製造的 TFT 基板 2600 來構成用作半導體裝置的液晶顯示模組的一個例子。

圖 22 是液晶顯示模組的一個例子，利用密封材料 2602 固定 TFT 基板 2600 和對置基板 2601，並在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層 2605，並且當採用 RGB 方式時，對應於各像素設置有分別對應於紅色、綠色、藍色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、漫射片 2613。光源由冷陰極管 2610 和反射板 2611 構成，電路基板 2612 利用撓性線路板 2609 與 TFT 基板 2600 的佈線電路部 2608 連接，且其中組裝有控制電路及電源電路等的外部電路。此外，還可以在偏光板

和液晶層之間夾有相位差板的狀態下進行層疊。

液晶顯示模組可以採用 TN（扭曲向列；Twisted Nematic）模式、IPS（平面內轉換；In-Plane-Switching）模式、FFS（邊緣電場轉換；Fringe Field Switching）模式、MVA（多疇垂直對齊；Multi-domain Vertical Alignment）模式、PVA（垂直對齊構型；Patterned Vertical Alignment）模式、ASM（軸對稱排列微單元；Axially Symmetric aligned Micro-cell）模式、OCB（光學補償彎曲；Optical Compensated Birefringence）模式、FLC（鐵電性液晶；Ferroelectric Liquid Crystal）模式、AFLC（反鐵電性液晶；Anti Ferroelectric Liquid Crystal）模式等。

藉由上述製程，可以製造可靠性高的顯示面板作爲半導體裝置。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 10

在本實施例模式中，作爲本發明的一個方式的半導體裝置示出電子紙的例子。

在圖 12 中，作爲應用本發明的一個方式的半導體裝置的例子示出主動矩陣型電子紙。可以與實施例模式 6 所示的薄膜電晶體同樣地製造用於半導體裝置的薄膜電晶體 581，並且該薄膜電晶體 581 是包括作爲通道形成區的氧

過剩半導體層以及作爲源區和汲區的氧缺欠氧化物半導體層的可靠性高的薄膜電晶體。此外，也可以應用實施例模式 7 所示的薄膜電晶體作爲本實施例模式的薄膜電晶體 581。

圖 12 的電子紙是採用扭轉球顯示方式的顯示裝置的例子。扭轉球顯示方式是指一種方法，其中將一個半球表面爲黑色而另一半球表面爲白色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

密封在基板 580 與基板 596 之間的薄膜電晶體 581 是底閘結構的薄膜電晶體，並藉由源極電極層或汲極電極層與第一電極層 587 在形成在絕緣層 585 中的開口互相接觸而電連接。在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區 590a 和白色區 590b，其周圍包括充滿了液體的空洞 594，並且球形粒子 589 的周圍充滿了樹脂等的填充材料 595（參照圖 12）。在本實施例模式中，第一電極層 587 相當於像素電極，第二電極層 588 相當於共同電極。第二電極層 588 與與薄膜電晶體 581 設置在同一基板上的共同電位線電連接。使用實施例模式 1 至實施例模式 3 所示的任一共同連接部，藉由配置在一對基板間的導電粒子，第二電極層 588 與共同電位線電連接。

此外，還可以使用電泳元件來代替扭轉球。使用直徑

爲 10μm 至 200μm 左右的微囊，該微囊中封入有透明液體、帶有正電的白色微粒以及帶有負電的黑色微粒。當對於設置在第一電極層和第二電極層之間的微囊由第一電極層和第二電極層施加電場時，白色微粒和黑色微粒移動到相反方向，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件，一般地被稱爲電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助燈。此外，其耗電量低，並且在昏暗的地方也能夠辨別顯示部。另外，即使不給顯示部供應電源，也能夠保持顯示過一次的圖像，因此，即使使具有顯示功能的半導體裝置（簡單地稱爲顯示裝置，或稱爲具備顯示裝置的半導體裝置）遠離電波發射源，也能夠儲存顯示過的圖像。

藉由上述製程，可以製造可靠性高的電子紙作爲半導體裝置。

本實施例模式可以與實施例模式 1 至實施例模式 5 中任一所記載的共同連接部結構適當地組合而實施。

實施例模式 11

在本實施例模式中，示出發光顯示裝置的例子作爲本發明的一個方式的半導體裝置。在此，示出利用電致發光的發光元件作爲顯示裝置所具有的顯示元件。對利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區別，一般來說，前者被稱爲有機 EL 元件，而後者被稱爲無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對置電極分別注入到包含發光有機化合物的層，以產生電流。然後，由於這些載流子（電子和電洞）重新結合，發光有機化合物達到激發態，並且當該激發態恢復到基態時，獲得發光。根據這種機理，該發光元件被稱爲電流激發型發光元件。

根據其元件的結構，將無機 EL 元件分類爲分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在黏合劑中分散有發光材料的粒子的發光層，且其發光機理是利用施體能級和受體能級的施體-受體重新結合型發光。薄膜型無機 EL 元件具有由電介質層夾住發光層並還利用電極夾住該發光層的結構，且其發光機理是利用金屬離子的內層電子躍遷的定域型發光。另外，在此使用有機 EL 元件作爲發光元件而進行說明。

圖 19 示出可以使用數位時間灰度級驅動的像素結構的一個例子作爲使用有本發明的半導體裝置的例子。

對可以使用數位時間灰度級驅動的像素的結構以及像素的工作進行說明。這裏示出在一個像素中使用兩個將氧化物半導體層(IGZO 半導體層)用作通道形成區的 n 通道型的電晶體的例子。

像素 6400 包括開關用電晶體 6401、驅動用電晶體 6402、發光元件 6404 以及電容元件 6403。在開關用電晶體 6401 中，閘極與掃描線 6406 連接，第一電極（源極電極以及汲極電極中的一方）與信號線 6405 連接，第二電

極（源極電極以及汲極電極的另一方）與驅動用電晶體 6402 的閘極連接。在驅動用電晶體 6402 中，閘極藉由電容元件 6403 與電源線 6407 連接，第一電極與電源線 6407 連接，第二電極與發光元件 6404 的第一電極（像素電極）連接。發光元件 6404 的第二電極相當於共同電極 6408。共同電極 6408 與形成在同一基板上的共同電位線電連接，將其連接部分作爲共同連接部，採用圖 1A、圖 2A 或圖 3A 所示的結構即可。

另外，將發光元件 6404 的第二電極（共同電極 6408）設定爲低電源電位。另外，低電源電位是指，以電源線 6407 所設定的高點源電位爲基準滿足低電源電位＜高電源電位的電位，作爲低電源電位例如可以設定爲 GND、0V 等。將該高電源電位與低電源電位的電位差施加到發光元件 6404 上，爲了使發光元件 6404 產生流過以使發光元件 6404 發光，以高電源電位與低電源電位的電位差爲發光元件 6404 的正向臨界值電壓以上的方式分別設定其電位。

另外，還可以使用驅動用電晶體 6402 的閘極電容代替電容元件 6403 而省略電容元件 6403。至於驅動用電晶體 6402 的閘極電容，可以在通道形成區與閘極電極之間形成電容。

這裏，在採用電壓輸入電壓驅動方式的情況下，對驅動用電晶體 6402 的閘極輸入能夠使驅動用電晶體 6402 充分成爲導通或截止的兩個狀態的視頻信號。即，驅動用電

晶體 6402 在線形區域進行工作。由於驅動用電晶體 6402 在線形區域進行工作，將比電源線 6407 的電壓高的電壓施加到驅動用電晶體 6402 的閘極上。另外，對信號線 6405 施加（電源線電壓+驅動用電晶體 6402 的 Vth）以上的電壓。

另外，當進行模擬灰度級驅動而代替數位時間灰度級驅動時，藉由使信號的輸入不同，可以使用與圖 19 相同的像素結構。

當進行模擬灰度級驅動時，對驅動用電晶體 6402 的閘極施加發光元件 6404 的正向電壓+驅動用電晶體 6402 的 Vth 以上的電壓。發光元件 6404 的正向電壓是指，設定爲所希望的亮度時的電壓，至少包含正向臨界值電壓。另外，藉由輸入使驅動用電晶體 6402 在飽和區域工作的視頻信號，可以在發光元件 6402 中產生電流。爲了使驅動用電晶體 6402 在飽和區域進行工作，將電源線 6407 的電位設定爲高於驅動用電晶體 6402 的閘極電位。藉由將視頻信號設定爲類比方式，可以在發光元件 6404 中產生根據視頻信號的電流，而進行模擬灰度級驅動。

另外，圖 19 所示的像素結構不局限於此。例如，還可以對圖 19 所示的像素添加開關、電阻元件、電容元件、電晶體或邏輯電路等。

接著，參照圖 20A 至 20C 說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況爲例子來說明像素的截面結構。可以與實施例模式 6 所示的薄膜電晶體同樣地製造

用於圖 20A、20B 和 20C 的半導體裝置的驅動 TFT 的 TFT7001、7011、7021，並且這些 TFT 是包括實施例模式 6 所示的作爲通道形成區的氧過剩半導體層以及作爲源區和汲區的氧缺欠氧化物半導體層的可靠性高的薄膜電晶體。此外，也可以應用實施例模式 7 所示的薄膜晶體管用作 TFT7001、7011、7021。

爲了取出發光，發光元件的陽極或陰極的至少一方是透明的即可。而且，在基板上形成薄膜電晶體及發光元件，並且有如下結構的發光元件，即從與基板相反的面取出發光的頂部發射、從基板一側的面取出發光的底部發射以及從基板一側及與基板相反的面取出發光的雙面發射。本發明的一個方式的像素結構可以應用於任何發射結構的發光元件。

參照圖 20A 說明頂部發射結構的發光元件。

在圖 20A 中示出當驅動 TFT 的 TFT7001 爲 n 型且從發光元件 7002 發射的光穿過到陽極 7005 一側時的像素的截面圖。在圖 20A 中，發光元件 7002 的陰極 7003 和驅動 TFT 的 TFT7001 電連接，在陰極 7003 上按順序層疊有發光層 7004、陽極 7005。至於陰極 7003，只要是功函數小且反射光的導電膜，就可以使用各種材料。例如，最好採用 Ca、Al、CaF、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多層的疊層構成。在由多層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層。另外，不需要設置所有這種

層。使用透過光的具有透光性的導電材料形成陽極7005，例如也可以使用具有透光性的導電膜例如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面，表示爲ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

由陰極7003及陽極7005夾有發光層7004的區域相當於發光元件7002。在圖20A所示的像素中，從發光元件7002發射的光如箭頭所示那樣發射到陽極7005一側。

接著，參照圖20B說明底部發射結構的發光元件。示出在驅動TFT7011是n型，且從發光元件7012發射的光發射到陰極7013一側的情況下的像素的截面圖。在圖20B中，在與驅動TFT7011電連接的具有透光性的導電膜7017上形成有發光元件7012的陰極7013，在陰極7013上按順序層疊有發光層7014、陽極7015。另外，在陽極7015具有透光性的情況下，也可以覆蓋陽極上地形成有用來反射光或遮光的遮罩膜7016。與圖20A的情況同樣地，至於陰極7013，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定爲透過光的程度（最好爲5nm至30nm左右）。例如，可以將膜厚度爲20nm的鋁膜用作陰極7013。而且，與圖20A同樣地，發光層7014可以由單層或多個層的疊層構成。陽極7015不需要透過光，但是可以與圖20A同樣地使用具有透光性的導電材料形成。並且，雖然遮罩膜7016例如可以使用反射光的金屬等，但是不局限於金屬膜。例如，也可以使用

添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾有發光層 7014 的區域相當於發光元件 7012。在圖 20B 所示的像素中，從發光元件 7012 發射的光如箭頭所示那樣發射到陰極 7013 一側。

接著，參照圖 20C 說明雙面發射結構的發光元件。在圖 20C 中，在與驅動 TFT7021 電連接的具有透光性的導電膜 7027 上形成有發光元件 7022 的陰極 7023，在陰極 7023 上按順序層疊有發光層 7024、陽極 7025。與圖 20A 的情況同樣地，至於陰極 7023，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定爲透過光的程度。例如，可以將膜厚度爲 20nm 的 Al 用作陰極 7023。而且，與圖 20A 同樣地，發光層 7024 可以由單層或多個層的疊層構成。陽極 7025 可以與圖 20A 同樣地使用透過光的具有透光性的導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 20C 所示的像素中，從發光元件 7022 發射的光如箭頭所示那樣發射到陽極 7025 一側和陰極 7023 一側的雙方。

另外，雖然在此描述了有機 EL 元件作爲發光元件，但是也可以設置無機 EL 元件作爲發光元件。

另外，在本實施例模式中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

另外，本實施例模式所示的半導體裝置不局限於圖20A至20C所示的結構而可以根據本發明的技術思想進行各種變形。

接著，參照圖23A和23B說明相當於本發明的半導體裝置的一個方式的發光顯示面板（也稱爲發光面板）的外觀及截面。圖23A是一種面板的俯視圖，其中利用密封材料將形成在第一基板上的薄膜電晶體及發光元件密封在與第二基板之間。圖23B相當於沿著圖23A的H-I的截面圖。

以圍繞設置在第一基板4501上的像素部4502、信號線驅動電路4503a、4503b及掃描線驅動電路4504a、4504b的方式設置有密封材料4505。此外，在像素部4502、信號線驅動電路4503a、4503b及掃描線驅動電路4504a、4504b上設置有第二基板4506。因此，像素部4502、信號線驅動電路4503a、4503b以及掃描線驅動電路4504a、4504b與填料4507一起由第一基板4501、密封材料4505和第二基板4506密封。像這樣爲了不暴露於大氣，最好由氣密性高且脫氣少的保護薄膜（貼合薄膜、紫外線硬化樹脂薄膜等）或覆蓋材料來進行封裝（密封）。

此外，設置在第一基板4501上的像素部4502、信號線驅動電路4503a、4503b及掃描線驅動電路4504a、4504b包括多個薄膜電晶體。在圖23B中，例示包括在像素部4502中的薄膜電晶體4510和包括在信號線驅動電路

4503a 中的薄膜電晶體 4509。

薄膜電晶體 4509、4510 可以使用包括作爲通道形成區的氧過剩半導體層以及作爲源區和汲區的氧缺欠氧化物半導體層的可靠性高的實施方式 6 所示的薄膜電晶體。此外還可以使用實施例模式 7 所示的薄膜電晶體。在本實施例模式中，薄膜電晶體 4509、4510 是 n 通道型薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，發光元件 4511 所具有的作爲像素電極的第一電極層 4517 與薄膜電晶體 4510 的源極電極層或汲極電極層電連接。另外，雖然發光元件 4511 的結構爲第一電極層 4517、電致發光層 4512 和第二電極層 4513 的疊層結構，但其不局限於本實施例模式所示的結構。可以根據從發光元件 4511 取出的光的方向等適當地改變發光元件 4511 的結構。

分隔壁 4520 使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷而形成。特別最好的是，以如下條件形成分隔壁 4520：使用感光性的材料，並在第一電極層 4517 上形成開口部，且使該開口部的側壁成爲具有連續曲率的傾斜面。

電致發光層 4512 既可以由單層構成，又可以由多層的疊層構成。

爲了不使氧、氫、水分、二氧化碳等侵入到發光元件 4511，可以在第二電極層 4513 以及分隔壁 4520 上形成保護膜。可以形成氮化矽膜、氮氧化矽膜、DLC 膜等作爲保

護膜。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及電位是從 FPC4518a、4518b 供給的。

在本實施例模式中，連接端子電子 4515 由與發光元件 4511 所具有的第一電極層 4517 相同的導電膜形成，端子電極 4516 由與薄膜電晶體 4509、4510 所具有的源極電極層和汲極電極層相同的導電膜形成。

連接端子電極 4515 藉由各向異性導電膜 4519 電連接到 FPC4518a 所具有的端子。

位於從發光元件 4511 的取出光的方向上的第二基板 4506 需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

此外，作爲填料 4507，除了氮及氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂。可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯-醋酸乙烯酯）等。在本實施例模式中，作爲填料 4507 使用氮。

另外，若有需要，也可以在發光元件的射出面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（λ/4 片、λ/2 片）、彩色濾光片等的光學薄膜。另外，也可以在偏光板或圓偏光板上設置抗反射膜。例如，可以進行抗眩光處理，該處理利用表面的凹凸來擴散反射

光並降低眩光。

信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 也可以作爲在另行準備的基板上由單晶半導體膜或多晶半導體膜形成的驅動電路而安裝。此外，也可以另外僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分而安裝。本實施例模式不局限於圖 23A 和 23B 的結構。

藉由上述製程，可以製造可靠性高的發光顯示裝置（顯示面板）作爲半導體裝置。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

實施例模式 12

本發明的一個方式半導體裝置的可以應用於電子紙。電子紙可以用於用來顯示資訊的各種領域的電子設備。例如，可以將電子紙應用於電子書籍（電子書）、海報、電車等的交通工具的車內廣告、信用卡等的各種卡片中的顯示等。圖 24A 和 24B 以及圖 25 示出電子設備的一個例子。

圖 24A 示出使用電子紙製造的海報 2631。在廣告介質是紙的印刷物的情況下用手進行廣告的交換，但是如果使用應用本發明的電子紙，則可以在短時間內改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的圖像。另外，海報也可以採用以無線的方式收發資訊的結構。

此外，圖 24B 示出電車等的交通工具的車內廣告 2632。在廣告介質是紙的印刷物的情況下用手進行廣告的交換，但是如果使用應用本發明的電子紙，則可以在短時間內不需要許多人手地改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的圖像。另外，車內廣告也可以採用以無線的方式收發資訊的結構。

另外，圖 25 示出電子書籍 2700 的一個例子。例如，電子書籍 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成爲一體，且可以以該軸部 2711 爲軸進行開閉動作。藉由採用這種結構，可以進行如紙的書籍那樣的動作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 25 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 25 中的顯示部 2707）中可以顯示圖像。

此外，在圖 25 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中，具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。另外，也可以採用在與框體的顯示部同一面上具備鍵盤、定位裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子或可與 AC 適配器及 USB 電纜等的各種電纜連接的端子等）、記錄介

質插入部等的結構。再者，電子書籍 2700 也可以具有電子詞典的功能。

此外，電子書籍 2700 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書籍伺服器購買所希望的書籍資料等，然後下載的結構。

實施例模式 13

根據本發明的半導體裝置可以應用於各種電子設備（包括遊戲機）。作爲電子設備，例如可以舉出電視裝置（也稱爲電視或電視接收機）、用於電腦等的監視器、數位相機、數位攝像機、數位相框、行動電話機（也稱爲行動電話、行動電話裝置）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等的大型遊戲機等。

圖 26A 示出電視裝置 9600 的一個例子。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示映射。此外，在此示出利用支架 9605 支撐框體 9601 的結構。

可以藉由利用框體 9601 所具備的操作開關、另外提供的遙控操作機 9610 進行電視裝置 9600 的操作。藉由利用遙控操作機 9610 所具備的操作鍵 9609，可以進行頻道及音量的操作，並可以對在顯示部 9603 上顯示的映射進行操作。此外，也可以採用在遙控操作機 9610 中設置顯示從該遙控操作機 9610 輸出的資訊的顯示部 9607 的結構。

另外，電視裝置 9600 採用具備接收機及數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

圖 26B 示出數位相框 9700 的一個例子。例如，在數位相框 9700 中，框體 9701 組裝有顯示部 9703。顯示部 9703 可以顯示各種圖像，例如藉由顯示使用數位相機等拍攝的圖像資料，可以發揮與一般的相框同樣的功能。

另外，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、記錄介質插入部等的結構。這種結構也可以組裝到與顯示部同一個面，但是藉由將其設置在側面或背面上來提高設計性，所以是最好的。例如，可以對數位相框的記錄介質插入部插入儲存有使用數位相機拍攝的圖像資料的記憶體並提取圖像資料，然後可以將所提取的圖像資料顯示於顯示部 9703。

此外，數位相框 9700 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式提取所希望的圖像資料並進行顯示的結構。

圖 27A 示出一種可攜式遊戲機，其由框體 9881 和框體 9891 的兩個框體構成，並且藉由連接部 9893 可以開閉地連接。框體 9881 安裝有顯示部 9882，並且框體 9891 安裝有顯示部 9883。另外，圖 27A 所示的可攜式遊戲機

還具備揚聲器部 9884、記錄介質插入部 9886、LED 燈 9890、輸入單元（操作鍵 9885、連接端子 9887、感測器 9888（包括測定如下因素的功能：力量、位移、位置、速度、加速度、角速度、轉動數、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）以及麥克風 9889）等。當然，可攜式遊戲機的結構不局限於上述結構，只要採用至少具備根據本發明的半導體裝置的結構即可，且可以採用適當地設置有其他附屬設備的結構。圖 27A 所示的可攜式遊戲機具有如下功能：讀出儲存在記錄介質中的程式或資料並將其顯示在顯示部上；以及藉由與其他可攜式遊戲機進行無線通信而實現資訊共用。另外，圖 27A 所示的可攜式遊戲機所具有的功能不局限於此，而可以具有各種各樣的功能。

圖 27B 示出大型遊戲機的一種的自動賭博機 9900 的一個例子。在自動賭博機 9900 的框體 9901 中安裝有顯示部 9903。另外，自動賭博機 9900 還具備如起動杆或停止開關等的操作單元、投幣口、揚聲器等。當然，自動賭博機 9900 的結構不局限於此，只要採用至少具備根據本發明的半導體裝置的結構即可，且可以採用適當地設置有其他附屬設備的結構。因此，可以採用適當地設置有其他附屬設備的結構。

圖 28 示出行動電話機 1000 的一個例子。行動電話機 1000 除了安裝在框體 1001 的顯示部 1002 之外還具備操

作按鈕 1003、外部連接埠 1004、揚聲器 1005、麥克風 1006 等。

圖 28 所示的行動電話機 1000 可以用手指等觸摸顯示部 1002 來輸入資訊。此外，可以用手指等觸摸顯示部 1002 來打電話或進行電子郵件的輸入等的操作。

顯示部 1002 的畫面主要有三個模式。第一是以圖像的顯示爲主的顯示模式，第二是以文字等的資訊的輸入爲主的輸入模式，第三是顯示模式和輸入模式的兩個模式混合的顯示+輸入模式。

例如，在打電話或製作電子郵件的情況下，將顯示部 1002 設定爲以文字輸入爲主的文字輸入模式，並進行在畫面上顯示的文字的輸入操作，即可。在此情況下，最好的是，在顯示部 1002 的畫面的大部分中顯示鍵盤或號碼按鈕。

此外，藉由在行動電話機 1000 的內部設置具有陀螺儀和加速度感測器等檢測傾斜度的感測器的檢測裝置，來判斷行動電話機 1000 的方向（豎向還是橫向），從而可以對顯示部 1002 的畫面顯示進行自動切換。

藉由觸摸顯示部 1002 或對框體 1001 的操作按鈕 1003 進行操作，切換畫面模式。還可以根據顯示在顯示部 1002 上的圖像種類切換畫面模式。例如，當顯示在顯示部上的視頻信號爲動態圖像的資料時，將畫面模式切換成顯示模式，而當顯示在顯示部上的視頻信號爲文字資料時，將畫面模式切換成輸入模式。

另外，當在輸入模式中藉由檢測出顯示部 1002 的光感測器所檢測的信號得知在一定期間中沒有顯示部 1002 的觸摸操作輸入時，也可以以將畫面模式從輸入模式切換成顯示模式的方式來進行控制。

還可以將顯示部 1002 用作圖像感測器。例如，藉由用手掌或手指觸摸顯示部 1002，來拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光燈或發射近紅外光的感測光源，也可以拍攝手指靜脈、手掌靜脈等。

本說明書根據 2008 年 9 月 19 日在日本專利局受理的日本專利申請編號 2008-241335 而製作，所述申請內容包括在本說明書中。

【符號說明】

100：(第一)基板

101：閘極電極層

102：閘極絕緣層

103：半導體層

107：保護絕緣層

108：電容佈線

109：IGZO 膜

110：像素電極層

111：IGZO 膜

121：端子

122：端子

125：接觸孔

126：接觸孔

127：接觸孔

128：透明導電膜

129：透明導電膜

131：抗蝕劑掩模

132：導電膜

150：端子

151：端子

152：閘極絕緣層

153：連接電極層

154：保護絕緣層

155：透明導電膜

156：電極層

170：薄膜電晶體

171：薄膜電晶體

172：薄膜電晶體

181：共同電位線

185：共同電位線

186：氧化物半導體層

190：共同電極層

191：連接電極層

580：基板

581：薄膜電晶體

585：絕緣層

587：電極層

588：電極層

589：球形粒子

594：空洞

595：填料

596：基板

1000：行動電話機

1001：框體

1002：顯示部

1003：操作按鈕

1004：外部連接埠

1005：揚聲器

1006：麥克風

104a：源區或汲區

104b：源區或汲區

105a：源極電極層或汲極電極層

105b：源極電極層或汲極電極層

2600：TFT 基板

2601：對置基板

2602：密封材料

2603：像素部

2604：顯示元件

2605：著色層

2606：偏光板

2607：偏光板

2608：佈線回路部

2609：撓性線路板

2610：冷陰極管

2611：反射板

2612：電路基板

2613：漫射片

2631：海報

2632：車內廣告

2700：電子書籍

2701：框體

2703：框體

2705：顯示部

2707：顯示部

2711：軸部

2721：電源

2723：操作鍵

2725：揚聲器

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：基板

4008：液晶層

4010：薄膜電晶體

4011：薄膜電晶體

4013：液晶元件

4015：連接端子電極

4016：端子電極

4018：FPC

4019：各向異性導電膜

4020：絕緣層

4021：絕緣層

4030：像素電極層

4031：對置電極層

4032：絕緣層

4501：基板

4502：像素部

4505：密封材料

4506：基板

4507：填料

4509：薄膜電晶體

4510：薄膜電晶體

4511：發光元件

4512：電致發光層

4513：電極層

4515：連接端子電極

4516：端子電極

4517：電極層

4519：各向異性導電膜

4520：分隔壁

5300：基板

5301：像素部

5302：掃描線驅動電路

5303：信號線驅動電路

5400：基板

5401：像素部

5402：掃描線驅動電路

5403：信號線驅動電路

5404：掃描線驅動電路

5501：佈線

5502：佈線

5503：佈線

5504：佈線

5505：佈線

5506：佈線

5543：節點

5544：節點

5571：薄膜電晶體

5572：薄膜電晶體

5573：薄膜電晶體

5574：薄膜電晶體

5575：薄膜電晶體

5576：薄膜電晶體

5577：薄膜電晶體

5578：薄膜電晶體

5601：驅動 IC

5602：開關群

5611：佈線

5612：佈線

5613：佈線

5621：佈線

5701：觸發器

5711：佈線

5712：佈線

5713：佈線

5714：佈線

5715：佈線

5716：佈線

5717：佈線

5721：信號

5821：信號

590a：黑色區

590b：白色區

6400：像素

6401：開關用電晶體

6402：驅動用電晶體

6403：電容元件

6404：發光元件

6405：信號線

6406：掃描線

6407：電源線

6408：共同電極

7001：TFT

7002：發光元件

7003：陰極

7004：發光層

7005：陽極

7011：驅動用 TFT

7012：發光元件

7013：陰極

7014：發光層

7015：陽極

7016：遮罩膜

7017：導電膜

7021：驅動用 TFT

7022：發光元件

7023：陰極

7024：發光層

7025：陽極

7027：導電膜

9600：電視裝置

9601：框體

9603：顯示部

9605：支架

9607：顯示部

9609：操作鍵

9610：遙控操作機

9700：數位相框

9701：框體

9703：顯示部

9881：框體

9882：顯示部

9883：顯示部

9884：揚聲器部

9885：操作鍵

9886：記錄介質插入部

9887：連接端子

9888：感測器

9889：麥克風

9890：LED 燈

9891：框體

9893：連接部

9900：自動賭博機

9901：框體

9903：顯示部

4503a：信號線驅動電路

4503b：信號線驅動電路

4504a：掃描線驅動電路

4504b：掃描線驅動電路

4518a：FPC

4518b：FPC

5603a：薄膜電晶體

5603b：薄膜電晶體

5603c：薄膜電晶體

5703a：時序

5703b：時序

5703c：時序

5803a：時序

5803b：時序

5803c：時序

公告本

發明摘要

※申請案號：106128289(由105108559分割)

※申請日：098年09月15日　　※IPC分類：H01L 23/485 (2006.01)
H01L 23/522 (2006.01)
G02F 1/1333 (2006.01)

【發明名稱】(中文/英文)

顯示裝置

Display device

【中文】

本發明的一個方式的顯示裝置，包括：具有以矩陣形狀排列的像素電極層的像素部；以及，對應於該像素電極層而設置的由含氧量不同的至少兩種氧化物半導體層組合而構成的反交錯型薄膜電晶體。其中，在該顯示裝置中的像素部的周邊，設置有藉由由與像素電極層相同的材料形成的導電層而與形成在對置基板上的共同電極層電連接的焊盤部。藉由提供適合於在顯示面板中設置焊盤部的結構，可以實現本發明的目的之一，即：防止在各種顯示裝置中的起因於薄膜剝落的缺陷。

【英文】

A display device includes a pixel portion in which a pixel electrode layer is arranged in a matrix, and an inverted staggered thin film transistor having a combination of at least two kinds of oxide semiconductor layers with different amounts of oxygen is provided corresponding to the pixel electrode layer. In the periphery of the pixel portion in this display device, a pad portion is provided to be electrically connected to a common electrode layer formed on a counter substrate through a conductive layer made of the same material as the pixel electrode layer. One objection of our invention to prevent a defect due to separation of a thin film in various kinds of display devices is realized, by providing a structure suitable for a pad portion provided in a display panel.

圖式

圖 1A

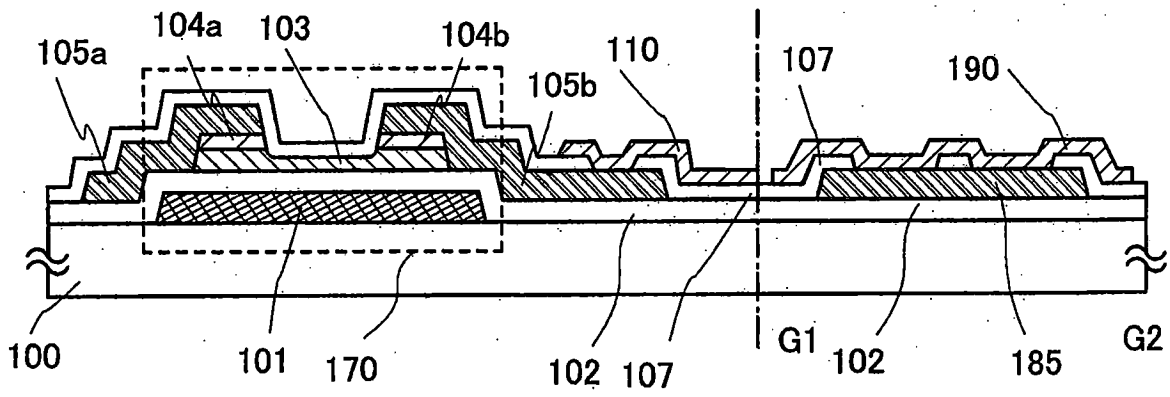

105a
104a
103
104b
110
105b
107
190
100
101
170
102
107
G1
102
185
G2

圖 1B

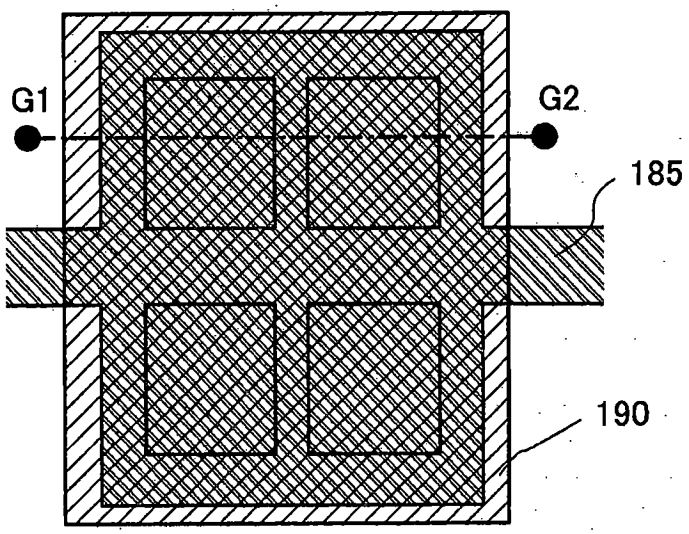

G1
G2
185
190

圖 2A

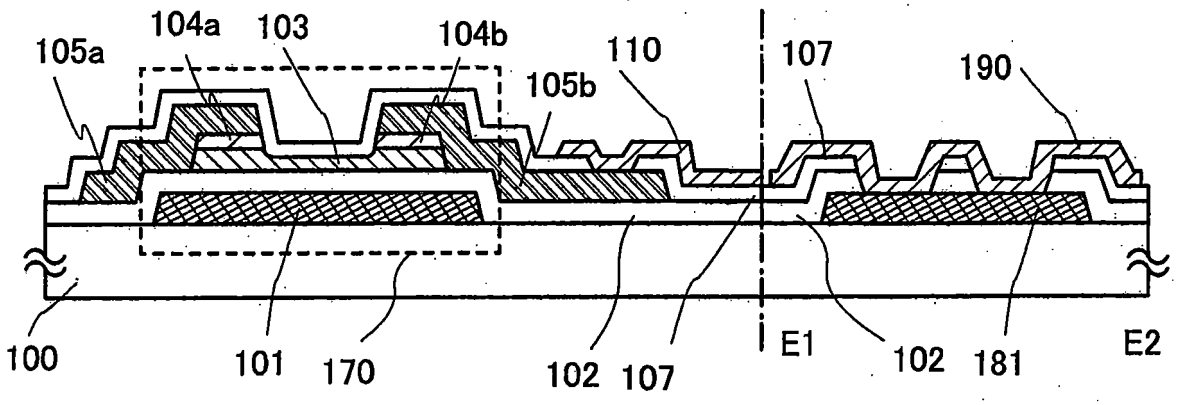

105a
104a
103
104b
105b
110
107
190
100
101
170
102
107
E1
102
181
E2

圖 2B

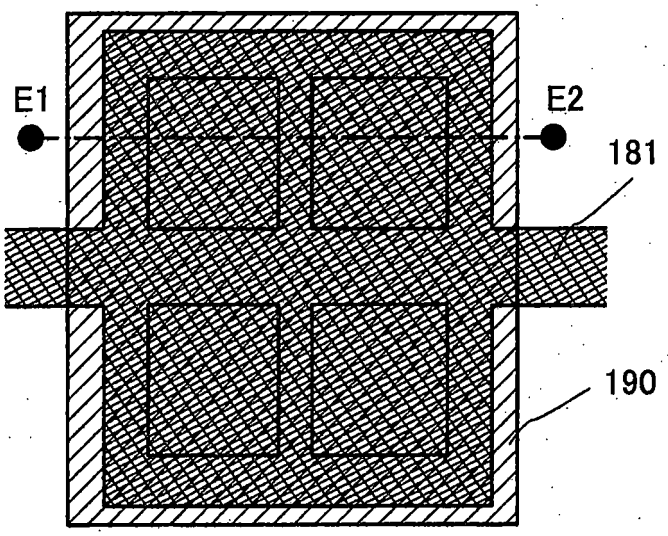

E1
E2
181
190

圖 3A

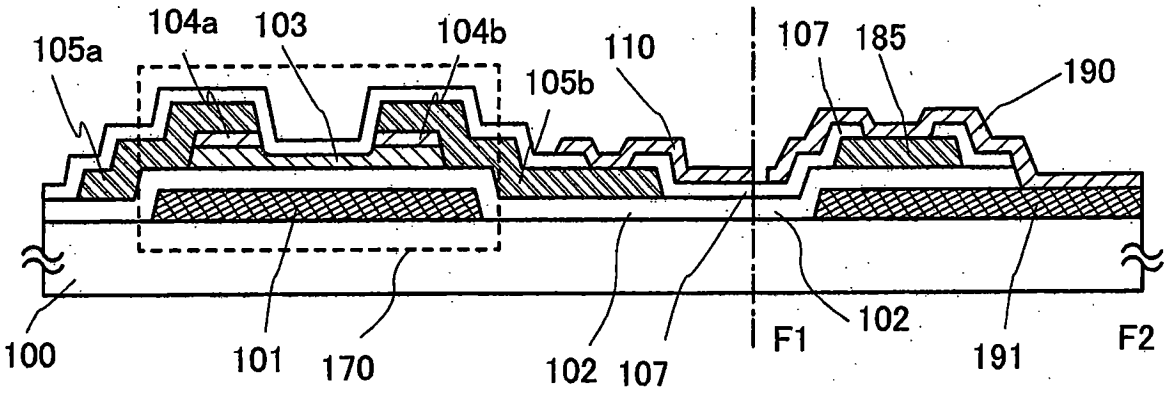
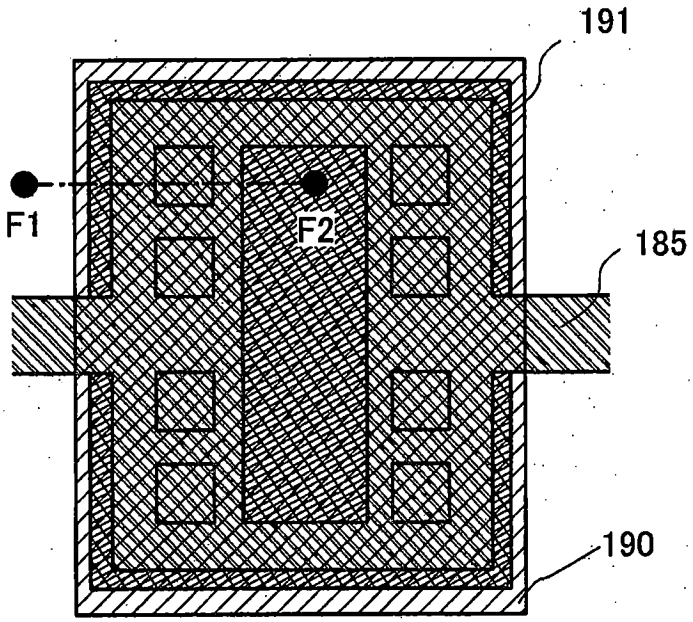

105a
104a
103
104b
110
105b
107
185
190
100
101
170
102
107
F1
102
191
F2

圖 3B


191
F1
F2
185
190

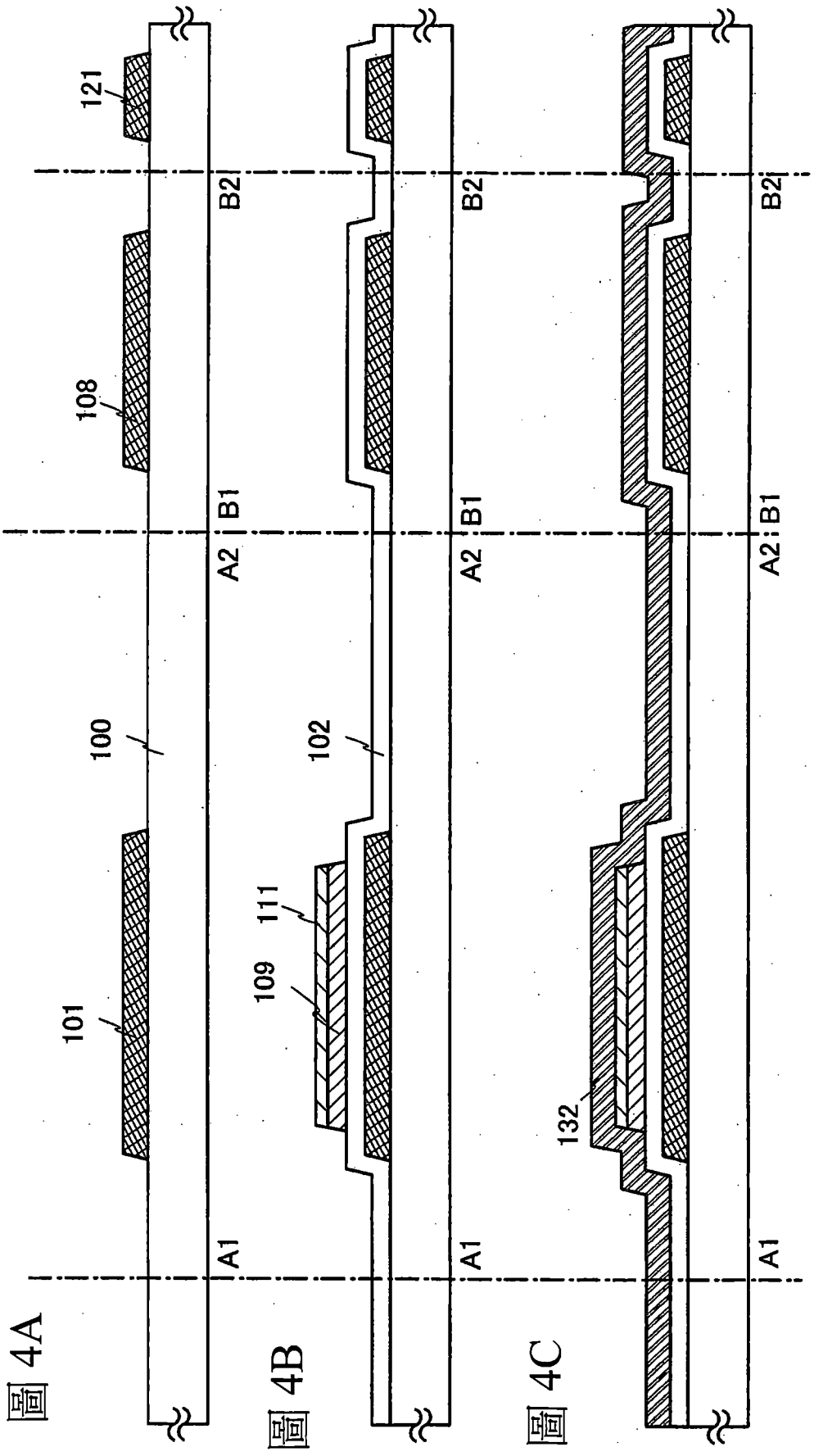


圖 4A

圖 4B

圖 4C

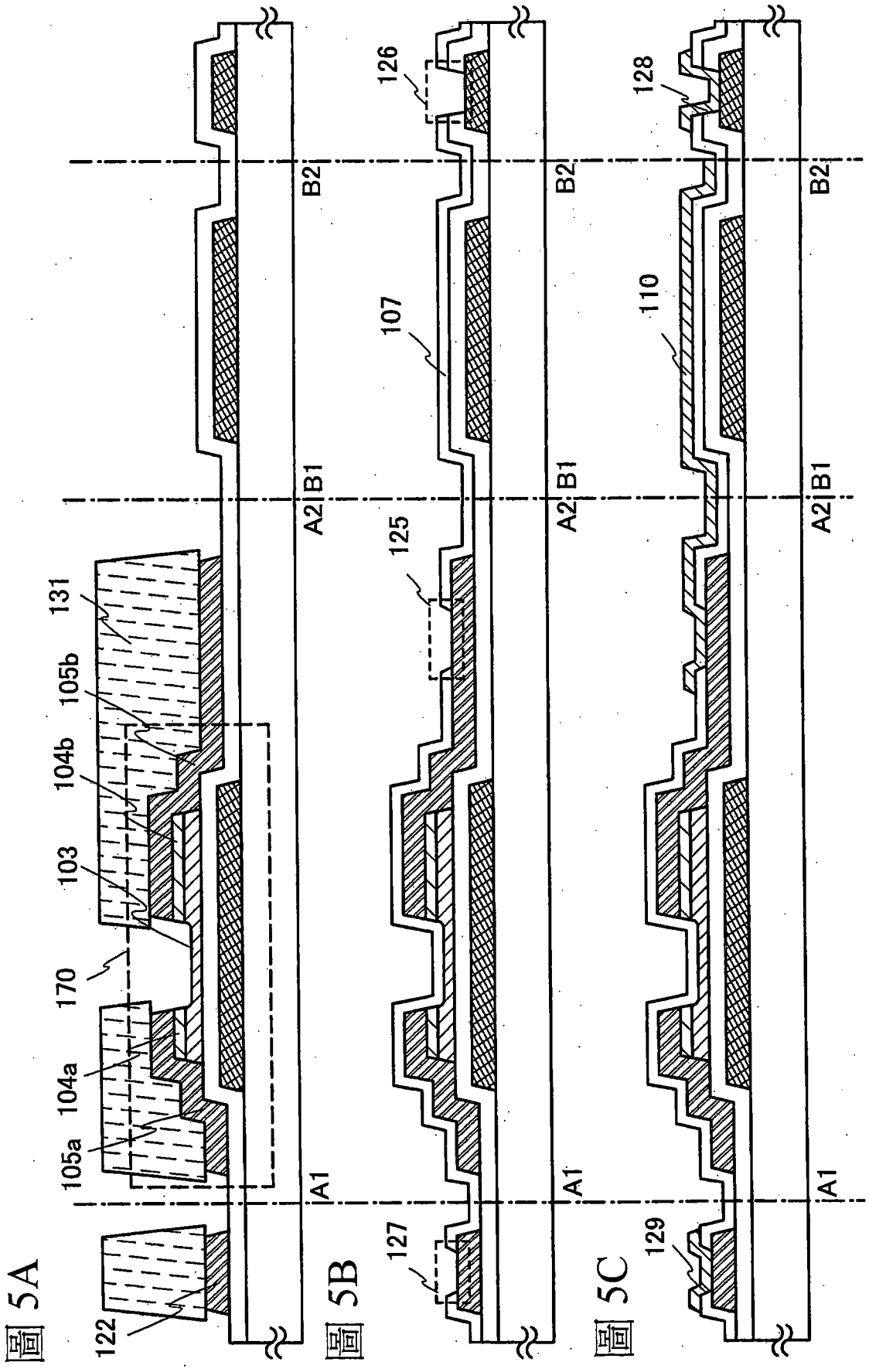

122
105a
104a
170
103
104b
105b
131
A1
A2
B1
B2
127
125
107
126
129
110
128

圖 5A

圖 5B

圖 5C

圖 6

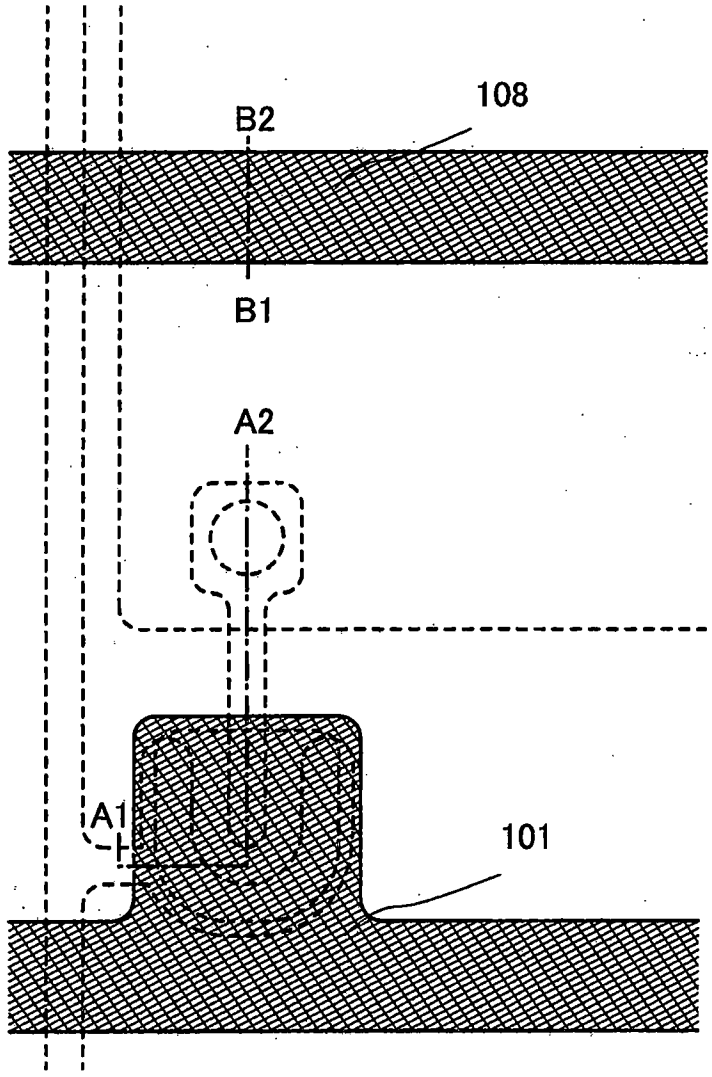


圖 7

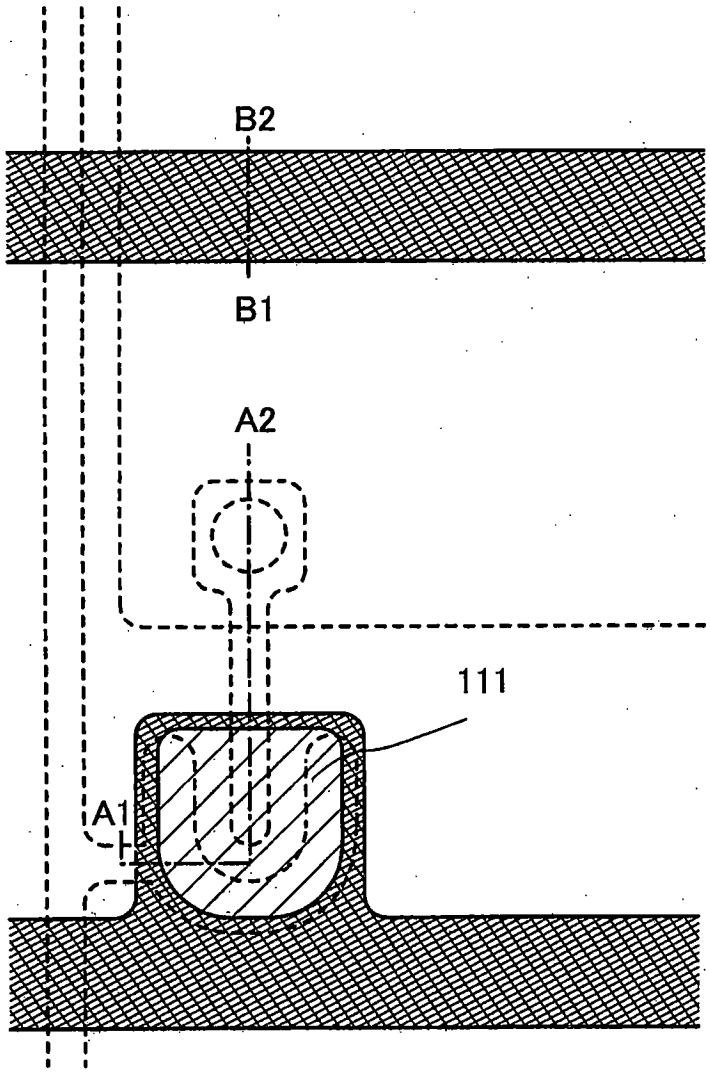


圖 8

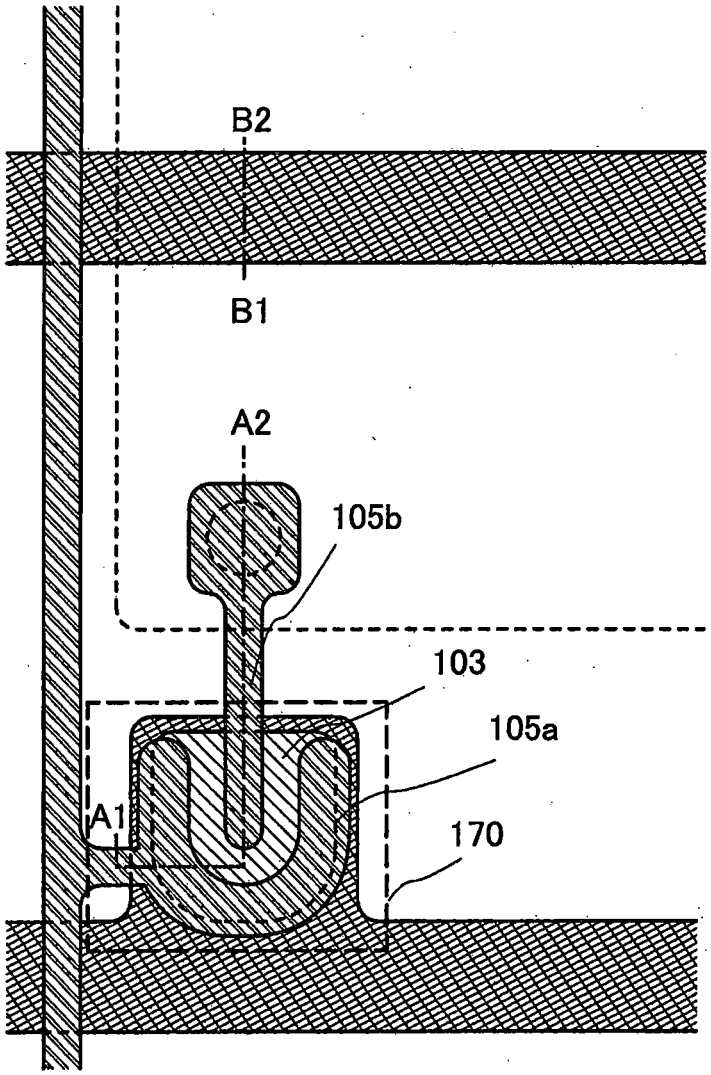


圖 9

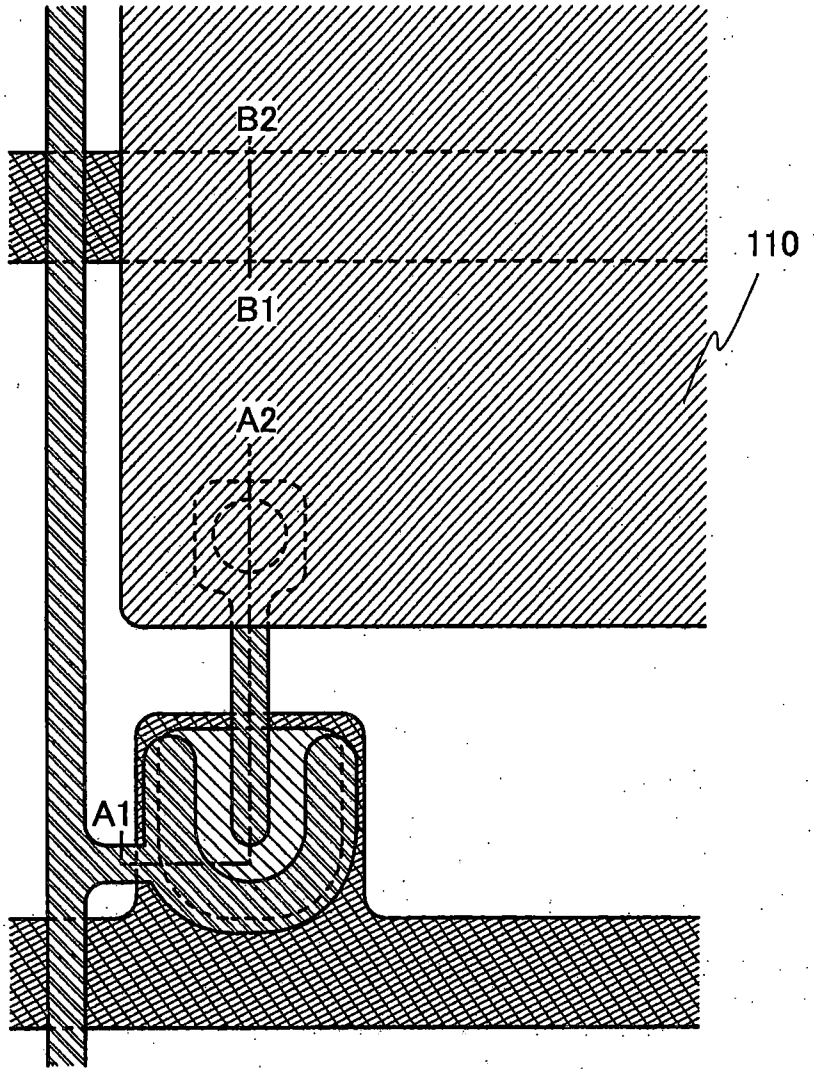


圖 10A

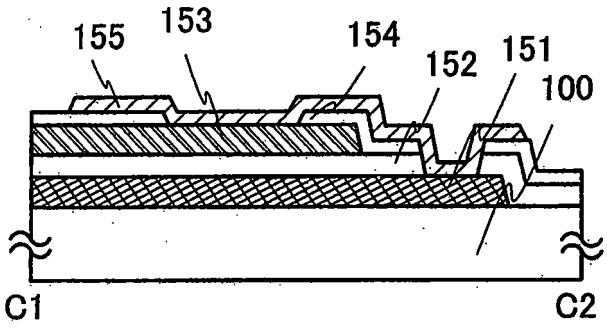


圖 10B

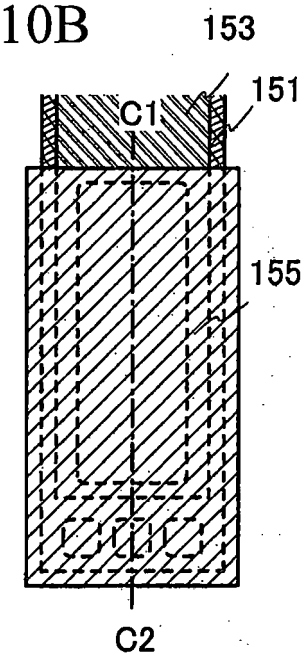


圖 10C

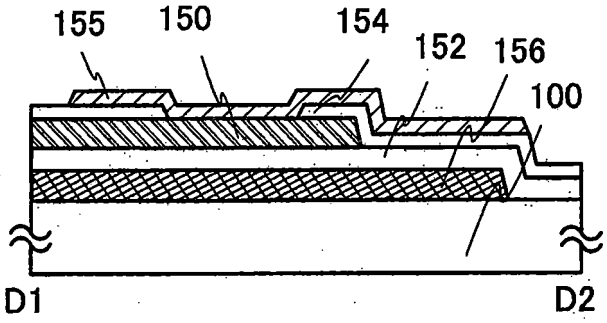


圖 10D

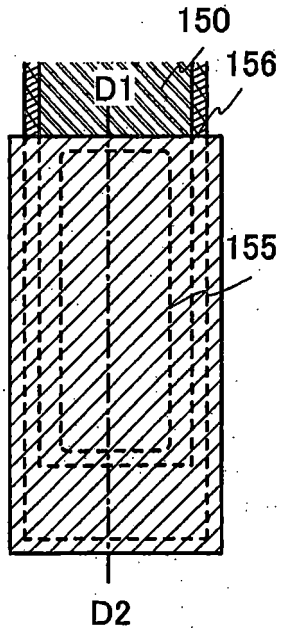


圖 11

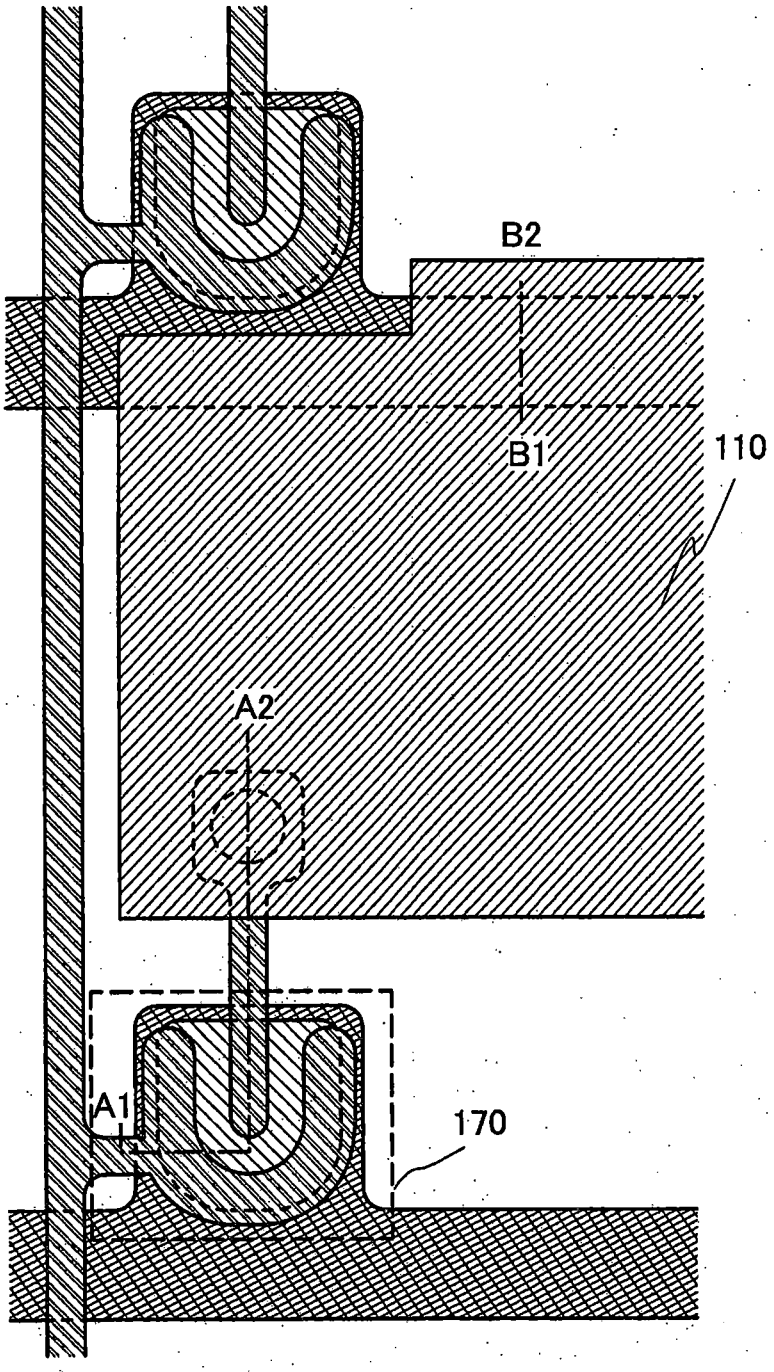


圖 13A

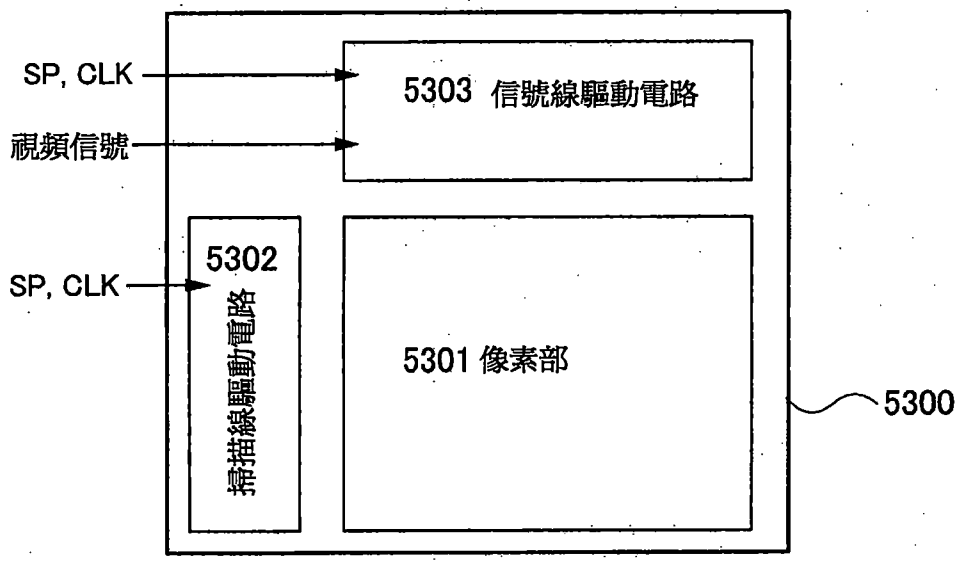
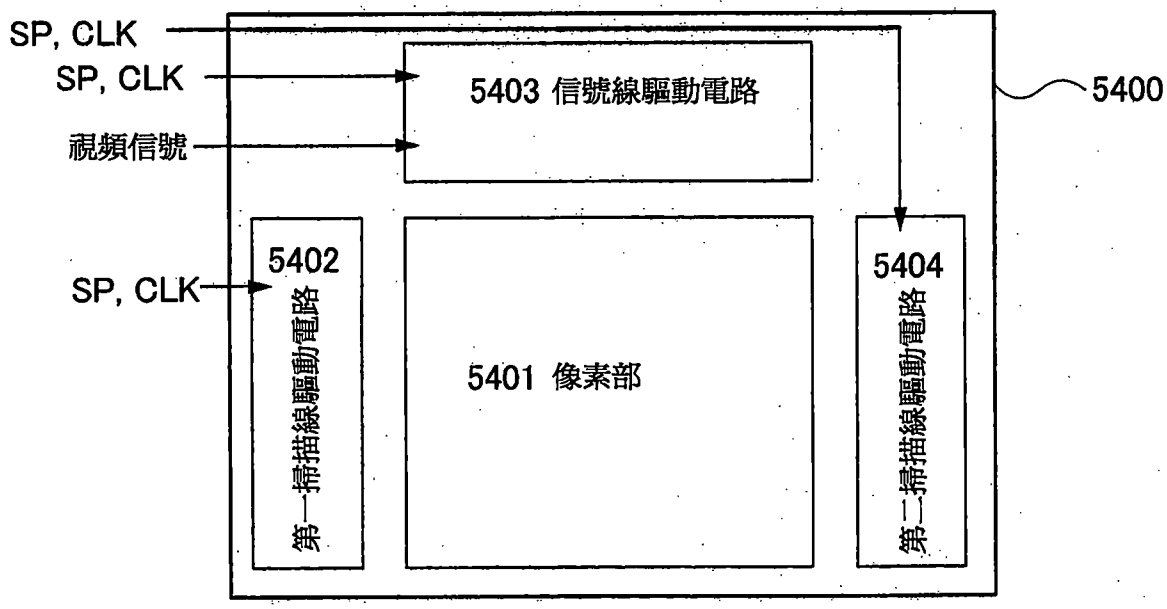

SP, CLK
視頻信號
5303 信號線驅動電路
SP, CLK
5302
掃描線驅動電路
5301 像素部
5300

圖 13B


SP, CLK
SP, CLK
視頻信號
5403 信號線驅動電路
5400
SP, CLK
5402
第一掃描線驅動電路
5401 像素部
5404
第二掃描線驅動電路

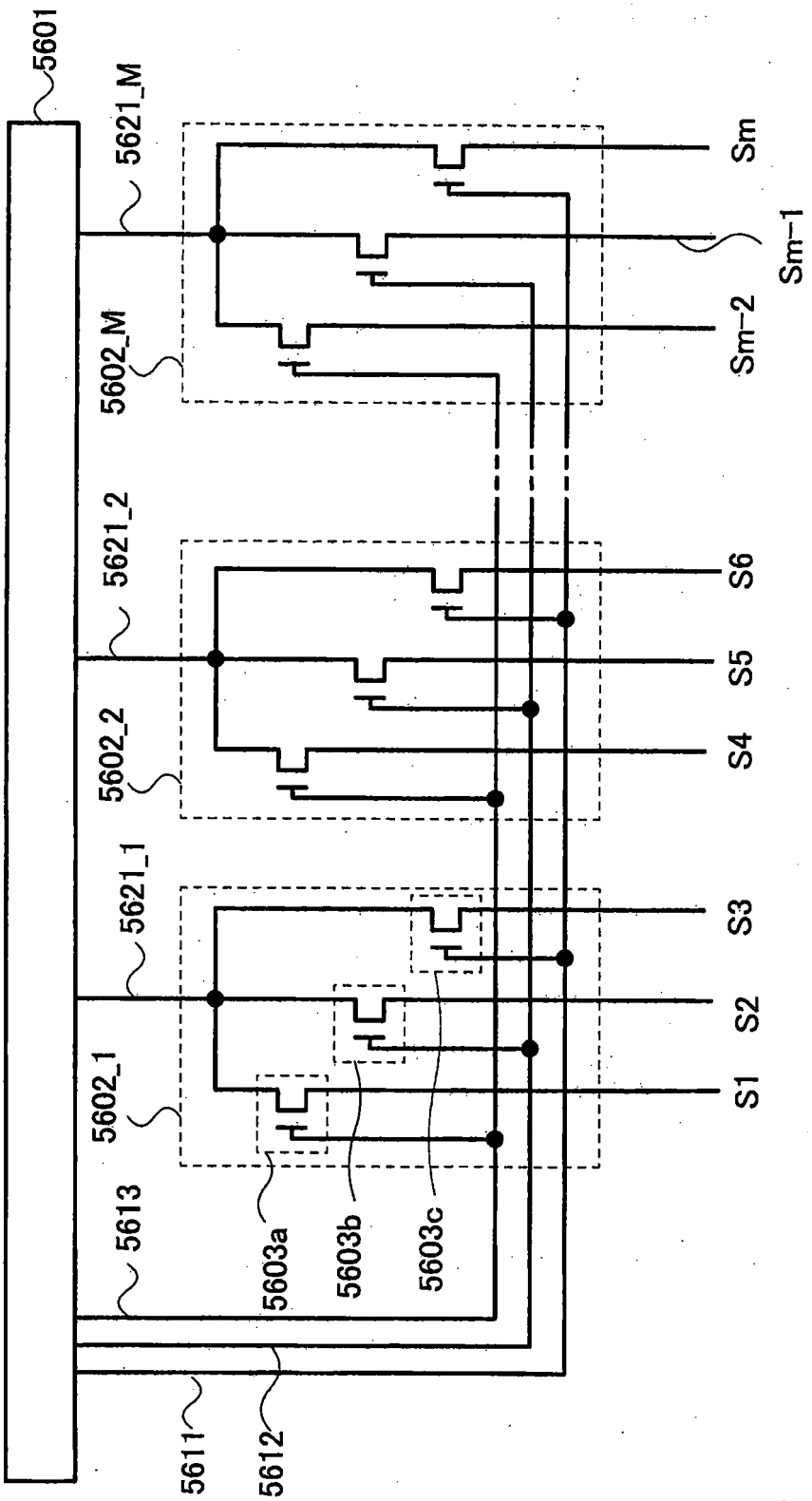

5601
5621_M
5602_M
5621_2
5602_2
5621_1
5602_1
5613
5611
5612
5603a
5603b
5603c
Sm
Sm-1
Sm-2
S6
S5
S4
S3
S2
S1

圖 14

圖 15

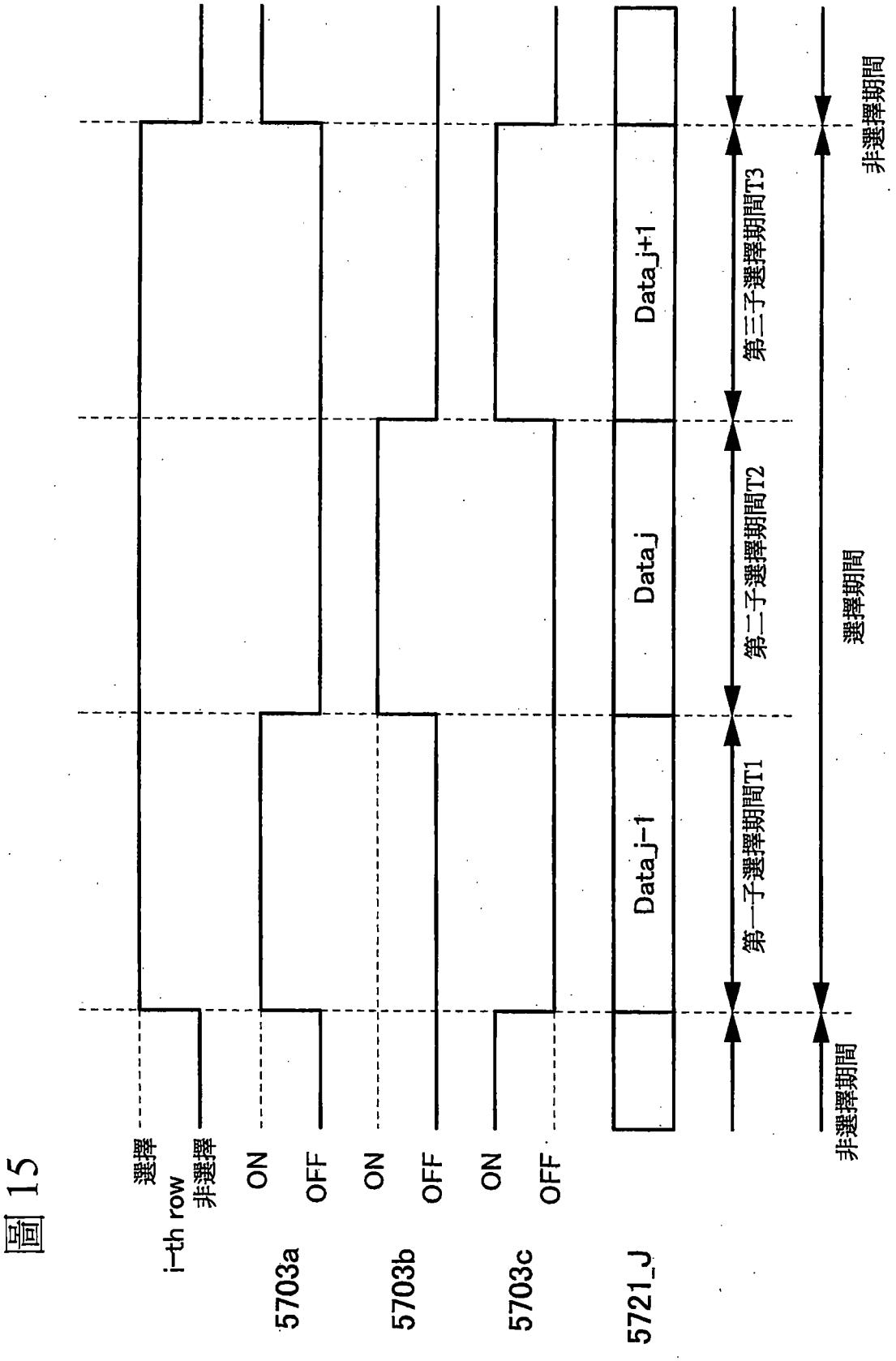

i-th row
選擇
非選擇
5703a
ON
OFF
5703b
ON
OFF
5703c
ON
OFF
5721_J
Data_j-1
Data_j
Data_j+1
第一子選擇期間T1
第二子選擇期間T2
第三子選擇期間T3
非選擇期間
選擇期間
非選擇期間

圖 16

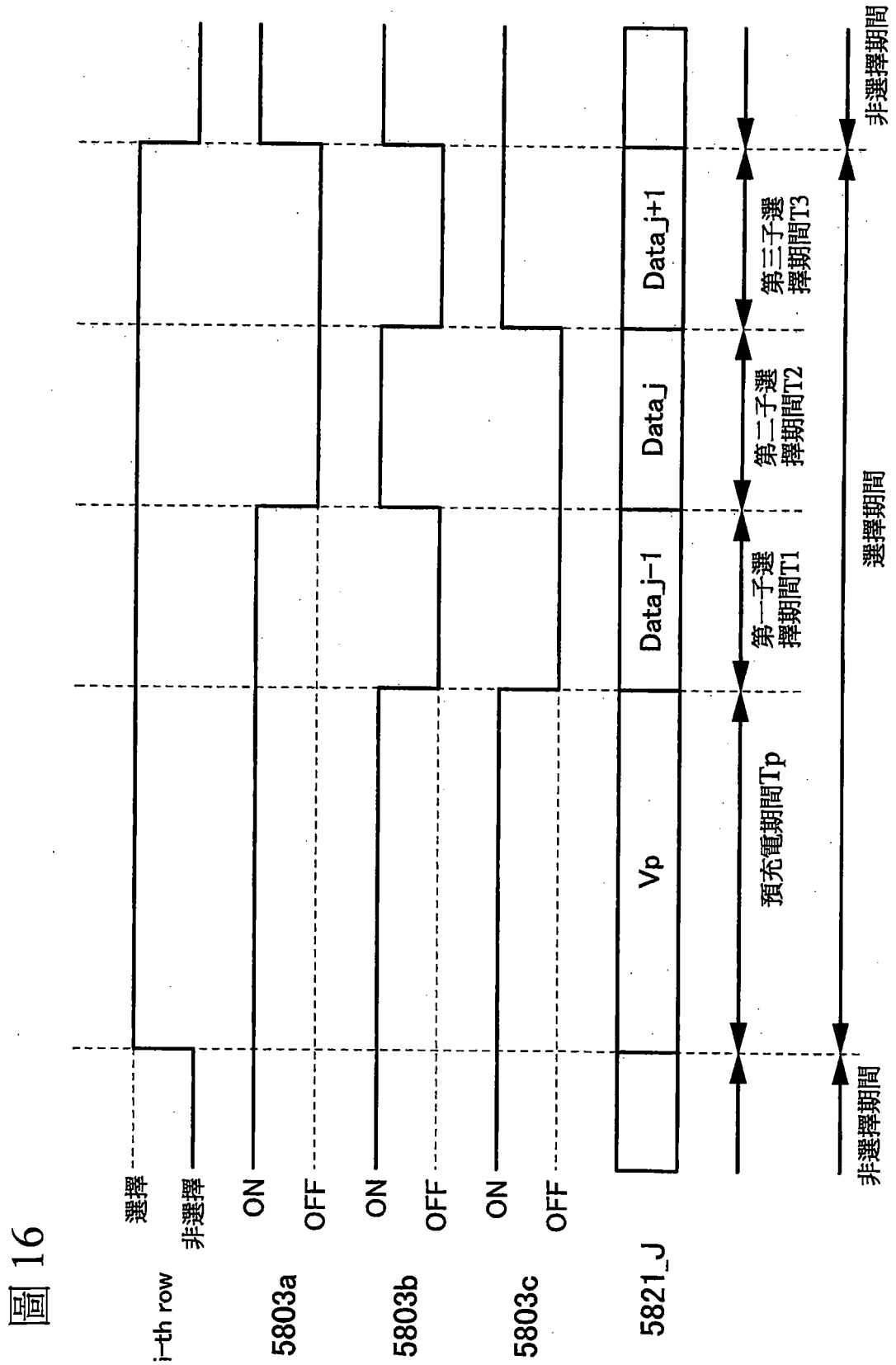

i-th row
選擇
非選擇
5803a
ON
OFF
5803b
ON
OFF
5803c
ON
OFF
5821_J
Vp
Data_j-1
Data_j
Data_j+1
預充電期間Tp
第一子選擇期間T1
第二子選擇期間T2
第三子選擇期間T3
選擇期間
非選擇期間
非選擇期間

圖 17

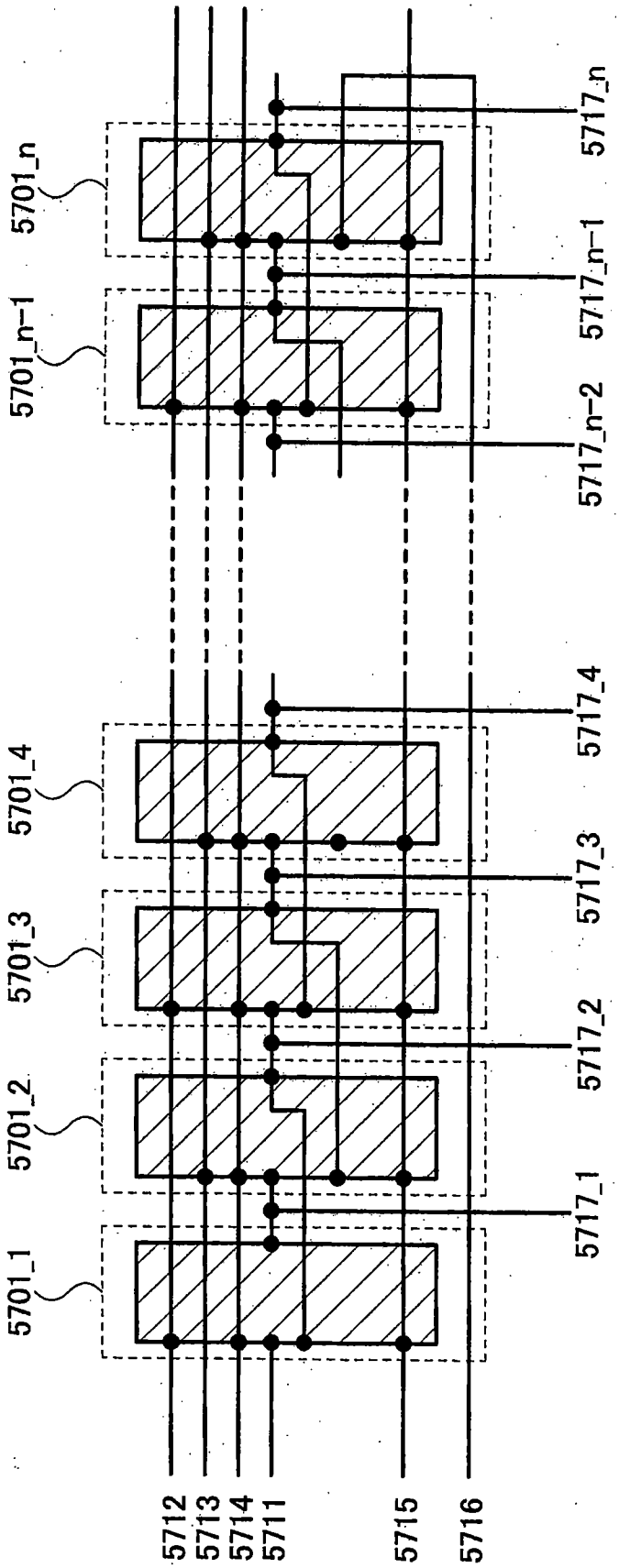

5701_1
5701_2
5701_3
5701_4
5701_n-1
5701_n
5711
5712
5713
5714
5715
5716
5717_1
5717_2
5717_3
5717_4
5717_n-2
5717_n-1
5717_n

圖 18

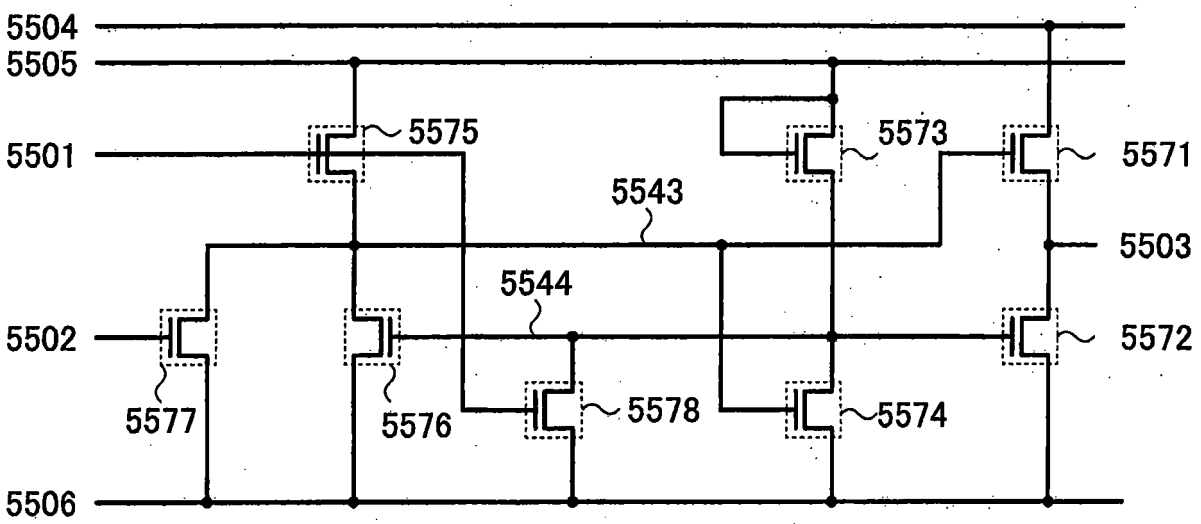

5504
5505
5501
5575
5573
5571
5543
5503
5544
5502
5572
5577
5576
5578
5574
5506

圖 19

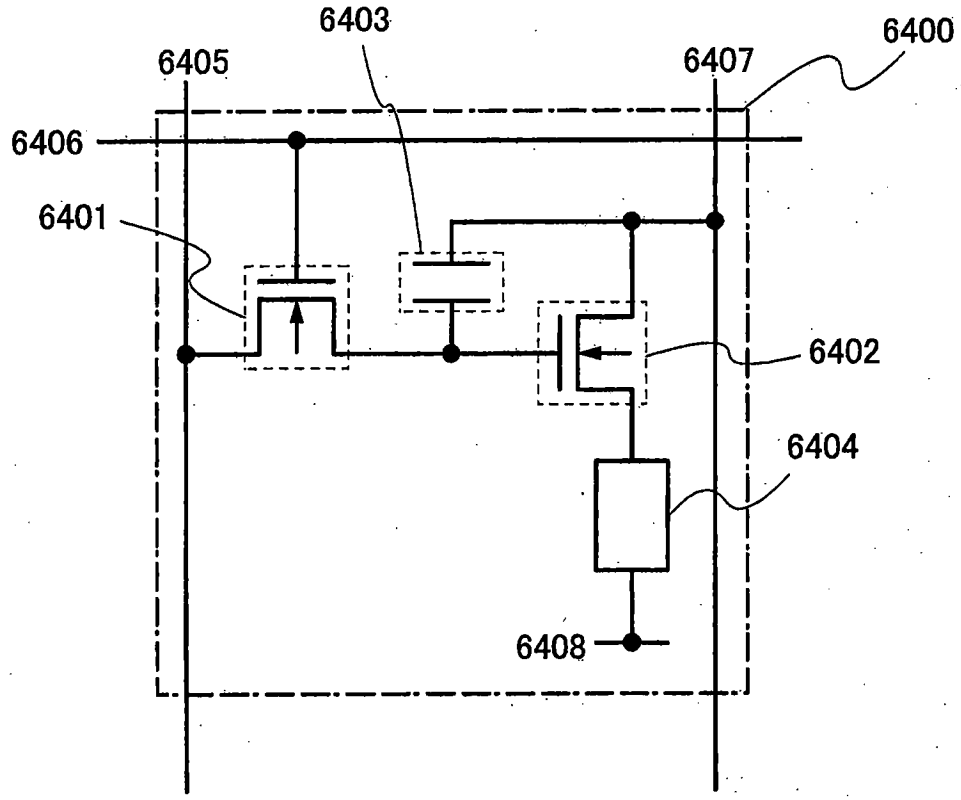


圖 20A

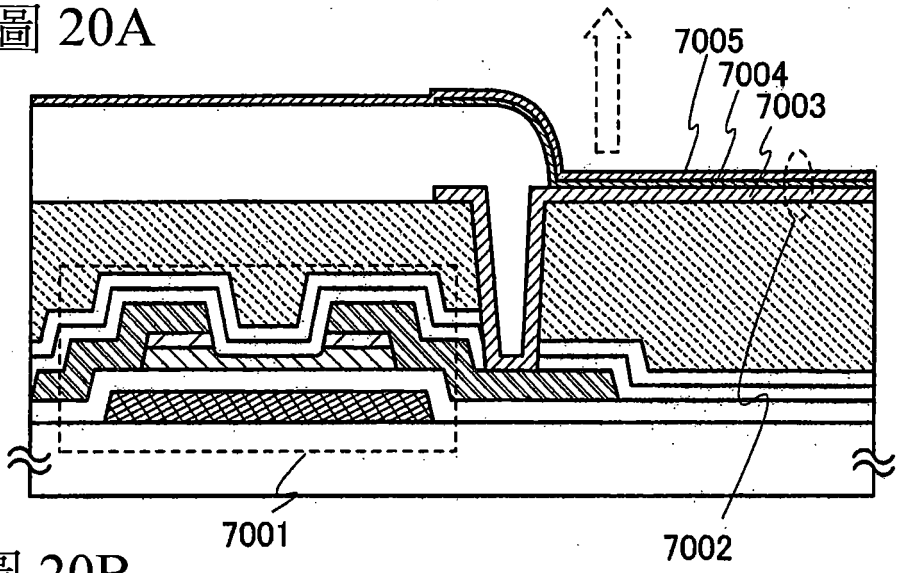


圖 20B

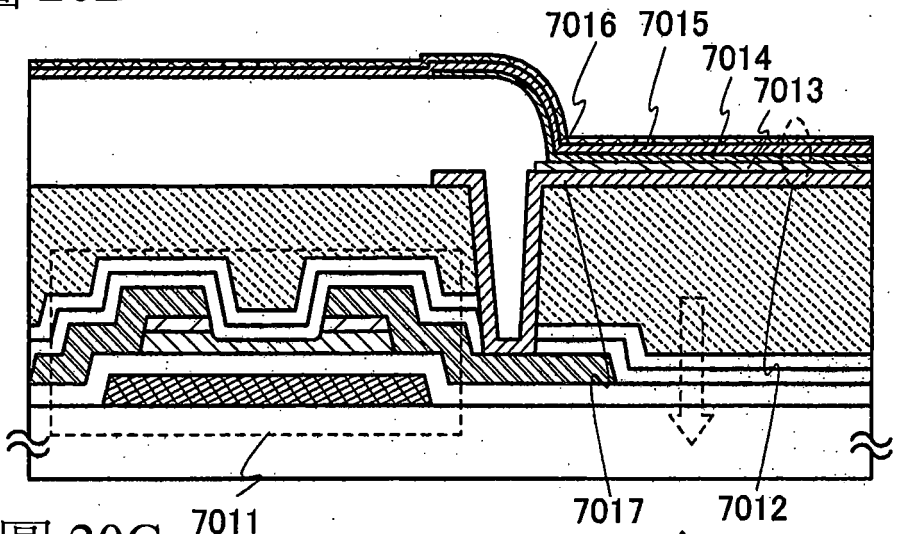
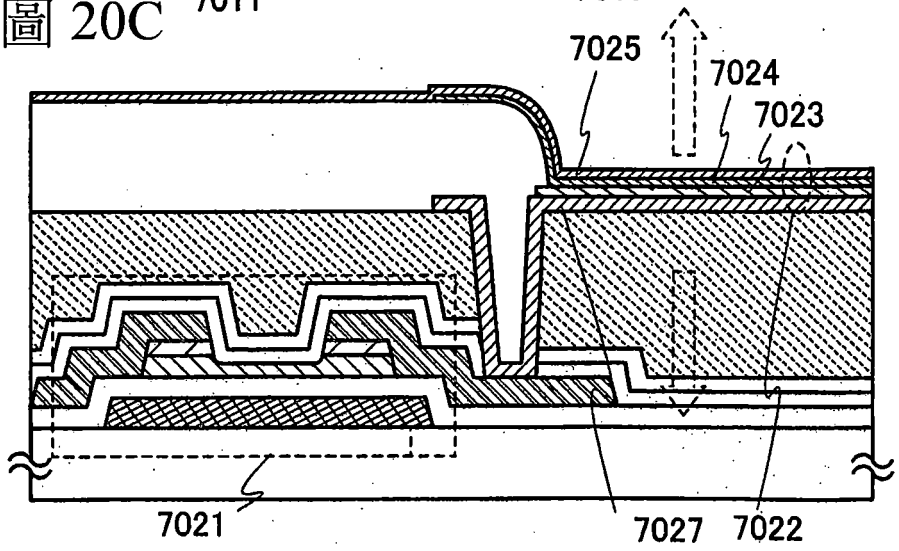


圖 20C



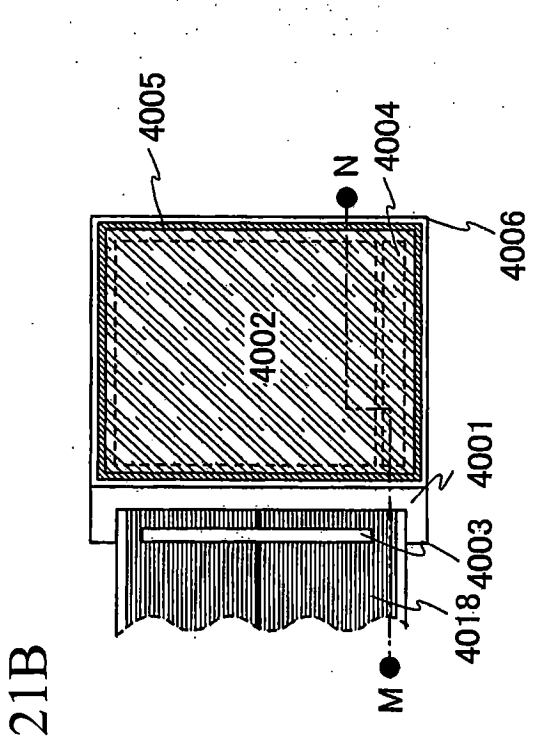


圖 21B

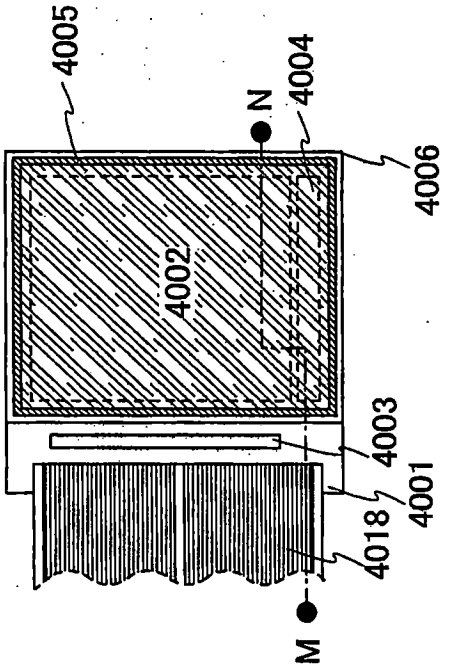


圖 21A

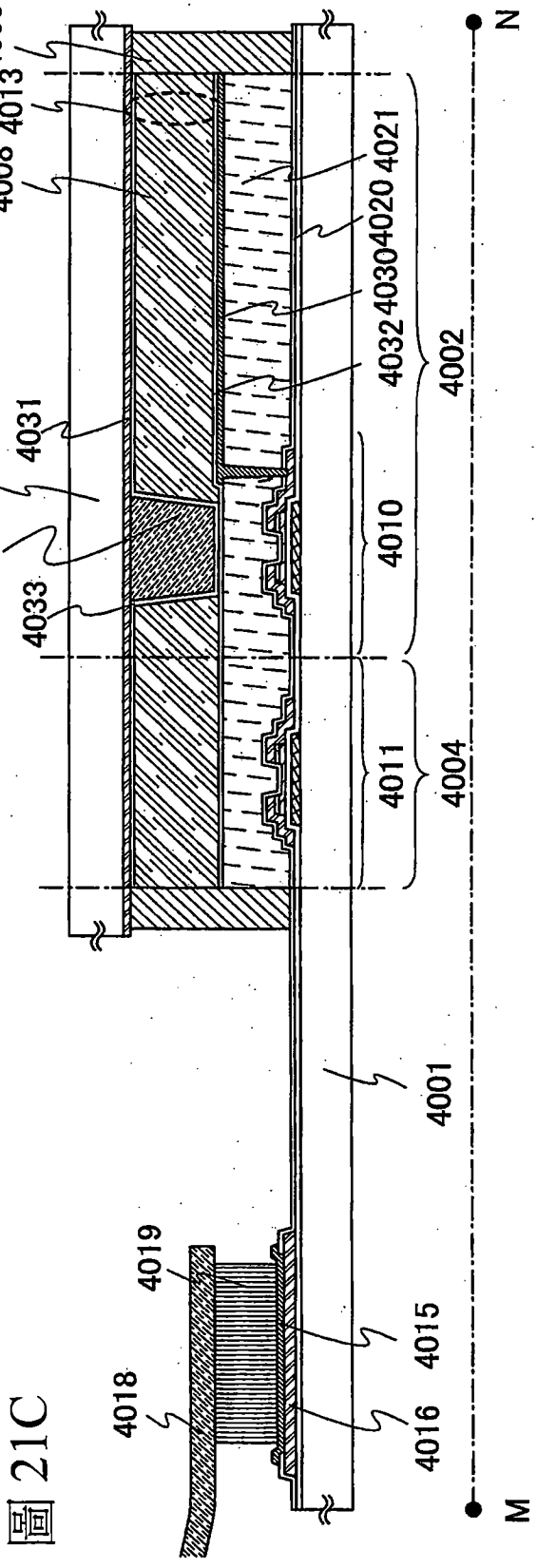


圖 21C

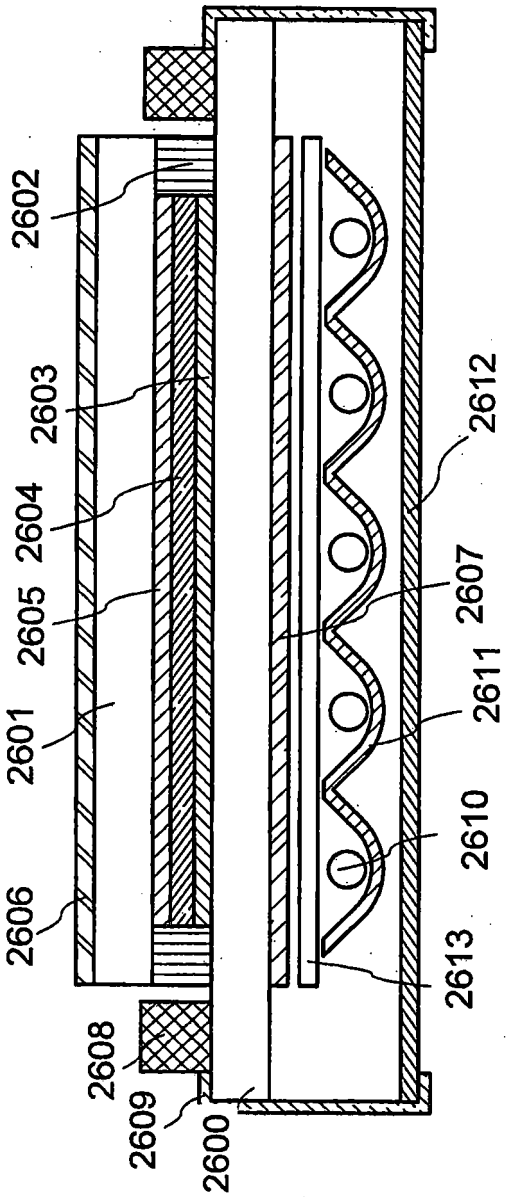

2602
2603
2604
2605
2601
2606
2608
2609
2600
2612
2607
2611
2610
2613

圖 22

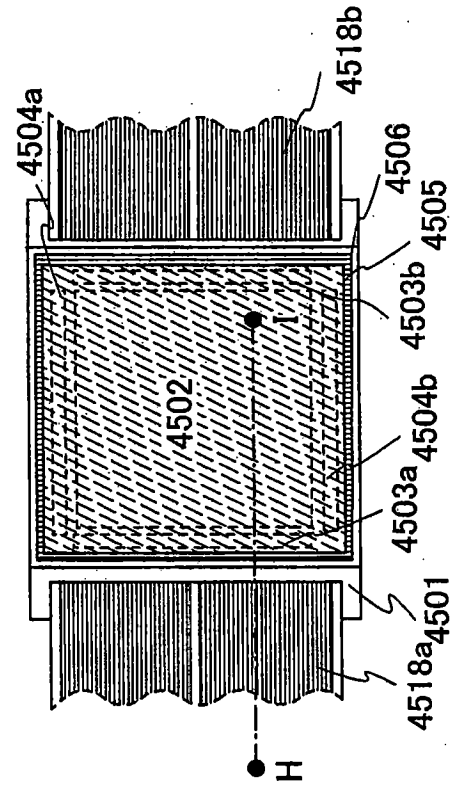

4504a
4518b
4506
4505
4503b
4504b
4503a
4501
4518a
4502
H

圖 23A

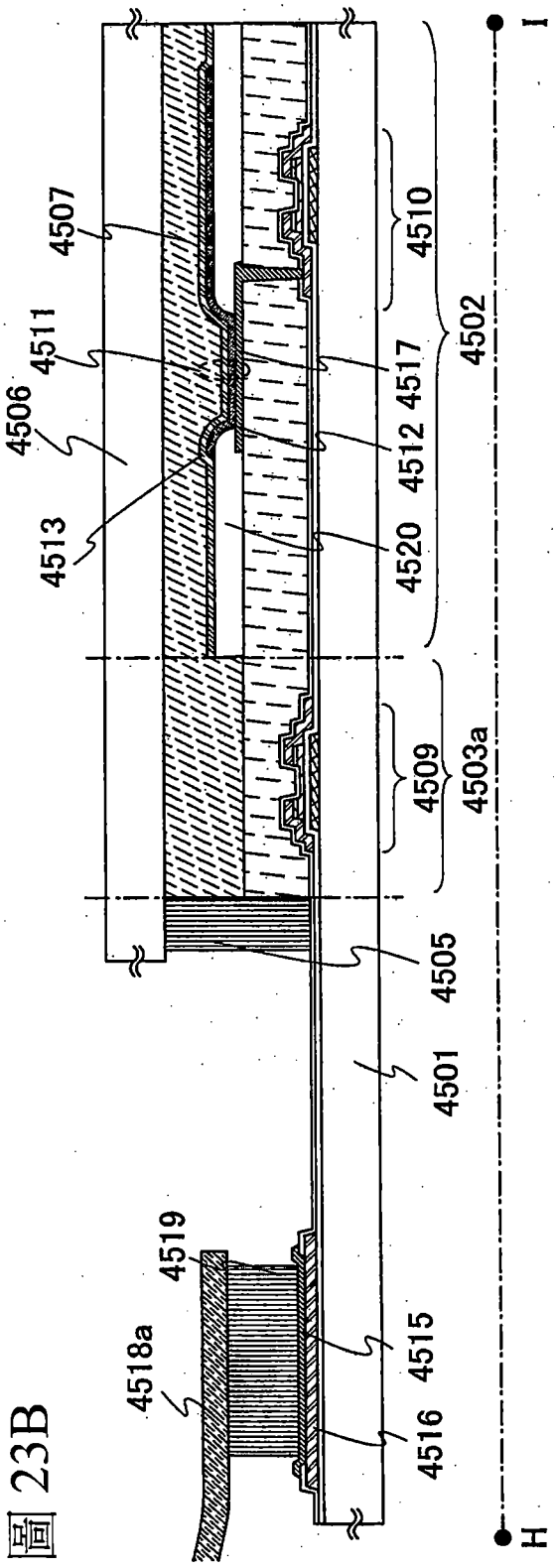

4507
4511
4506
4513
4510
4517
4512
4520
4502
4509
4503a
4505
4501
4519
4518a
4515
4516
H
I

圖 23B

圖 24A

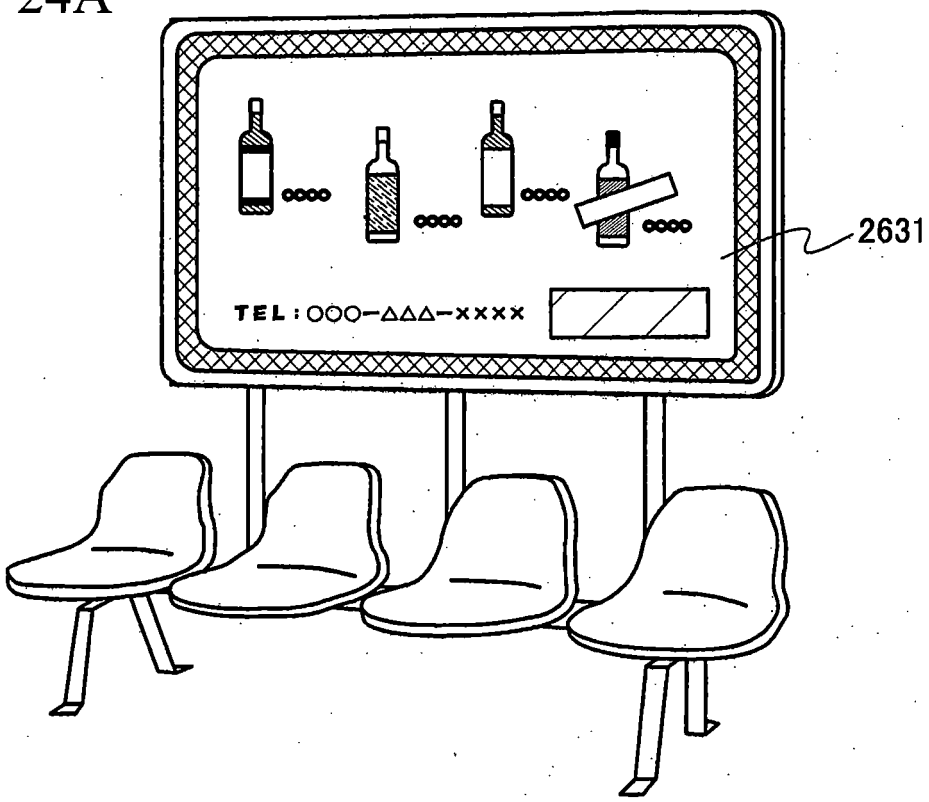


圖 24B

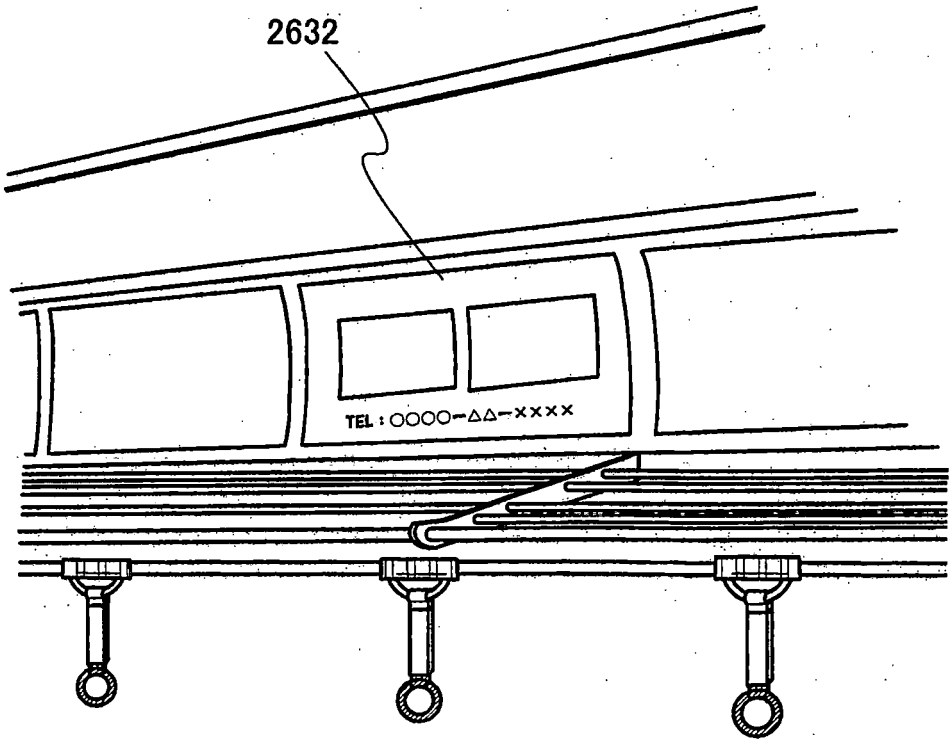


圖 25

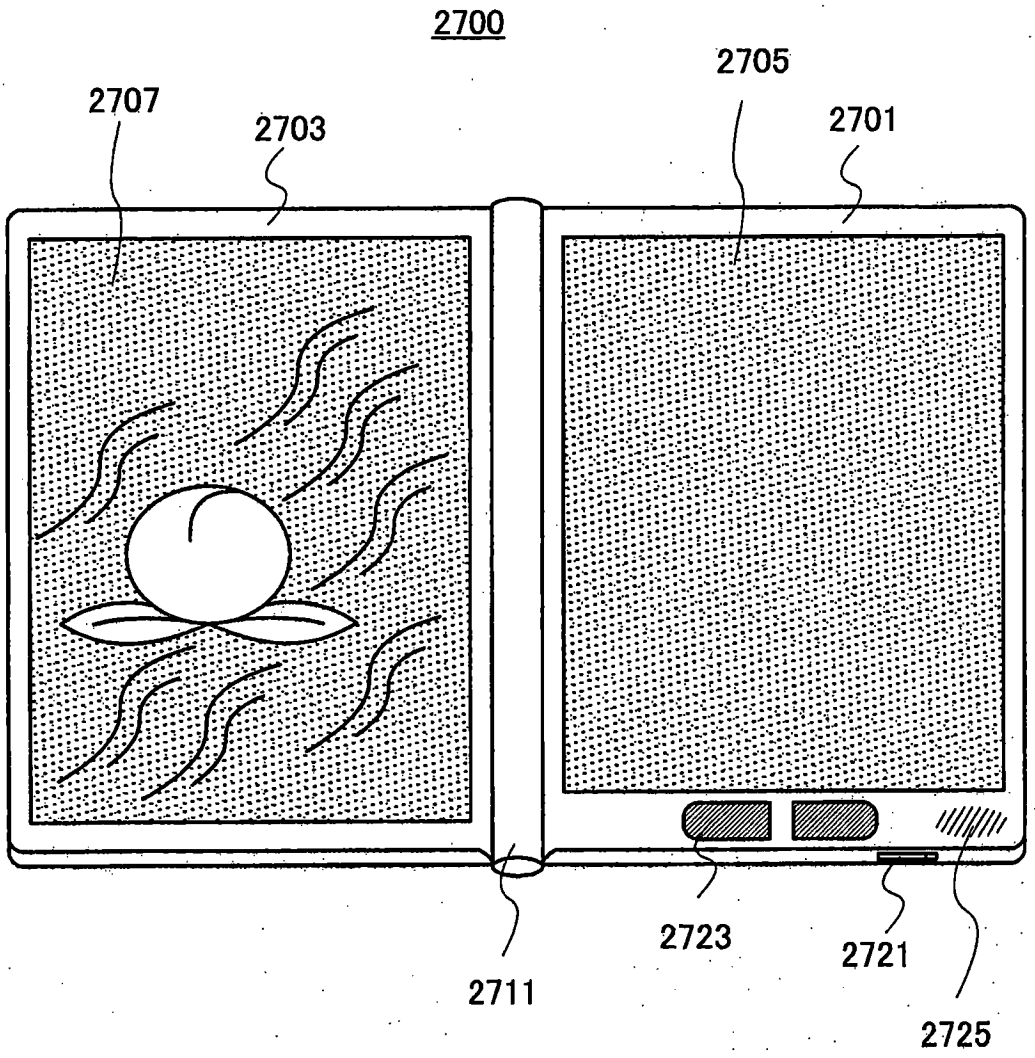


圖 27A

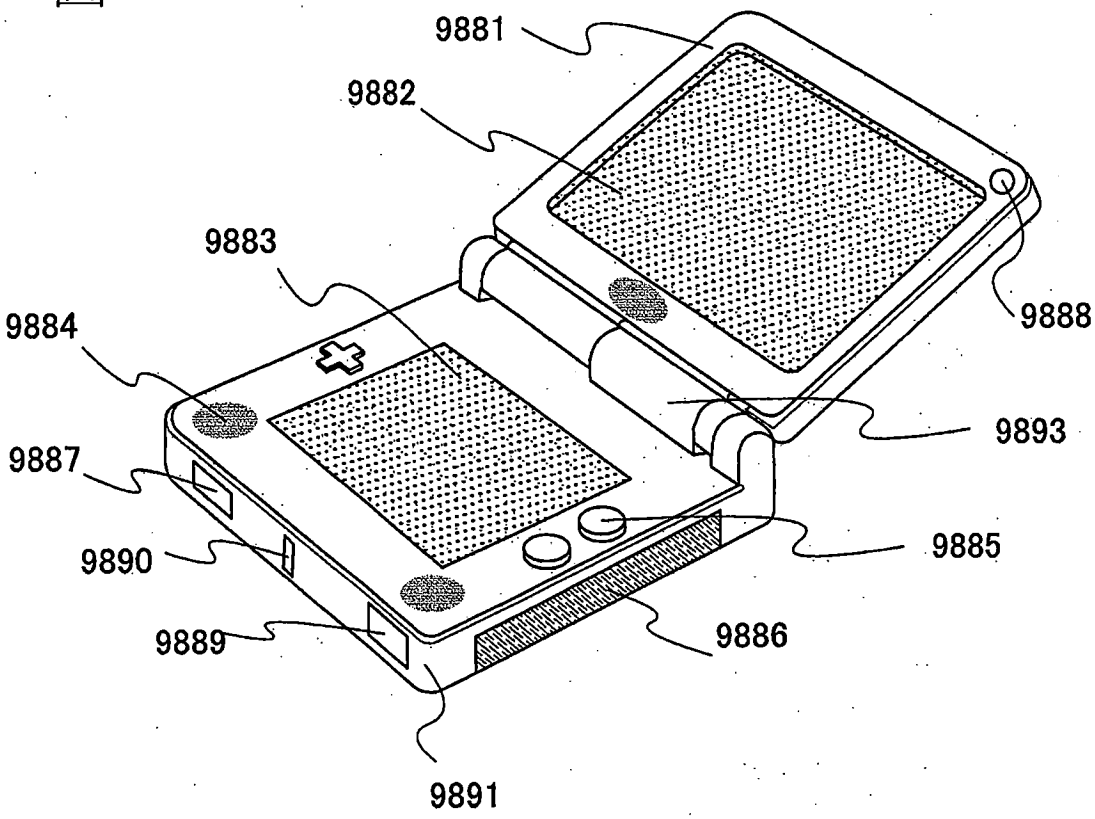

9881
9882
9883
9884
9887
9890
9889
9891
9886
9885
9893
9888

圖 27B

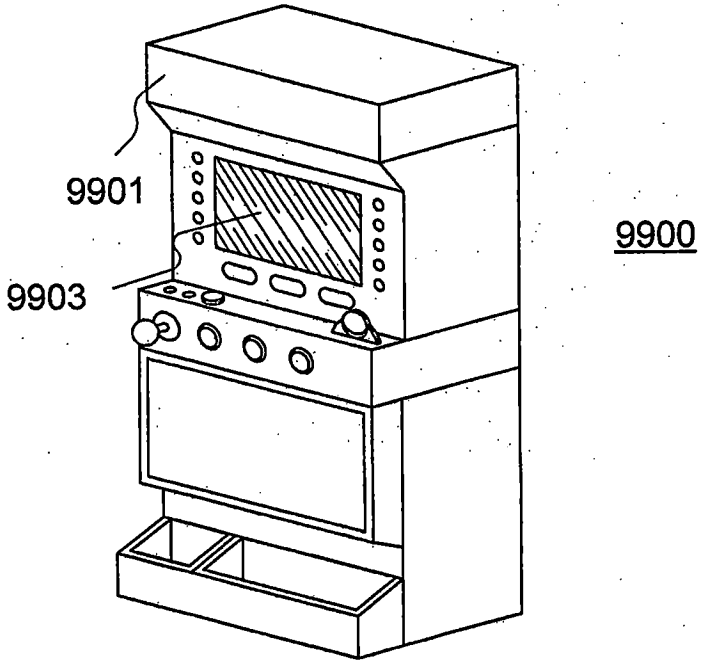

9901
9903
9900

圖 28

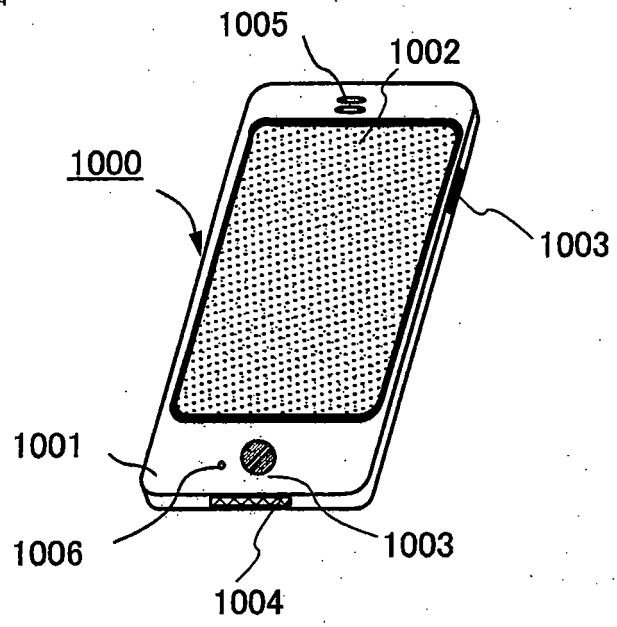


圖 29A

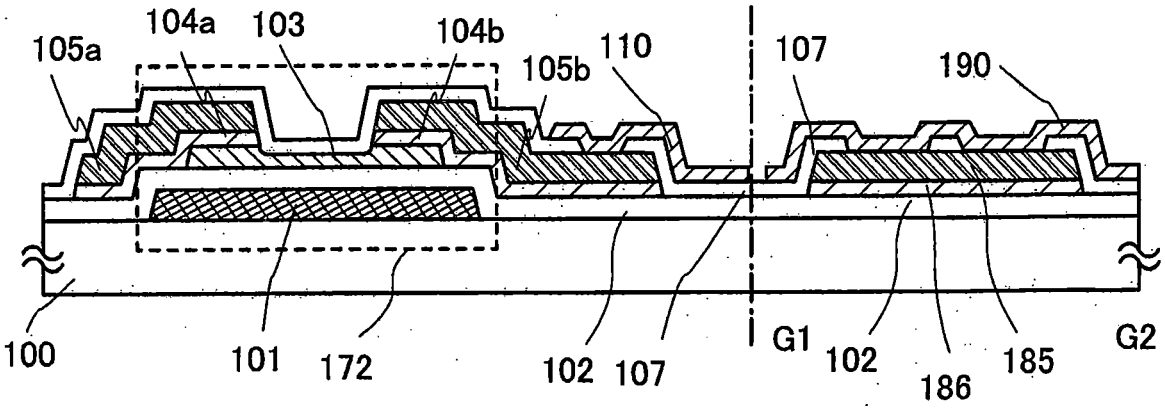

105a
104a
103
104b
105b
110
107
190
100
101
172
102
107
G1
102
186
185
G2

圖 29B

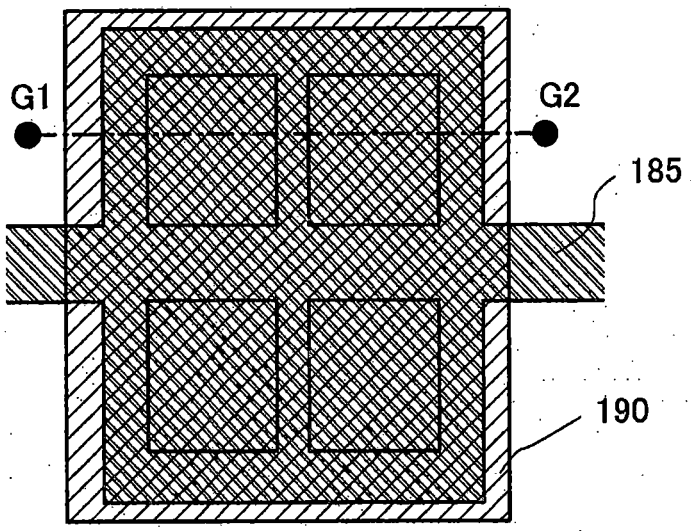

G1
G2
185
190

圖 30A

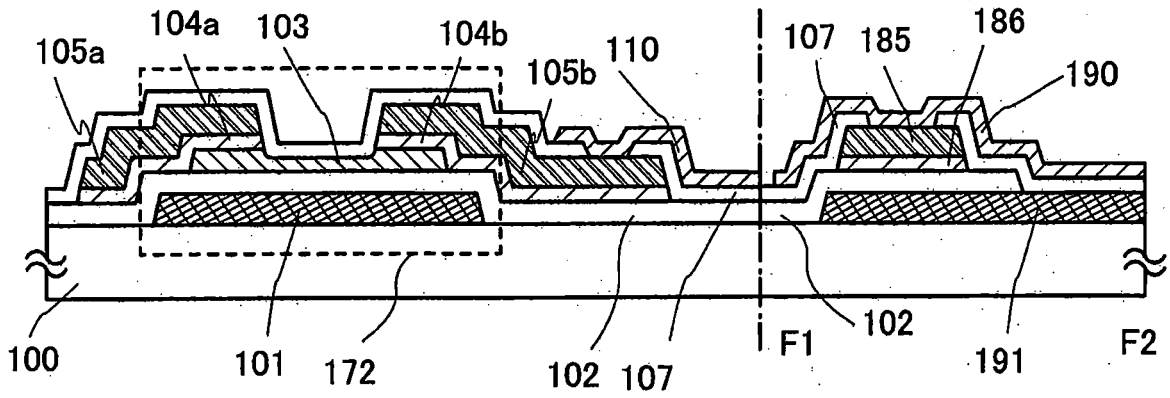

105a
104a
103
104b
105b
110
107
185
186
190
100
101
172
102
107
F1
102
191
F2

圖 30B

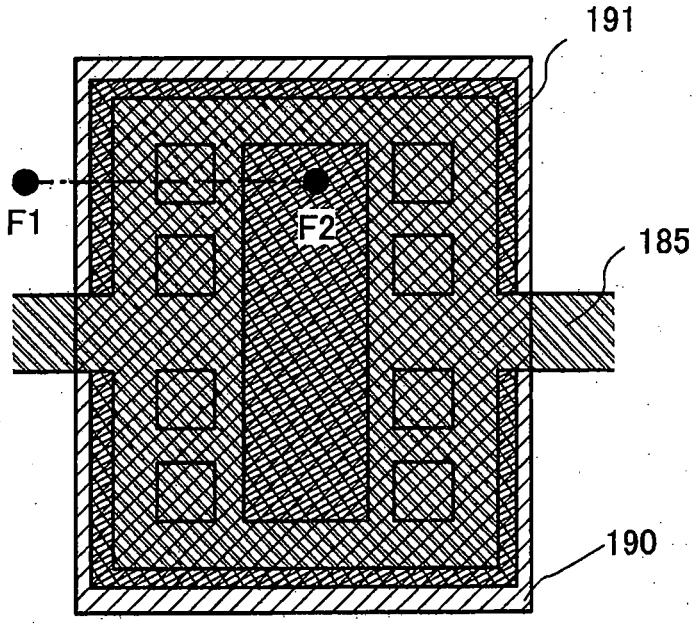

191
F1
F2
185
190

圖 31A

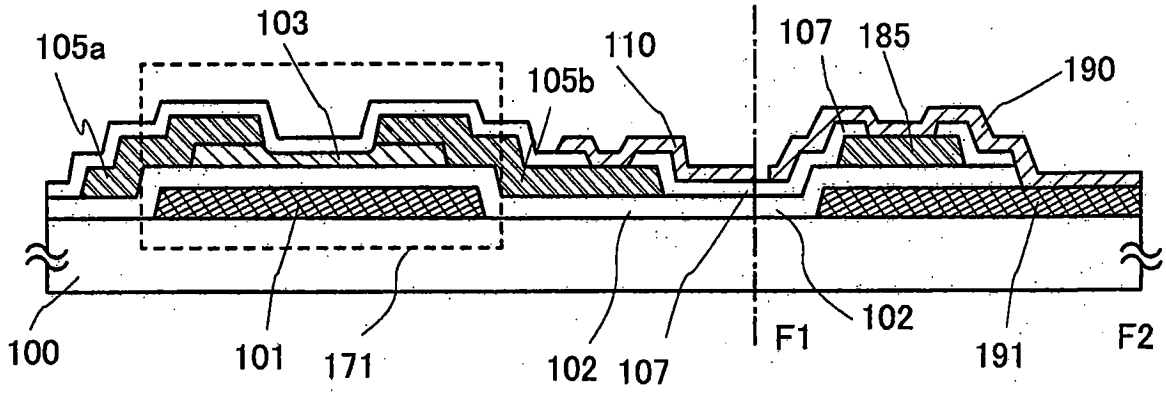
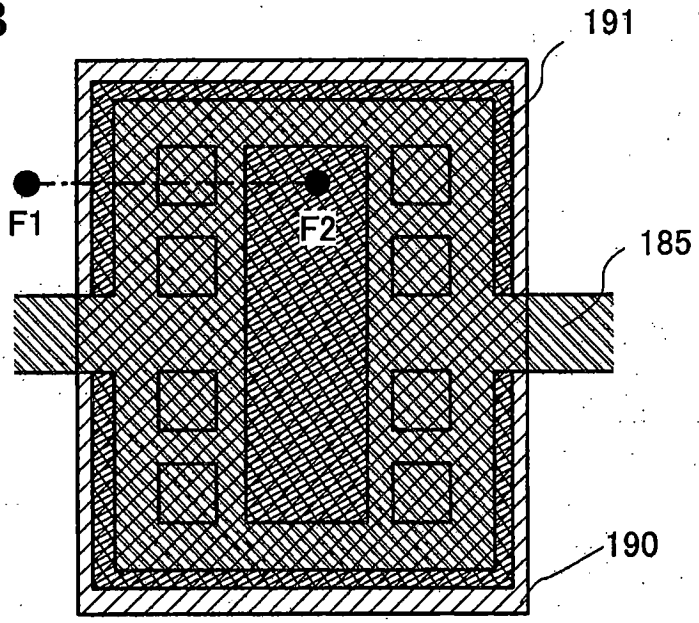

105a
103
110
105b
107
185
190
100
101
171
102
107
F1
102
191
F2

圖 31B


191
F1
F2
185
190

【代表圖】

【本案指定代表圖】：第(1A)圖。

【本代表圖之符號簡單說明】：

100：基板

101：閘極電極層

102：閘極絕緣層

103：半導體層

104a：源區或汲區

104b：源區或汲區

105a：源極電極層或汲極電極層

105b：源極電極層或汲極電極層

107：保護絕緣層

110：像素電極層

170：薄膜電晶體

185：共同電位線

190：共同電極層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

第 106128289 號　　民國 106 年 11 月 15 日修正

申請專利範圍

1.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

第一導電層；

前述第一導電層上方的第一絕緣層；

前述第一絕緣層上方的第二導電層；

前述第二導電層上方的第二絕緣層；以及

前述第二絕緣層上方的第三導電層；

前述第三導電層，通過前述第二絕緣層的第一開口與前述第二導電層電連接；

前述第三導電層，通過前述第一絕緣層的第二開口、前述第二導電層的第三開口、前述第二絕緣層的第四開口與前述第一導電層電連接；

前述第二導電層具有比前述第三導電層的端部還延伸的區域；

從上方觀察前述連接部時，前述區域的線寬比前述第二開口的長邊方向的寬度還小。

2.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

第一導電層；

前述第一導電層上方的第一絕緣層；

前述第一絕緣層上方的第二導電層；

前述第二導電層上方的第二絕緣層；以及

前述第二絕緣層上方的第三導電層；

前述第三導電層，通過前述第二絕緣層的第一開口與前述第二導電層電連接；

前述第三導電層，通過前述第一絕緣層的第二開口、前述第二導電層的第三開口、前述第二絕緣層的第四開口與前述第一導電層電連接；

從上方觀察前述連接部時，前述第一開口的長邊方向的寬度比前述第二開口的長邊方向的寬度還小。

3.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

第一導電層；

前述第一導電層上方的第一絕緣層；

前述第一絕緣層上方的第二導電層；

前述第二導電層上方的第二絕緣層；以及

前述第二絕緣層上方的第三導電層；

前述第三導電層，通過前述第二絕緣層的第一開口與前述第二導電層電連接；

前述第三導電層，通過前述第一絕緣層的第二開口、前述第二導電層的第三開口、前述第二絕緣層的第四開口與前述第一導電層電連接；

前述第三導電層，通過導電性粒子與外部連接端子電連接；

前述第二導電層具有：與前述第三導電層重疊的第一區域、比前述第三導電層的端部還延伸的第二區域；

從上方觀察前述連接部時，前述第二區域的線寬比前

述第二開口的長邊方向的寬度及前述第一區域的線寬還小。

4.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

第一導電層；

前述第一導電層上方的第一絕緣層；

前述第一絕緣層上方的第二導電層；

前述第二導電層上方的第二絕緣層；以及

前述第二絕緣層上方的第三導電層；

前述第三導電層，通過前述第二絕緣層的第一開口及前述第二絕緣層的第五開口與前述第二導電層電連接；

前述第三導電層，通過前述第一絕緣層的第二開口、前述第二導電層的第三開口、前述第二絕緣層的第四開口與前述第一導電層電連接；

前述第二導電層具有比前述第三導電層的端部還延伸的區域；

從上方觀察前述連接部時，

前述區域的短邊方向的寬度比前述第二開口的長邊方向的寬度還小；

在前述區域的長邊方向，前述第二至第四開口具有：位於前述第一開口與前述第五開口之間的區域。

5.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

第一導電層；

前述第一導電層上方的第一絕緣層；

前述第一絕緣層上方的第二導電層；

前述第二導電層上方的第二絕緣層；以及

前述第二絕緣層上方的第三導電層；

前述第三導電層，通過前述第二絕緣層的第一開口與前述第二導電層電連接；

前述第三導電層，通過前述第一絕緣層的第二開口、前述第二導電層的第三開口、前述第二絕緣層的第四開口與前述第一導電層電連接；

前述第二導電層具有比前述第三導電層的端部還延伸的區域；

從上方觀察前述連接部時，前述區域的線寬比前述第二開口的長邊方向的寬度還小；

該顯示裝置具有以 FFS 模式驅動的機能。

6.一種顯示裝置，具有：設於像素部外側的連接部；

前述連接部具有：

具有與前述像素部的閘極佈線相同材料的第一導電層；

前述第一導電層上方的閘極絕緣層；

前述閘極絕緣層上方的，具有與前述像素部的源極佈線相同材料的第二導電層；

前述第二導電層上方的絕緣層；以及

前述絕緣層上方的，具有透光性的第三導電層；

前述第三導電層，通過前述絕緣層的第一開口與前述

第二導電層電連接；

前述第三導電層，通過前述閘極絕緣層的第二開口、前述第二導電層的第三開口、前述絕緣層的第四開口與前述第一導電層電連接；

前述第二導電層具有比前述第三導電層的端部還延伸的區域；

從上方觀察前述連接部時，前述區域的線寬比前述第二開口的長邊方向的寬度還小。