



(21) 申請案號：099112513

(22) 申請日：中華民國 99 (2010) 年 04 月 21 日

(51) Int. Cl. : **H03L7/099 (2006.01)**

(71) 申請人：立錡科技股份有限公司 (中華民國) RICHTEK TECHNOLOGY CORP (TW)
新竹縣竹北市台元街 20 號 5 樓

(72) 發明人：呂紹鴻 LU, SHAO HUNG (TW) ; 陳曜洲 CHEN, ISAAC Y (TW)

(74) 代理人：黃重智

申請實體審查：有 申請專利範圍項數：12 項 圖式數：7 共 20 頁

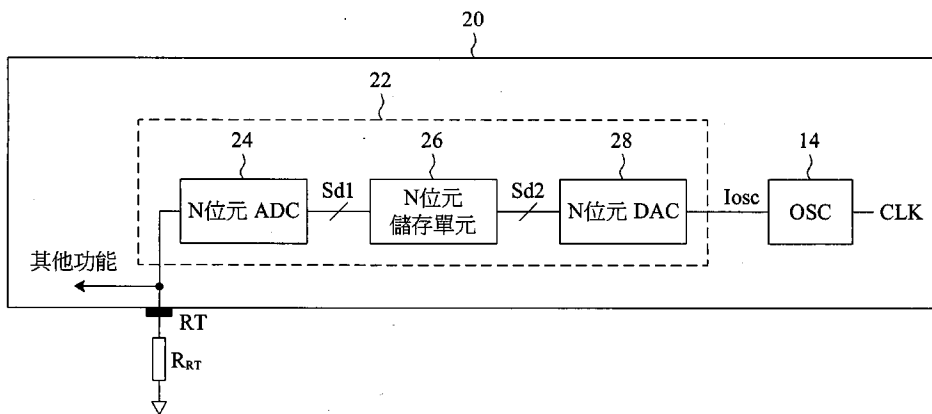
(54) 名稱

積體電路的頻率設定電路及方法

FREQUENCY SETTING CIRCUIT AND METHOD FOR AN INTEGRATED CIRCUIT

(57) 摘要

一種積體電路的頻率設定電路，在頻率設定期間偵測該積體電路之一接腳上的電壓，據以決定頻率設定信號供設定該積體電路中振盪器提供的時脈頻率。在完成頻率設定後，該頻率設定電路儲存及維持該頻率設定信號，停止偵測該接腳，以使該接腳可以用來實現其他功能。



14：振盪器

20：電源積體電路

22：頻率設定電路

24：類比數位轉換器

26：儲存單元

28：數位類比轉換器

六、發明說明：

【發明所屬之技術領域】

本發明係有關一種積體電路的頻率設定電路及方法，特別是關於一種使用數位電路實現的頻率設定電路及方法。

【先前技術】

習知的積體電路的頻率設定電路及方法，如圖 1 所示，積體電路 10 具有接腳 RT 供連接外部的電阻 R_{RT} ，頻率設定電路 12 根據電阻 R_{RT} 的電阻值決定頻率設定信號 I_{osc} ，振盪器 14 根據頻率設定信號 I_{osc} 決定時脈 CLK 的頻率

$$F_{clk}=k1 \times I_{osc}, \quad \text{公式 1}$$

其中 $k1$ 為比例係數。頻率設定電路 12 包括運算放大器 16、電晶體 M1 以及由電晶體 M2 及 M3 組成的電流鏡 18。運算放大器 16 及電晶體 M1 與電阻 R_{RT} 組成電壓電流轉換器，將電壓 V_{ref} 轉換為電流

$$I_{RT}=V_{ref}/R_{RT}, \quad \text{公式 2}$$

電流鏡 18 鏡射電流 I_{RT} 產生頻率設定信號

$$I_{osc}=N \times I_{RT}, \quad \text{公式 3}$$

其中 N 為電晶體 $M2$ 及 $M3$ 的尺寸比。將公式 2 及公式 3 代入公式 1 可得

$$F_{clk} = k_1 \times N \times V_{ref} / R_{RT}, \quad \text{公式 4}$$

因此，頻率 F_{clk} 與電阻值 R_{RT} 具有反比關係，其關係曲線如圖 2 所示。

在圖 1 所示的這類設計中，要從積體電路 10 的外部設定時脈 CLK 的頻率 F_{clk} ，需要一支接腳 RT ，而且要維持設定的頻率 F_{clk} 需要持續使用接腳 RT 。隨著積體電路的功能的增加，其接腳越來越不敷使用，特別是低接腳數的積體電路，因此有越來越多讓多項功能共用一支接腳的技術被提出來，例如美國專利號 7,196,589 使用一支接腳實現頻率設定及頻率同步。

【發明內容】

本發明的目的之一，在於提出一種能與其他功能共用同一支接腳的頻率設定電路及方法。

本發明的目的之一，在於提出一種使用數位電路實現應用於積體電路的頻率設定電路及方法。

根據本發明，一種積體電路的頻率設定電路包括類比數位轉換器偵測該積體電路之一接腳上的電壓產生第一數位信號，儲存單元根據該第一數位信號決定第二數位信號並且儲存該第二數位信號，以及數位類比轉換器根據該第二數位信號產

生頻率設定信號以供設定該積體電路內之時脈產生器提供的時脈頻率。

根據本發明，一種積體電路的頻率設定方法包括偵測頻率設定元件的值以決定第二數位信號，儲存該第二數位信號並根據該第二數位信號決定頻率設定信號以供設定該積體電路內之時脈產生器提供的時脈頻率。

本發明的頻率設定電路由數位電路組成，因此可儲存該頻率設定信號，在完成頻率設定後，該頻率設定電路可以根據其儲存的該頻率設定信號控制時脈的頻率，無需持續偵測該接腳，故在完成頻率設定後，該接腳可以用來實現其他功能。

【實施方式】

如圖 3 所示，電源積體電路 20 具有接腳 RT 供連接作為頻率設定元件的電阻 R_{RT} ，頻率設定電路 22 偵測接腳 RT 上的電壓以判斷電阻 R_{RT} 的電阻值，並據以產生頻率設定信號 I_{osc} ，振盪器 14 根據頻率設定信號 I_{osc} 決定時脈 CLK 的頻率 F_{clk} 。頻率設定電路 22 包括類比數位轉換器(ADC)24、N 位元儲存單元 26 以及數位類比轉換器(DAC)28。ADC 24 在頻率設定期間偵測接腳 RT 上的第一電壓 V_{RT} ，該頻率設定期間可以是電源積體電路 20 的電源軟啟動期間，例如圖 4 中的時間 t1 至 t2。當電源重開機信號 POR 在時間 t1 轉為高準位時，電源積體電路 20 被啟動並進入電源軟啟動以及頻率設定狀態，此時頻率設定電路 22 中的 ADC 24 也被致能以偵測接腳 RT 上的第一電壓 V_{RT} 而產生第一數位信號 S_{d1} ，儲存單元 26 根據第

一數位信號 Sd1 產生及儲存第二數位信號 Sd2，DAC 28 根據第二數位信號 Sd2 決定頻率設定信號 Iosc。DAC 28 可以利用預設的輸入對應表來決定頻率設定信號 Iosc。當軟啟動結束信號 PORD 在時間 t2 轉為高準位時，電源積體電路 20 結束軟啟動及頻率設定狀態進入正常操作狀態，此時 ADC 24 失能。由於儲存單元 26 儲存第二數位信號 Sd2，故 DAC 28 能保持頻率設定信號 Iosc，頻率設定電路 22 無需再繼續偵測接腳 RT。因此在電源積體電路 20 結束頻率設定模式後，接腳 RT 可以用來實現其他功能，例如，接腳 RT 可以輸出控制信號控制低位側功率開關。如此，電源積體電路 20 需求的接腳數量減少了。

在其他實施例中，接腳 RT 上的電阻 R_{RT} 可以用電容或二極體取代，例如改變二極體串聯的數量來決定接腳 RT 上的電壓 V_{RT} 。

圖 5 係圖 3 的 ADC 24、儲存單元 26 以 DAC 28 的第一實施例。在 ADC 24 中，電流源 30 提供固定電流 I_{RT} 給接腳 RT，因而產生固定的第一電壓

$$V_{RT} = I_{RT} \times R_{RT}, \quad \text{公式 5}$$

比較器 32 比較第一電壓 V_{RT} 及臨界值 V_{th} 產生第一數位信號 Sd1。儲存單元 26 包括計數器 34 根據第一數位信號 Sd1 調整第二數位信號 Sd2，並因應取樣信號 SH 儲存第二數位信號 Sd2。取樣信號 SH 可以使用圖 4 中的軟啟動結束信號 PORD，

當軟啟動結束信號 PORD 在時間 t_2 由低準位轉為高準位時，計數器 34 儲存第二數位信號 Sd2。DAC 28 根據第二數位信號 Sd2 產生頻率設定信號 Iosc 及臨界值 Vth。計數器 34 根據第一數位信號 Sd1 調整第二數位信號 Sd2，進而使臨界值 Vth 朝第一電壓 V_{RT} 變化。假設電流設定信號

$$I_{osc} = k_2 \times V_{th}, \quad \text{公式 6}$$

其中， k_2 為比例係數，而臨界值 V_{th} 等於第一電壓 V_{RT} ，將公式 5 及公式 6 代入公式 1 可得時脈 CLK 的頻率

$$F_{clk} = k_1 \times k_2 \times I_{RT} \times R_{RT}, \quad \text{公式 7}$$

因此頻率 F_{clk} 正比於電阻值 R_{RT} 。如果計數器 34 及 DAC 28 的位元數 N 夠大，頻率設定電路 22 可以達成如傳統類比電路般的無步階(stepless)頻率設定，就如同圖 6 所示的關係曲線。

圖 7 係圖 3 的 ADC 24、儲存單元 26 以 DAC 28 的第二實施例。ADC 24 包含比較器 32，儲存單元 26 包含計數器 34，DAC 28 根據第二數位信號 Sd2 產生電流 I_{RT} 及頻率設定信號 Iosc，電流 I_{RT} 經接腳 RT 流向電阻 R_{RT} ，因而產生第一電壓 V_{RT} 如公式 5 所示。在此實施例中，電流 I_{RT} 隨第二數位信號 Sd2 變化，因此第一電壓 V_{RT} 也隨第二數位信號 Sd2 變化。在 ADC 24 中，比較器 32 比較第一電壓 V_{RT} 及參考電壓 V_{ref} 產生第一數位信號 Sd1，儲存單元 26 的計數器 34 根據第一數位

信號 Sd1 調整第二數位信號 Sd2，進而使第一電壓 V_{RT} 朝參考電壓 V_{ref} 變化。假設頻率設定信號 I_{osc} 等於電流 I_{RT} ，而第一電壓 V_{RT} 等於參考電壓 V_{ref} ，則可推得

$$I_{osc} = I_{RT} = V_{ref} / R_{RT} \quad \text{公式 8}$$

將公式 8 代入公式 1，可得時脈 CLK 的頻率

$$F_{clk} = k1 \times V_{ref} / R_{RT} \quad \text{公式 9}$$

因此頻率 F_{clk} 反比於電阻 R_{RT} 。如果計數器 34 及 DAC 28 的位元數 N 夠大，則頻率設定電路 22 可以達成如傳統類比電路般的無步階頻率設定，就如同圖 2 所示的關係曲線。

以上對於本發明之較佳實施例所作的敘述係為闡明之目的，而無意限定本發明精確地為所揭露的形式，基於以上的教導或從本發明的實施例學習而作修改或變化是可能的，實施例係為解說本發明的原理以及讓熟習該項技術者以各種實施例利用本發明在實際應用上而選擇及敘述，本發明的技術思想企圖由以下的申請專利範圍及其均等來決定。

【圖式簡單說明】

圖 1 係習知的頻率設定電路；

圖 2 係圖 1 中時脈 CLK 的頻率 F_{clk} 與電阻 R_{RT} 之間的關係曲線；

圖 3 係應用本發明的電源積體電路；

圖 4 用以說圖 3 中頻率設定電路的操作；

圖 5 係圖 3 中 ADC、儲存單元以 DAC 的第一實施例；

圖 6 係圖 5 中時脈 CLK 的頻率 F_{clk} 與電阻 R_{RT} 之間的關係曲線；以及

圖 7 係圖 3 中 ADC、儲存單元以 DAC 的第二實施例。

【主要元件符號說明】

- 10 積體電路
- 12 頻率設定電路
- 14 振盪器
- 16 運算放大器
- 18 電流鏡
- 20 電源積體電路
- 22 頻率設定電路
- 24 類比數位轉換器
- 26 儲存單元
- 28 數位類比轉換器
- 30 電流源
- 32 比較器
- 34 計數器

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：99/125/3

※ 申請日：99.4.21

※IPC 分類：H03L 7/099 (2006.01)

一、發明名稱：(中文/英文)

積體電路的頻率設定電路及方法/FREQUENCY SETTING CIRCUIT
AND METHOD FOR AN INTEGRATED CIRCUIT

二、中文發明摘要：

一種積體電路的頻率設定電路，在頻率設定期間偵測該積體電路之一接腳上的電壓，據以決定頻率設定信號供設定該積體電路中振盪器提供的時脈頻率。在完成頻率設定後，該頻率設定電路儲存及維持該頻率設定信號，停止偵測該接腳，以使該接腳可以用來實現其他功能。

三、英文發明摘要：

A frequency setting circuit for an integrated circuit, during a frequency setting period, detects the voltage on a pin of the integrated circuit and determines a frequency setting signal according to the voltage to set the frequency of a clock provided by an oscillator in the integrated circuit. After setting the frequency, the frequency setting circuit stores and keeps the frequency setting signal and stops detecting the pin, and thus the pin can be used for other functions.

七、申請專利範圍：

1. 一種積體電路的頻率設定電路，該積體電路包含時脈產生器提供時脈並根據頻率設定信號決定該時脈的頻率，該頻率設定電路包括：
 - 類比數位轉換器，連接該積體電路的接腳，偵測該接腳上的第一電壓產生第一數位信號；
 - 儲存單元，連接該類比數位轉換器，根據該第一數位信號決定第二數位信號，並且儲存該第二數位信號；以及
 - 數位類比轉換器，連接該儲存單元，根據該第二數位信號產生該頻率設定信號。
2. 如請求項 1 之頻率設定電路，其中該類比數位轉換器在頻率設定期間致能，在該頻率設定期間結束時失能。
3. 如請求項 1 之頻率設定電路，其中該類比數位轉換器包括：
 - 電流源，連接該接腳，提供固定電流給該接腳以產生該第一電壓；以及
 - 比較器，連接該接腳，比較該第一電壓及一臨界值以產生該第一數位信號。
4. 如請求項 3 之頻率設定電路，其中該儲存單元包括計數器連接該比較器，根據該第一數位信號調整該第二數位信號並根據取樣信號儲存該第二數位信號。
5. 如請求項 4 之頻率設定電路，其中該數位類比轉換器連接該計數器，根據該第二數位信號產生該臨界值及頻率設定信號。
6. 如請求項 1 之頻率設定電路，其中該類比數位轉換器包括比

- 較器連接該接腳，比較該第一電壓及一參考電壓產生該第一數位信號。
7. 如請求項 6 之頻率設定電路，其中該儲存單元包括計數器連接該比較器，根據該第一數位信號調整該第二數位信號並根據取樣信號儲存該第二數位信號。
 8. 如請求項 7 之頻率設定電路，其中該數位類比轉換器連接該計數器及接腳，根據該第二數位信號產生電流至該接腳以產生該第一電壓，並根據該第二數位信號產生該頻率設定信號。
 9. 一種積體電路的頻率設定方法，該積體電路包含時脈產生器提供時脈並根據頻率設定信號決定該時脈的頻率，該頻率設定方法包括：
 - (a)偵測該積體電路之一接腳上頻率設定元件的值以決定第二數位信號；
 - (b)儲存該第二數位信號；以及
 - (c)根據該第二數位信號決定該頻率設定信號。
 10. 如請求項 9 之頻率設定方法，其中該步驟 a 包括在頻率設定期間偵測該頻率設定元件，在該頻率設定期間結束時停止偵測該頻率設定元件。
 11. 如請求項 9 之頻率設定方法，其中該步驟 a 包括：
 - 提供固定電流給該頻率設定元件以產生第一電壓；
 - 根據該第二數位信號決定一臨界值；
 - 比較該第一電壓及該臨界值以產生第一數位信號；以及
 - 根據該第一數位信號調整該第二數位信號。

12. 如請求項 9 之頻率設定方法，其中該步驟 a 包括：

根據該第二數位信號產生電流給該頻率設定元件以產生
第一電壓；

比較該第一電壓及一參考電壓產生該第一數位信號；以及
根據該第一數位信號調整該第二數位信號。

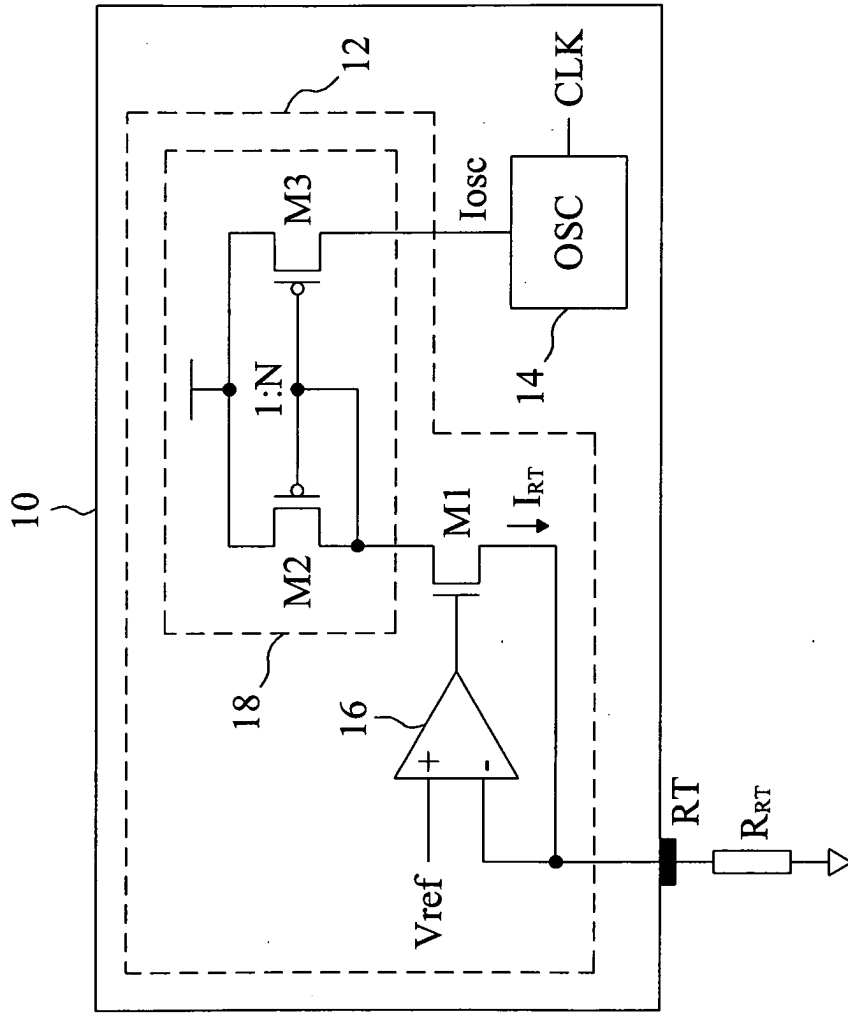


圖1
先前技術

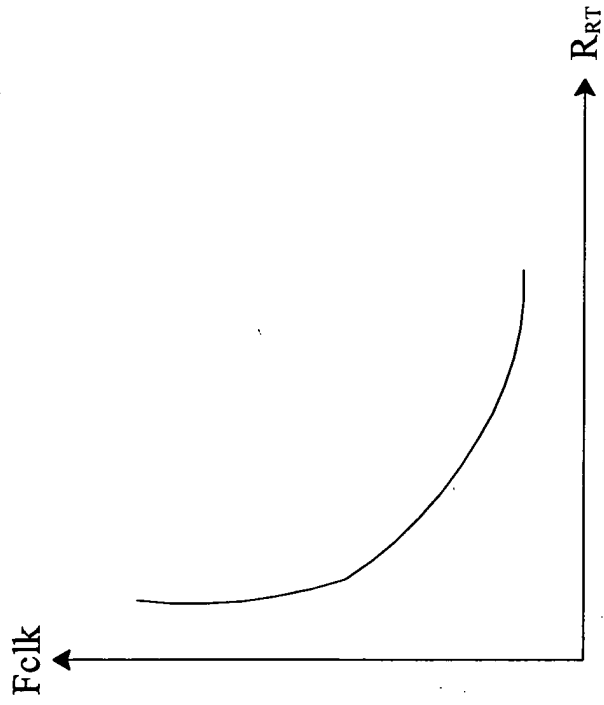


圖2
先前技術

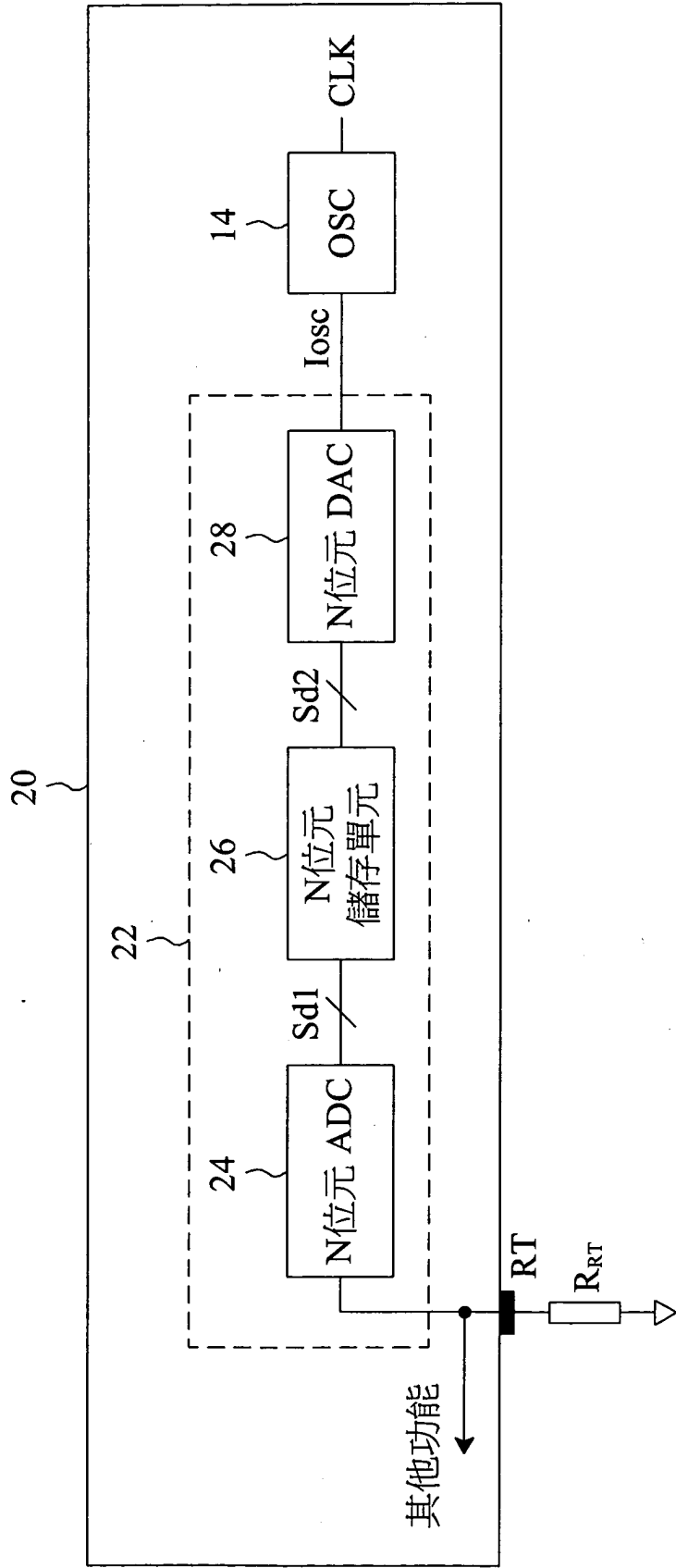


圖3

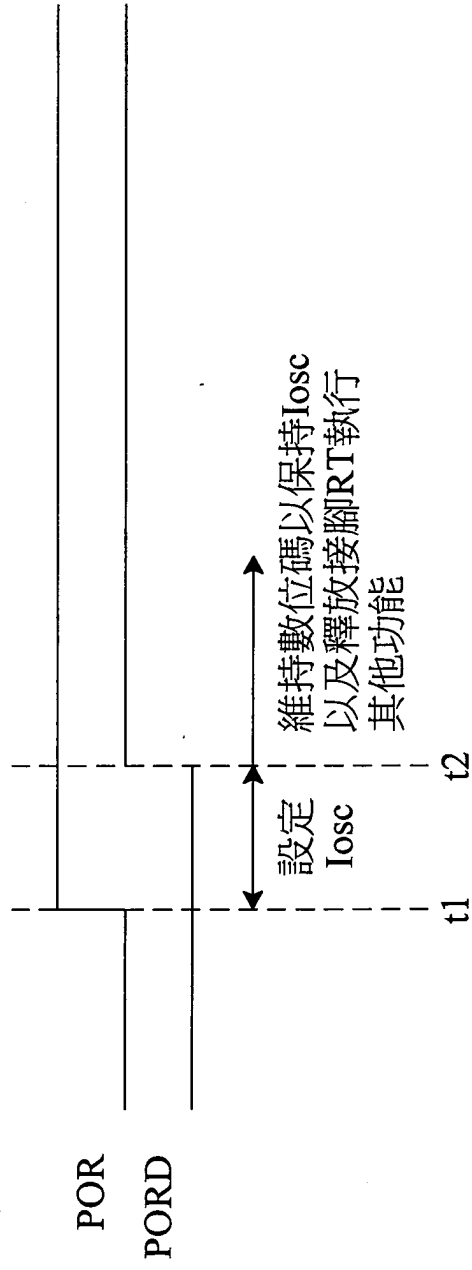


圖 4

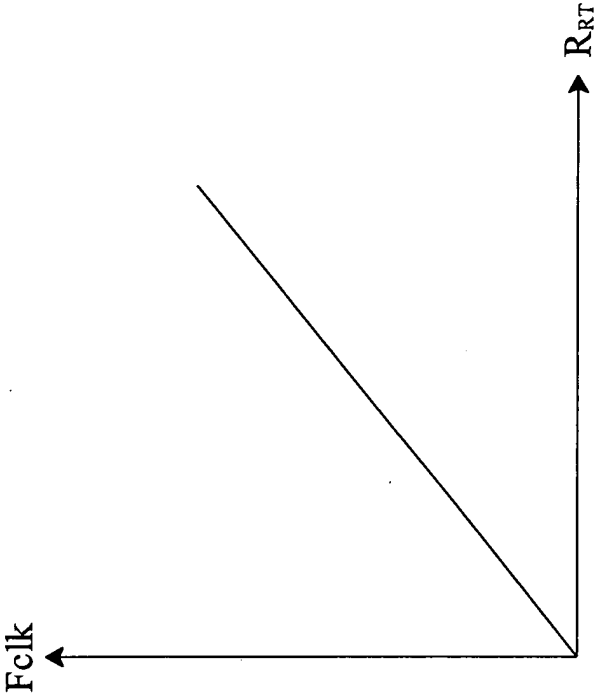


圖6

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

- 14 振盪器
- 20 電源積體電路
- 22 頻率設定電路
- 24 類比數位轉換器
- 26 儲存單元
- 28 數位類比轉換器

五、本案若有化學式時，請揭示最能係發明特徵的化學式：