

(12) 发明专利

(10) 授权公告号 CN 101211967 B

(45) 授权公告日 2010.06.09

(21) 申请号 200710187314.7

(22) 申请日 2007.11.19

(30) 优先权数据

10-2006-0134635 2006.12.27 KR

(73) 专利权人 东部高科股份有限公司

地址 韩国首尔

(72) 发明人 金南柱

(74) 专利代理机构 北京集佳知识产权代理有限公司

11227

代理人 蔡胜有 刘继富

(51) Int. Cl.

H01L 29/735 (2006.01)

H01L 21/331 (2006.01)

(56) 对比文件

CN 1902759 A, 2007.01.24, 全文.

JP 昭 63-12166 A, 1988.01.19, 全文.

JP 特开 2007-201202 A, 2007.08.09, 全文.

审查员 杨春光

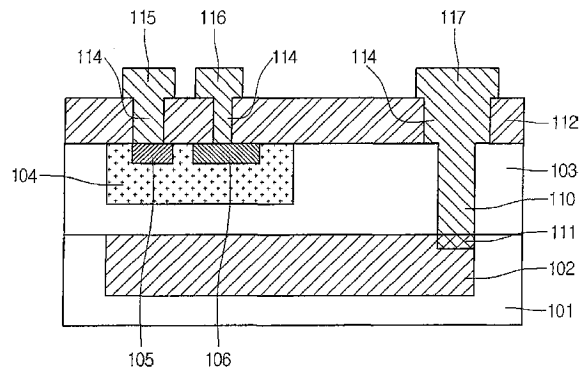
权利要求书 1 页 说明书 3 页 附图 5 页

(54) 发明名称

BJT 及其制造方法

(57) 摘要

本发明涉及一种双极晶体管及其制造方法。根据一个实施方案,将包括金属的集电极电极用于连接 n+ 型埋层的下沉区,使得可以形成狭窄的下沉区。此外,可以降低基极区和集电极电极之间的间距,由此显著降低晶体管的尺寸。此外,集电极电阻降低,因而可以改进晶体管的性能。



1. 一种双极晶体管,包括:
 - 在硅衬底表面中的第一导电埋层;
 - 在包括所述第一导电埋层的硅衬底上的外延层;
 - 在所述外延层表面中的基极和发射极区,其中所述基极和发射极区彼此间隔预定的间距;
 - 通过选择性移除所述外延层以部分暴露出所述第一导电埋层表面而形成的开口;
 - 在对应于所述开口的所述第一导电埋层表面中的第一导电扩散区;
 - 形成在所述硅衬底整个表面上的层间介电层;
 - 通过选择性移除所述层间介电层以暴露出所述基极区、所述发射极区和所述第一导电扩散区的表面而形成的接触孔;和
 - 通过所述接触孔分别电连接到所述基极区、所述发射极区和所述第一导电扩散区的基极、发射极和集电极的金属电极。
2. 权利要求 1 的双极晶体管,其中暴露出所述第一导电扩散区的表面的所述接触孔的宽度比所述开口的宽度更宽。
3. 权利要求 1 的双极晶体管,其中所述接触孔中的集电极电极宽度比所述开口中的集电极电极宽度更宽。
4. 一种制造双极晶体管的方法,所述方法包括以下步骤:
 - 在硅衬底表面中形成第一导电埋层;
 - 在包括所述第一导电埋层的所述硅衬底上形成外延层;
 - 在所述外延层表面中形成基极和发射极区,其中所述基极和发射极区彼此间隔预定的间距;
 - 通过选择性移除所述外延层从而部分暴露出所述第一导电埋层的表面而形成开口;
 - 在对应于所述开口的所述第一导电埋层表面中形成第一导电扩散区;
 - 在所述硅衬底整个表面上形成层间介电层;
 - 通过选择性移除所述层间介电层从而暴露出所述基极区、所述发射极区和所述第一导电扩散区的表面形成接触孔;和
 - 形成通过所述接触孔分别电连接到所述基极区、所述发射极区和所述第一导电扩散区的基极、发射极和集电极的金属电极。
5. 权利要求 4 的方法,其中在所述开口中的集电极电极宽度比在所述接触孔中的集电极电极宽度更窄。
6. 权利要求 4 的方法,其中暴露出所述第一导电扩散区的表面的所述接触孔的宽度比所述开口的宽度更宽。

BJT 及其制造方法

技术领域

[0001] 实施方案涉及双极晶体管及其制造方法。

背景技术

[0002] 通常,因为与 MOS 场效应晶体管相比较,BJT(双极结晶体管)具有高电流驱动性能和高运行速度,所以 BJT 已经广泛地用于各种产品的特定部分以代替 MOS 场效应晶体管。

[0003] 另外,为了实现高速数据处理和高性能,已经使用互补双极晶体管,其中 PNP BJT 和 NPN BJT 二者都集成在硅衬底上。

[0004] 图 1A 是显示双极晶体管的平面图,图 1B 是沿图 1A 中的线 II-II 显示双极晶体管的剖视图。

[0005] 如图 1A 和 1B 所示,双极晶体管包括形成在硅衬底 11 表面中的 n+ 型埋层 12;形成在包括 n+ 型埋层 12 的硅衬底 11 的整个表面上的外延层 13;形成在外延层 13 表面中的 n- 型阱 14;形成在外延层 13 表面中并且彼此间隔预定间距的基极和发射极区 15 和 16;形成在外延层 13 的表面中且连接到 n+ 型埋层 12 的 n+ 型扩散区 17;形成在包括外延层 13 的硅衬底 11 的整个表面上的层间介电层 18;和通过层间介电层 18 分别连接到基极区 15、发射极区 16 和 n+ 型扩散区 17 的基极、发射极和集电极的电极 19 ~ 21。

[0006] n+ 型埋层 12 用作集电极区。

[0007] 然而,上述根据现有技术的 NPN 双极晶体管存在以下问题。

[0008] 亦即,在形成集电极时,n+ 型埋层 12 和硅衬底 11 的表面连接到称为下沉(sink)的高密度 n+ 型扩散区 17。该下沉经过热处理和 n- 型高密度离子注入,而从硅衬底 11 的上部连接至外延层 13 下方的 n+ 型埋层 12。在这种情况下,结沿其侧向延伸相当于其下部深度。此外,所述下沉导致与基极结的内压力问题,所以必须保持预定距离。因此,当将下沉用于结时,晶体管的尺寸由于该问题而增加。

发明内容

[0009] 本申请中公开的是一种提供双极晶体管及其制造方法的实施方案,其中在 n+ 型埋层和硅衬底的表面之间形成沟槽和金属层,使得可以降低 RC 同时可以降低晶体管的尺寸。

[0010] 为了实现所述实施方案的目的,提供一种双极晶体管,其包括:在硅衬底表面中的第一导电埋层;在包括所述第一导电埋层的硅衬底上的外延层;在所述外延层表面中的基极和发射极区,其中所述基极和发射极区彼此间隔预定的间距;通过选择性移除所述外延层以部分暴露出所述第一导电埋层表面而形成的开口;在对应于所述开口的所述第一导电埋层表面中的第一导电扩散区;形成在所述硅衬底整个表面上的层间介电层;通过选择性移除所述层间介电层以暴露出所述基极区、发射极区和第一导电扩散区的表面而形成的接触孔;和通过所述接触孔分别电连接到所述基极区、发射极区和第一导电扩散区的基极、发射极和集电极的电极。

[0011] 为了实现所述实施方案的目的,提供一种制造双极晶体管的方法,所述方法包括以下步骤:在硅衬底表面中形成第一导电埋层;在包括所述第一导电埋层的所述硅衬底上形成外延层;在所述外延层表面中形成基极和发射极区,其中所述基极和发射极区彼此间隔预定的间距;通过选择性移除所述外延层从而部分暴露出所述第一导电埋层的表面而形成开口;在对应于所述开口的所述第一导电埋层表面中形成第一导电扩散区;在所述硅衬底整个表面上形成层间介电层;通过选择性移除所述层间介电层从而暴露出所述基极区、发射极区和第一导电扩散区的表面而形成接触孔。

附图说明

[0012] 图 1A 是显示根据一个实施方案的双极晶体管的平面图;

[0013] 图 1B 是显示沿图 1A 中线 II-II 的根据一个实施方案的双极晶体管的剖视图;

[0014] 图 2 是显示根据一个实施方案的双极晶体管的剖视图;和

[0015] 图 3A ~ 3G 是顺序显示根据一个实施方案制造双极晶体管的步骤的剖视图。

具体实施方式

[0016] 在本说明书中对“一个实施方案”、“实施方案”、“示例实施方案”等的任何引用都表示与所述实施方案相关的具体特征、结构、或性能包括在本发明的至少一个实施方案中。出现在说明书不同地方的这些术语不必都涉及相同的实施方案。另外,在描述与任何实施方案相关的具体特征、结构或性能时,这种特征、结构或性能与其它实施方案相关联是在本领域技术人员的理解范围之内的。

[0017] 尽管已经参考其多个示例性实施方案描述了实施方案,但是应该理解本领域技术人员可以知道很多的其它改变和实施方案,这些也在本公开原理的精神和范围内。更具体地,在公开内容、附图和所附权利要求的范围内,在本发明的组合排列的构件和 / 或结构中可能存在许多变化和改变。除构件和 / 或结构的变化和改变之外,对本领域技术人员而言,替代用途是显而易见的。

[0018] 以下,将参考附图描述根据一个实施方案的双极晶体管及其制造方法。

[0019] 图 2 是显示根据一个实施方案的双极晶体管的剖视图。

[0020] 如图 2 所示,所述双极晶体管包括形成在硅衬底 101 表面中的 n+ 型埋层 102;形成在包括 n+ 型埋层 102 的硅衬底 101 上的外延层 103;形成在外延层 103 表面中的 n- 型阱 104;形成在外延层 103 表面并且彼此间隔预定间距的基极和发射极区 105 和 106;通过选择性移除外延层 103 以部分暴露出 n+ 型埋层 102 的表面而形成的开口 110;在对应于开口 110 的 n+ 型埋层 102 中形成的 n+ 型扩散区 111;形成在硅衬底 101 整个表面上的层间介电层 112;通过选择性移除层间介电层 112 以暴露出基极区 105、发射极区 106 和 n+ 型扩散区 111 的表面而形成的接触孔 114,和通过接触孔 114 分别电连接到基极区 105、发射极区 106 和 n+ 型扩散区 111 的基极、发射极和集电极的电极 115 ~ 117。

[0021] 图 3A ~ 3G 是顺序显示根据一个实施方案制造双极晶体管的步骤的剖视图。

[0022] 如图 3A 所示,将 n+ 型杂质离子选择性注入硅衬底 101 以在硅衬底 101 的表面中形成具有预定宽度的 n+ 型埋层 102。

[0023] 然后,外延生长硅衬底 101 以在其上形成外延层 103。

[0024] 接着,将低密度 n- 型杂质离子选择性注入外延层 103,以在外延层 103 的表面中形成具有预定宽度的 n- 型阱 104。

[0025] 其后,将 n 和 p 型杂质离子选择性注入外延层 103,以形成彼此间隔预定间距的 n+ 型基极和 p+ 型发射极区 105 和 106。

[0026] 如图 3B 所示,在硅衬底 101 的整个表面上顺序形成氧化物和氮化物层 107 和 108,并在氮化物层 108 上涂覆第一光刻胶 109。

[0027] 然后,通过曝光和显影过程选择性地图案化第一光刻胶 109,以限定集电极下沉区。

[0028] 接着,使用图案化的光刻胶 109 作为掩模选择性移除氮化物和氧化物层 108 和 107,然后选择性移除外延层 103 以部分暴露出 n+ 型埋层 102 的表面,由此形成开口 110。

[0029] 如图 3C 所示,利用包括第一光刻胶 109 的氮化物和氧化物层 108 和 107 作为掩模,将高密度 n 型杂质离子注入硅衬底 101 的整个表面,由此在开口 110 内的 n+ 型埋层 102 的表面中形成具有预定深度的 n+ 型扩散区 111。

[0030] 如图 3D 所示,移除第一光刻胶 109 以及氮化物和氧化物层 108 和 107,并清洁硅衬底 101,以移除在工艺期间产生的颗粒。

[0031] 然后,在硅衬底 101 的整个表面上形成层间介电层 112。

[0032] 如图 3E 所示,在层间介电层 112 上涂覆第二光刻胶 113,并通过曝光和显影过程选择性地图案化以限定各个电极区域。

[0033] 如图 3F 所示,使用图案化的光刻胶 113 作为掩模,选择性移除层间介电层 112,以暴露出基极区 105、发射极区 106 和 n+ 型扩散区 111 的表面,由此形成接触孔 114。

[0034] 暴露 n+ 型扩散区 111 表面的接触孔 114 具有比对应于开口 110 的宽度更宽的宽度。

[0035] 如图 3G 所示,移除第二光刻胶 113,并在硅衬底 101 的整个表面上沉积金属层。然后,通过光和蚀刻过程选择性移除金属层,以形成通过接触孔 114 电连接到基极区 105、发射极区 106 和 n+ 型扩散区 111 的基极、发射极和集电极的电极 115 ~ 117。

[0036] 根据上述实施方案的双极晶体管及其制造方法,可以实现以下效果。

[0037] 第一,使用金属代替结,形成用于连接 n+ 型埋层的下沉区,使得可以形成狭窄的下沉区。

[0038] 第二,可以降低与基极的间距,因而可以显著降低晶体管的尺寸。

[0039] 最后,降低集电极电阻,因而可以改进晶体管的性能。

[0040] 尽管已经参考其多个示例性实施方案描述了实施方案,但是应该理解本领域技术人员可以知道很多的其它改变和实施方案,这些也在本公开原理的精神和范围内。

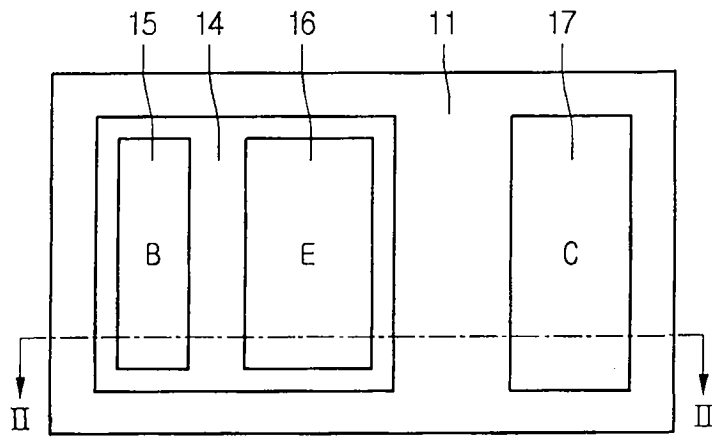


图 1A(现有技术)

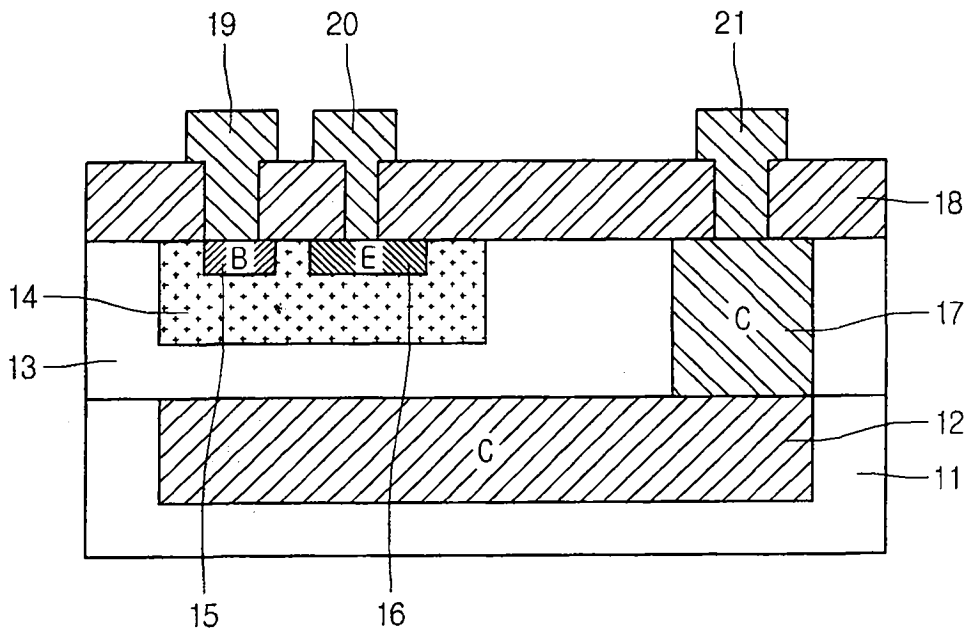


图 1B(现有技术)

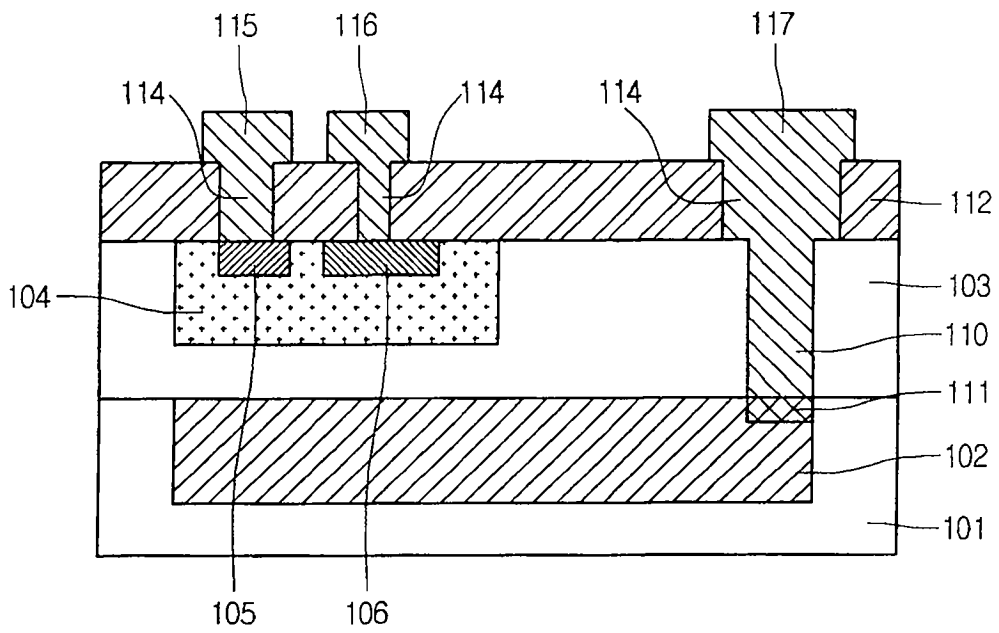


图 2

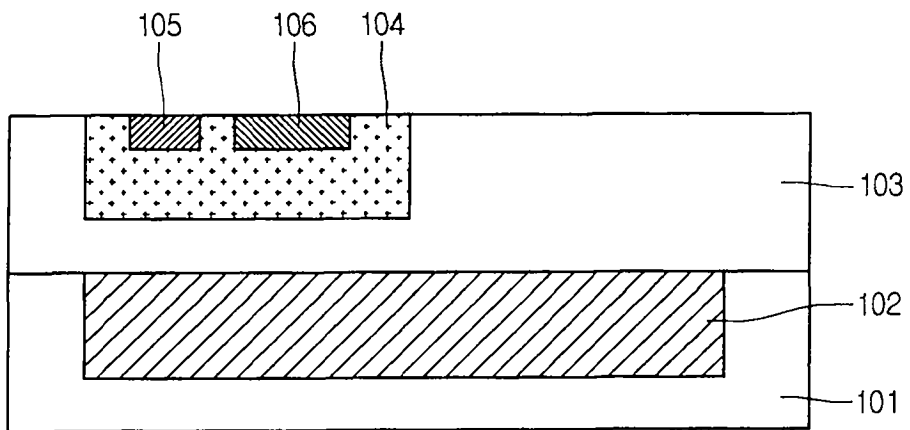


图 3A

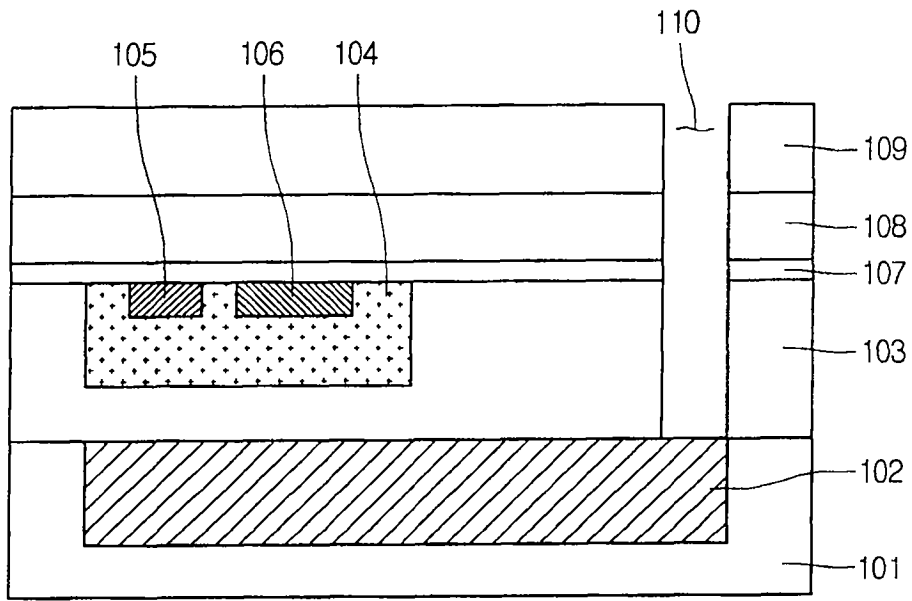


图 3B

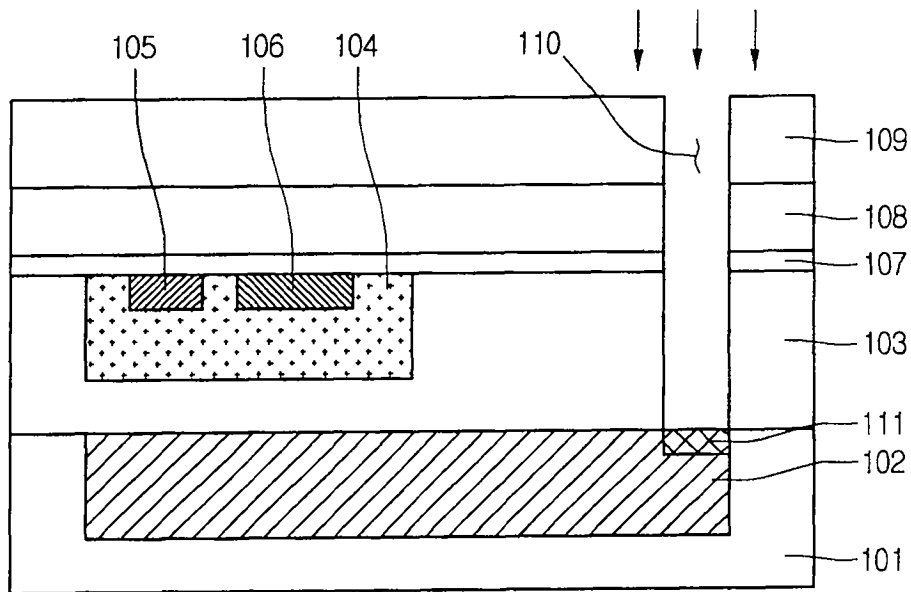


图 3C

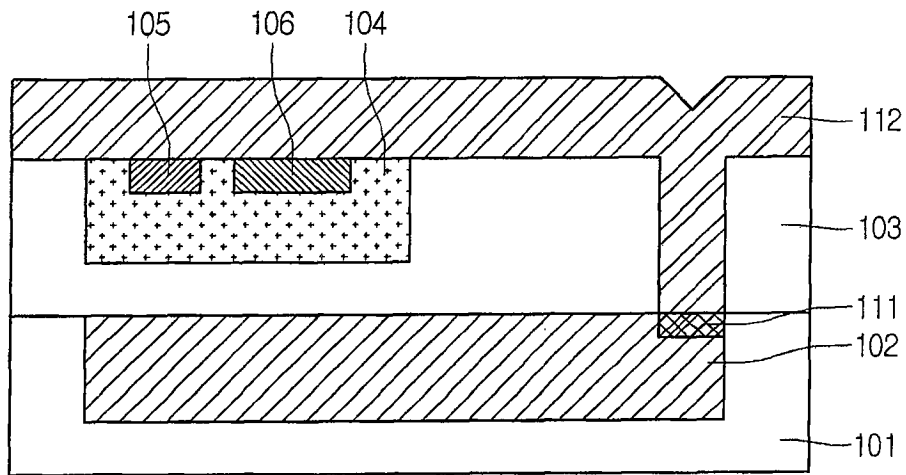


图 3D

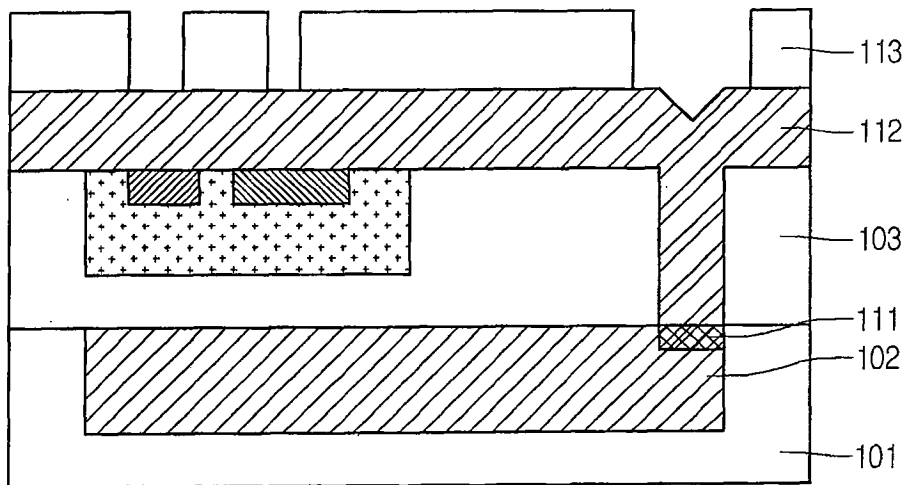


图 3E

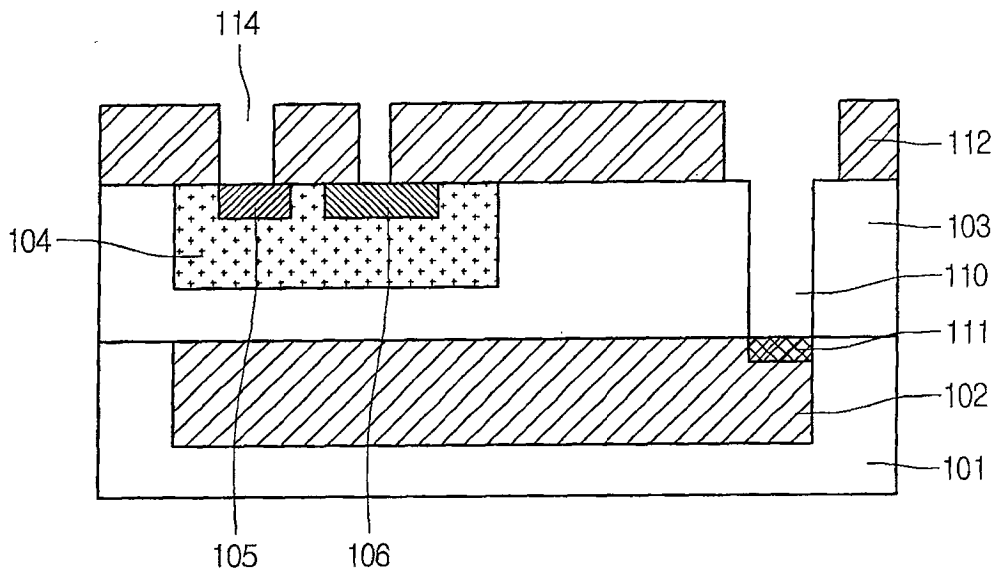


图 3F

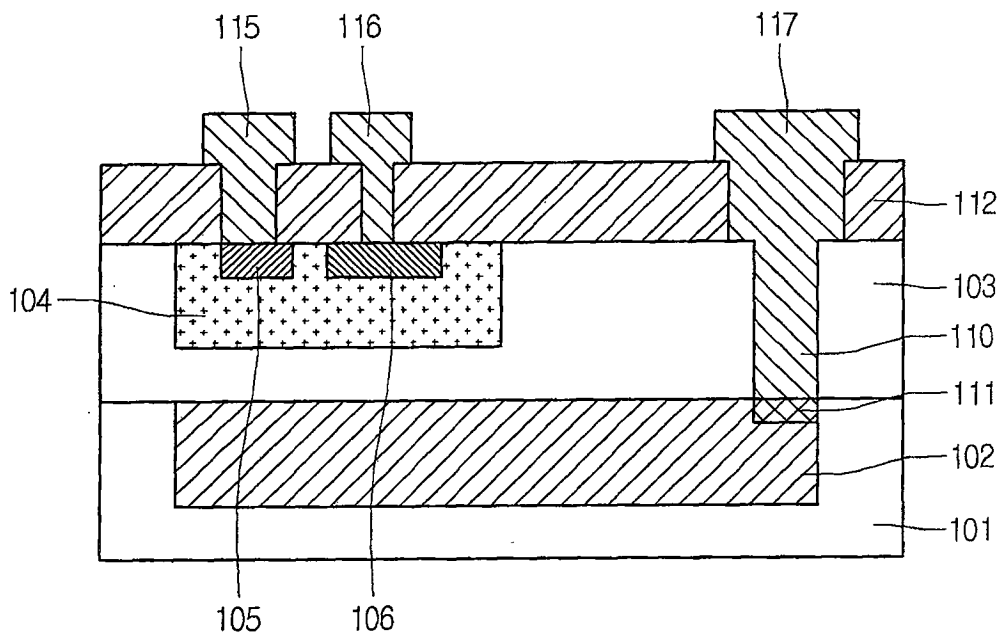


图 3G