



(12)发明专利

(10)授权公告号 CN 104335483 B

(45)授权公告日 2017.09.12

(21)申请号 201380026660.0

(22)申请日 2013.05.24

(65)同一申请的已公布的文献号

申请公布号 CN 104335483 A

(43)申请公布日 2015.02.04

(30)优先权数据

61/652,064 2012.05.25 US

13/593,764 2012.08.24 US

(85)PCT国际申请进入国家阶段日

2014.11.21

(86)PCT国际申请的申请数据

PCT/US2013/042761 2013.05.24

(87)PCT国际申请的公布数据

W02013/177572 EN 2013.11.28

(73)专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 A·M·塔希奇 A·B·戴维瓦拉

B·瑟蒂诺纳里 J·金

C·纳拉斯隆 K·范扎临居

G·S·萨霍塔 J·I·加菲

(74)专利代理机构 上海专利商标事务所有限公司
31100

代理人 袁逸

(51)Int.Cl.

H03F 3/193(2006.01)

H03F 1/22(2006.01)

H03F 3/68(2006.01)

(56)对比文件

US 2008297259 A1,2008.12.04,

US 2008297259 A1,2008.12.04,

CN 1801603 A,2006.07.12,

CN 1913379 A,2007.02.14,

CN 102124646 A,2011.07.13,

CN 1954489 A,2007.04.25,

审查员 宋晓毓

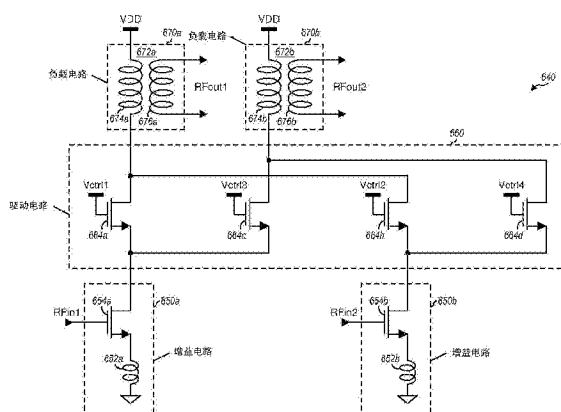
权利要求书2页 说明书13页 附图18页

(54)发明名称

用于载波聚集的多输入多输出(MIMO)低噪声放大器

(57)摘要

公开了支持载波聚集的多输入多输出(MIMO)低噪声放大器(LNA)。在一示例性设计中,一种装置(例如,无线设备、集成电路等)包括具有多个增益电路、一激励电路以及多个负载电路的MIMO LNA。增益电路接收至少一个输入射频(RF)信号并提供至少一个经放大RF信号。每个增益电路当该增益电路被启用时接收并且放大一个输入RF信号并提供一个经放大RF信号。该至少一个输入RF信号包括在处于不同频率的多个载波上向该无线设备发送的传输。激励电路接收该至少一个经放大RF信号并且提供至少一个激励RF信号。负载电路接收该至少一个激励RF信号并且提供至少一个输出RF信号。



1. 一种低噪声放大器,包括:

多个增益电路,配置成接收包括在处于不同频率的多个载波上发送给无线设备的传输的至少一个输入射频RF信号并提供至少一个经放大RF信号;

激励电路,其耦合到所述多个增益电路并配置成接收所述至少一个经放大RF信号并且提供至少一个激励RF信号;以及

耦合到所述激励电路的多个负载电路,所述多个增益电路中的每个增益电路与所述多个增益电路中的任何其他增益电路分开地耦合到所述多个负载电路中的至少一个负载电路。

2. 如权利要求1所述的低噪声放大器,其特征在于,所述多个负载电路进一步配置成接收所述至少一个激励RF信号并且提供至少一个输出RF信号。

3. 如权利要求1所述的低噪声放大器,其特征在于,所述多个增益电路中的每一个增益电路包括增益晶体管,所述增益晶体管配置成在该增益电路被启用时接收并放大所述至少一个输入RF信号中的一个输入RF信号并提供所述至少一个经放大RF信号中的一个经放大RF信号。

4. 如权利要求3所述的低噪声放大器,其特征在于,每个增益电路进一步包括耦合在所述增益晶体管的源极与电路接地之间的电感器。

5. 如权利要求1所述的低噪声放大器,其特征在于,所述多个增益电路包括至少两组增益电路,每组增益电路包括共享耦合到电路接地的电感器的一组增益晶体管。

6. 如权利要求1所述的低噪声放大器,其特征在于,所述多个增益电路包括:

第一增益电路,其包括源极耦合到电感器的第一增益晶体管;以及

第二增益电路,其包括源极耦合到电路接地的第二增益晶体管。

7. 如权利要求2所述的低噪声放大器,其特征在于,所述激励电路包括多个共源共栅晶体管,每个共源共栅晶体管耦合在所述多个增益电路中的一个增益电路与所述多个负载电路中的一个负载电路之间。

8. 如权利要求2所述的低噪声放大器,其特征在于,所述多个负载电路中的每个负载电路包括具有初级线圈和次级线圈的变压器,所述初级线圈耦合在所述激励电路与电源之间,且所述次级线圈在激励RF信号被施加于所述初级线圈时提供差分输出RF信号。

9. 如权利要求1所述的低噪声放大器,其特征在于,所述至少一个输入RF信号中的每个输入RF信号包括单端信号,并且所述至少一个输出RF信号中的每个输出RF信号包括差分信号。

10. 如权利要求2所述的低噪声放大器,其特征在于,所述多个增益电路中的一个增益电路被启用以接收并放大一个输入RF信号并且提供一个经放大RF信号,所述激励电路接收所述一个经放大RF信号并提供一个激励RF信号,并且所述多个负载电路中的一个负载电路接收所述激励RF信号并提供一个输出RF信号。

11. 如权利要求2所述的低噪声放大器,其特征在于,所述多个增益电路中的一个增益电路被启用以接收并放大一个输入RF信号并提供一个经放大RF信号,所述激励电路接收所述一个经放大RF信号并提供至少两个激励RF信号,并且所述多个负载电路中的至少两个负载电路接收所述至少两个激励RF信号并提供至少两个输出RF信号。

12. 如权利要求2所述的低噪声放大器,其特征在于,所述多个增益电路中的至少两个

增益电路被启用以接收并放大至少两个输入RF信号并提供至少两个经放大RF信号,所述激励电路接收所述至少两个经放大RF信号并提供至少两个激励RF信号,并且所述多个负载电路中的至少两个负载电路接收所述至少两个激励RF信号并提供至少两个输出RF信号。

13. 如权利要求1所述的低噪声放大器,其特征在于,进一步包括:

耦合到所述多个增益电路的多个输入匹配电路。

14. 如权利要求2所述的低噪声放大器,其特征在于,进一步包括:

多个下变频器电路,其耦合到所述多个负载电路并配置成基于至少一个本地振荡器LO信号来执行所述至少一个输出RF信号的下变频,其中每个LO信号处在不同频率。

15. 一种用于执行信号放大的方法,包括:

放大包括在处于不同频率的多个载波上发送给无线设备的传输的多个输入射频RF信号以获得多个经放大RF信号;

基于所述多个经放大RF信号生成多个激励RF信号;以及

使用多个负载电路基于所述多个激励RF信号来提供多个输出RF信号,每个输出RF信号是分开地从每个经放大RF信号提供的。

16. 如权利要求15所述的方法,其特征在于,所述放大包括放大一个输入RF信号以获得一个经放大RF信号,所述生成包括基于所述一个经放大RF信号来生成至少两个激励RF信号,并且所述提供包括基于所述至少两个激励RF信号来提供至少两个输出RF信号。

17. 如权利要求15所述的方法,其特征在于,所述放大包括放大至少两个输入RF信号以获得至少两个经放大RF信号,所述生成包括基于所述至少两个经放大RF信号来生成至少两个激励RF信号,并且所述提供包括基于所述至少两个激励RF信号来提供至少两个输出RF信号。

18. 一种用于执行信号放大的设备,包括:

用于放大包括在处于不同频率的多个载波上发送给无线设备的传输的多个输入射频RF信号以获得多个经放大RF信号的装置;

用于基于所述多个经放大RF信号来生成多个激励RF信号的装置;以及

用于使用多个负载电路基于所述多个激励RF信号来提供多个输出RF信号的装置,每个输出RF信号是分开地从每个经放大RF信号提供的。

19. 如权利要求18所述的设备,其特征在于,所述用于放大的装置包括用于放大一个输入RF信号以获得一个经放大RF信号的装置,所述用于生成的装置包括用于基于所述一个经放大RF信号来生成至少两个激励RF信号的装置,并且所述用于提供的装置包括用于基于所述至少两个激励RF信号来提供至少两个输出RF信号的装置。

20. 如权利要求18所述的设备,其特征在于,所述用于放大的装置包括用于放大至少两个输入RF信号以获得至少两个经放大RF信号的装置,所述用于生成的装置包括用于基于所述至少两个经放大RF信号来生成至少两个激励RF信号的装置,并且所述用于提供的装置包括用于基于所述至少两个激励RF信号来提供至少两个输出RF信号的装置。

用于载波聚集的多输入多输出(MIMO)低噪声放大器

[0001] I. 根据35U.S.C. §119的优先权要求

[0002] 本专利申请要求于2012年5月25日提交且被转让给本申请受让人并明确通过引用纳入于此的题为“LOW NOISE AMPLIFIERS FOR CARRIER AGGREGATION (用于载波聚集的低噪声放大器)”的美国临时申请S/N. 61/652,064的优先权。

背景技术

[0003] I. 领域

[0004] 本公开一般涉及电子器件, 尤其涉及低噪声放大器(LNA)。

[0005] II. 背景

[0006] 无线通信系统中的无线设备(例如, 蜂窝电话或智能电话)可发射和接收数据以进行双向通信。无线设备可包括用于数据传送的发射机以及用于数据接收的接收机。对于数据传送, 发射机可用数据来调制射频(RF)载波信号以获得经调制RF信号, 放大经调制RF信号以获得具有恰当输出功率电平的经放大的RF信号, 并经由天线将该经放大的RF信号发射到基站。对于数据接收, 接收机可经由天线获得收到RF信号并且可放大和处理该收到RF信号以恢复由基站发送的数据。

[0007] 无线设备可支持载波聚集, 其是多个载波上的同时操作。载波可指被用于通信的频率范围并且可与某些特性相关联。例如, 载波可与描述该载波上的操作的系统信息相关联。载波也可被称为分量载波(CC)、频道、蜂窝单元等。需要由无线设备来高效地支持载波聚集。

[0008] 附图简述

[0009] 图1示出无线设备与无线系统通信。

[0010] 图2A到2D示出载波聚集(CA)的四个示例。

[0011] 图3示出图1中的无线设备的框图。

[0012] 图4示出了具有支持载波聚集的多输入多输出(MIMO) LNA的接收机。

[0013] 图5示出图4中的MIMO LNA的框图。

[0014] 图6示出 2×2 MIMO LNA的示意图。

图7A、7B和7C分别示出了图6中的 2×2 MIMO LNA在单输出模式、带内CA模式以及带间CA模式中的操作。

[0015] 图8A到8D示出了 4×2 MIMO LNA的四个示例性设计。

[0016] 图9A和9B示出了 $N \times M$ MIMO LNA的两个示例性设计。

[0017] 图10示出了MIMO LNA的低增益电路的示例性设计。

[0018] 图11示出用于执行信号放大的过程。

[0019] 详细描述

[0020] 以下阐述的详细描述旨在作为本公开的示例性设计的描述, 而无意表示可在其中实践本公开的仅有设计。术语“示例性”在本文中用于表示“用作示例、实例或解说”。本文中描述为“示例性”的任何设计不必被解释为优于或胜过其他设计。本详细描述包括具体细节

以提供对本公开的示例性设计的透彻理解。对于本领域技术人员将明显的是,没有这些具体细节也可实践本文描述的示例性设计。在一些实例中,公知的结构和器件以框图形式示出以免湮没本文中给出的示例性设计的新颖性。

[0021] 本文公开了具有多输入和多输出并且支持载波聚集的MIMO LNA。这些MIMO LNA可被用于各种类型的电子设备,诸如无线通信设备。

[0022] 图1示出了无线设备110正与无线通信系统120通信。无线系统120可以是长期演进(LTE)系统、码分多址(CDMA)系统、全球移动通信(GSM)系统、无线局域网(WLAN)系统或某个其他无线系统。CDMA系统可实现宽带CDMA(WCDMA)、cdma2000、或某个其他版本的CDMA。为简单化,图1示出了无线系统120包括两个基站130和132以及一个系统控制器140。一般来说,无线系统可包括任何数目的基站以及任何网络实体集合。

[0023] 无线设备110也可被称为用户装备(UE)、移动站、终端、接入终端、订户单元、站等。无线设备110可以是蜂窝电话、智能电话、平板计算机、无线调制解调器、个人数字助理(PDA)、手持式设备、膝上型计算机、智能本、上网本、无绳电话、无线本地环路(WLL)站、蓝牙设备等。无线设备110可以能够与无线系统120通信。无线设备110还可以能够接收来自广播站(例如广播站134)的信号、来自一个或多个全球导航卫星系统(GNSS)中的卫星(例如,卫星150)的信号、等等。无线设备110可支持用于无线通信的一种或多种无线电技术,诸如LTE、cdma2000、WCDMA、GSM、802.11等等。

[0024] 无线设备110可以支持载波聚集,其是多个载波上的操作。载波聚集也可被称为多载波操作。无线设备110可以能够在从698兆赫兹(MHz)到960MHz的低频带、从1475MHz到2170MHz的中频带、和/或从2300MHz到2690MHz以及从3400MHz到3800MHz的高频带中操作。低频带、中频带和高频带指的是三组频带(或频带群),其中每个频带群包括数个频率带(或简称为“带”)。每个频带可以覆盖至多200MHz并且可以包括一个或多个载波。在LTE中,每个载波可以覆盖至多20MHz。LTE版本11支持35个频带,这些频带被称为LTE/UMTS频带并且在3GPP TS 36.101中列出。在LTE版本11中,无线设备110可以被配置成具有处在一个或两个频带中的至多5个载波。

[0025] 一般而言,载波聚集(CA)可以被分类为两种类型—带内CA和带间CA。带内CA是指在同一频带内的多个载波上操作。带间CA是指在不同频带中的多个载波上操作。

[0026] 图2A示出毗连带内CA的示例。在图2A所示的示例中,无线设备110被配置成具有处在同一频带(其为处在低频带中的频带)中的四个毗连载波。无线设备110可以接收此同一频带中的多个毗连载波上的传输。

[0027] 图2B示出非毗连带内CA的示例。在图2B所示的示例中,无线设备110被配置成具有处在同一频带(其为处在低频带中的频带)中的四个非毗连载波。这些载波可以分隔5MHz、10MHz或者其他某个量。无线设备110可以接收同一频带内的多个非毗连载波上的传输。

[0028] 图2C示出了在同一频带群中的带间CA的示例。在图2C所示的示例中,无线设备110被配置成具有处在同一频带群(其为低频带)中的两个频带中的四个载波。无线设备110可以接收在同一频带群(例如,图2C中的低频带)中的不同频带中的多个载波上的传输。

[0029] 图2D示出了在不同频带群中的带间CA的示例。在图2D中所示的示例中,无线设备110被配置成具有在处于不同频带群中的两个频带中的四个载波,其包括在处于低频带中的一个频带中的两个载波和在处于中频带中的另一频带中的两个额外的载波。无线设备

110可以接收在处于不同频带群(例如,图2D中的低频带和中频带)中的不同频带中的多个载波上的传输。

[0030] 图2A到2D示出载波聚集的四个示例。也可以支持其他频带组合和频带群组合的载波聚集。例如,可以支持低频带和高频带、中频带和高频带、高频带和高频带等的载波聚集。

[0031] 图3示出图1中的无线设备110的示例性设计的框图。在该示例性设计中,无线设备110包括耦合至主天线310的收发机320、耦合至副天线312的接收机322、以及数据处理器/控制器380。收发机320包括多个(K个)接收机330aa至330ak和多个(K个)发射机360a至360k以支持多个频带、载波聚集、多种无线电技术等。接收机322包括多个(M个)接收机330ba到330bm以支持多个频带、载波聚集、多种无线电技术、接收分集、从多个发射天线到多个接收天线的MIMO传输等。

[0032] 在图3中示出的示例性设计中,每个接收机330包括输入电路332、LNA340、以及接收电路342。对于数据接收,天线310接收来自基站和/或其他发射机站的信号并且提供收到RF信号,该收到RF信号通过天线接口电路324路由并被提供给所选接收机。天线接口电路324可以包括开关、双工器、发射滤波器、接收滤波器等。以下描述假定接收机330aa是所选接收机。在接收机330aa内,收到RF信号被传递通过输入电路332aa,其将输入RF信号提供给LNA 340aa。输入电路332aa可以包括匹配电路、接收滤波器等。LNA 340aa将输入RF信号放大并且提供输出RF信号。接收电路342aa对输出RF信号进行放大、滤波并将其从RF下变频到基带,并且将模拟输入信号提供给数据处理器380。接收电路332aa可包括混频器、滤波器、放大器、匹配电路、振荡器、本地振荡器(LO)发生器、锁相环(PLL)等。收发机320中的每个其余接收机330以及接收机322中的每个接收机330可按与收发机320中的接收机330aa类似的方式操作。

[0033] 在图3中示出的示例性设计中,每个发射机360包括发射电路362、功率放大器(PA)364、以及输出电路366。对于数据传送,数据处理器380处理(例如,编码和调制)要发射的数据,并且将模拟输出信号提供给所选发射机。以下描述假定发射机360a是所选发射机。在发射机360a内,发射电路362a对该模拟输出信号进行放大、滤波并将其从基带上变频到RF,并且提供经调制RF信号。发射电路362a可包括放大器、滤波器、混频器、匹配电路、振荡器、LO发生器、PLL等等。PA 364a接收并且放大经调制RF信号,并且提供具有恰当输出功率电平的发射RF信号。发射RF信号传递经过输出电路366a,通过天线接口电路324被路由,并且经由天线310被发射。输出电路366a可包括匹配电路、发射滤波器、定向耦合器等。

[0034] 图3示出了接收机330和发射机360的示例性设计。接收机和发射机也可包括图3中未示出的其他电路,诸如滤波器、匹配电路等。收发机320和接收机322的全部或部分可实现在一个或多个模拟集成电路(IC)、RF IC(RFIC)、混合信号IC等上。例如,LNA 340、接收电路342、以及发射电路362可实现在一个模块上,该模块可以是RFIC等等。天线接口电路324和326、输入电路332、输出电路366、以及PA 364可实现在另一模块上,该另一模块可以是混合模块等。接收机330和发射机360中的这些电路也可按其他方式来实现。

[0035] 数据处理器/控制器380可为无线设备110执行各种功能。例如,数据处理器380可对经由接收机330接收到的数据以及经由发射机360发射的数据执行处理。控制器380可控制天线接口电路324和326、输入电路332、LNA 340、接收电路342、发射电路362、PA 364、输出电路366或其组合的操作。存储器382可存储供数据处理器/控制器380使用的程序代码和

数据。数据处理器/控制器380可实现在一个或多个专用集成电路(ASIC)和/或其他IC上。

[0036] 无线设备110可以在处于不同频率的多个载波上接收来自一个或多个基站/蜂窝小区的传输来进行载波聚集。对于带内CA,这些传输是在同一频带中的不同载波上发送的。对于带间CA,这些传输是在不同频带中的多个载波上发送的。

[0037] 图4示出了具有支持非CA、带内CA以及带间CA的MIMO LNA 440的接收机400的示例性设计的框图。MIMO LNA 440可以被用于图3中的一个或多个LNA 340。MIMO LNA 440包括多个(N个)输入和多个(M个)输出,并且可被称为 $N \times M$ MIMO LNA,其中 $N > 1$ 且 $M > 1$ 。

[0038] 在接收机400处,天线410接收包括在同一频带或不同频带中的多个载波上发送的传输的下行链路信号。天线410向天线接口电路424提供收到RF信号。天线接口电路424对收到RF信号进行滤波和路由,并且将至多N个接收机输入信号(RXin1到RXinN)分别提供给至多N个输入匹配电路432a到432n。匹配电路432a到432n分别向MIMO LNA 440提供至多N个输入RF信号RFin1到RFinN。匹配电路432a到432n可以是图3中的一个或多个输入电路332的一部分。每一匹配电路432执行针对一个或多个感兴趣频带的在MIMO LNA440与天线接口电路424或天线410之间的阻抗和/或功率匹配。这N个匹配电路432a到432n可以被设计成用于不同频带。

[0039] MIMO LNA 440接收至多N个输入RF信号并且(i)针对非CA或者带内CA放大一个输入RF信号或者(ii)针对带间CA放大多个输入RF信号。MIMO LNA 440(i)针对非CA经由一个LNA输出提供一个输出RF信号,或者(ii)针对带内CA或者带间CA经由至多M个LNA输出提供至多M个输出RF信号RFout1到RFoutM。M个下变频器电路490a到490m耦合到这M个LNA输出。每一下变频器电路490在被启用时将相关联的输出RF信号下变频,以使得在一个或多个感兴趣的载波上的一个或多个传输从RF被下变频到基带。

[0040] MIMO LNA(诸如图4中的MIMO LNA 440)可以被用来接收处在不同频率的多个载波上的传输。MIMO LNA可以包括提供感兴趣的不同载波或者感兴趣的不同载波组的多个输出RF信号的多个输出。MIMO LNA与用于接收从多个发射天线发送到多个接收天线的MIMO传输的LNA不同。用于MIMO传输的LNA一般具有(i)从一个接收天线接收一个输入RF信号的一个输入,以及(ii)提供一个输出RF信号的一个输出。MIMO LNA的多个输出由此覆盖频率维,而用于MIMO传输的LNA的输出则覆盖空间维。

[0041] 图5示出了支持非CA、带内CA以及带间CA的MIMO LNA 540的示例性设计的示意图。MIMO LNA 540可以支持在一个或多个频带中的多组载波上的CA。每一组载波可以包括一个频带中的一个或多个载波。MIMO LNA 540是图4中的MIMO LNA 440的一种示例性设计。

[0042] N个输入匹配电路532a到532n接收N个接收机输入信号RXin1到RXinN,并且提供N个输入RF信号RFin1到RFinN。匹配电路532a到532n可以接收(i)来自一个天线的同一接收机输入信号,或者(ii)来自一个或多个天线的不同接收机输入信号。这样,RXin1到RXinN信号可以是相同信号或不同信号。每一匹配电路532为一个或多个感兴趣的频带执行输入匹配。例如,RXin1到RXinN信号可以是来自一个天线的同一信号,并且匹配电路532a到532n可以为不同频带执行输入匹配。作为另一个示例,RXin1到RXinN信号可以是来自不同天线的不同信号,并且匹配电路532a到532n可以为同一频带或不同频带执行输入匹配。

[0043] 在图5中所示的示例性设计中,MIMO LNA 540包括用于N个LNA输入的N个增益电路(Ckt) 550a到550n、激励电路560以及用于M个LNA输出的M个负载电路570a到570m。这N个输

入RF信号RFin1到RFinN被分别提供给这N个增益电路550a到550n。L个增益电路550可以被启用以接收在K组载波上的传输,其中 $1 \leq L \leq N$ 并且 $1 \leq K \leq M$ 。N-L个剩余的增益电路550可以被禁用。每一启用的增益电路550接收并且放大其输入RF信号并且提供相应的经放大RF信号。激励电路560从L个启用的增益电路550接收L个经放大的RF信号,并且将K个激励RF信号提供给选自这M个负载电路570之中的K个负载电路。这K个所选的负载电路570将K个输出RF信号提供给耦合至这K个负载电路的K个下变频器电路590。

[0044] 在图5中所示的示例性设计中,每一下变频器电路590包括分别耦合到两个基带滤波器596和598的两个混频器592以及594。在下变频器电路590a内,混频器592a接收来自LNA 540内的负载电路570a的第一输出RF信号RfOut1、以及处在用于第一组载波的第一混频用频率的同相LO信号IL01。混频器592a用IL01信号将第一输出RF信号下变频,并且提供同相(I)经下变频信号。混频器594a接收来自负载电路570a的第一输出RF信号、以及处在第一混频用频率的正交LO信号QL01。混频器594a用QL01信号将第一输出RF信号下变频,并且提供正交(Q)经下变频信号。滤波器596a和598a分别接收来自混频器592a和594a的I和Q经下变频信号并对其进行滤波,并且为第一组载波提供I和Q基带信号Vout1。

[0045] K个下变频器590可以被选择以接收K组载波上的传输。每一下变频器590可以处理并且下变频其来自LNA 540的输出RF信号,并且为不同的载波组提供I和Q基带信号。

[0046] MIMO LNA 540可以用各种电路架构来实现。在以下描述MIMO LNA 540的一些示例性设计。MIMO LNA 540也可以用各种类型的晶体管来实现。以下描述用N沟道金属氧化物半导体(NMOS)晶体管实现的MIMO LNA 540的一些示例性设计。

[0047] 图6示出了基于分路式共源共栅架构的 2×2 MIMO LNA 640的示例性设计的示意图。MIMO LNA 640是图5中的MIMO LNA 540的一个示例性设计。MIMO LNA 640包括用于两个LNA输入的两个增益电路650a和650b、激励电路660以及用于两个LNA输出的两个负载电路670a和670b。

[0048] 在图6所示的示例性设计中,每一增益电路650包括源极负反馈电感器652以及增益晶体管654。在增益电路650a内,增益晶体管654a的栅极接收第一输入RF信号RFin1,并且其源极耦合到电感器652a的一端。电感器652a的另一端耦合至电路接地。增益电路650b包括源极负反馈电感器652b以及增益晶体管654b,其以和增益电路650a中的电感器652a和晶体管654a相类似的方式耦合。增益晶体管654a和654b可以用如图6所示的NMOS晶体管来实现,或者可以用其他类型的晶体管实现。

[0049] 增益电路650也可用其他方式来实现。在另一示例性设计中,增益电路可以包括源极直接耦合到电路接地(而不是耦合到源极负反馈电感器)的增益晶体管。在另一示例性设计中,增益电路可以包括两个并联耦合的增益晶体管,并且它们的栅极接收输入RF信号。如图6所示,第一增益晶体管的源极可耦合到源极负反馈电感器。第二增益晶体管的源极可直接耦合到电路接地。可以在第一增益晶体管或第二增益晶体管中择一。

[0050] 在图6所示的示例性设计中,激励电路660包括四个共源共栅晶体管664a到664d,它们分别在其栅极处接收四个控制信号Vctrl1到Vctrl4。共源共栅晶体管664a和664c的源极耦合到增益晶体管654a的漏极,并且其漏极分别耦合到负载电路670a和670b。共源共栅晶体管664b和664d的源极耦合到增益晶体管654b的漏极,并且其漏极分别耦合到负载电路670a和670b。共源共栅晶体管664可以如图6所示用NMOS晶体管实现,或者可以用其他类型

的晶体管实现。激励电路660还可以如以下所描述地用其它方式来实现。

[0051] 在图6中所示的示例性设计中,每一负载电路670包括包含初级线圈674和次级线圈676的变压器672。在负载电路670a中,变压器672a包括(i)耦合在共源共栅晶体管664a和664b的漏极与电源VDD之间的初级线圈674a,以及(ii)提供差分第一输出RF信号的次级线圈676a。负载电路670b包括变压器672b,该变压器672b具有(i)耦合在共源共栅晶体管664c和664d的漏极与VDD电源之间的初级线圈674b,以及(ii)提供差分第二输出RF信号的次级线圈676b。

[0052] 负载电路670也可按其他方式来实现。在另一示例性设计中,负载电路可以包括耦合在VDD电源与一个或多个共源共栅晶体管的漏极之间的电感器以及可能还有电容器。这些共源共栅晶体管可以在其漏极处提供输出RF信号。在另一示例性设计中,负载电路可以包括P沟道金属氧化物半导体(PMOS)晶体管,该PMOS晶体管的源极耦合到VDD电源,并且其漏极耦合到一个或多个共源共栅晶体管的漏极。该PMOS晶体管可以为这一个或多个共源共栅晶体管提供有功负载。

[0053] 在一示例性设计中,增益电路650a和650b可以各自被启用(即,被导通)或者被禁用(即,被关断)。每一个增益电路650可以(i)通过向该增益电路650中的增益晶体管654的栅极施加低压而被禁用,或者(ii)通过向增益晶体管654的栅极施加合适的偏压而被启用。在一个示例性设计中,输入RF信号可以如图6所示被直接施加于增益晶体管654的栅极,并且可以被拉至低压来禁用增益电路650。在另一示例性设计中,输入RF信号可以经由AC耦合/DC阻断电容器(未在图6中示出)被施加于增益晶体管654的栅极。偏压可以随之经由电阻器被施加于增益晶体管654的栅极并且可被设置为低压以禁用增益电路650。

[0054] 在一示例性设计中,激励电路660中的共源共栅晶体管664a到664d可以各自被启用(即,被导通)或者被禁用(即,被关断)。每一共源共栅晶体管664可以(i)通过向共源共栅晶体管664的栅极施加低压而被禁用,或者(ii)通过向共源共栅晶体管664的栅极施加合适的偏压而被启用。施加于每一共源共栅晶体管664的栅极的V_{ctrl}信号可以因此禁用该共源共栅晶体管,或者提供恰当的偏压来启用该共源共栅晶体管。

[0055] MIMO LNA 640可以支持单输出模式、带内CA模式以及带间CA模式。在单输出模式中,单个输入RF信号被施加于单个增益电路650。由单个负载电路670提供一组载波的单个输出RF信号。单输出模式可以被用来接收在不进行载波聚集的情况下在单个载波上发送的传输。单输出模式也可以被用来接收在使用载波聚集的情况下在多个载波(例如,毗连的载波)上发送的传输。在这种情形中,在所有载波上的传输可以用处在单个频率上的单个LO信号来被下变频。在带内CA模式中,单个输入RF信号被施加于单个增益电路650。由两个负载电路670提供两组载波的两个输出RF信号。在带间CA模式中,两个频带的两个输入RF信号被施加于两个增益电路650。由两个负载电路670提供两组载波的两个输出RF信号。

[0056] 图7A示出了图6中的MIMO LNA 640在单输出模式中的操作。在此模式中,MIMO LNA 640以具有一个LNA输入和一个LNA输出的1×1配置来操作。增益电路650a或者650b中的一者可以被启用以放大感兴趣频带的单个输入RF信号。负载电路670a或者670b中的一者可以被选择以提供感兴趣的载波组的单个输出RF信号。激励电路660中的一个共源共栅晶体管664可以被导通以缓冲来自所选增益电路650的经放大RF信号,并且激励所选负载电路670。在图7A所示的示例中,增益电路650a被选择以放大RF_{in1}信号,并且共源共栅晶体管664a被

导通以缓冲来自增益电路650a的经放大RF信号并且激励所选负载电路670a。增益电路650b、以及共源共栅晶体管664b到664d都被关断。被启用的增益电路650a以施加于其栅极的输入RF信号和由共源共栅晶体管664a提供的偏置电流来工作在饱和区。被禁用的增益晶体管650b以施加于其栅极的输入RF信号但在没有由任何共源共栅晶体管提供的偏置电流的情况下工作在线性区。

[0057] 图7B示出了MIMO LNA 640在带内CA模式中的操作。在此模式中,MIMO LNA 640以具有一个LNA输入和两个LNA输出的 1×2 配置来操作。增益电路650a或者650b中的一者可以被启用以放大感兴趣频带的单个输入RF信号。负载电路670a和670b两者可以被选择以提供感兴趣的两组载波的两个 输出RF信号。激励电路660内的两个共源共栅晶体管664可以被导通以缓冲来自所选增益电路650的经放大RF信号,并且激励这两个负载电路670。在图7B所示的示例中,增益电路650a被选择以放大RF_{in1}信号,并且共源共栅晶体管664a和664c被导通以缓冲来自增益电路650a的经放大RF信号并且激励负载电路670a和670b。增益电路650b、以及共源共栅晶体管664b和664d被关断。

[0058] 图7C示出了MIMO LNA 640在带间CA模式中的操作。在这一模式中,MIMO LNA 640以具有两个LNA输入和两个LNA输出的 2×2 配置来操作。增益电路650a或650b两者可被启用以放大一个或两个感兴趣频带的两个输入RF信号。负载电路670a和670b两者可以被选择以提供感兴趣的两组载波的两个输出RF信号。激励电路660中的两个共源共栅晶体管664可以被导通以缓冲来自这两个增益电路650的这两个经放大RF信号,并且激励这两个负载电路670。在图7C所示的示例中,共源共栅晶体管664a和664d被导通以缓冲分别来自增益电路650a和650b的经放大RF信号,并且分别激励负载电路670a和670b。共源共栅晶体管664b和664c被关断。

[0059] 如图6到7C所示,在分路式共源共栅架构中,输入RF信号可以由增益晶体管来放大,并且可以通过将来自增益晶体管的经放大RF信号提供给多个共源共栅晶体管的方式来在共源共栅级被分路。当如图6所示两个共源共栅晶体管被耦合到一个增益晶体管时,分路式共源共栅架构在CA模式中对于给定量的偏置电流而言可以具有降低了大约6分贝 (dB) 的增益。此降低了的增益可以在后续电路中被计及。

[0060] 图8A示出了基于分路式共源共栅架构的 4×2 MIMO LNA 642的示例性设计的示意图。MIMO LNA 642是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 642包括用于四个LNA输入四个增益电路650a到650d、激励电路660以及用于两个LNA输出的两个负载电路670a和670b。增益电路650a和650b、激励电路660以及负载电路670a和670b如上针对图6所描述地被耦合。在增益电路650c内,增益晶体管654c的栅极接收第三输入RF信号RF_{in3},其源极耦合到电感器652c的一端,并且其漏极耦合到共源共栅晶体管664c的源极。电感器652c的另一端耦合至电路接地。增益电路650d包括 源极负反馈电感器652d以及增益晶体管654d,它们以与增益电路650c中的电感器652c和晶体管654c相类似的方式被耦合。增益晶体管654d的漏极耦合到共源共栅晶体管664d的源极。

[0061] MIMO LNA 642可以支持单输出模式、带内CA模式以及带间CA模式。在单输出模式中,单个输入RF信号可以经由这四个LNA输入中的一个来被接收,并且被施加于单个增益电路650。可以由单个负载电路670将一组载波的单个输出RF信号提供给这两个LNA输出中的一个。MIMO LNA 642可以支持单输出模式,其中输入RF信号被施加于这四个增益电路650中

的任何一个。

[0062] 在带内CA模式中,单个输入RF信号可以经由这四个LNA输入中的一个被接收,并且被施加于单个增益电路650。可以由两个负载电路670将两组载波的两个输出RF信号提供给这两个LNA输出。MIMO LNA 642可以允许将输入RF信号施加于任何增益电路650并将其路由到任何负载电路670。

[0063] 在带间CA模式中,两个频带的两个输入RF信号可以经由这四个LNA输入中的两个来被接收,并且被施加于两个增益电路650。可以由两个负载电路670将两组载波的两个输出RF信号提供给这两个LNA输出。在图8A所示的示例性设计中,MIMO LNA 642在带间CA模式中支持输入RF信号的四种组合。具体地,可以支持以下的输入RF信号组合:(RFin1,RFin2)、(RFin1,RFin4)、(RFin2,RFin3)、以及(RFin3,RFin4)。组合(RFin1,RFin3)不被支持,因为RFin1和RFin3信号被提供给了漏极被耦合在一起的增益晶体管654a和654c。类似地,组合(RFin2,RFin4)不被支持,因为RFin2和RFin4信号被提供给了漏极耦合在一起的增益晶体管654b和654d。

[0064] 图8B示出了基于分路式共源共栅架构的 4×2 MIMO LNA 644的示例性设计的示意图。MIMO LNA 644是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 644包括用于四个LNA输入四个增益电路651a到651d、激励电路660以及用于两个LNA输出的两个负载电路670a和670b。每一增益电路651包括耦合到源极负反馈电感器652的增益晶体管654。增益晶体管654a和654b共享同一源极负反馈电感器652a。类似地,增益晶体管654c和654d共享同一源极负反馈电感器652c。图8B中的MIMO LNA 644包括图8A中的MIMO LNA 642的一半的源极负反馈电感器,这可以提供一些优势,诸如更小的电路面积、更低的成本等。

[0065] 如上对于图8A中的MIMO LNA 642所描述的,MIMO LNA 644可以支持单输出模式和带内CA模式。MIMO LNA 644也可以支持带间CA模式。然而,增益晶体管654a和654b中只有一个可以被选中,因为它们共享同一源极负反馈电感器652a。类似地,增益晶体管654c和654d中只有一个可以被选中,因为它们共享同一源极负反馈电感器652c。进一步,增益晶体管654a和654c中只有一个可以被选中,因为它们的漏极被耦合到一起,并且增益晶体管654b和654d中只有一个可以被选中,因为它们的漏极也被耦合到一起。因此,LNA644在带间CA模式中支持输入RF信号的两种组合,即(RFin1,RFin4)以及(RFin2,RFin3)。

[0066] 图8C示出了基于分路式共源共栅架构的 4×2 MIMO LNA 646的示例性设计的示意图。MIMO LNA 646是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 646包括用于四个LNA输入四个增益电路650a到650d、激励电路662以及用于两个LNA输出的两个负载电路670a和670b。激励电路662包括共源共栅晶体管664a到664d,它们的源极分别耦合到增益电路650a到650d,并且它们的漏极耦合到负载电路670a。激励电路662进一步包括共源共栅晶体管666a到666d,它们的源极分别耦合到增益电路650a到650d,并且它们的漏极耦合到负载电路670b。

[0067] 如上对于图8A中MIMO LNA 642所描述的,MIMO LNA 646可以支持单输出模式和带内CA模式。MIMO LNA 646也可以支持带间CA模式。在该模式中,两个输入RF信号可以被施加于任何两个增益电路650,因为每一增益电路650均经由两个共源共栅晶体管664和666被耦合到负载电路670a和670b两者。因此,在带间CA模式中,LNA 646可以支持输入RF信号的所有六种可能的组合,即(RFin1,RFin2)、(RFin1,RFin3)、(RFin1,RFin4)、(RFin2,RFin3)、

(RFin2,RFin4)和(RFin3,RFin4)。

[0068] 图8D示出了基于分路式共源共栅架构的 4×2 MIMO LNA 648的示例性设计的示意图。MIMO LNA 648是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 648包括用于四个LNA输入四个增益电路651a到651d、两个源极负反馈电感器652a和652c、激励电路662以及用于两个LNA输出的两个负载电路670a和670b。增益电路651a到651d包括增益晶体管654a到654d,其如上针对图8B所描述地被耦合。激励电路662包括共源共栅晶体管664a到664d以及共源共栅晶体管666a到666d,其如上针对图8C所描述地被耦合。

[0069] 如上对于图8A中MIMO LNA 642所描述的,MIMO LNA 648可以支持单输出模式和带内CA模式。MIMO LNA 648也可以支持带间CA模式。在该模式中,两个输入RF信号可以被施加于任何两个不共享同一源极负反馈电感器652的增益电路651。因此,LNA 648在带间CA模式中支持输入RF信号的四组组合,即(RFin1,RFin3)、(RFin1,RFin4)、(RFin2,RFin3)和(RFin2,RFin4)。

[0070] 图8A到8D示出了基于分路式共源共栅架构的 4×2 MIMO LNA的四组示例性设计。一般而言,MIMO LNA可以包括任意数目的输入和任意数目的输出。

[0071] 图9A示出了 $N \times M$ MIMO LNA 940的示例性设计的示意图,其中N和M可以各自是大于1的任何整数值。MIMO LNA 940是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 940包括用于N个LNA输入的N个增益电路950a到950n、激励电路960以及用于M个LNA输出的M个负载电路970a到970m。在一个示例性设计中,每一增益电路950可以用源极耦合到电感器(例如如图6中的增益电路650a所示)的增益晶体管来实现。在另一示例性设计中,每一增益电路950可以用源极耦合到电路接地的增益晶体管来实现。在另一示例性设计中,多个增益电路950可以用源极耦合到共享电感器(例如,如图8B所示)的增益晶体管来实现。

[0072] 激励电路960可以包括耦合在增益电路950a到950n与负载电路970a到970m之间的共源共栅晶体管。共源共栅晶体管的数量可以取决于这N个增益电路950与这M个负载电路970之间所需的互连。在一个示例性设计(其可被称为“全”互连)中,每个增益电路950可以经由共源共栅晶体管被耦合到每个负载电路970。M个共源共栅晶体管可以由此被耦合在每个增益电路950与M个负载电路970a到970m之间(例如,如图8C所示)。总共 $N \times M$ 个共源共栅晶体管可以被用来实现全互连。为了实现全互连,至多M个输入RF信号可以被施加于至多M个增益电路以在至多M个负载电路处生成至多M个输出RF信号。在另一示例性设计中,每一增益电路950可以经由共源共栅晶体管耦合到一个负载电路970(例如,如图8A所示)。在另一示例性设计中,每一增益电路950可以经由至少两个共源共栅晶体管耦合到至少两个负载电路970(例如,如图8C所示)。

[0073] MIMO LNA 940可以支持单输出模式、带内CA模式以及带间CA模式。在单输出模式中,单个输入RF信号可以经由N个LNA输入中的一个来被接收,并且被施加于单个增益电路950。可以由单个负载电路970将一组载波的单个输出RF信号提供给M个LNA输出中的一个。在带内CA模式中,单个输入RF信号可以经由N个LNA输入中的一个来被接收,并且被施加于单个增益电路950。可以由多个负载电路970将多组载波的多组输出RF信号提供给多个LNA输出。在带间CA模式中,多个频带的多个输入RF信号可以经由多个LNA输入来被接收,并且被施加于多个增益电路950。可以由多个负载电路970将多组载波的多组输出RF信号提供给多个LNA输出。

[0074] 图9B示出了 $N \times M$ MIMO LNA 942的示例性设计的示意图,其中 N 和 M 可以各自是大于1的任何整数值。MIMO LNA 942是图5中的MIMO LNA 540的另一示例性设计。MIMO LNA 942包括用于 N 个LNA输入的 N 个低增益电路952a到952n和 N 个高增益电路954a到954n、激励电路962以及用于 M 个LNA输出的 M 个负载电路970a到970m。在一个示例性设计中,每个高增益电路954可以用源极耦合到电感器的增益晶体管来实现(例如,如图6中的增益电路650a所示)。在另一示例性设计中,多个高增益电路954可以用源极耦合到共享电感器的增益晶体管来实现(例如,如图8B所示)。每个低增益电路952可如下面描述的那样来实现。激励电路962可以包括耦合在低增益电路952a到952n和高增益电路954a到954n与负载电路970a到970m之间的共源共栅晶体管。共源共栅晶体管的数量可以取决于增益电路952及954与负载电路970之间所需的互连。

[0075] MIMO LNA 942可以支持单输出模式、带内CA模式和带间CA模式,例如,如上对于图9A中MIMO LNA 940所描述的,。MIMO LNA 942也可以支持高增益模式和低增益模式。在高增益模式中,一个或多个高增益电路954可以被选择以放大一个或多个输入RF信号并且提供一个或多个经放大RF信号。在低增益模式中,一个或多个低增益电路952可以被选择以放大一个或多个输入RF信号并且提供一个或多个经放大RF信号。激励电路962可以从一个或多个高增益电路954和/或一个或多个低增益电路952接收一个或多个经放大RF信号,并且可以作为一个或多个负载电路970提供一个或多个激励信号。

[0076] 图10示出了低增益电路952x的示例性设计的示意图。低增益电路952x可以被用于图9B中的低增益电路952a到952n的任一者。在低增益电路952x中,NMOS晶体管1058的源极耦合到低增益电路952x的输入,其栅极接收控制信号 Enb ,并且其漏极耦合到衰减电路1060的输入。衰减电路1060包括(i)耦合在衰减电路1060的输入与输出之间的电阻器1062以及(ii)耦合在衰减电路1060的输出与电路接地之间的可变电阻器1064。AC耦合电容器1068耦合在衰减电路1060的输出与NMOS晶体管1054的栅极之间。NMOS晶体管1054的源极耦合到电路接地并且其漏极在低增益电路952x被启用时提供经放大RF信号。

[0077] NMOS晶体管1058作为开关来操作,该开关在NMOS晶体管1058被 Enb 信号启用时能够将输入RF信号传递到NMOS晶体管1054。衰减电路1060能够基于可变电阻器1064的设置来将输入RF信号衰减一可变量。NMOS晶体管1054是能够放大来自衰减电路1060的RF信号的增益晶体管。

[0078] 高增益电路可以用源极耦合到负反馈电感器(例如,如图6所示)的增益晶体管来实现。高增益电路也可以用(i)源极耦合到电路接地的增益晶体管以及(ii)耦合在共源共栅晶体管的漏极与增益晶体管的栅极之间的反馈电路来实现。反馈电路可以包括与电容器串联耦合的电阻器。开关也可以与电阻器和电容器串联耦合,并且可以被用来连接或断开反馈电路。反馈电路可以帮助实现输入匹配和线性。

[0079] 本文所描述的MIMO LNA可以包括各种期望的特征,包括:

[0080] 1. 单端LNA输入以及差分LNA输出,

[0081] 2. 用于MIMO LNA的变压器/电感性负载,以及

[0082] 3. 在LNA输入处的用于实现高增益的电感性负反馈,并且为实现低增益可将其旁路。

[0083] 单端LNA输入可以减少输入端口的数目、以及包含MIMO LNA的印刷电路板(PCB)上

的输入匹配电路的电路组件的数目。替换地,对于给定数量的输入端口,MIMO LNA可以用单端LNA输入来支持两倍数量的接收路径。差分LNA输出可以通过对下变频器电路中的信号进行平衡来降低LO泄漏以及二阶效应。一般而言,可以用差分LNA输出来获得差分电路相较于单端电路而言的所有优势。

[0084] 变压器/电感性负载可以允许MIMO LNA以低电源电压来操作,因为这些电路组件不会浪费任何电压净空。其他类型的负载(例如,有功/晶体管负载)则会使MIMO LNA的增益、噪声系数和线性降级。

[0085] 电感性负反馈可以被用来增进高增益LNA中的线性以及辅助针对目标阻抗(例如50欧姆)的输入匹配。在没有负反馈电感器(例如,用来实现输入匹配和线性)可能不会满足规范需求。

[0086] 在一示例性设计中,一种装置(例如,无线设备、集成电路、电路模块等)可以包括多个增益电路、一激励电路以及多个负载电路。这多个增益电路(例如,图6或8A中的增益电路650)可以接收至少一个输入RF信号并提供至少一个经放大RF信号。每个增益电路在该增益电路被启用时可以接收并且放大一个输入RF信号并提供一个经放大RF信号。该至少一个输入RF信号可以包括在处于不同频率的多个载波上向该无线设备发送的传输。激励电路(例如,图6或图8A中的激励电路660)可以耦合到这多个增益电路和这多个负载电路。激励电路可以接收该至少一个经放大RF信号并且提供至少一个激励RF信号。这多个负载电路(例如,图6或8A中的负载电路670)可以接收该至少一个激励RF信号并提供至少一个输出RF信号。

[0087] 在一个示例性设计中,每个增益电路可以包括在该增益电路被启用时接收输入RF信号并提供经放大RF信号的增益晶体管(例如,图6或8A中的NMOS晶体管654)。在一示例性设计中,增益电路(例如图6A或8A中的增益电路650a)可以进一步包括耦合在增益晶体管的源极与电路接地之间的电感器(例如,图6或8A中的电感器652a)。在另一示例性设计中,增益晶体管(例如,图10中的增益晶体管1054)的源极可耦合到电路接地。在另一示例性设计中,这多个增益电路可以包括至少两组增益电路,每一组包括两个或更多个增益电路。每组增益电路可以包括共享耦合到电路接地(例如,如在8B中所示)的电感器的一组增益晶体管(例如,两个增益晶体管)。

[0088] 该多个增益电路也可以包括多个高增益电路和多个低增益电路,例如,如图9B所示。低增益电路或者高增益电路中的任一个可以被选择用于输入RF信号,例如取决于输入RF信号的收到功率电平来做出此选择。高增益电路可以包括源极电感性负反馈来增进高增益处的线性。低增益电路可以不包括源极电感性负反馈。

[0089] 在一示例性设计中,激励电路可以包括多个共源共栅晶体管(例如,如图6或8A的共源共栅晶体管664)。每个共源共栅晶体管可以被耦合在这多个增益电路之一与这多个负载电路之一之间。在一示例性设计中,为了实现全互连,每个增益电路可以经由相应的共源共栅晶体管被耦合到这多个负载电路中的每一个。在另一示例性设计中,为了实现部分互连,每个增益电路可以经由两个共源共栅晶体管被耦合到两个负载电路(其可以是这多个负载电路的子集)。给定的共源共栅晶体管也可以由多个增益电路共享。例如,图8A中的共源共栅晶体管664a由增益电路650a和650c共享。

[0090] 在一示例性设计中,每个负载电路可以包括具有初级线圈和次级线圈的变压器

(例如图6中的变压器672)。初级线圈可以耦合在激励电路与电源之间。次级线圈可以在激励RF信号被施加于初级线圈时提供差分输出RF信号。在另一示例性设计中,每一负载电路可以包括耦合在激励电路与电源之间的电感器。负载电路也可以包括晶体管和/或其他电路。

[0091] 该装置可以进一步包括耦合到这多个增益电路的多个输入匹配电路(例如,图5中的输入匹配电路532)。每一输入匹配电路可以为不同频带或不同频带组执行功率匹配和/或阻抗匹配。

[0092] 该装置可以进一步包括耦合到这多个负载电路的多个下变频器电路(例如,图5中的下变频器电路590)。这些下变频器电路可以基于至少一个LO信号执行对该至少一个输出RF信号的下变频。每个LO信号可以处在不同的频率,该频率可以基于正由相关联的下变频器电路下变频的一个或多个载波来确定。

[0093] 在一示例性设计中,每个输入RF信号可以包括单端信号,并且每个输出RF信号可以包括差分信号,例如,如图6所示。在另一示例性设计中,每个输入RF信号可以包括单端信号,并且每个输出RF信号可以包括单端信号。在另一示例性设计中,每个输入RF信号可以包括差分信号,并且每个输出RF信号可以包括差分信号。

[0094] 该装置可以在多个模式之一中操作。在一示例性设计中,在单输出模式中,一个增益电路可以被启用以接收并放大一个输入RF信号并且提供一个经放大RF信号。激励电路可接收此经放大RF信号并且提供一个激励RF信号。一个负载电路可接收该激励RF信号并且提供一个输出RF信号。

[0095] 在一示例性设计中,在带内CA模式中,一个增益电路可以被启用以接收并放大一个输入RF信号并且提供一个经放大RF信号。激励电路可接收此经放大RF信号并且提供至少两个激励RF信号。至少两个负载电路可以接收该至少两个激励RF信号并且提供至少两个输出RF信号。在单输出模式和带内CA模式两者中,这一个输入RF信号可以包括在单个频带中的多个载波上发送的传输。

[0096] 在一示例性设计中,在带间CA模式中,至少两个增益电路可以被启用以接收并放大至少两个输入RF信号并且提供至少两个经放大RF信号。激励电路可以接收该至少两个经放大RF信号并且提供至少两个激励RF信号。至少两个负载电路可以接收该至少两个激励RF信号并且提供至少两个输出RF信号。该至少两个输入RF信号可以包括在至少两个频带中的多个载波上发送的传输。

[0097] 图11示出了用于在无线系统中执行信号放大的过程1100的示例性设计。过程1100可由无线设备或由其他某个实体来执行。包括在处于不同频率的多个载波上发送给无线设备的传输的至少一个输入RF信号可以被放大(例如,用多个增益电路中的至少一个来放大)以获得至少一个经放大RF信号(框1112)。可以基于该至少一个经放大RF信号生成至少一个激励RF信号,例如,用耦合到这多个增益电路的激励电路来生成(框1114)。可以基于该至少一个激励RF信号提供至少一个输出RF信号,例如,用耦合到激励电路的多个负载电路中的至少一个来提供(框1116)。在一示例性设计中,每个输入RF信号可以包括单端信号,并且每个输出RF信号可以包括差分信号。

[0098] 在一示例性设计中,在单输出模式中,一个输入RF信号可以被放大(例如,用一个增益电路来放大)以获得一个经放大RF信号。可以基于此经放大RF信号来生成(例如,由激

励电路来生成)一个激励RF信号。可以基于该激励RF信号来提供(例如,由一个负载电路来提供)一个输出RF信号。

[0099] 在另一示例性设计中,在带内CA模式中,一个输入RF信号可以被放大(例如,用一个增益电路来放大)以获得一个经放大RF信号。可以基于此经放大RF信号来生成(例如,由激励电路来生成)至少两个激励RF信号。可以基于该至少两个激励RF信号来提供(例如,由至少两个负载电路来提供)至少两个输出RF信号。

[0100] 在另一示例性设计中,在带间CA模式中,至少两个输入RF信号可以被放大(例如,用至少两个增益电路来放大)以获得至少两个经放大RF信号。可以基于该至少两个经放大RF信号来生成(例如,由激励电路来生成)至少两个激励RF信号。可以基于该至少两个激励RF信号来提供(例如,由至少两个负载电路来提供)至少两个输出RF信号。

[0101] 本文中描述的MIMO LNA可在IC、模拟IC、RFIC、混合信号IC、ASIC、PCB、电子设备等上实现。MIMO LNA也可用各种IC工艺技术来制造,诸如互补金属氧化物半导体(CMOS)、NMOS、PMOS、双极结型晶体管(BJT)、双极-CMOS(BiCMOS)、硅锗(SiGe)、砷化镓(GaAs)、异质结双极晶体管(HBT)、高电子迁移率晶体管(HEMT)、绝缘体上覆硅(SOI)等。

[0102] 实现本文中所描述的MIMO LNA的装置可以是自立设备或者可以是较大设备的一部分。设备可以是(i)自立的IC,(ii)具有一个或多个IC的集合,其可包括用于存储数据和/或指令的存储器IC,(iii)RFIC,诸如RF接收机(RFR)或RF发射机/接收机(RTR),(iv)ASIC,诸如移动站调制解调器(MSM),(v)可嵌入在其他设备内的模块,(vi)接收机、蜂窝电话、无线设备、手持机、或者移动单元,(vii)其他等等。

[0103] 在一个或多个示例性设计中,所描述的功能可以在硬件、软件、固件、或其任何组合中实现。如果在软件中实现,则各功能可以作为一条或多条指令或代码存储在计算机可读介质上或藉其进行传送。计算机可读介质包括计算机存储介质和通信介质两者,包括促成计算机程序从一地向另一地转移的任何介质。存储介质可以是能被计算机访问的任何可用介质。作为示例而非限定,这样的计算机可读介质可包括RAM、ROM、EEPROM、CD-ROM或其它光盘存储、磁盘存储或其它磁存储设备、或能被用来携带或存储指令或数据结构形式的期望程序代码且能被计算机访问的任何其它介质。任何连接也被正当地称为计算机可读介质。例如,如果软件是使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)、或诸如红外、无线电、以及微波之类的无线技术从web网站、服务器、或其它远程源传送而来,则该同轴电缆、光纤电缆、双绞线、DSL、或诸如红外、无线电、以及微波之类的无线技术就被包括在介质的定义之中。如本文中所使用的,盘(disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘(disk)往往以磁的方式再现数据,而碟(disc)用激光以光学方式再现数据。上述组合应当也被包括在计算机可读介质的范围内。

[0104] 提供对本公开的先前描述是为了使得本领域任何技术人员皆能够制作或使用本公开。对本公开的各种修改对于本领域技术人员将是显而易见的,并且本文中定义的普适原理可被应用于其他变形而不会脱离本公开的范围。由此,本公开并非旨在被限定于本文中所描述的示例和设计,而是应被授予与本文中所公开的原理和新颖性特征相一致的最广范围。

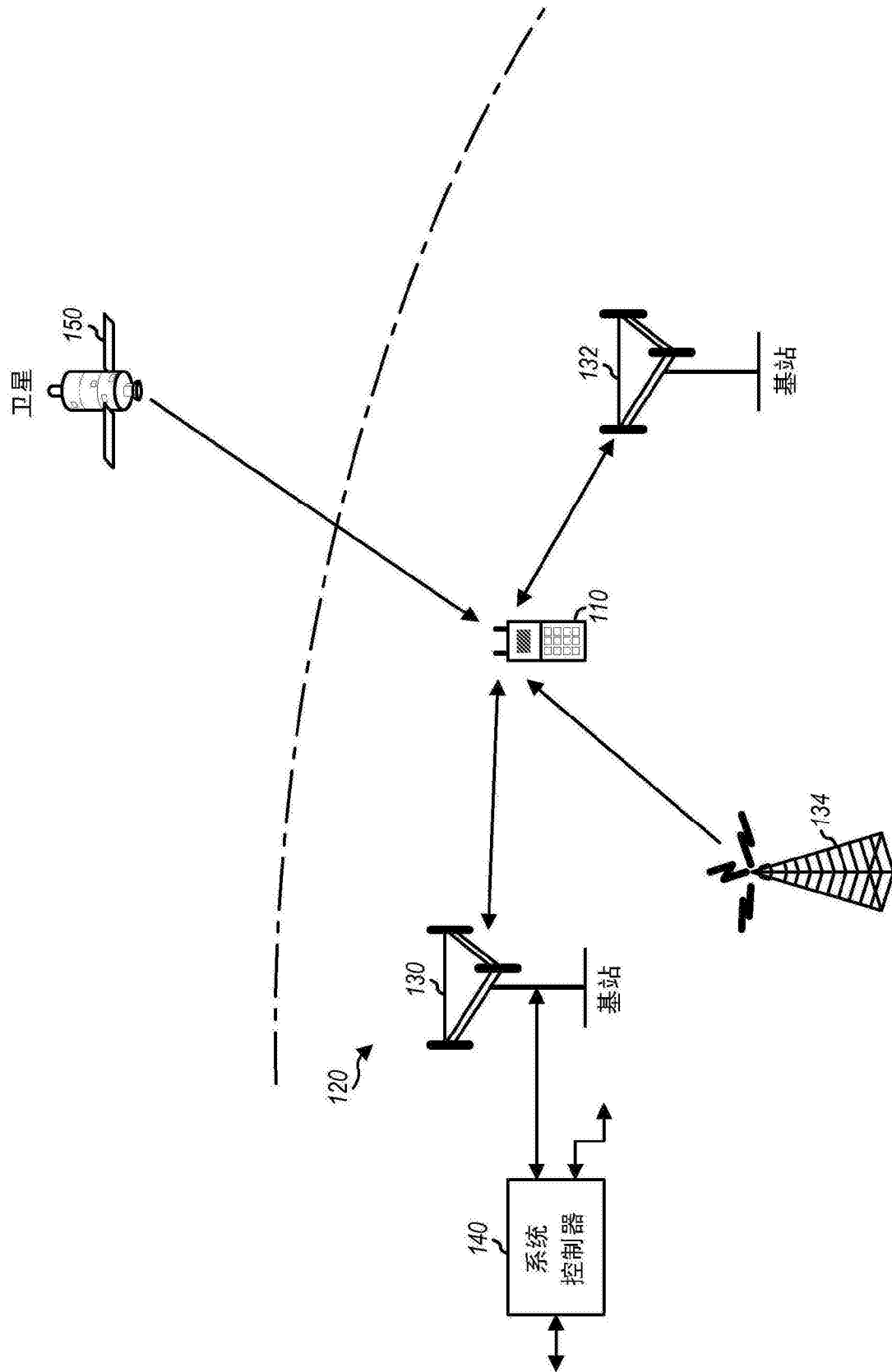


图1

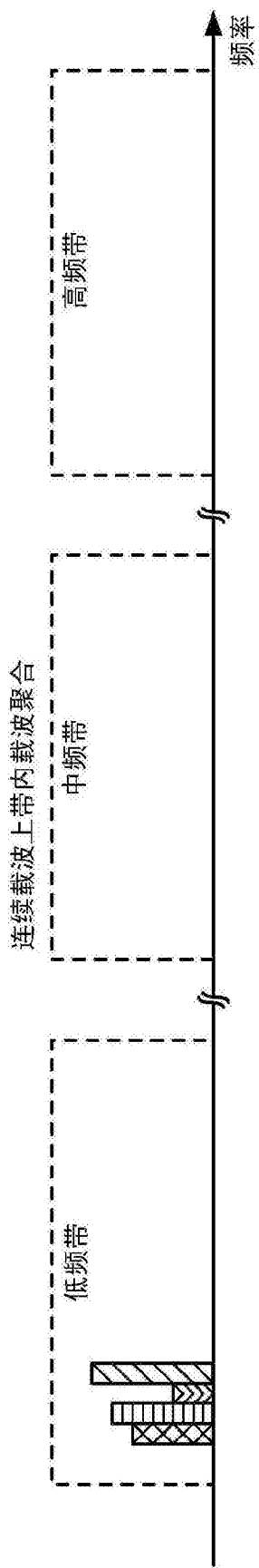


图2A

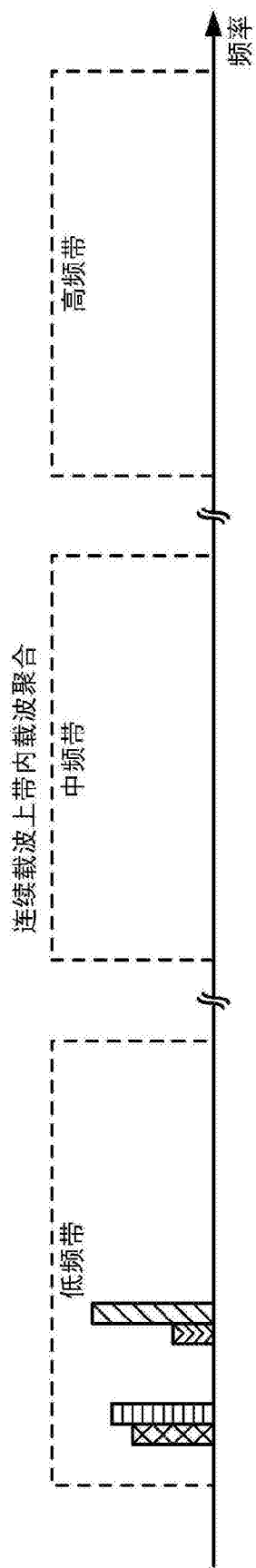


图2B

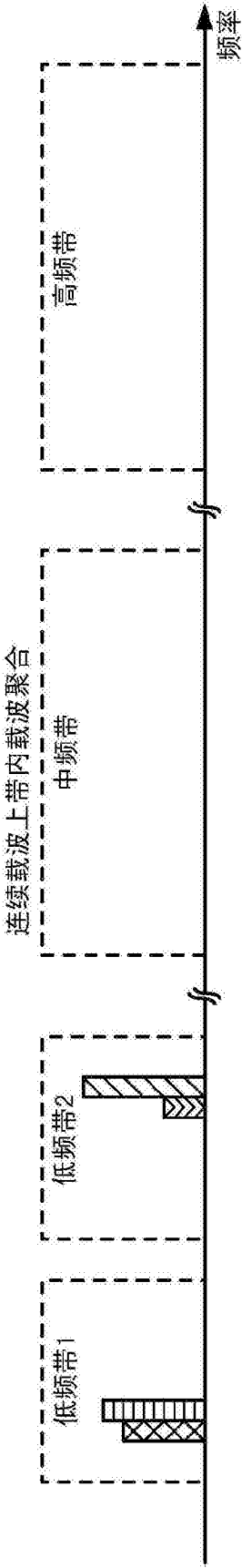


图2C

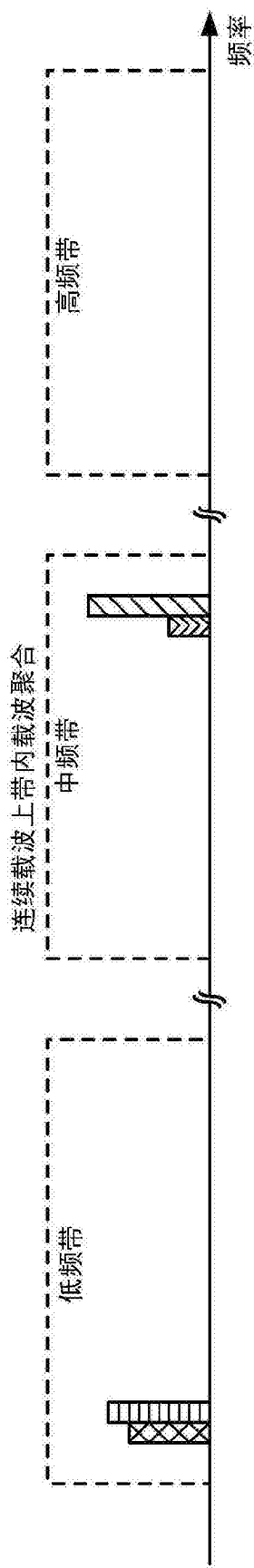


图2D

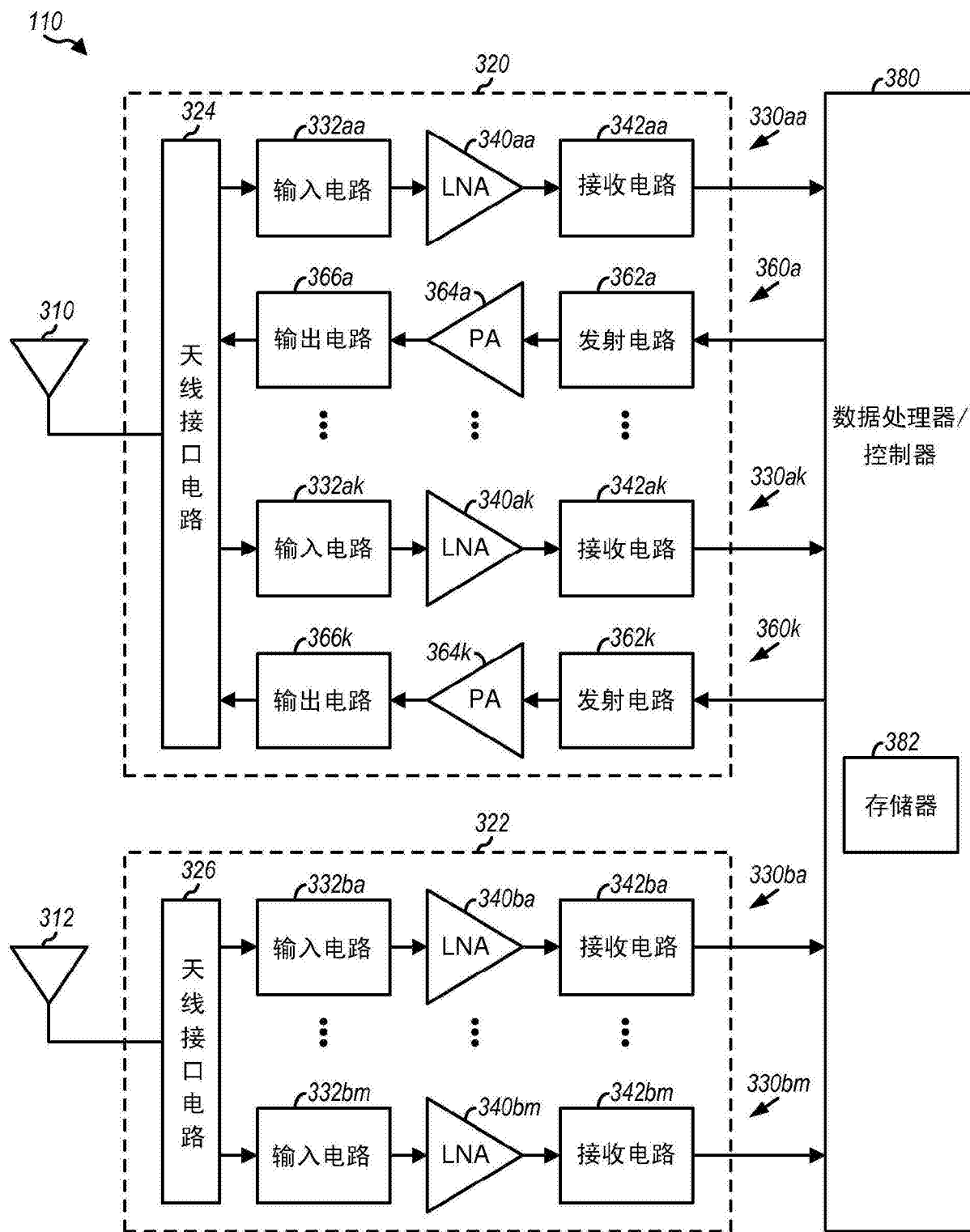


图3

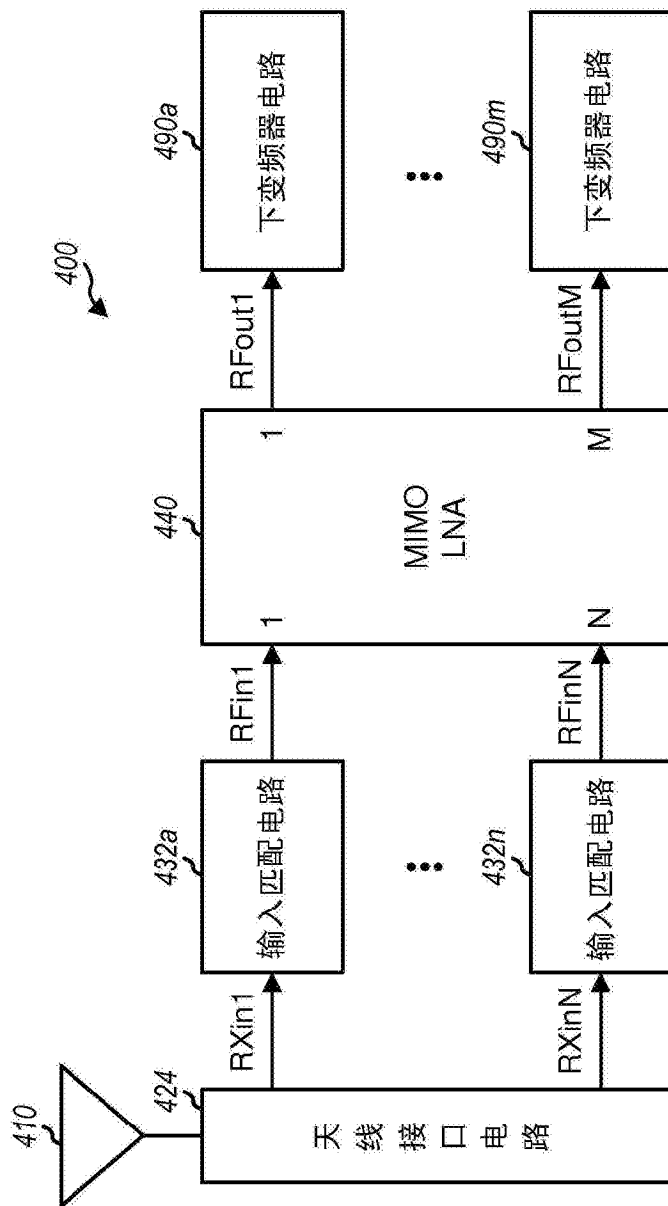


图4

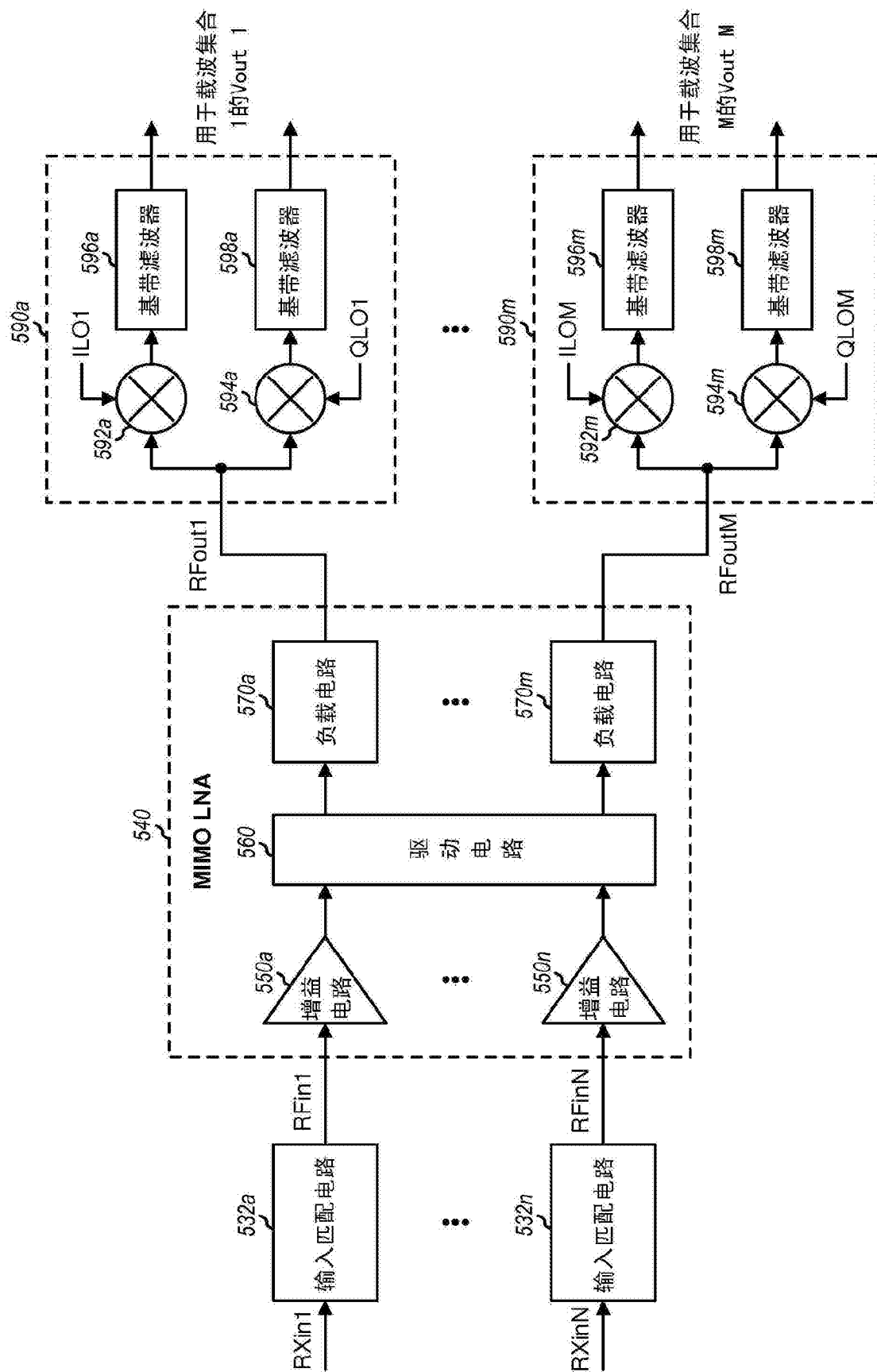


图5

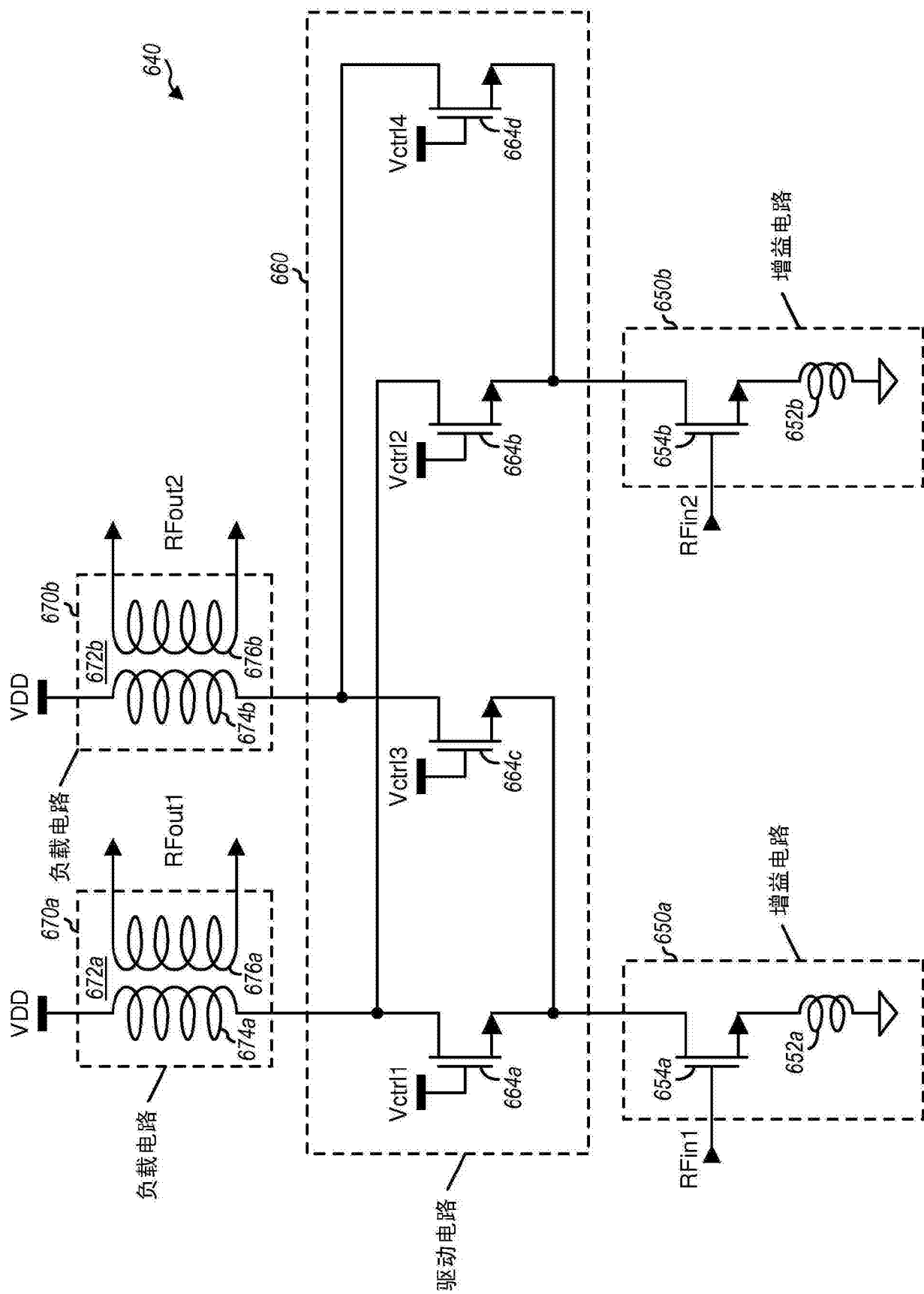


图6

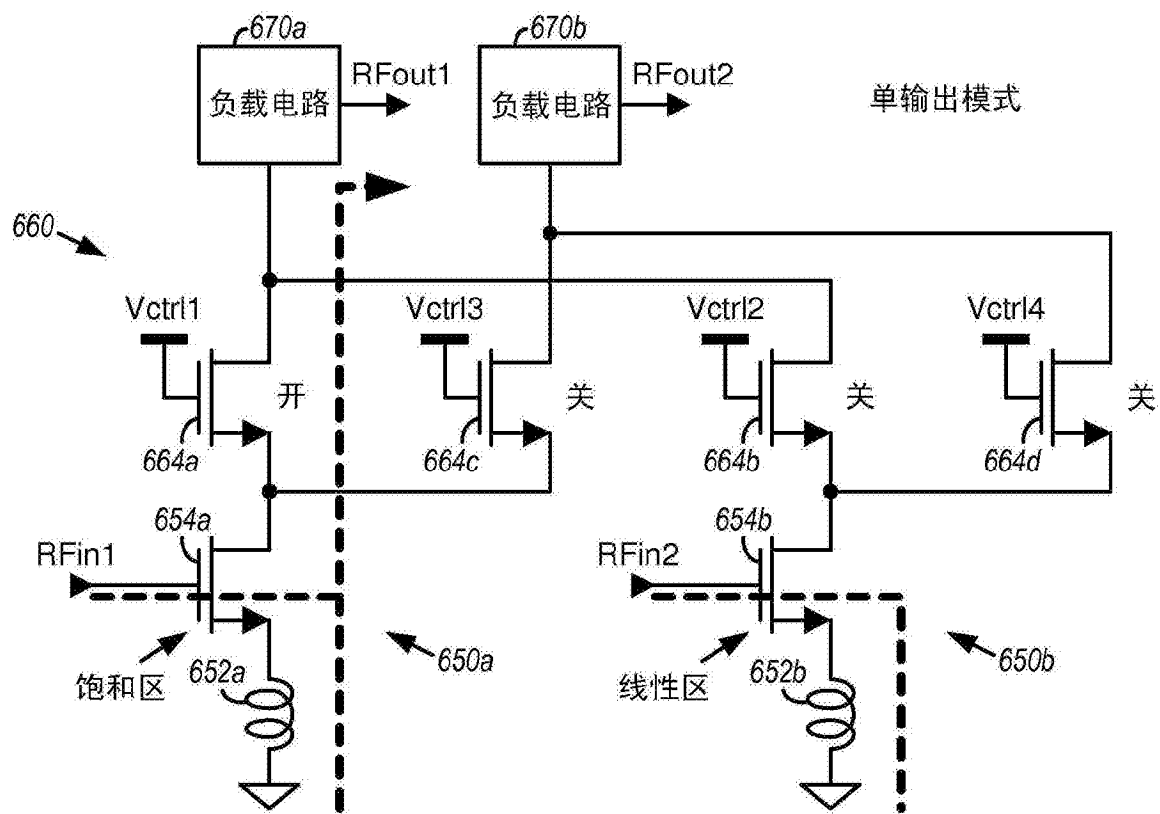


图7A

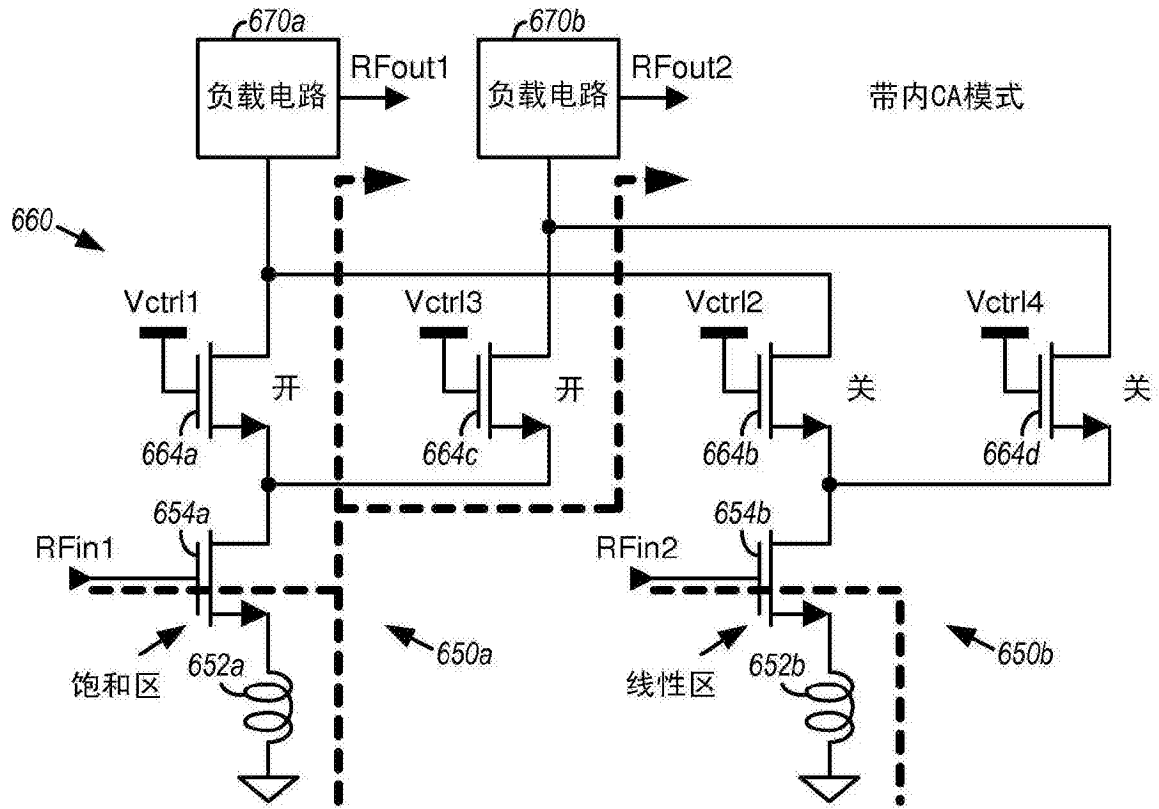


图7B

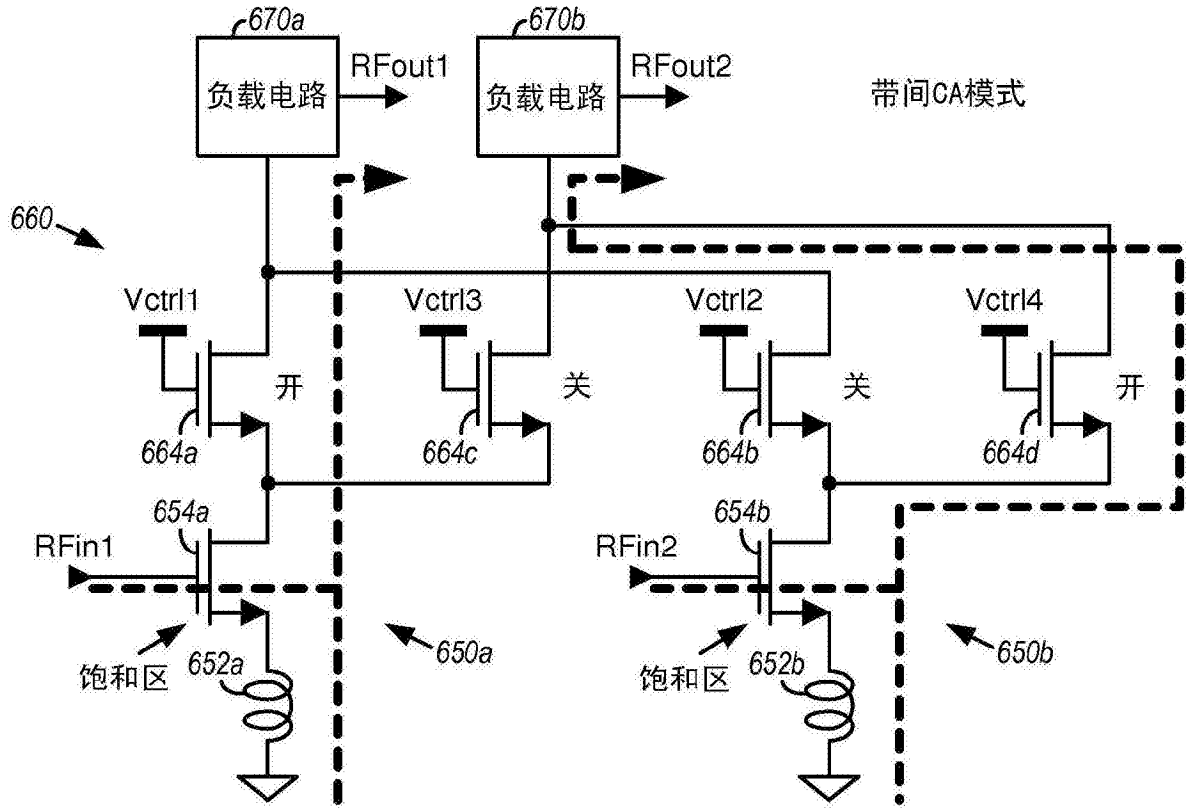


图7C

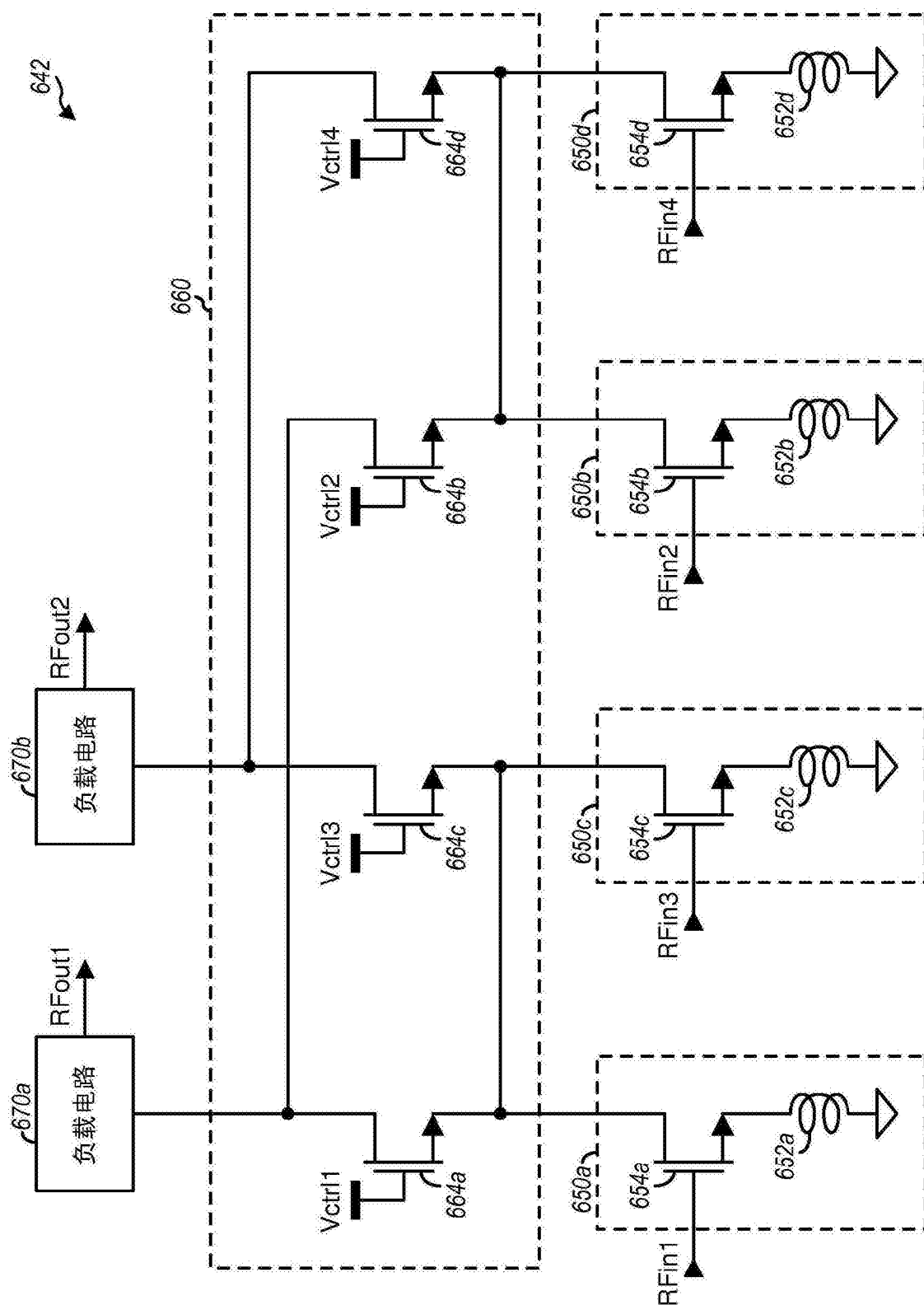


图8A

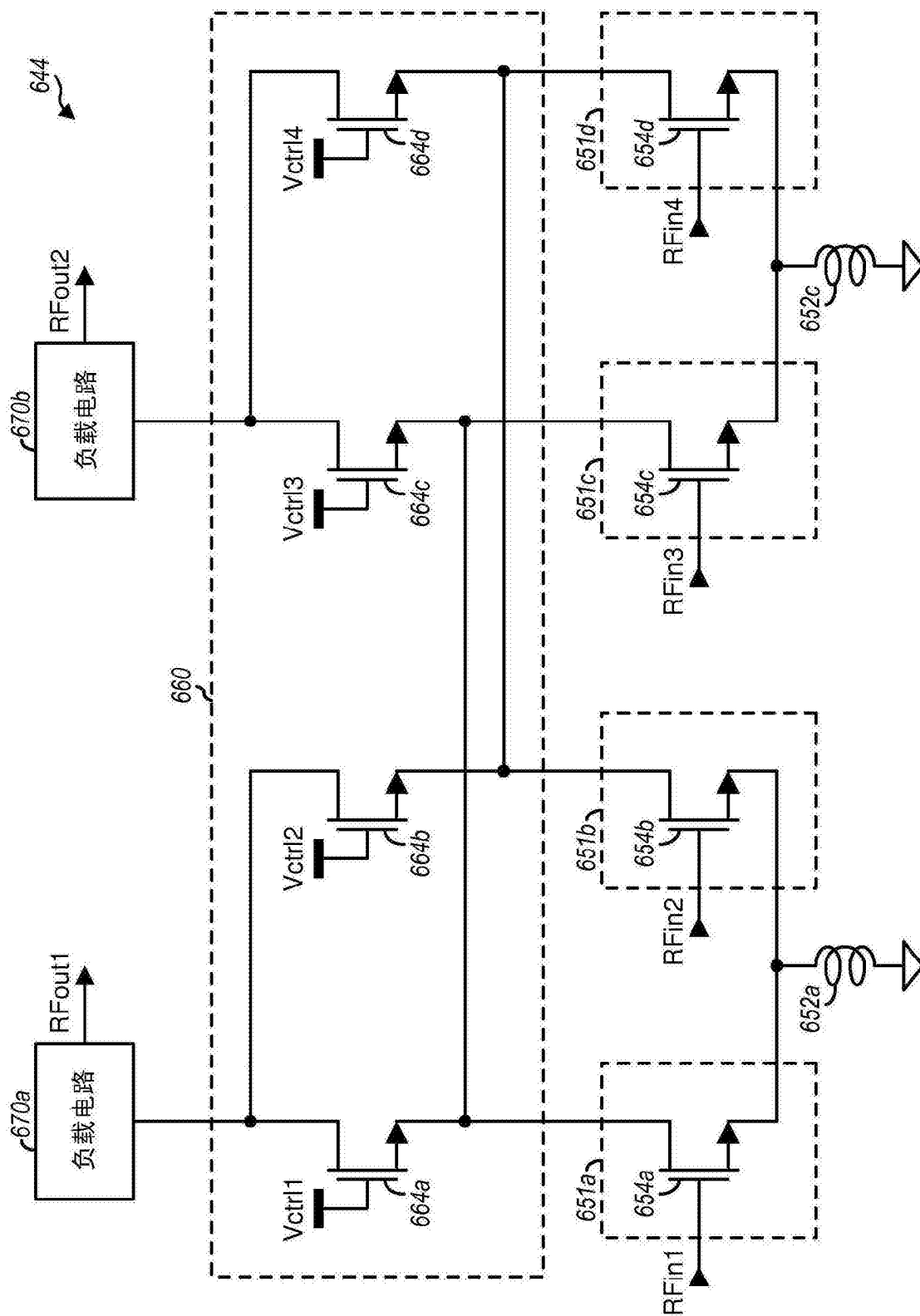


图8B

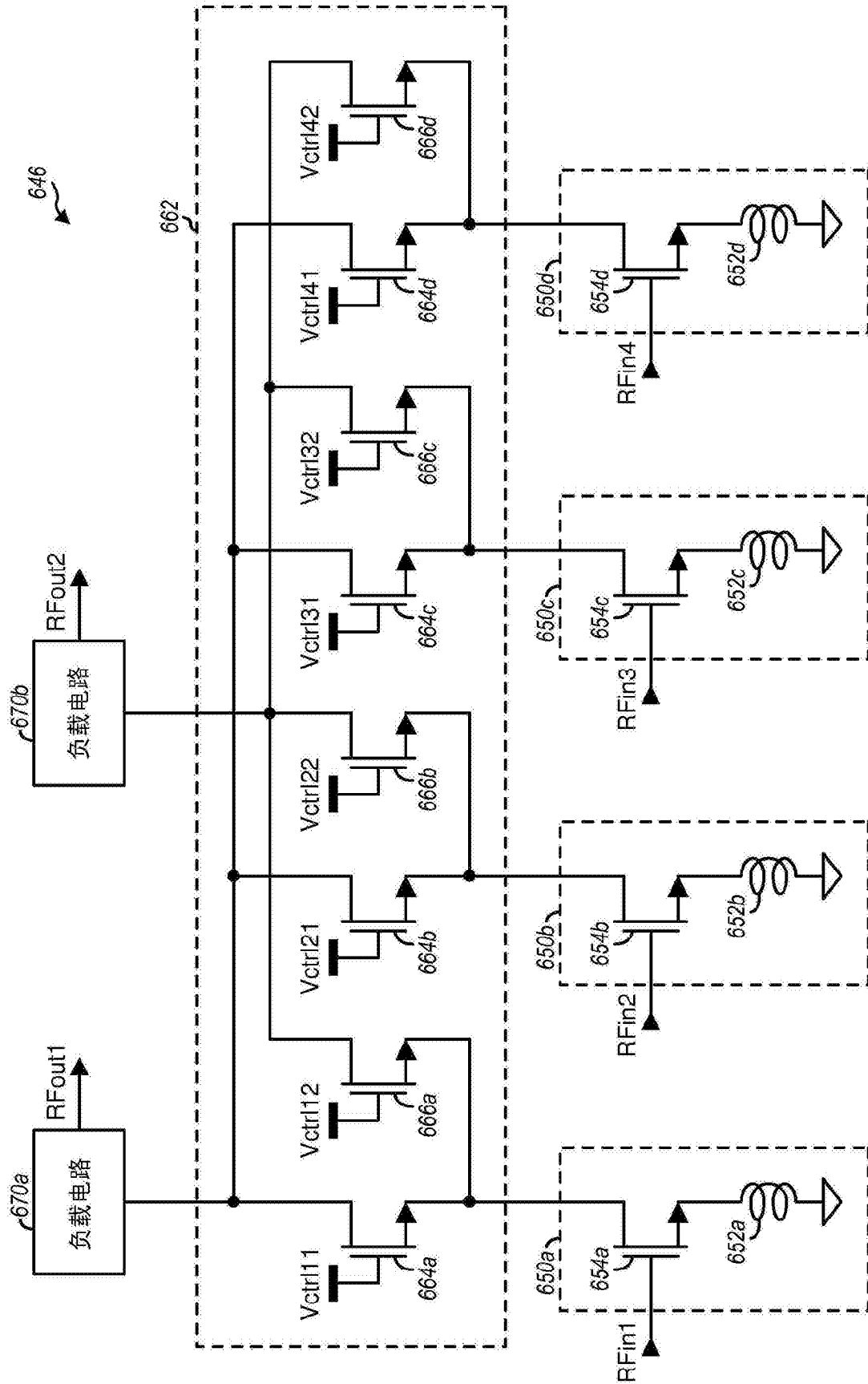


图8C

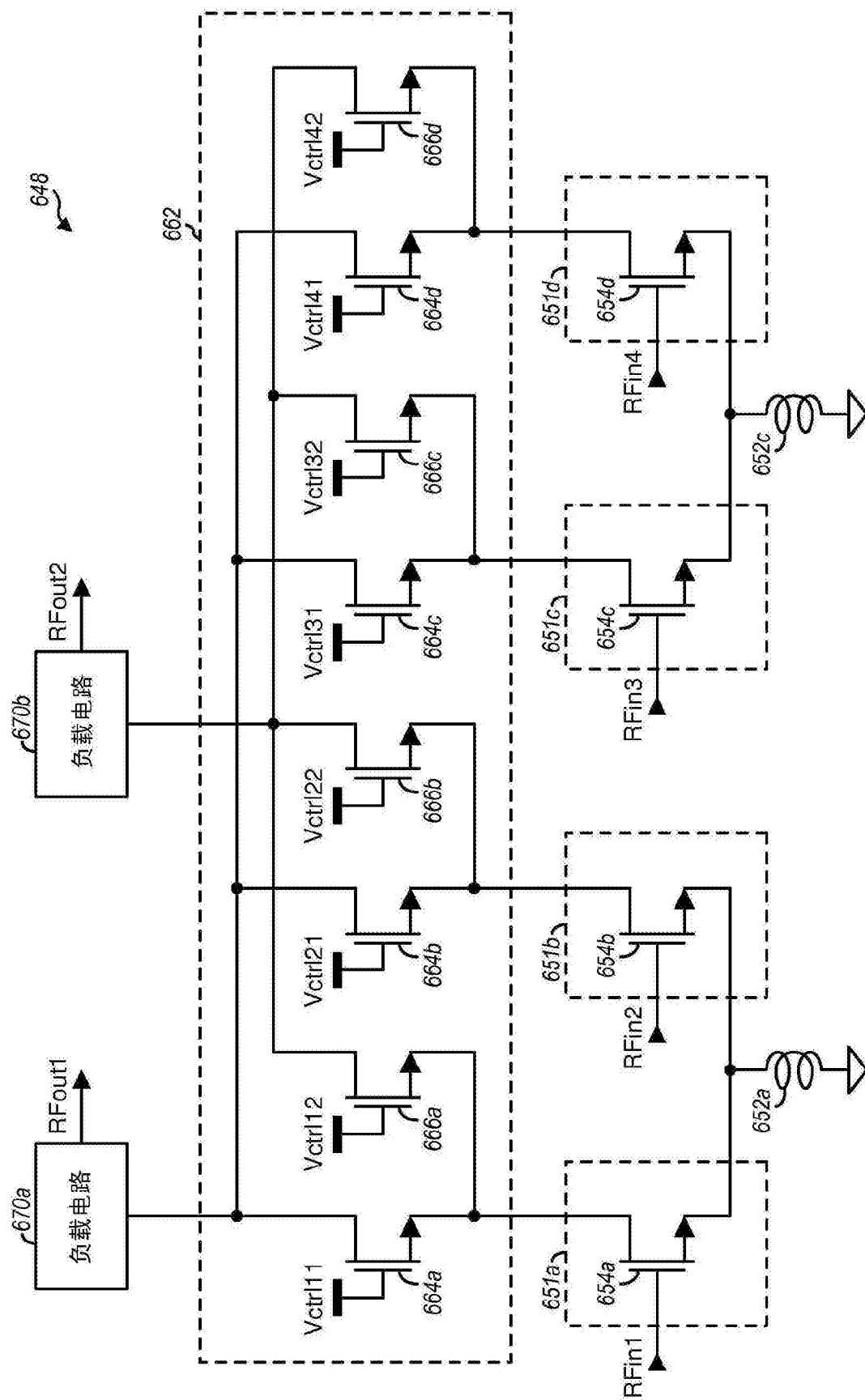


图8D

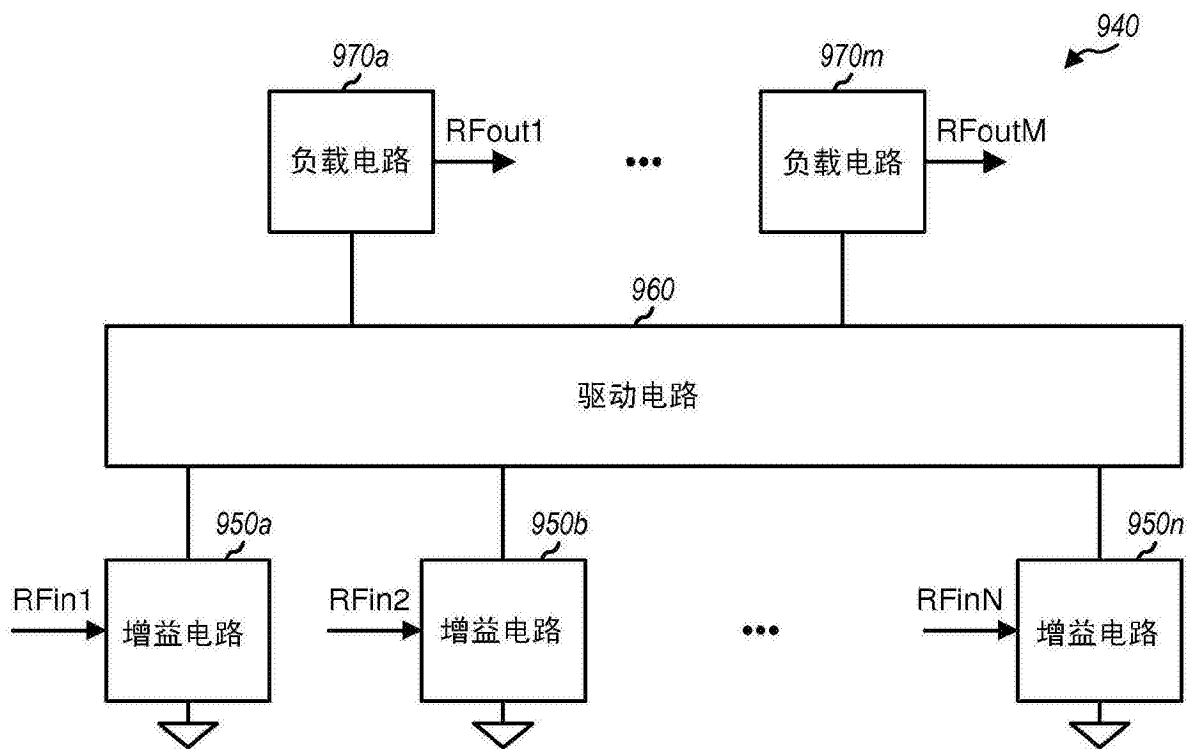


图9A

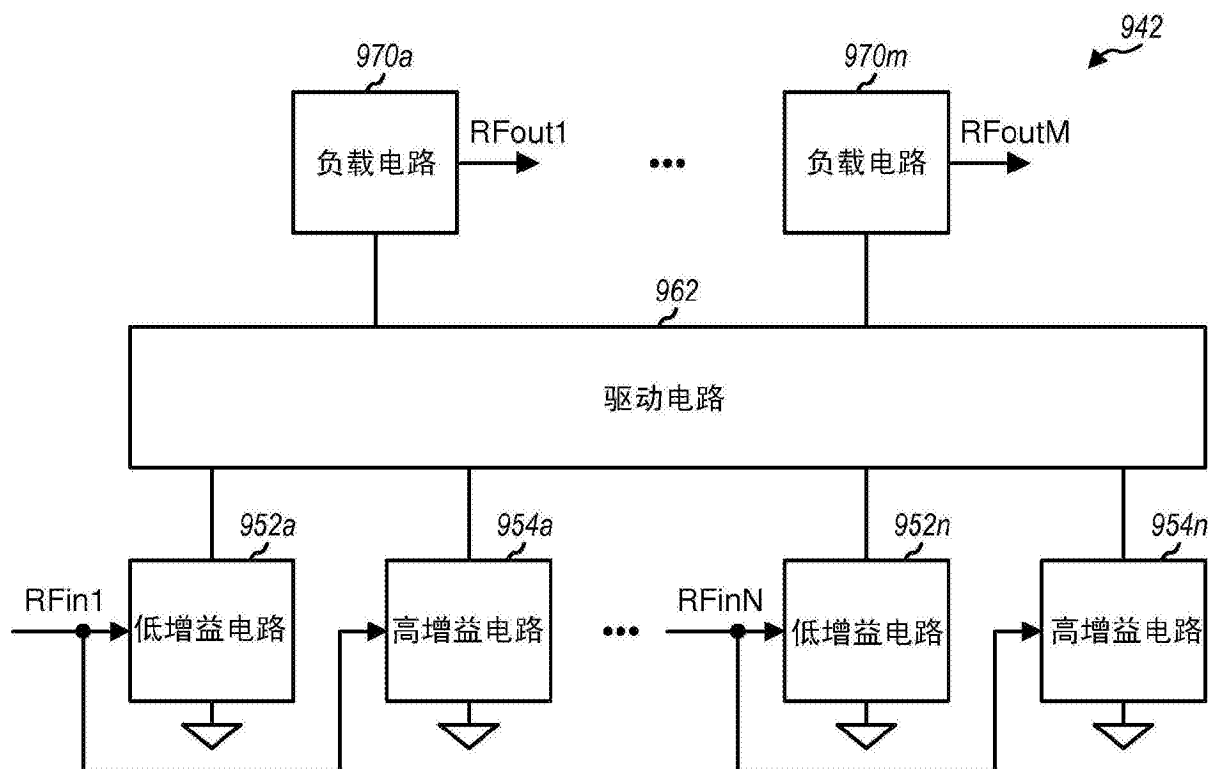


图9B

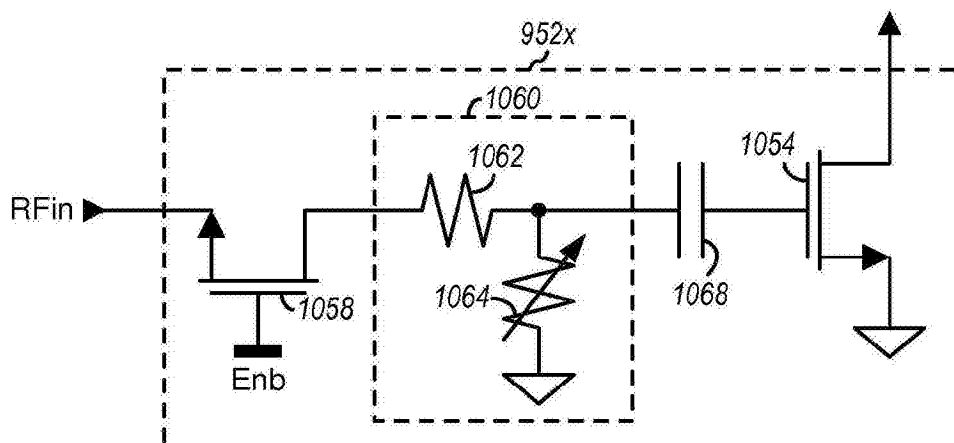


图10

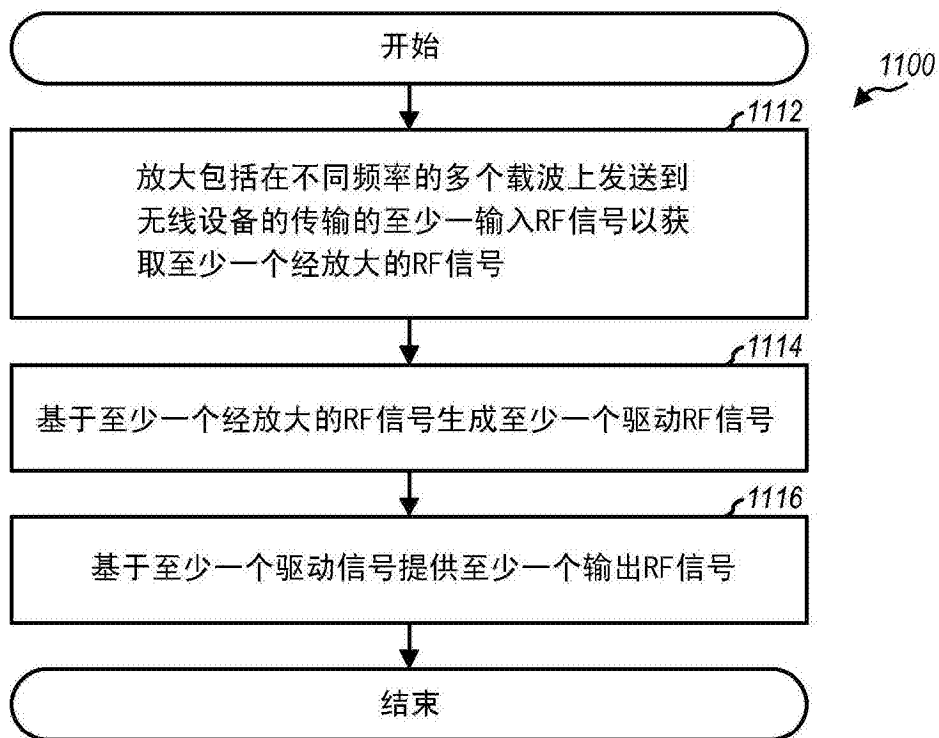


图11