

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6592104号
(P6592104)

(45) 発行日 令和1年10月16日(2019.10.16)

(24) 登録日 令和1年9月27日(2019.9.27)

| | |
|------------------------------|----------------|
| (51) Int.Cl. | F I |
| G09G 3/3233 (2016.01) | G09G 3/3233 |
| G09G 3/3291 (2016.01) | G09G 3/3291 |
| G09G 3/20 (2006.01) | G09G 3/20 623R |
| H01L 51/50 (2006.01) | G09G 3/20 624B |
| H05B 33/02 (2006.01) | G09G 3/20 680G |
| 請求項の数 13 (全 23 頁) 最終頁に続く | |

| | | | |
|--------------------|------------------------------|-----------|------------------------|
| (21) 出願番号 | 特願2017-553816 (P2017-553816) | (73) 特許権者 | 000005049 |
| (86) (22) 出願日 | 平成28年11月25日(2016.11.25) | | シャープ株式会社 |
| (86) 国際出願番号 | PCT/JP2016/084934 | | 大阪府堺市堺区匠町1番地 |
| (87) 国際公開番号 | W02017/094604 | (74) 代理人 | 100104695 |
| (87) 国際公開日 | 平成29年6月8日(2017.6.8) | | 弁理士 島田 明宏 |
| 審査請求日 | 平成30年4月9日(2018.4.9) | (74) 代理人 | 100121348 |
| (31) 優先権主張番号 | 特願2015-235388 (P2015-235388) | | 弁理士 川原 健児 |
| (32) 優先日 | 平成27年12月2日(2015.12.2) | (74) 代理人 | 100114247 |
| (33) 優先権主張国・地域又は機関 | 日本国(JP) | | 弁理士 奥田 邦廣 |
| | | (74) 代理人 | 100148459 |
| | | | 弁理士 河本 悟 |
| | | (72) 発明者 | 滝沢 和雄 |
| | | | 大阪府堺市堺区匠町1番地 シャープ株式会社内 |
| 最終頁に続く | | | |

(54) 【発明の名称】 フレキシブル表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、

屈曲検出部とを備え、

前記画素回路は、表示用画素回路と測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出し、

前記測定用画素回路の配置間隔は、前記表示用画素回路の配置間隔よりも狭いことを特徴とする、フレキシブル表示装置。

【請求項2】

複数の走査線と、複数のデータ線と、それぞれが駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる

る電流を測定する動作を行うデータ線駆動回路と、
屈曲検出部とを備え、

前記画素回路は、複数の表示用画素回路と複数の測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出し、

前記表示パネルは、複数の前記表示用画素回路が形成された層と、複数の前記測定用画素回路が形成された層とを含む多層構造を有し、

複数の前記測定用画素回路は、それぞれ、前記複数の走査線のうち対応する走査線に接続され、

少なくとも一つの前記表示用画素回路に接続された走査線と、少なくとも一つの前記測定用画素回路に接続された対応する走査線とは、電気的に接続されていることを特徴とする、フレキシブル表示装置。

10

【請求項 3】

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、

前記駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出する屈曲検出部と、

20

前記屈曲検出部で検出された屈曲状態に基づき、前記駆動素子を流れる電流量の屈曲による変化を補償するように映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ線に印加し、

前記屈曲検出部は、前記駆動素子の電気的特性の初期値との差に対応して前記表示パネルの曲率を記憶した第 1 テーブルを内蔵し、求めた前記駆動素子の電気的特性の初期値との差を用いて前記第 1 テーブルを参照することにより、前記表示パネルの屈曲状態として前記表示パネルの曲率を検出し、

前記補正部は、前記表示パネルの曲率に対応して前記駆動素子の電気的特性の補正量を記憶した第 2 テーブルを内蔵し、前記屈曲検出部で求めた曲率を用いて前記第 2 テーブルを参照することにより、前記駆動素子の電気的特性の補正量を求め、求めた補正量を用いて前記映像信号を補正することを特徴とする、フレキシブル表示装置。

30

【請求項 4】

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、

40

前記駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出する屈曲検出部と、

前記屈曲検出部で検出された屈曲状態に基づき、前記駆動素子を流れる電流量の屈曲による変化を補償するように映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ線に印加し、

前記補正部は、前記駆動素子の電気的特性である第 1 特性と前記発光素子の電気的特性である第 2 特性とを求め、

前記屈曲検出部は、前記第 2 特性に基づき前記表示パネルが屈曲していないときの前記駆動素子の電気的特性である第 3 特性を推定し、前記第 1 特性と前記第 3 特性とを比較す

50

ることにより、前記表示パネルの屈曲状態を検出することを特徴とする、フレキシブル表示装置。

【請求項 5】

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を通る電流を測定する動作を行うデータ線駆動回路と、

前記駆動素子を通る電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出する屈曲検出部と、

前記屈曲検出部で検出された屈曲状態に基づき映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ線に印加し、

前記補正部は、屈曲部分に対応した映像信号を非表示レベルに補正することを特徴とする、フレキシブル表示装置。

【請求項 6】

前記画素回路は、複数の表示用画素回路と複数の測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を通る電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出することを特徴とする、請求項 3 または 5 に記載のフレキシブル表示装置。

【請求項 7】

少なくとも一つの前記表示用画素回路と、少なくとも一つの前記測定用画素回路とは、同じ走査線に接続されていることを特徴とする、請求項 1 または 6 に記載のフレキシブル表示装置。

【請求項 8】

少なくとも一つの前記表示用画素回路と、少なくとも一つの前記測定用画素回路とは、同じデータ線に接続されていることを特徴とする、請求項 1 または 6 に記載のフレキシブル表示装置。

【請求項 9】

前記測定用画素回路の配置態様は、前記表示用画素回路の配置態様と異なることを特徴とする、請求項 7 または 8 に記載のフレキシブル表示装置。

【請求項 10】

前記測定用画素回路の配置間隔は、前記表示用画素回路の配置間隔と異なることを特徴とする、請求項 9 に記載のフレキシブル表示装置。

【請求項 11】

複数の前記測定用画素回路は、表示領域の内部に複数の前記表示用画素回路と混在して設けられていることを特徴とする、請求項 6 ~ 8 のいずれかに記載のフレキシブル表示装置。

【請求項 12】

前記測定用画素回路は、矩形形状を有する表示領域の隣接する 2 辺に沿って配置されていることを特徴とする、請求項 1 および 6 ~ 10 のいずれかに記載のフレキシブル表示装置。

【請求項 13】

前記測定用画素回路内の駆動素子の電気的特性は、前記表示用画素回路内の駆動素子の電気的特性と異なることを特徴とする、請求項 1 ~ 12 のいずれかに記載のフレキシブル表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、表示装置に関し、特に、屈曲可能な画面を有するフレキシブル表示装置に関する。

【背景技術】

【0002】

近年、薄型、低消費電力、高速応答可能な表示装置として、有機EL (Electro Luminescence) 表示装置が注目されている。有機EL表示装置は、プラスチック基板などを用いて、画面を任意の位置で屈曲可能に構成することができる(図14を参照)。以下、屈曲可能な画面を有する表示装置を「フレキシブル表示装置」という。

【0003】

フレキシブル表示装置については、以下の技術が知られている。特許文献1には、図15に示す相補型回路を含むセンサーデバイスが記載されている。図15に示す相補型回路では、4個のトランジスタ T_{r1} ~ T_{r4} のうち少なくとも1つが有機TFT (Thin Film Transistor) である。有機TFTの電気的特性は物理的变化に応じて変化するので、有機TFTはセンサー素子として機能する。

10

【0004】

特許文献2には、図16に示す画素回路を含む表示装置が記載されている。図16に示す画素回路は、駆動素子として、相補型のトランジスタ T_p 、 T_n を含んでいる。画面が屈曲したときに、トランジスタ T_p 、 T_n の特性は逆方向に変化する。一方のトランジスタを流れる電流は増加し、他方のトランジスタを流れる電流は減少するので、画素回路全体として電流の変動を抑制することができる。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】日本国特開2014-190699号公報

【特許文献2】国際公開第2005/109390号

【発明の概要】

【発明が解決しようとする課題】

【0006】

フレキシブル表示装置では、画面が屈曲したときに、画素回路内の駆動素子の特性(閾値電圧やI-V特性など)が変化し、駆動素子を通して発光素子を流れる電流の量が変化するという問題がある。

30

【0007】

従来のフレキシブル表示装置は、この問題を好適に解決することができない。例えば、特許文献1に記載された、センサー素子として有機TFTを用いる方法には、画面屈曲に起因するTFTの特性変化と、他の要因によるTFTの特性変化とを区別できないという問題がある。また、この方法には、検出される電流量が大きいという問題もある。

【0008】

それ故に、本発明は、画面の屈曲状態を検出し、画面屈曲時の輝度や色の変化を防止できる表示装置を提供することを目的とする。

40

【課題を解決するための手段】

【0014】

本発明の第1の局面は、フレキシブル表示装置であって、
 複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、
 前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、
 前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、
 屈曲検出部とを備え、

50

前記画素回路は、表示用画素回路と測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出し、

前記測定用画素回路の配置間隔は、前記表示用画素回路の配置間隔よりも狭いことを特徴とする。

【0017】

本発明の第2の局面は、フレキシブル表示装置であって、

複数の走査線と、複数のデータ線と、それぞれが駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、

屈曲検出部とを備え、

前記画素回路は、複数の表示用画素回路と複数の測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出し、

前記表示パネルは、複数の前記表示用画素回路が形成された層と、複数の前記測定用画素回路が形成された層とを含む多層構造を有し、

複数の前記測定用画素回路は、それぞれ、前記複数の走査線のうち対応する走査線に接続され、

少なくとも一つの前記表示用画素回路に接続された走査線と、少なくとも一つの前記測定用画素回路に接続された対応する走査線とは、電気的に接続されていることを特徴とする。

【0023】

本発明の第3の局面は、フレキシブル表示装置であって、

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる電流を測定する動作を行うデータ線駆動回路と、

前記駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出する屈曲検出部と、

前記屈曲検出部で検出された屈曲状態に基づき、前記駆動素子を流れる電流量の屈曲による変化を補償するように映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ線に印加し、

前記屈曲検出部は、前記駆動素子の電気的特性の初期値との差に対応して前記表示パネルの曲率を記憶した第1テーブルを内蔵し、求めた前記駆動素子の電気的特性の初期値との差を用いて前記第1テーブルを参照することにより、前記表示パネルの屈曲状態として前記表示パネルの曲率を検出し、

前記補正部は、前記表示パネルの曲率に対応して前記駆動素子の電気的特性の補正量を記憶した第2テーブルを内蔵し、前記屈曲検出部で求めた曲率を用いて前記第2テーブルを参照することにより、前記駆動素子の電気的特性の補正量を求め、求めた補正量を用いて前記映像信号を補正することを特徴とする。

【0024】

本発明の第4の局面は、フレキシブル表示装置であって、

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、
前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路
について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる
電流を測定する動作を行うデータ線駆動回路と、

前記駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出
する屈曲検出部と、

前記屈曲検出部で検出された屈曲状態に基づき、前記駆動素子を流れる電流量の屈曲に
よる変化を補償するように映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ
線に印加し、

10

前記補正部は、前記駆動素子の電気的特性である第1特性と前記発光素子の電気的特性
である第2特性とを求め、

前記屈曲検出部は、前記第2特性に基づき前記表示パネルが屈曲していないときの前記
駆動素子の電気的特性である第3特性を推定し、前記第1特性と前記第3特性とを比較す
ることにより、前記表示パネルの屈曲状態を検出することを特徴とする。

【0025】

本発明の第5の局面は、フレキシブル表示装置であって、

複数の走査線と、複数のデータ線と、それぞれが発光素子および駆動素子を有する複数
の画素回路とを含む屈曲可能な表示パネルと、

前記走査線を駆動することにより、前記画素回路を選択する走査線駆動回路と、

20

前記データ線を駆動することにより、前記走査線駆動回路によって選択された画素回路
について、前記駆動素子の制御端子に電圧を書き込む動作、および、前記駆動素子を流れる
電流を測定する動作を行うデータ線駆動回路と、

前記駆動素子を流れる電流を測定した結果に基づき、前記表示パネルの屈曲状態を検出
する屈曲検出部と、

前記屈曲検出部で検出された屈曲状態に基づき映像信号を補正する補正部とを備え、

前記データ線駆動回路は、前記補正部で補正された映像信号に基づく電圧を前記データ
線に印加し、

前記補正部は、屈曲部分に対応した映像信号を非表示レベルに補正することを特徴とす
る。

30

本発明の第6の局面は、本発明の第3または第5の局面において、

前記画素回路は、複数の表示用画素回路と複数の測定用画素回路とに分類され、

前記屈曲検出部は、前記測定用画素回路内の駆動素子を流れる電流を測定した結果に基
づき、前記表示パネルの屈曲状態を検出することを特徴とする。

本発明の第7の局面は、本発明の第1または第6の局面において、

少なくとも一つの前記表示用画素回路と、少なくとも一つの前記測定用画素回路とは、
同じ走査線に接続されていることを特徴とする。

本発明の第8の局面は、本発明の第1または第6の局面において、

少なくとも一つの前記表示用画素回路と、少なくとも一つの前記測定用画素回路とは、
同じデータ線に接続されていることを特徴とする。

40

本発明の第9の局面は、本発明の第7または第8の局面において、

前記測定用画素回路の配置態様は、前記表示用画素回路の配置態様と異なることを特徴
とする。

本発明の第10の局面は、本発明の第9の局面において、

前記測定用画素回路の配置間隔は、前記表示用画素回路の配置間隔と異なることを特徴
とする。

本発明の第11の局面は、本発明の第6～第8のいずれかの局面において、

複数の前記測定用画素回路は、表示領域の内部に複数の前記表示用画素回路と混在して
設けられていることを特徴とする。

本発明の第12の局面は、本発明の第1および第6～第10のいずれかの局面において

50

前記測定用画素回路は、矩形形状を有する表示領域の隣接する2辺に沿って配置されていることを特徴とする。

本発明の第13の局面は、本発明の第1～第12のいずれかの局面において、

前記測定用画素回路内の駆動素子の電気的特性は、前記表示用画素回路内の駆動素子の電気的特性と異なることを特徴とする。

【発明の効果】

【0027】

本発明の第1～第12の局面によれば、画面屈曲時に駆動素子の電気的特性が変化するので、駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。また、検出した屈曲状態に基づき映像信号を補正することにより、画面屈曲時の輝度や色の変化を防止することができる。

10

【0032】

本発明の第1の局面によれば、表示用画素回路とは別に測定用画素回路を設け、測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。特に、表示用画素回路よりも狭い間隔で測定用画素回路を配置することにより、画面の屈曲状態を高い精度で検出することができる。

【0034】

本発明の第2の局面によれば、表示用画素回路とは別に測定用画素回路を設け、測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。特に、表示用画素回路と測定用画素回路を異なる層に形成することにより、2種類の画素回路を同じ層に形成するときの問題を解決することができる。

20

【0038】

本発明の第3の局面によれば、映像信号を補正して駆動素子を流れる電流量の屈曲による変化を補償することにより、画面屈曲時の輝度や色の変化を防止することができる。特に、第1テーブルを参照して表示パネルの曲率を検出し、第2テーブルを用いて駆動素子の電気的特性の補正量を求めることができる。したがって、求めた補正量に基づき映像信号を補正し、画面屈曲時の輝度や色の変化を防止することができる。

【0039】

本発明の第4の局面によれば、映像信号を補正して駆動素子を流れる電流量の屈曲による変化を補償することにより、画面屈曲時の輝度や色の変化を防止することができる。特に、発光素子の電気的特性に基づき表示パネルが屈曲していないときの駆動素子の電気的特性を推定し、求めた駆動素子の電気的特性と推定した駆動素子の電気的特性とを比較することにより、表示パネルの屈曲状態を検出することができる。したがって、検出した屈曲状態に基づき映像信号を補正し、画面屈曲時の輝度や色の変化を防止することができる。

30

【0040】

本発明の第5の局面によれば、映像信号を補正して屈曲部分を非表示にすることにより、画面屈曲時の輝度や色の変化を隠すことができる。

本発明の第6の局面によれば、表示用画素回路とは別に測定用画素回路を設け、測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。

40

本発明の第7または第8の局面によれば、測定用画素回路を所定の方向に沿って配置することにより、測定用画素回路が並ぶ方向に画面が屈曲したときに画面の屈曲状態を検出することができる。

本発明の第9または第10の局面によれば、表示用画素回路と測定用画素回路を異なる態様（異なる間隔）で配置することにより、画面の屈曲状態を高い精度で検出することができる。

本発明の第11の局面によれば、表示用画素回路と測定用画素回路を混在して配置することにより、画面の局所的な屈曲状態を検出することができる。

50

本発明の第12の局面によれば、測定用画素回路を直交する2方向に沿って配置することにより、画面がいずれの方向に屈曲したときでも画面の屈曲状態を検出することができる。

本発明の第13の局面によれば、表示用画素回路と測定用画素回路の間で駆動素子の電気的特性を異ならせることにより、画面の屈曲状態を高い精度で検出することができる。

【図面の簡単な説明】

【0041】

【図1】本発明の第1の実施形態に係る有機EL表示装置の構成を示すブロック図である。

【図2】図1に示す有機EL表示装置の有機ELパネルの概略構成を示す図である。

10

【図3】図2に示す有機ELパネルを屈曲した状態で示す図である。

【図4】図1に示す有機EL表示装置の画素回路と出力/測定回路の回路図である。

【図5】図1に示す有機EL表示装置のタイミングチャートである。

【図6A】図4に示す回路の動作を示す図である。

【図6B】図4に示す回路の動作を示す図である。

【図6C】図4に示す回路の動作を示す図である。

【図6D】図4に示す回路の動作を示す図である。

【図6E】図4に示す回路の動作を示す図である。

【図7】図1に示す有機EL表示装置の補正部における補正処理を説明するための図である。

20

【図8】本発明の第1の実施形態の変形例に係る有機EL表示装置の有機ELパネルの概略構成を示す図である。

【図9】本発明の第2の実施形態に係る有機EL表示装置の構成を示すブロック図である。

【図10】本発明の第3の実施形態に係る有機EL表示装置の構成を示すブロック図である。

【図11】本発明の第4の実施形態に係る有機EL表示装置の構成を示すブロック図である。

【図12】図11に示す有機EL表示装置の有機ELパネルの構成を示す図である。

【図13】本発明の第5の実施形態に係る有機EL表示装置の構成を示すブロック図である。

30

【図14】フレキシブル表示装置の画面を屈曲した状態で示す図である。

【図15】従来のセンサーデバイスに含まれる相補型回路の回路図である。

【図16】従来の表示装置に含まれる画素回路の回路図である。

【発明を実施するための形態】

【0042】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る有機EL表示装置の構成を示すブロック図である。図1に示す有機EL表示装置1は、有機ELパネル10、表示制御回路13、走査線駆動回路14、データ線駆動回路15、および、補正データ記憶部16を備えている。有機EL表示装置1は、屈曲可能な画面を有するフレキシブル表示装置であり、画面の屈曲状態を検出する機能を有する。以下、 m および n は2以上の整数、 i は1以上 n 以下の整数、 j は1以上 m 以下の整数であるとする。

40

【0043】

図1に示すように、有機ELパネル10は、 $2n$ 本の走査線 $GA_1 \sim GA_n$ 、 $GB_1 \sim GB_n$ 、 m 本のデータ線 $S_1 \sim S_m$ 、および、 $(m \times n)$ 個の画素回路60を含んでいる。走査線 $GA_1 \sim GA_n$ 、 $GB_1 \sim GB_n$ は、互いに平行に配置される。データ線 $S_1 \sim S_m$ は、互いに平行に、走査線 $GA_1 \sim GA_n$ 、 $GB_1 \sim GB_n$ と直交するように配置される。走査線 $GA_1 \sim GA_n$ とデータ線 $S_1 \sim S_m$ は、 $(m \times n)$ 箇所で交差する。 $(m \times n)$ 個の画素回路60は、 $(m \times n)$ 個の交差点に対応して配置される。各画素回路6

50

0 は、1本の走査線と1本のデータ線とに接続される。以下、走査線GA1～GAN、GB1～GBnの延伸方向を行方向、データ線S1～Smの延伸方向を列方向という。

【0044】

表示制御回路13は、有機EL表示装置1の制御回路であり、補正部80および屈曲検出部90を含んでいる。表示制御回路13には、有機EL表示装置1の外部から映像信号VS1が入力される。表示制御回路13は、走査線駆動回路14に対して制御信号CS1を出力し、データ線駆動回路15に対して制御信号CS2と映像信号VS2を出力する。制御信号CS1には、例えば、ゲートスタートパルスやゲートクロックなどが含まれる。制御信号CS2には、例えば、ソーススタートパルスやソースクロックなどが含まれる。映像信号VS2は、補正部80において映像信号VS1に対して補正処理を施すことにより得られる。補正部80と屈曲検出部90の詳細は後述する。

10

【0045】

走査線駆動回路14は、走査線GA1～GAN、GB1～GBnを駆動することにより、画素回路60を選択する。より詳細には、走査線駆動回路14は、制御信号CS1に基づき走査線GA1～GANの中から1本の走査線を選択し、選択した走査線にオンレベル電圧(ここでは、ハイレベル電圧)を印加する。これにより、選択された走査線に接続されたm個の画素回路60が一括して選択される。データ線駆動回路15は、制御信号CS2と映像信号VS2に基づき、データ線S1～Smを駆動する。より詳細には、データ線駆動回路15は、制御信号CS2に従い、映像信号VS2に応じたm個の電圧(以下、データ電圧という)をデータ線S1～Smにそれぞれ印加する。これにより、選択されたm

20

【0046】

データ線駆動回路15は、駆動信号生成回路17、階調信号生成回路18、および、m個の出力/測定回路(出力回路と測定回路の兼用回路)70を含んでいる。各出力/測定回路70は、データ線S1～Smのいずれかに対応する。駆動信号生成回路17は、データ線S1～Smを駆動するための制御信号を生成する。階調信号生成回路18は、階調信号として、データ線S1～Smに印加されるデータ電圧を生成する。出力/測定回路70は、対応するデータ線にデータ電圧を印加する機能と、対応するデータ線を流れる電流を測定する機能とを有する。データ線に印加されたデータ電圧は、画素回路60内の駆動素子のゲート端子に書き込まれる。データ線を流れる電流は、画素回路60内の駆動素子を流れた電流である。データ線駆動回路15は、データ線を流れる電流(すなわち、画素回路60内の駆動素子を流れた電流)を測定した結果を示すモニタ信号MSを表示制御回路13に対して出力する。このようにデータ線駆動回路15は、データ線S1～Smを駆動することにより、走査線駆動回路14によって選択された画素回路60について、駆動素子のゲート端子に電圧を書き込む動作、および、駆動素子を流れる電流を測定する動作を行う。

30

【0047】

補正部80は、モニタ信号MSに基づき画素回路60内の駆動素子と有機EL素子の特性を求め、求めた特性を用いて映像信号VS1を補正することにより映像信号VS2を求める。補正データ記憶部16は、補正部80の作業用メモリである。補正データ記憶部16は、TFTオフセット記憶部16a、TFTゲイン記憶部16b、OLEDオフセット記憶部16c、および、OLEDゲイン記憶部16dを含んでいる。TFTオフセット記憶部16aは、各画素回路60について駆動素子の閾値電圧を記憶する。TFTゲイン記憶部16bは、各画素回路60について駆動素子のゲインを記憶する。OLEDオフセット記憶部16cは、各画素回路60について有機EL素子の閾値電圧を記憶する。OLEDゲイン記憶部16dは、各画素回路60について有機EL素子のゲインを記憶する。

40

【0048】

図2は、有機ELパネル10の概略構成を示す図である。図2に示すように、有機ELパネル10は、表示部11と検出部12を有する。表示部11には2～n行目かつ1～(m-1)列目の画素回路60が含まれ、検出部12には1行目またはm列目の画素回路6

50

0が含まれる(図1を参照)。表示部11は矩形形状を有し、検出部12は表示部11の隣接する2辺(図2では上辺と右辺)に沿って設けられる。

【0049】

以下、表示部11に含まれる画素回路を「表示用画素回路」、検出部12に含まれる画素回路を「測定用画素回路」という。(m×n)個の画素回路60は、表示用画素回路と測定用画素回路とに分類される。本実施形態では、表示用画素回路は表示領域の内部に配置され、測定用画素回路は表示領域の外部に配置される。より詳細には、表示領域は矩形形状を有し、測定用画素回路は表示領域の隣接する2辺に沿って配置される。

【0050】

有機ELパネル10は、プラスチック基板などを用いて、行方向および列方向に任意の位置で屈曲可能に構成される。図3は、有機ELパネル10を屈曲した状態で示す図である。図3では、有機ELパネル10は、行方向に3回屈曲している。

【0051】

図1に示す有機ELパネル10上には、走査線GA1~GAN、GB1~GBn、データ線S1~Sm、および、(m×n)個の画素回路60が形成されている。これに加えて、有機EL表示装置1に含まれる他の回路(表示制御回路13、走査線駆動回路14、データ線駆動回路15、および、補正データ記憶部16)の全部または一部を有機ELパネル10上に形成してもよい。後述する各実施形態においても、これと同様である。

【0052】

図4は、画素回路60と出力/測定回路70の回路図である。図4には、i行j列目の画素回路60と、データ線Sjに対応した出力/測定回路70とが記載されている。画素回路60は、トランジスタ61~63、有機EL素子64、および、コンデンサ65を含んでいる。トランジスタ61~63は、Nチャネル型TFTである。トランジスタ61のドレイン端子は、ハイレベル電源電位ELVDDを有するハイレベル電源線に接続される。トランジスタ61のゲート端子は、トランジスタ62の一方の導通端子(図4では右側の導通端子)に接続される。トランジスタ61のソース端子は、有機EL素子64のアノード端子とトランジスタ63の一方の導通端子(図4では右側の導通端子)とに接続される。有機EL素子64のカソード端子は、ローレベル電源電位ELVSSを有するローレベル電源線に接続される。トランジスタ62、63の他方の導通端子は、データ線Sjに接続される。トランジスタ62のゲート端子は走査線GAiに接続され、トランジスタ63のゲート端子は走査線GBiに接続される。コンデンサ65は、トランジスタ61のドレイン端子とゲート端子の間に設けられる。トランジスタ61は駆動素子として機能し、有機EL素子64は発光素子として機能する。

【0053】

出力/測定回路70は、オペアンプ71、コンデンサ72、および、スイッチ73を含んでいる。オペアンプ71の非反転入力端子には、階調信号生成回路18に含まれるD/A変換回路(図示せず)から出力されたデータ電圧DVjが印加される。オペアンプ71の反転入力端子は、データ線Sjに接続される。コンデンサ72の一端はオペアンプ71の反転入力端子に接続され、コンデンサ72の他端はオペアンプ71の出力端子に接続される。同様に、スイッチ73の一端はオペアンプ71の反転入力端子に接続され、スイッチ73の他端はオペアンプ71の出力端子に接続される。このようにコンデンサ72とスイッチ73は、オペアンプ71の反転入力端子と出力端子との間に並列に設けられる。

【0054】

スイッチ73がオン状態のときには、オペアンプ71はバッファアンプとして機能する。このとき、オペアンプ71の非反転入力端子と反転入力端子は仮想短絡され、データ線Sjにはオペアンプ71の非反転入力端子に印加されたデータ電圧DVjが印加される。スイッチ73がオフ状態のときには、オペアンプ71とコンデンサ72は積分アンプとして機能する。このとき、オペアンプ71の出力電圧は、データ線Sjを流れる電流の量に応じて変化する。このように出力/測定回路70は、スイッチ73の状態に応じて、データ電圧をデータ線Sjに印加する動作と、データ線Sjを流れる電流を測定する動作とを

10

20

30

40

50

選択的に行う。

【 0 0 5 5 】

有機 E L 表示装置 1 は、1 フレーム期間に 1 行の画素回路 6 0 について電流を測定する。以下、あるフレーム期間において電流測定の対象となる行を測定対象行、それ以外の行を通常行という。測定対象行は、フレーム期間ごとに切り替えられる。i 行目が通常行である場合、走査線駆動回路 1 4 は走査線 G A i にオンレベル電圧を印加し、データ線駆動回路 1 5 は i 行目の画素回路 6 0 に書き込むべき m 個のデータ電圧をデータ線 S 1 ~ S m に印加する。i 行目が測定対象行である場合、走査線駆動回路 1 4 とデータ線駆動回路 1 5 は、図 5 に示すように走査線 G A i、G B i とデータ線 S 1 ~ S m を駆動する。

【 0 0 5 6 】

図 5 は、有機 E L 表示装置 1 のタイミングチャートである。図 5 には、i 行目が測定対象行である場合について、走査線 G A i、G B i とデータ線 S j の電位の変化が記載されている。図 5 において、期間 T 1 ~ T 3 は i 行目の画素回路 6 0 の電流測定期間であり、期間 T 4 は i 行目の画素回路 6 0 の電流測定期間後の電圧書き込み期間である。図 6 A ~ 図 6 E は、図 4 に示す回路の動作を示す図である。以下、図 5 および図 6 A ~ 図 6 E を参照して、図 4 に示す回路の動作を説明する。

【 0 0 5 7 】

期間 T 1 より前では、走査線 G A i、G B i の電位はローレベルである。このとき、トランジスタ 6 2、6 3 はオフ状態にある（図 6 A を参照）。トランジスタ 6 1 のゲート電圧は、コンデンサ 6 5 の作用によって、前回書き込まれたデータ電圧 p r e v _ D V (i , j) に保たれる。トランジスタ 6 1 はオン状態であり、トランジスタ 6 1 と有機 E L 素子 6 4 にはトランジスタ 6 1 のゲート - ソース間電圧に応じた電流 I p が流れる。有機 E L 素子 6 4 は、前回のデータ電圧 p r e v _ D V (i , j) に応じた輝度で発光する。

【 0 0 5 8 】

期間 T 1 では、走査線 G A i の電位はハイレベルになる。このため、トランジスタ 6 2 はオン状態になる（図 6 B を参照）。また、期間 T 1 では、スイッチ 7 3 はオン状態になり、オペアンプ 7 1 の非反転入力端子にはリファレンス電圧 V m g が印加される。オペアンプ 7 1 はバッファアンプとして機能するので、データ線 S j にはリファレンス電圧 V m g が印加され、トランジスタ 6 1 のゲート電圧は V m g になる。

【 0 0 5 9 】

期間 T 2 では、走査線 G A i の電位はローレベルになり、走査線 G B i の電位はハイレベルになる。このため、トランジスタ 6 2 はオフ状態になり、トランジスタ 6 3 はオン状態になる（図 6 C を参照）。また、期間 T 2 では、スイッチ 7 3 はオフ状態になり、オペアンプ 7 1 の非反転入力端子にはトランジスタ 6 1 の特性を求めるための第 1 測定用電圧 V m _ T F T が印加される。第 1 測定用電圧 V m _ T F T は、このときにハイレベル電源線からトランジスタ 6 1 とトランジスタ 6 3 を経由して出力 / 測定回路 7 0 に電流 I a が流れるように決定される。オペアンプ 7 1 とコンデンサ 7 2 は積分アンプとして機能し、オペアンプ 7 1 は電流 I a に応じた電圧 V m a を出力する。電圧 V m a を電流値に変換することにより、期間 T 2 にトランジスタ 6 1 を流れる電流 I a を測定することができる。

【 0 0 6 0 】

期間 T 3 では、オペアンプ 7 1 の非反転入力端子には有機 E L 素子 6 4 の特性を求めるための第 2 測定用電圧 V m _ O L E D が印加される（図 6 D を参照）。第 2 測定用電圧 V m _ O L E D は、このときに出力 / 測定回路 7 0 からトランジスタ 6 3 と有機 E L 素子 6 4 を通過してローレベル電源線に電流 I b が流れるように決定される。オペアンプ 7 1 とコンデンサ 7 2 は積分アンプとして機能し、オペアンプ 7 1 は電流 I b に応じた電圧 V m b を出力する。電圧 V m b を電流値に変換することにより、期間 T 3 に有機 E L 素子 6 4 を流れる電流 I b を測定することができる。

【 0 0 6 1 】

期間 T 4 では、走査線 G A i の電位はハイレベルになり、走査線 G B i の電位はローレベルになる。このため、トランジスタ 6 2 はオン状態になり、トランジスタ 6 3 はオフ状

10

20

30

40

50

態になる（図 6 E を参照）。また、期間 T 4 では、スイッチ 7 3 はオン状態になり、オペアンプ 7 1 の非反転入力端子には新たなデータ電圧 $DV(i, j)$ が印加される。オペアンプ 7 1 はバッファアンプとして機能するので、データ線 S_j にはデータ電圧 $DV(i, j)$ が印加され、トランジスタ 6 2 のゲート電圧は $DV(i, j)$ になる。

【 0 0 6 2 】

期間 T 4 以降、走査線 GA_i 、 GB_i の電位はローレベルになる。したがって、期間 T 1 より前と同様に、有機 EL 素子 6 4 にはトランジスタ 6 1 のゲート - ソース間電圧に応じた電流 I_c が流れる。有機 EL 素子 6 4 は、期間 T 4 で書き込まれたデータ電圧 $DV(i, j)$ に応じた輝度で発光する。

【 0 0 6 3 】

期間 T 2 では、トランジスタ 6 1 のゲート端子にリファレンス電圧 V_{mg} を印加し、トランジスタ 6 1 のソース端子に第 1 測定用電圧 V_{m_TFT} を印加したときに、トランジスタ 6 1 を流れる電流 I_a が測定される。期間 T 3 では、有機 EL 素子 6 4 のアノード端子に第 2 測定用電圧 V_{m_OLED} を印加したときに、有機 EL 素子 6 4 を流れる電流 I_b が測定される。

【 0 0 6 4 】

なお、図 5 に示すタイミングチャートでは、電流測定期間 T 1 ~ T 3 の後に電圧書き込み期間 T 4 を設け、有機 EL 素子 6 4 は、期間 T 4 以降において発光することとした。これに代えて、電流測定期間 T 1 ~ T 3 の後に黒書き込み期間を設け、有機 EL 素子 6 4 は期間 T 4 以降において発光しないこととしてもよい。

【 0 0 6 5 】

以下、補正部 8 0 について説明する。上述したように、データ線駆動回路 1 5 は、データ線を流れる電流を測定した結果を示すモニタ信号 MS を表示制御回路 1 3 に対して出力する。補正部 8 0 は、各画素回路 6 0 について、トランジスタ 6 1 を流れる電流 I_a を測定した結果（具体的には、期間 T 2 におけるオペアンプ 7 1 の出力電圧 V_{ma} を測定した結果を電流値に変換した結果）に基づき、トランジスタ 6 1 の閾値電圧とゲインを求める。求めた閾値電圧とゲインは、それぞれ、TFT オフセット記憶部 1 6 a と TFT ゲイン記憶部 1 6 b に記憶される。また、補正部 8 0 は、各画素回路 6 0 について、有機 EL 素子 6 4 を流れる電流 I_b を測定した結果（具体的には、期間 T 3 におけるオペアンプ 7 1 の出力電圧 V_{mb} を測定した結果を電流値に変換した結果）に基づき、有機 EL 素子 6 4 の閾値電圧とゲインを求める。求めた閾値電圧とゲインは、それぞれ、OLED オフセット記憶部 1 6 c と OLED ゲイン記憶部 1 6 d に記憶される。

【 0 0 6 6 】

補正部 8 0 は、電流 I_a の測定結果に基づき、任意の方法でトランジスタ 6 1 の閾値電圧とゲインを求めてもよく、電流 I_b の測定結果に基づき、任意の方法で有機 EL 素子 6 4 の閾値電圧とゲインを求めてもよい。例えば、補正部 8 0 は、各画素回路 6 0 について、相対的に低い第 1 測定用電圧を印加したときの電流 I_a と、相対的に高い第 1 測定用電圧を印加したときの電流 I_a とを測定し、閾値電圧とゲインを未知数とした方程式を解くことにより、トランジスタ 6 1 の閾値電圧とゲインを求めてもよい。あるいは、補正部 8 0 は、各画素回路 6 0 について、相対的に低い第 1 測定用電圧を印加したときの電流 I_a の測定結果と電流 I_a の理想値との比較結果に応じて TFT オフセット記憶部 1 6 a に記憶されたトランジスタ 6 1 の閾値電圧を更新し、相対的に高い第 1 測定用電圧を印加したときの電流 I_a の測定結果と電流 I_a の理想値との比較結果に応じて TFT ゲイン記憶部 1 6 b に記憶されたトランジスタ 6 1 のゲインを更新してもよい。

【 0 0 6 7 】

図 7 は、補正部 8 0 における補正処理を説明するための図である。図 7 に示すように、補正部 8 0 は、ルックアップテーブル（Look Up Table : 以下、LUT という）8 1、乗算器 8 2、8 3、8 6、および、加算器 8 4、8 5 を含んでいる。以下、映像信号 VS_1 に含まれる、ある画素の階調データ P_1 に対する処理を説明する。ここでは、この画素に対応する画素回路を PX という。

10

20

30

40

50

【 0 0 6 8 】

LUT81は、階調データP1に対してガンマ補正を行う。乗算器82は、ガンマ補正後の階調データに、TFTゲイン記憶部16bから読み出された、画素回路PX内のトランジスタ61のゲインを乗算する。乗算器83は、乗算器82の出力に、OLEDゲイン記憶部16dから読み出された、画素回路PX内の有機EL素子64のゲインを乗算する。加算器84は、乗算器83の出力に、TFTオフセット記憶部16aから読み出された、画素回路PX内のトランジスタ61の閾値電圧を加算する。加算器85は、加算器84の出力に、OLEDオフセット記憶部16cから読み出された、画素回路PX内の有機EL素子64の閾値電圧を加算する。乗算器86は、加算器85の出力に、データ電圧の減衰を補償するための係数Zを乗算する。乗算器86の出力は、階調データP1に対して補正処理を施した補正後の階調データP2となる。表示制御回路13から出力される映像信号VS2には、補正後の階調データP2が含まれる。

10

【 0 0 6 9 】

以下、屈曲検出部90について説明する。上述したように、補正部80は、有機ELパネル10に含まれる画素回路60について、トランジスタ61の閾値電圧とゲインを求める。この処理は、表示部11に含まれる表示用画素回路だけでなく、検出部12に含まれる測定用画素回路についても行われる。有機ELパネル10が屈曲したとき、測定用画素回路内のトランジスタ61のチャネル領域(ドレイン/ソース電極とゲート電極が平面視で重なる領域)は変形する。これに伴い、測定用画素回路内のトランジスタ61の電気的特性(閾値電圧やI-V特性)は変化し、測定用画素回路内のトランジスタ61を流れる電流の量は変化する。そこで、屈曲検出部90は、測定用画素回路内のトランジスタ61を流れる電流量の変化に基づき、有機ELパネル10の屈曲状態を検出する。

20

【 0 0 7 0 】

屈曲検出部90は、各測定用画素回路について、トランジスタ61の閾値電圧の初期値 V_{th0} とゲインの初期値 G_0 とを記憶している。ここで、初期値とは、有機EL表示装置1に電源が投入された後に最初に求められた値をいう。補正部80は、測定用画素回路内のトランジスタ61の閾値電圧 V_{th} とゲイン G を求めたときに、これらの値を屈曲検出部90に対して出力する。屈曲検出部90は、閾値電圧の初期値 V_{th0} と新たに求められた閾値電圧 V_{th} との差 $\Delta V_{th} (= V_{th} - V_{th0})$ 、および、ゲインの初期値 G_0 と新たに求められたゲイン G との差 $\Delta G (= G - G_0)$ を求める。屈曲検出部90は、求めた差 ΔV_{th} 、 ΔG に基づき、測定用画素回路の位置における有機ELパネル10の屈曲状態を求める。屈曲検出部90は、有機ELパネル10が屈曲しているか否かを求めてもよく、有機ELパネル10が屈曲している程度を段階的に示す値を求めてもよく、有機ELパネル10の屈曲量を数値として求めてもよい。屈曲検出部90は、検出した屈曲状態を補正部80に対して出力する。

30

【 0 0 7 1 】

補正部80は、屈曲検出部90で検出された屈曲状態に基づき、映像信号VS1を補正する。より詳細には、補正部80は、屈曲検出部90で検出された屈曲状態に基づき、表示用画素回路内のトランジスタ61を流れる電流量の屈曲による変化を補償するように映像信号VS1を補正する。例えば、屈曲検出部90は、差 ΔV_{th} 、 ΔG の値の組合せに対応して有機ELパネル10の曲率を記憶した曲率LUTを内蔵しており、求めた差 ΔV_{th} 、 ΔG を用いて曲率LUTを参照することにより、測定用画素回路の位置における有機ELパネル10の曲率を求める。補正部80は、曲率に対応してトランジスタ61の閾値電圧とゲインの補正量を記憶した補正LUTを内蔵しており、補正部80で求めた曲率を用いて補正LUTを参照することにより、トランジスタ61の閾値電圧とゲインの補正量を求め、求めた補正量を用いて映像信号VS1を補正する。このようにして映像信号VS1を補正することにより、画面屈曲時の輝度や色の変化を防止することができる。あるいは、補正部80は、屈曲検出部90で検出された屈曲状態に基づき、屈曲部分に対応した映像信号VS1を非表示レベル(例えば、黒レベル)に補正してもよい。これにより、画面屈曲時の輝度や色の変化を隠すことができる。

40

50

【 0 0 7 2 】

屈曲検出部 90 で検出された屈曲状態は、上記以外にも利用することができる。例えば、有機 EL パネルがタッチパネル機能を有する場合、表示制御回路は、有機 EL パネルが屈曲していることを検出したときに、タッチパネル機能を停止してもよい。

【 0 0 7 3 】

以上に示すように、本実施形態に係る有機 EL 表示装置 1 は、複数の走査線 GA1 ~ GAn、GB1 ~ GBn と、複数のデータ線 S1 ~ Sm と、それぞれが発光素子（有機 EL 素子 64）および駆動素子（トランジスタ 61）を有する複数の画素回路 60 とを含む屈曲可能な表示パネル（有機 EL パネル 10）と、走査線 GA1 ~ GAn、GB1 ~ GBn を駆動することにより、画素回路 60 を選択する走査線駆動回路 14 と、データ線 S1 ~ Sm を駆動することにより、走査線駆動回路 14 によって選択された画素回路 60 について、駆動素子の制御端子（トランジスタ 61 のゲート端子）に電圧を書き込む動作、および、駆動素子を流れる電流を測定する動作を行うデータ線駆動回路 15 と、駆動素子を流れる電流 Ia を測定した結果に基づき、表示パネルの屈曲状態を検出する屈曲検出部 90 とを備えている。本実施形態に係る有機 EL 表示装置 1 によれば、画面屈曲時に駆動素子の電気的特性が変化するので、駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。

【 0 0 7 4 】

また、画素回路 60 は、表示用画素回路（表示部 11 に含まれる画素回路）と測定用画素回路（検出部 12 に含まれる画素回路）とに分類され、屈曲検出部 90 は、測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき、表示パネルの屈曲状態を検出する。このように表示用画素回路とは別に測定用画素回路を設け、測定用画素回路内の駆動素子を流れる電流を測定した結果に基づき画面の屈曲状態を検出することができる。また、表示用画素回路は表示領域の内部に配置され、測定用画素回路は表示領域の外部に配置されている。このように表示用画素回路を配置した表示領域の外部に測定用画素回路を配置することにより、表示に影響を与えることなく画面の屈曲状態を検出することができる。また、表示領域は矩形形状を有し、測定用画素回路は表示領域の隣接する 2 辺に沿って配置されている。これにより、画面がいずれの方向に屈曲したときでも画面の屈曲状態を検出することができる。

【 0 0 7 5 】

また、有機 EL 表示装置 1 は屈曲検出部 90 で検出された屈曲状態に基づき映像信号 VS1 を補正する補正部 80 を備え、データ線駆動回路 15 は補正部 80 で補正された映像信号 VS2 に基づく電圧をデータ線 S1 ~ Sm に印加する。このように検出した屈曲状態に基づき映像信号 VS1 を補正することにより、画面屈曲時の輝度や色の変化を防止することができる。補正部 80 は、駆動素子を流れる電流量の屈曲による変化を補償するように映像信号 VS1 を補正してもよい。映像信号を補正して駆動素子を流れる電流量の屈曲による変化を補償することにより、画面屈曲時の輝度や色の変化を防止することができる。また、補正部 80 は、屈曲部分に対応した映像信号 VS1 を非表示レベルに補正してもよい。このように映像信号 VS1 を補正して屈曲部分を非表示にすることにより、画面屈曲時の輝度や色の変化を隠すことができる。

【 0 0 7 6 】

なお、有機 EL 表示装置 1 では、表示領域の 2 辺に沿って測定用画素回路を配置することとした。これに代えて、図 8 に示すように、表示領域の 1 辺に沿って測定用画素回路を配置してもよい。図 8 に示す有機 EL パネル 100 では、表示部 101 は矩形形状を有し、検出部 102 は表示部 101 の 1 辺（図 8 では上辺）に沿って設けられる。表示部 101 には 2 ~ n 行目の画素回路が含まれ、検出部 12 には 1 行目の画素回路が含まれる。このように測定用画素回路を 1 方向に沿って配置することにより、測定用画素回路が並ぶ方向に画面が屈曲したときに画面の屈曲状態を検出することができる。

【 0 0 7 7 】

（第 2 の実施形態）

10

20

30

40

50

図9は、本発明の第2の実施形態に係る有機EL表示装置の構成を示すブロック図である。図9に示す有機EL表示装置2は、第1の実施形態に係る有機EL表示装置1において、有機ELパネル10を有機ELパネル20に置換したものである。以下、各実施形態の構成要素のうち、第1の実施形態と同一の要素については、同一の参照符号を付して説明を省略する。

【0078】

有機ELパネル20は、以下の点で、有機ELパネル10と相違する。有機ELパネル20は、表示部21と検出部22を有する。表示部21には2～n行目かつ1～(m-2)列目の画素回路60が含まれ、検出部22には1行目または(m-1)～m列目の画素回路60が含まれる。m列目の画素回路60は、(m-1)列目の画素回路60から1/2行だけずれた位置(図9では下方向にずれた位置)に配置される。このように有機EL表示装置2では、測定用画素回路の配置態様は、表示用画素回路の配置態様と異なる。また、測定用画素回路の配置間隔は、表示用画素回路の配置間隔と異なり、表示用画素回路の配置間隔の半分である。

10

【0079】

第1の実施形態に係る有機EL表示装置1では、測定用画素回路は表示用画素回路と同じ態様に配置されている。具体的には、有機EL表示装置1では、測定用画素回路は1列に表示用画素回路と同じ配置間隔で配置されている。有機EL表示装置1によれば、表示用画素回路の配置間隔の精度で有機ELパネル10の屈曲状態を求めることができる。

【0080】

20

これに対して有機EL表示装置2では、測定用画素回路は2列に配置され、2列の測定用画素回路は表示用画素回路の配置間隔の1/2行だけずれた位置に配置されている。具体的には、(m-1)列目の画素回路60は表示用画素回路と同じ態様に配置され、m列目の画素回路60は表示用画素回路から1/2行だけずれた位置に配置されている。したがって、有機EL表示装置2によれば、有機EL表示装置1よりも高い精度で(表示用画素回路の配置間隔の1/2の精度で)、有機ELパネル20の屈曲状態を求めることができる。

【0081】

以上に示すように、本実施形態に係る有機EL表示装置2では、測定用画素回路の配置態様(配置間隔)は、表示用画素回路の配置態様と異なる。有機EL表示装置2によれば、表示用画素回路と測定用画素回路を異なる態様(異なる間隔)で配置することにより、画面の屈曲状態を高い精度で検出することができる。

30

【0082】

なお、有機ELパネル20は、1行の測定用画素回路と2列の測定用画素回路とを含むこととした。これに代えて、有機ELパネルは、任意の数の行の測定用画素回路を含んでもよく、任意の数の列の測定用画素回路を含んでもよい。有機ELパネルがp行(pは2以上の整数)の測定用画素回路を含む場合、p行の測定用画素回路は行ごとに1/p列だけずれた位置に配置される。有機ELパネルがq列(qは2以上の整数)の測定用画素回路を含む場合、q列の測定用画素回路は列ごとに1/q行だけずれた位置に配置される。測定用画素回路の行数や列数が多いほど、有機ELパネルの屈曲状態を高い精度で検出することができる。

40

【0083】

(第3の実施形態)

図10は、本発明の第3の実施形態に係る有機EL表示装置の構成を示すブロック図である。図10に示す有機EL表示装置3は、第1の実施形態に係る有機EL表示装置1において、有機ELパネル10を有機ELパネル30に置換したものである。

【0084】

有機ELパネル30は、以下の点で、有機ELパネル10と相違する。有機ELパネル30は、表示部31と検出部32を有する。表示部31には奇数列目の画素回路60が含まれ、検出部32には偶数列目の画素回路60が含まれる。このように本実施形態に係る

50

有機EL表示装置3では、表示領域は矩形形状を有し、表示用画素回路と測定用画素回路とは表示領域の内部に混在して配置されている。言い換えると、測定用画素回路は、表示用画素回路と共に、矩形形状を有する表示領域の内部に配置されている。有機EL表示装置3によれば、画面の局所的な屈曲を検出することができる。

【0085】

なお、有機ELパネル30では、1列の画素回路60を含む表示部31と1列の画素回路60を含む検出部32とが行方向に交互に配置されている。これに代えて、任意の数の列の画素回路60を含む表示部と任意の数の列の画素回路60を含む検出部とを行方向に交互に配置してもよい。また、任意の数の行の画素回路60を含む表示部と任意の数の行の画素回路60を含む検出部とを列方向に交互に配置してもよい。

10

【0086】

(第4の実施形態)

図11は、本発明の第4の実施形態に係る有機EL表示装置の構成を示すブロック図である。図11に示す有機EL表示装置4は、第1の実施形態に係る有機EL表示装置1において、有機ELパネル10を有機ELパネル40に置換したものである。

【0087】

有機ELパネル40は、以下の点で、有機ELパネル10と相違する。図12は、有機ELパネル40の概略構成を示す図である。図11および図12に示すように、有機ELパネル40は、表示部41が形成された層(以下、表示層43という)と、検出部42が形成された層(以下、検出層44という)とを含む多層構造(2層構造)を有する。有機ELパネル30と同様に、表示部41には奇数列目の画素回路60が含まれ、検出部42には偶数列目の画素回路60が含まれる。表示層43と検出層44は別々に形成され、有機ELパネル40は表示層43と検出層44を張り合わせるにより形成される。

20

【0088】

後述する第5の実施形態のように、表示用画素回路と測定用画素回路の間で駆動素子のサイズや種類を異ならせる場合に、2種類の画素回路を同じ層に形成すると、画素回路の形成に用いる材料が混じるなどの問題が発生することがある。有機EL表示装置4では、表示用画素回路と測定用画素回路が異なる層に形成されるので、2種類の画素回路を同じ層に形成するときの問題が発生しない。また、一方の層に不良が発生した場合に、不良が発生した層だけを変更することにより、有機ELパネル40の歩留まりを向上させ、有機EL表示装置4のコストを低減することができる。

30

【0089】

以上に示すように、本実施形態に係る有機EL表示装置4では、表示パネル(有機ELパネル40)は、表示用画素回路が形成された層(表示層43)と、測定用画素回路が形成された層(検出層44)とを含む多層構造を有する。有機EL表示装置4によれば、表示用画素回路と測定用画素回路を異なる層に形成することにより、2種類の画素回路を同じ層に形成するときの問題を解決することができる。

【0090】

(第5の実施形態)

本発明の第5の実施形態に係る有機EL表示装置は、第1～第4の実施形態に係る有機EL表示装置1～4のいずれかと同じ構成を有する。本実施形態に係る有機EL表示装置は、測定用画素回路内の駆動素子の電気的特性が、表示用画素回路内の駆動素子の電気的特性と異なることを特徴とする。

40

【0091】

本実施形態に係る有機EL表示装置では、表示用画素回路内の駆動素子には、画面屈曲時に電流量の変化が小さい(より好ましくは、電流量が変化しない)トランジスタが使用される。一方、測定用画素回路内の駆動素子には、画面屈曲時に電流量の変化が大きいトランジスタが使用される。

【0092】

例えば、測定用画素回路内の駆動素子として、表示用画素回路内の駆動素子とは異なる

50

サイズのトランジスタ（表示用画素回路内の駆動素子よりも大きいトランジスタ）を用いてもよい。具体的には、測定用画素回路内の駆動素子として、表示用画素回路内の駆動素子よりもチャンネル長が短いトランジスタや、表示用画素回路内の駆動素子よりもチャンネル幅が長いトランジスタを用いることができる。あるいは、測定用画素回路内の駆動素子として、表示用画素回路内の駆動素子とは異なる種類のトランジスタ（例えば、有機 T F T）を用いてもよい。具体的には、表示用画素回路内の駆動素子をアモルファスシリコンや結晶型シリコンを用いて形成し、測定用画素回路内の駆動素子をオフ電流の小さい酸化物半導体を用いて形成することができる。

【 0 0 9 3 】

以上に示すように、本実施形態に係る有機 E L 表示装置では、測定用画素回路内の駆動素子の電気的特性（サイズ、種類）は、表示用画素回路内の駆動素子の電気的特性（サイズ、種類）と異なる。したがって、画面の屈曲状態を高い精度で検出することができる。

【 0 0 9 4 】

（第 6 の実施形態）

図 1 3 は、本発明の第 6 の実施形態に係る有機 E L 表示装置の構成を示すブロック図である。図 1 3 に示す有機 E L 表示装置 5 は、第 1 の実施形態に係る有機 E L 表示装置 1 において、有機 E L パネル 1 0 と表示制御回路 1 3 を、それぞれ、有機 E L パネル 5 0 と表示制御回路 1 9 に置換したものである。表示制御回路 1 9 は、表示制御回路 1 3 において、補正部 8 0 と屈曲検出部 9 0 を、それぞれ、補正部 8 9 と屈曲検出部 9 9 に置換したものである。

【 0 0 9 5 】

有機 E L パネル 5 0 は、表示部 5 1 を有し、検出部を有しない点で、有機 E L パネル 1 0 と相違する。表示部 5 1 には、有機 E L パネル 5 0 に含まれるすべての画素回路 6 0 が含まれる。

【 0 0 9 6 】

補正部 8 9 は、各表示用画素回路について、トランジスタ 6 1 の閾値電圧とゲインを求める。屈曲検出部 9 9 は、各表示用画素回路について、トランジスタ 6 1 の閾値電圧の初期値 V_{th0} とゲインの初期値 G_0 とを記憶している。補正部 8 9 は、表示用画素回路内のトランジスタ 6 1 の閾値電圧 V_{th} とゲイン G を求めたときに、これらの値を屈曲検出部 9 9 に対して出力する。屈曲検出部 9 9 は、閾値電圧の初期値 V_{th0} と新たに求められた閾値電圧 V_{th} との差 ΔV_{th} 、および、ゲインの初期値 G_0 と新たに求められたゲイン G との差 ΔG を求める。屈曲検出部 9 9 は、求めた差 ΔV_{th} 、 ΔG が大きいときに、表示用画素回路の位置における有機 E L パネル 5 0 の屈曲状態を求める。補正部 8 9 は、第 1 の実施形態に係る補正部 8 0 と同様に、屈曲検出部 9 0 で検出された屈曲状態に基づき、映像信号 V_S1 を補正する。

【 0 0 9 7 】

あるいは、補正部 8 9 は、トランジスタ 6 1 の電気的特性（以下、第 1 特性という）と有機 E L 素子 6 4 の電気的特性（以下、第 2 特性という）とを求め、屈曲検出部 9 9 は、第 2 特性に基づき有機 E L パネル 5 0 が屈曲していないときのトランジスタ 6 1 の電気的特性（以下、第 3 特性という）を推定し、第 1 特性と第 3 特性とを比較することにより、有機 E L パネル 5 0 の屈曲状態を検出してもよい。

【 0 0 9 8 】

具体的には、屈曲検出部 9 9 は、上述した曲率 L U T に加えて、2 種類のエージング L U T（トランジスタのエージング L U T と有機 E L 素子のエージング L U T）を内蔵する。有機 E L 素子のエージング L U T は、期間 T 3 におけるオペアンプ 7 1 の出力電圧 V_{mb} に対応してエージング時間を記憶している。トランジスタのエージング L U T は、エージング時間に対応してトランジスタの閾値電圧とゲインを記憶している。屈曲検出部 9 9 は、まず、期間 T 3 で測定された電圧 V_{mb} を用いて有機 E L 素子のエージング L U T を参照することによりエージング時間を求める。次に、屈曲検出部 9 9 は、求めたエージング時間を用いてトランジスタのエージング L U T を参照することにより、有機 E L パネル

10

20

30

40

50

50が屈曲していないときのトランジスタ61の閾値電圧とゲインを推定する。さらに、屈曲検出部99は、期間T2で測定された電圧Vmaに基づくトランジスタ61の閾値電圧およびゲインと、2種類のエージングLUTを用いて推定したトランジスタ61の閾値電圧およびゲインとを比較することにより、有機ELパネル50の屈曲状態を検出する。この場合も、補正部89は、屈曲検出部90で検出された屈曲状態に基づき、映像信号VS1を補正する。

【0099】

以上に示すように、本実施形態に係る有機EL表示装置5では、有機ELパネル50は表示用画素回路(表示部51に含まれる画素回路)だけを含み、屈曲検出部90は、表示用画素回路内の駆動素子を流れる電流を測定した結果に基づき、表示パネルの屈曲状態を検出する。有機EL表示装置5によれば、表示用画素回路を測定用画素回路としても用いることにより、有機ELパネル50の歩留まりを向上させ、有機EL表示装置のコストを低減することができる。

10

【0100】

なお、第1~第6の実施形態に係る有機EL表示装置は、1フレーム期間に1行の画素回路60について電流を測定することとした。これに代えて、本発明の有機EL表示装置は、1フレーム期間に複数行の画素回路60について、電流を行ごとに順に測定してもよい。また、本発明の有機EL表示装置は、複数行の画素回路60を一括して選択し、複数の画素回路60からデータ線に流れる電流を測定してもよい。また、第1~第6の実施形態に係る有機EL表示装置では、表示領域は矩形形状を有することとした。これに代えて、本発明の有機EL表示装置では、表示領域は矩形以外の形状(例えば、楕円形状やひし形形状)を有していてもよい。

20

【0101】

また、第1~第6の実施形態では、例として、画素回路60と出力/測定回路70とを含む有機EL表示装置について説明した。本発明は、他の画素回路と他の電流測定回路とを含む有機EL表示装置にも適用することができる。また、本発明は、有機EL表示装置以外のフレキシブル表示装置にも適用することができる。

【0102】

なお、本願は、2015年12月2日に出願された「フレキシブル表示装置およびその屈曲状態検出方法」という名称の日本国特願2015-235388号に基づく優先権を主張する出願であり、この出願の内容は引用することによって本願の中に含まれる。

30

【産業上の利用可能性】

【0103】

本発明の表示装置は、画面の屈曲状態を検出し、画面屈曲時の輝度や色の変化を防止できるという特徴を有するので、有機EL表示装置を始め、各種のフレキシブル表示装置に利用することができる。

【符号の説明】

【0104】

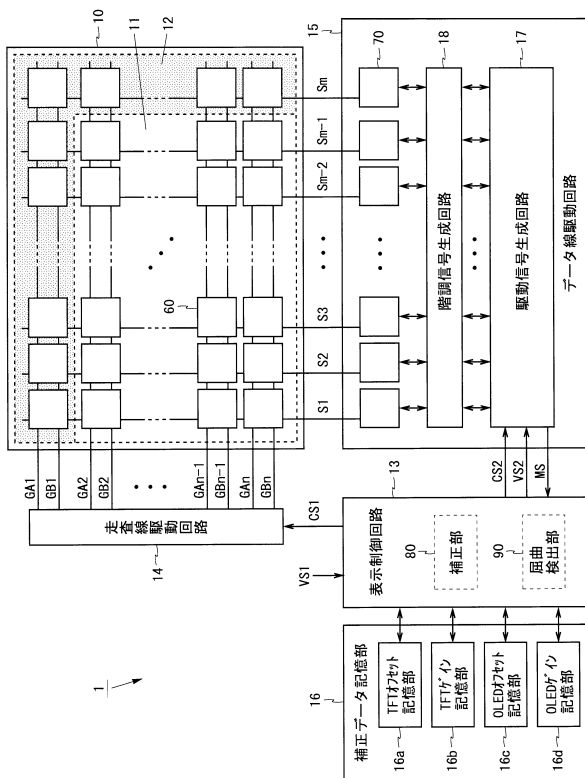
- 1、2、3、4、5...有機EL表示装置
- 10、20、30、40、50、100...有機ELパネル
- 11、21、31、41、51、101...表示部
- 12、22、32、42、102...検出部
- 13、19...表示制御回路
- 14...走査線駆動回路
- 15...データ線駆動回路
- 16...補正データ記憶部
- 43...表示層
- 44...検出層
- 60...画素回路
- 61...トランジスタ(駆動素子)

40

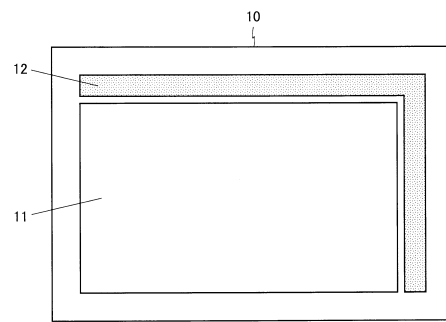
50

- 64 ... 有機EL素子 (発光素子)
- 70 ... 出力 / 測定回路
- 80、89 ... 補正部
- 90、99 ... 屈曲検出部

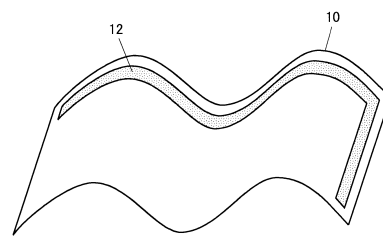
【図1】



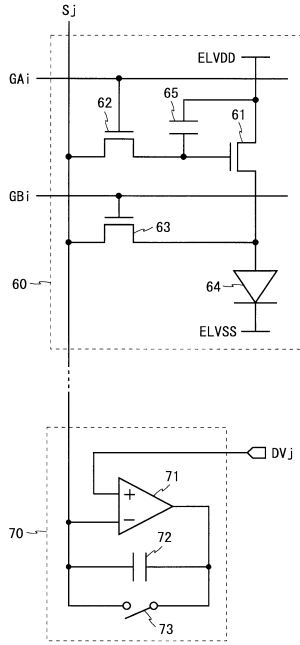
【図2】



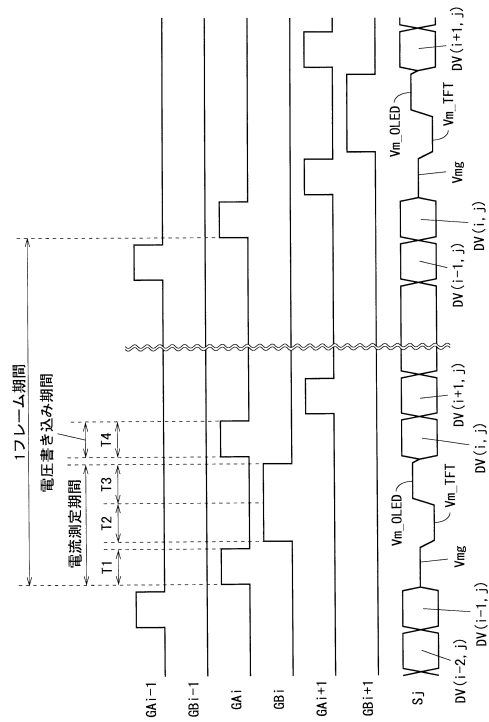
【図3】



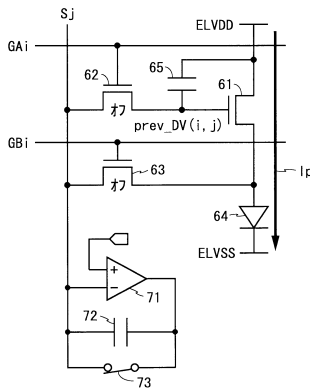
【図4】



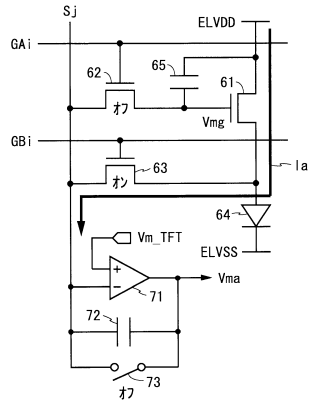
【図5】



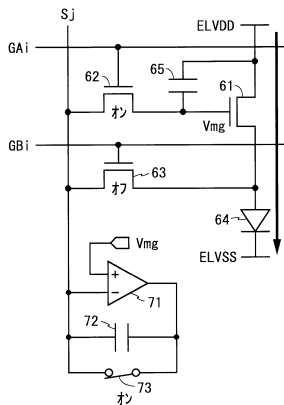
【図6A】



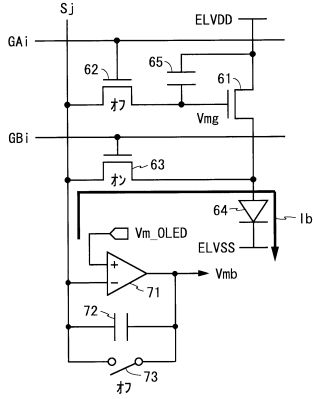
【図6C】



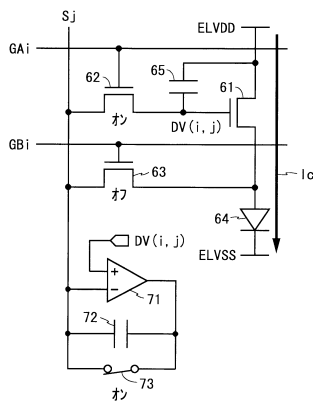
【図6B】



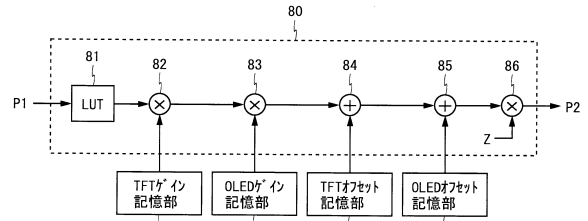
【図6D】



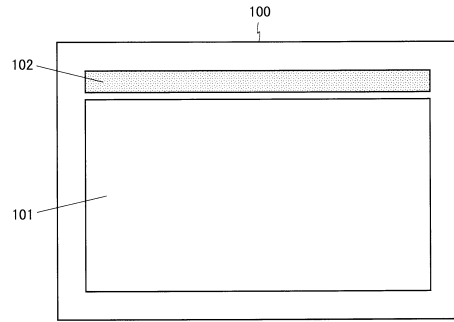
【図6E】



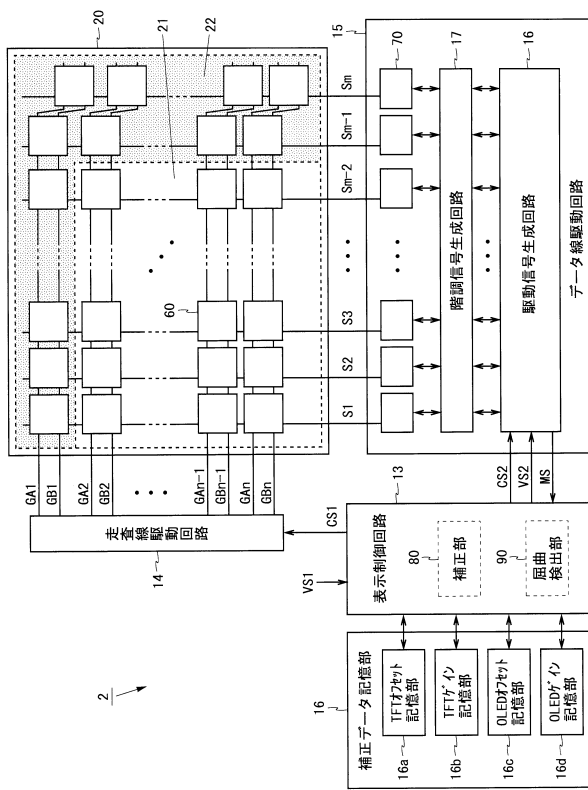
【図7】



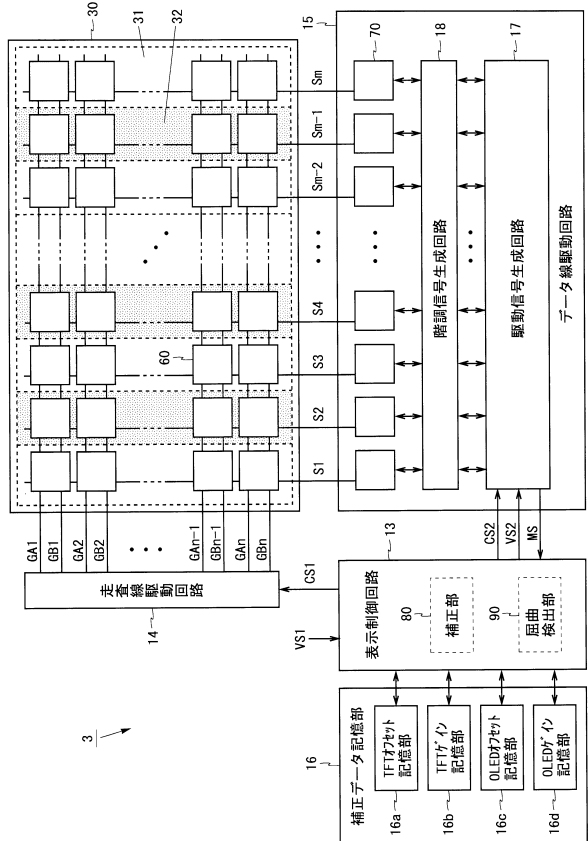
【図8】



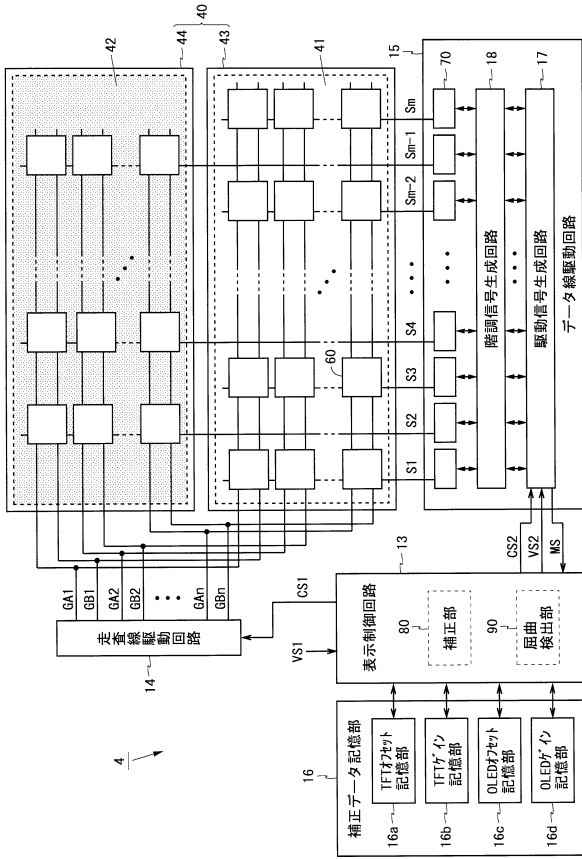
【図9】



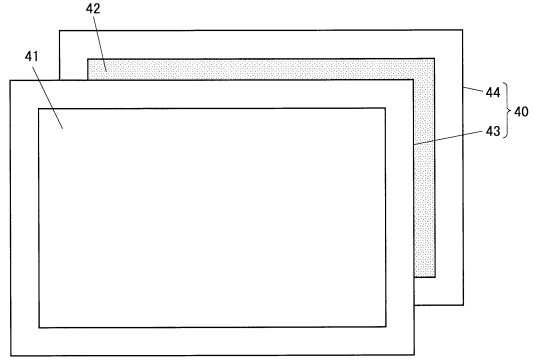
【図10】



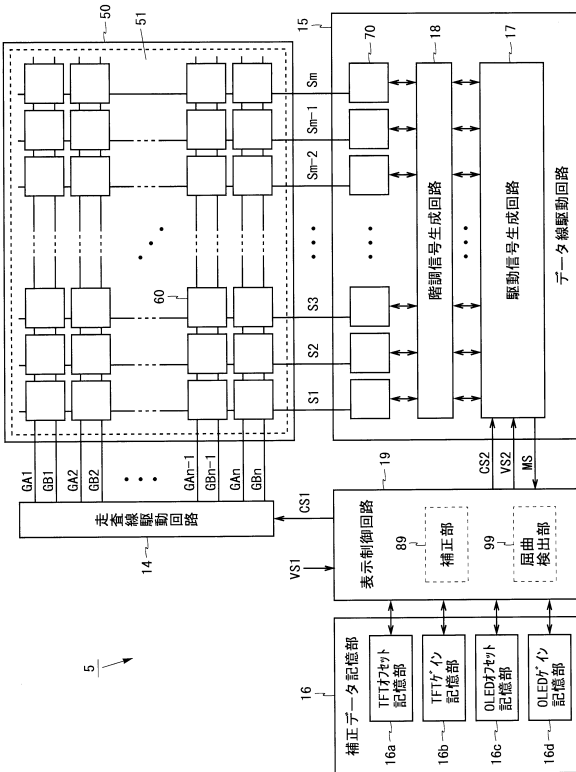
【図11】



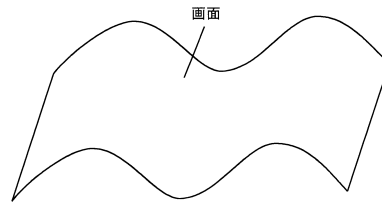
【図12】



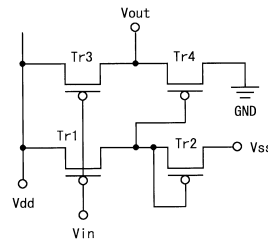
【図13】



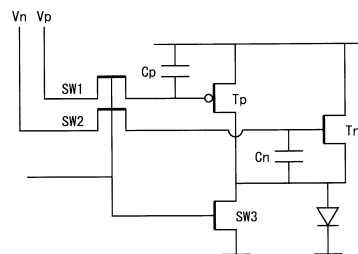
【図14】



【図15】



【図16】



フロントページの続き

| | | | | |
|----------------|--------------|------------------|---------|--------------|
| (51)Int.Cl. | | F I | | |
| <i>H 0 1 L</i> | <i>27/32</i> | <i>(2006.01)</i> | G 0 9 G | 3/20 6 8 0 H |
| | | | G 0 9 G | 3/20 6 4 1 D |
| | | | G 0 9 G | 3/20 6 4 1 P |
| | | | G 0 9 G | 3/20 6 3 1 U |
| | | | H 0 5 B | 33/14 A |
| | | | H 0 5 B | 33/02 |
| | | | H 0 1 L | 27/32 |

- (72)発明者 岸 宣孝
大阪府堺市堺区匠町1番地 シャープ株式会社内
- (72)発明者 後藤 尚子
大阪府堺市堺区匠町1番地 シャープ株式会社内
- (72)発明者 内田 秀樹
大阪府堺市堺区匠町1番地 シャープ株式会社内
- (72)発明者 菊池 克浩
大阪府堺市堺区匠町1番地 シャープ株式会社内

審査官 西島 篤宏

- (56)参考文献 国際公開第2014/208459(WO, A1)
米国特許出願公開第2015/0091016(US, A1)
特開2012-220820(JP, A)
特開2011-099923(JP, A)
米国特許出願公開第2015/0301636(US, A1)

(58)調査した分野(Int.Cl., DB名)

| | | | |
|---------|-----------|---|---------|
| G 0 9 G | 3 / 2 0 | - | 3 / 3 8 |
| H 0 1 L | 2 7 / 3 2 | | |
| H 0 1 L | 5 1 / 5 0 | | |
| H 0 5 B | 3 3 / 0 2 | | |