(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년03월27일
(11) 등록번호 10-2788063
(24) 등록일자 2025년03월25일

(51) 국제특허분류(Int. Cl.)
H04L 12/40 (2006.01) *H04L 12/407* (2006.01)
H04L 12/54 (2006.01) *H04L 45/00* (2022.01)
H04L 47/00 (2024.01) *H04L 47/00* (2024.01)
H04L 47/22 (2022.01) *H04L 47/32* (2022.01)
H04W 28/02 (2009.01)
(52) CPC특허분류
H04L 12/4015 (2013.01)
H04L 12/40156 (2013.01)
(21) 출원번호 10-2020-7026556
(22) 출원일자(국제) 2019년05월21일
심사청구일자 2022년05월11일
(85) 번역문제출일자 2020년09월15일
(65) 공개번호 10-2021-0010841
(43) 공개일자 2021년01월28일
(86) 국제출원번호 PCT/US2019/033204
(87) 국제공개번호 WO 2019/226585
국제공개일자 2019년11월28일
(30) 우선권주장
62/676,778 2018년05월25일 미국(US)
16/183,850 2018년11월08일 미국(US)
(56) 선행기술조사문헌
KR1020180038970 A
KR1020180031930 A

(73) 특허권자
마이크로칩 테크날러지 인코포레이티드
미국 애리조나 85224 챈들러 웨스트 챈들러 블러바드 2355
(72) 발명자
소스타와 베른트
독일, 76344 에겐스타인-레오폴트샤펜, 반호프 스트라세 30
밀러 마틴
독일, 76185 카리스루헤, 슈만 스트라세 6
(뒷면에 계속)
(74) 대리인
강명구, 최정윤

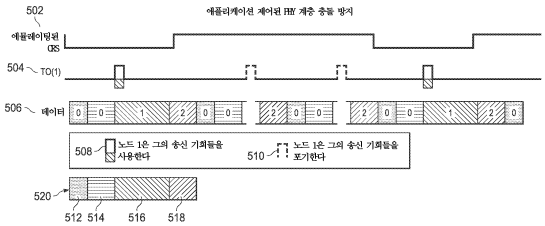
전체 청구항 수 : 총 16 항 심사관 : 이철수

(54) 발명의 명칭 **PLCA 인에이블드 10SPE 네트워크들 상의 트래픽 형상화**

(57) 요 약

10SPE 네트워크 노드는 프로세서, 메모리, 프로세서로 하여금 다른 노드들로 전송될 데이터를 생성하게 하도록 구성된 메모리 내의 명령어들, 및 네트워크 스택을 포함한다. 네트워크 스택은 대역폭 공유 스킴에 기초하여 10SPE 네트워크 상의 송신 사이클에서 전송 슬롯에서의 데이터의 송신을 지연시키도록 구성된 회로부를 포함한다.

대 표 도 - 도5



(52) CPC특허분류
H04L 12/407 (2013.01)
H04L 12/5601 (2013.01)
H04L 47/22 (2022.05)
H04L 47/24 (2022.05)
H04L 47/32 (2022.05)
H04L 47/39 (2013.01)
H04W 28/02 (2013.01)
H04L 2012/5679 (2013.01)
H04L 2012/568 (2013.01)
(72) 발명자
렌트쉴러 미카엘
독일, 76137 칼스루헤, 뤼페레르 스트라세 75
이에르 벤카트라만
미국, 78726 텍사스, 오스틴, 브램블크레스트 드라이브 10760

명 세 서

청구범위

청구항 1

10SPE 네트워크 노드로서,

프로세서;

메모리;

상기 프로세서로 하여금 다른 노드들로 전송될 데이터를 생성하게 하도록 구성된 상기 메모리 내의 명령어들; 및

회로부를 포함하는 네트워크 스택을 포함하고, 상기 회로부는

상기 데이터를 하나 이상의 송신 사이클들로 전송하고 - 주어진 송신 사이클은 가변 길이를 가지며 데이터를 전송하기 위해 복수의 10SPE 네트워크 노드 각각에 대한 적어도 하나의 전송 슬롯을 포함함 - ,

대역폭 공유 스킴에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지 지연시키며 - 회로부는 송신 사이클의 카운트에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록 더 구성됨 - ,

크레딧 어카운팅 스킴에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록

구성되고, 데이터를 전송하는 것은 복수의 크레딧을 비용으로 하며 크레딧은 시각에 따라 누적되는, 10SPE 네트워크 노드.

청구항 2

제1항에 있어서, 상기 회로부는 상기 10SPE 네트워크 노드에 대한 전송 슬롯들의 카운트에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록 추가로 구성되는, 10SPE 네트워크 노드.

청구항 3

제1항에 있어서, 송신 사이클은 상기 10SPE 네트워크의 복수의 전송 슬롯들을 포함하는, 10SPE 네트워크 노드.

청구항 4

제1항에 있어서, 상기 제1 전송 슬롯 및 제2 슬롯은 상이한 크기들인, 10SPE 네트워크 노드.

청구항 5

제1항에 있어서, 상기 회로부는 다른 10SPE 네트워크 노드가 데이터를 이전에 전송한 것에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키도록 추가로 구성되는, 10SPE 네트워크 노드.

청구항 6

제1항에 있어서, 상기 회로부는 상기 10SPE 네트워크 노드가 상기 다른 노드들 중 하나의 노드보다 더 낮은 우선순위를 갖는 것에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키도록 추가로 구성되는, 10SPE 네트워크 노드.

청구항 7

제1항에 있어서, 상기 명령어들은, 상기 프로세서로 하여금, 상기 다른 노드들에서의 무활동(inactivity)의 결정에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키게 하도록 추가로 구성되는, 10SPE 네트워크 노드.

청구항 8

제1항에 있어서, 상기 회로부는 상기 프로세서에 의해 실행될 명령어들에 의해 구현되는, 10SPE 네트워크 노드.

청구항 9

방법으로서,

다른 노드들로 전송될 데이터를 생성하는 단계;

상기 데이터를 하나 이상의 송신 사이클들로 전송하는 단계 - 주어진 송신 사이클은 가변 길이를 가지며 데이터를 전송하기 위해 복수의 10SPE 네트워크 노드들 각각에 대한 적어도 하나의 전송 슬롯을 포함함 -;

송신 사이클의 카운트에 기초하여, 대역폭 공유 스킴에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지 제1 지연시키는 단계, 및

크레딧 어카운팅 스킴에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 제2 지연시키는 단계 - 데이터를 전송하는 것은 복수의 크레딧을 비용으로 하며 크레딧은 시각에 따라 누적됨 - 를 포함하는, 방법.

청구항 10

제9항에 있어서, 상기 10SPE 네트워크 노드에 대한 전송 슬롯들의 카운트에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 지연시키는 단계를 추가로 포함하는, 방법.

청구항 11

제9항에 있어서, 상기 송신 사이클은 상기 10SPE 네트워크의 복수의 전송 슬롯들을 포함하는, 방법.

청구항 12

제9항에 있어서, 상기 제1 전송 슬롯 및 제2 슬롯은 상이한 크기들을 갖는, 방법.

청구항 13

제9항에 있어서, 다른 10SPE 네트워크 노드가 데이터를 이전에 전송한 것에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키는 단계를 추가로 포함하는, 방법.

청구항 14

제9항에 있어서, 상기 10SPE 네트워크 노드가 상기 다른 노드들 중 하나의 노드보다 더 낮은 우선순위를 갖는 것에 기초하여 상기 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키는 단계를 추가로 포함하는, 방법.

청구항 15

제9항에 있어서, 상기 다른 노드들에 의한 무활동의 결정에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 상기 제2 전송 슬롯까지 지연시키는 단계를 추가로 포함하는, 방법.

청구항 16

제9항에 있어서, 상기 방법은 프로세서에 의해 실행될 명령어들에 의해 구현되는, 방법.

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기 술 분 야

[0001] 우선권

[0002] 본 출원은 2018년 5월 25일자로 출원된 미국 가특허 출원 제62/676,778호에 대한 우선권을 주장하며, 상기 출원의 내용들은 그 전체가 이로써 참고로 포함된다.

[0003] 기술분야

[0004] 본 발명은 이더넷 통신에 관한 것이고, 보다 상세하게는 단일 트위스티드 페어 이더넷(Single Twisted Pair Ethernet), 10SPE, 또는 10BASE-T1S로도 알려진, IEEE 802.3cg 표준을 따르는 PLCA(PHY layer collision avoidance) 인에이블드 네트워크들 상의 트래픽을 형상화하는 것에 관한 것이다.

배 경 기 술

[0005] 10SPE는 현재 개정 및 개발 중에 있는 제안된 표준이다. 10SPE는 이더넷 근거리 통신망, 접속망 및 도시지역 통신망을 정의한다. 이더넷은 선택된 동작 속도로 특정되고; 공통 MAC(media access control) 사양 및 MIB(management information base)를 사용한다. CSMA/CD(Carrier Sense Multiple Access with Collision Detection) MAC 프로토콜은 공유된 매체(하프 듀플렉스) 동작뿐만 아니라 풀 듀플렉스 동작을 특정한다. 속도 특정 MII(Media Independent Interface)들은 아키텍처식 및 옵션식 구현 인터페이스를 선택된 PHY(Physical Layer entity)들에 제공한다. 물리 계층은 송신용 프레임들을 인코딩하고, 수신된 프레임들을 디코딩하며, 이 때 변조는 동작 속도, 송신 매체 및 지원된 링크 길이에 대해 명시된다. 다른 명시된 능력들은 제어 및 관리 프로토콜들, 및 선택된 트위스티드 페어 PHY 타입들에 대한 전력의 제공을 포함한다.

[0006] 10SPE는 단일의 균형 트위스티드 페어 동 케이블링 상에 10 Mb/s 물리 계층(PHY) 사양들 및 동작을 위한 관리 파라미터들, 및 연관된 선택적 전력 제공을 추가하기 위해 IEEE 표준 802.3에 대한 추가사항들 및 이의 적절한 수정사항들을 명시한다.

발명의 내용

[0007] 본 발명의 실시예들은 10SPE 네트워크 노드를 포함할 수 있다. 노드는 프로세서, 메모리, 및 프로세서로 하여금 다른 노드들로 전송될 데이터를 생성하게 하도록 구성된 메모리 내의 명령어들을 포함할 수 있다. 노드는 하나 이상의 송신 사이클들에서 데이터를 전송하도록 구성된 회로부를 포함하는 네트워크 스택을 포함할 수 있다. 주어진 송신 사이클은 데이터를 전송하기 위해 10SPE 네트워크 노드들 각각에 대한 적어도 하나의 전송 슬롯을 포함할 수 있다. 회로부는 대역폭 공유 스킴에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지 지연시키도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 송신 사이클들의 카운트에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 10SPE 네트워크 노드에 대한 전송 슬롯들의 카운트에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 크레딧 어카운팅 스킴에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 지연시키도록 추가로 구성될 수 있고, 데이터를 전송하는 것은 복수의 크레딧들의 비용이 들고 크레딧들은 시간 경과에 따라 누적된다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 송신 사이클은 10SPE 네트워크의 복수의 전송 슬롯들을 포함할 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 제1 전송 슬롯 및 제2 슬롯은 상이한 크기들의 것일 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 다른 10SPE 네트워크 노드가 데이터를 이전에 전송한 것에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지 지연시키도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 10SPE 네트워크 노드가 다른 노드들 중 하나의 노드보다 낮은 우선순위를 갖는 것에 기초하여 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지 지연시키도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 명령어들은, 프로세서로 하여금 다른 노드들에 의한 무활동(inactivity)의 결정에 기초하여 제1 송신 사이클에서 제1 전송 슬롯에서의 데이터의 송신을 제2 전송 슬롯까지

지연시키게 하도록 추가로 구성될 수 있다. 상기 실시예들 중 어느 하나의 실시예와 조합하여, 회로부는 프로세서에 의해 실행될 명령어들에 의해 구현될 수 있다.

[0008] 본 발명의 실시예들은 제조 물품을 포함할 수 있다. 물품은, 프로세서에 의해 로딩되고 실행될 때, 상기 실시예들 중 어느 하나의 실시예의 회로부의 동작을 구현하는 명령어들을 포함할 수 있다.

[0009] 본 발명의 실시예들은 전자 디바이스, 컴퓨터, 네트워크 카드, 모바일 디바이스, 또는 상기 실시예들의 노드들 중 어느 하나를 포함하는 서버를 포함할 수 있다. 본 발명의 실시예들은 상기 실시예들 중 어느 하나의 실시예의 2개 이상의 노드들을 포함하는 네트워크를 포함할 수 있다.

[0010] 본 발명의 실시예들은 상기 실시예들의 노드들, 실행될 때 명령어들, 회로부, 전자 디바이스들, 컴퓨터들, 네트워크 카드들, 모바일 디바이스들, 네트워크들, 또는 서버들 중 임의의 것에 의해 수행되는 방법들을 포함할 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 실시예들에 따른 예시적인 10SPE 네트워크의 일례이다.

도 2는 본 발명의 실시예들에 따른 예시적인 송신 사이클의 일례이다.

도 3은 본 발명의 실시예들에 따른 예시적인 송신 사이클의 타이밍의 일례이다.

도 4는 본 발명의 실시예들에 따른, 주어진 노드가 그의 송신 기회를 취하지 않는 송신 또는 버스 사이클의 일례이다.

도 5는 본 발명의 실시예들에 따른, ACP 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다.

도 6은 본 발명의 실시예들에 따른, ACT 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다.

도 7은 본 발명의 실시예들에 따른, CBS 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다.

도 8은 본 발명의 실시예들에 따른, 도 7의 동작의 크레딧 값들의 일례이다.

도 9는 본 발명의 실시예들에 따른, 크레딧 스킴을 구현하기 위한 디지털 회로부의 일례이다.

도 10은 본 발명의 실시예들에 따른, 1 초과의 식별자를 주어진 노드에 할당하는 일례이다.

도 11은 본 발명의 실시예들에 따른, 데이터 송신의 다중 크기들의 일례이다.

발명을 실시하기 위한 구체적인 내용

[0012] 도 1은 본 발명의 실시예들에 따른 예시적인 10SPE 네트워크(100)의 일례이다. 네트워크(100)는 임의의 적합한 개수 및 종류의 노드들을 포함할 수 있다. 예를 들어, 네트워크(100)는 노드들(102, 104A, 104B, 104C)을 포함할 수 있다. 이들 노드들은 네트워크(120)를 통해 서로 통신하도록 구성될 수 있다. 네트워크(120)는 임의의 적합한 방식으로 구현될 수 있다.

[0013] 노드(102)는 마스터 노드일 수 있다. 노드(102)는 네트워크 내의 다른 노드들을 대표하여 네트워크 할당, 배정들, 또는 다른 관리 태스크들을 수행함으로써 마스터 노드로서 작용할 수 있다. 그러한 태스크들은 네트워크 관리 애플리케이션(112)에 의해 노드(102)로 수행될 수 있다.

[0014] 노드들(102, 104A, 104B, 104C)은 각각 네트워크 드라이버들 또는 스택(106)으로 구현될 수 있다. 스택(106)은 PHY 계층(108)을 포함할 수 있다. 노드들(102, 104A, 104B, 104C)은 각각 하나 이상의 엔드 사용자 애플리케이션들(110), 프로세서들(114), 및 메모리들(116)로 구현될 수 있다. 엔드 사용자 애플리케이션들(110), 네트워크 관리 애플리케이션(112), 및 네트워크 드라이버들 또는 스택들(106)은 소프트웨어, 라이브러리들, 함수들, 스크립트들, 애플리케이션들, 코드, 또는 프로세서들(114)에 의한 실행을 위한 다른 명령어들을 포함할 수 있다. 명령어들은 각각의 메모리들(116) 상에 저장될 수 있다. 명령어들은, 프로세서들(114)에 의해 실행될 때, 사용자 애플리케이션들(110), 네트워크 관리 애플리케이션(112), 및 네트워크 드라이버들 또는 스택들(106)로 하여금 본 발명의 기능을 수행하게 할 수 있다. 메모리들(116)은, 장기 저장소든 단기 저장소든, 임의의 적합한 구현예의 하나 이상의 메모리 요소들에 의해 구현될 수 있다. 프로세서들(114)은 임의의 적합한 프로세서, 코어, 또는 마이크로제어기 중 하나 이상에 의해 구현될 수 있다.

[0015] 노드들(102, 104A, 104B, 104C)은 컴퓨터, 랩톱, 서버, 가상 기계, 모바일 디바이스, 또는 자동차 전자 제어 유

닛(electronic control unit, ECU)과 같은 임의의 적절한 전자 디바이스를 구현할 수 있다. 노드들(102, 104A, 104B, 104C)은 각각 엔드 사용자 애플리케이션들(110)의 상이한 구현예들을 포함할 수 있다. 엔드 사용자 애플리케이션들(110)은 엔드 사용자 애플리케이션들(110) 중 다른 엔드 사용자 애플리케이션들 또는 노드들(102, 104A, 104B, 104C)의 다른 엔드 사용자 애플리케이션들과의 통신을 요구할 수 있다. 그러한 통신은, 예를 들어 네트워크(120)를 통해 10SPE를 사용하여 수행될 수 있다.

[0016] 소정 개수의 노드들이 도 1에 도시되어 있지만, 네트워크(100)는 10SPE 인에이블드 노드들의 임의의 적합한 개수 및 조합을 포함할 수 있다.

[0017] 각각의 노드는 트래픽 형상화(traffic shaping)를 수행하도록 구성될 수 있다. 일 실시예에서, 그러한 형상화는 디지털 로직을 사용하여 하드웨어에서 수행될 수 있다. 다른 실시예에서, 각각의 노드의 하드웨어에서 후크(hook)들이 구현될 수 있어서, 펌웨어가 또한 트래픽을 관찰할 수 있고 형상화할 수 있다. 트래픽을 형상화하는 것은 시간 감지 노드들에 대한 대역폭 공정성(bandwidth fairness) 또는 우선순위화를 실시하기 위해 수행될 수 있다.

[0018] 노드들(102, 104A, 104B, 104C) 사이의 통신은 하기의 특징들에 도시된 송신 사이클들 및 프레임들을 사용하여 수행될 수 있다. 노드들(102, 104A, 104B, 104C) 각각은 하기의 실시예들을 따르는 프레임들을 사용하여 서로 통신하도록 구성될 수 있다.

[0019] 도 2는 본 발명의 실시예들에 따른 예시적인 송신 사이클의 일례(200)이다. 송신 사이클은 도 1의 네트워크(100)에 대한 것일 수 있다.

[0020] 제1 경우의 송신 사이클(202A)은 네트워크의 각각의 노드에 대한 전송 슬롯들을 포함할 수 있다. *N*개의 노드들이 네트워크 내에 있는 경우, 주어진 송신 사이클에 *N*개의 전송 슬롯들이 포함될 수 있다. 예를 들어, 송신 사이클(202A)은 전송 슬롯들(210, 212, 214)을 포함할 수 있다. 각각의 그러한 전송 슬롯이 주어진 노드에 할당될 수 있다. 전송 슬롯은 송신 사이클에 대해 고유한 식별자(0…*N*-1)로 식별될 수 있다. 식별자는 데이터 패킷의 전송자를 식별할 수 있다. 각각의 전송 슬롯은 소정 양까지의 데이터(206)를 포함할 수 있다. 아래에서 추가로 논의되는 바와 같이, 일부 실시예들에서, 할당된 전송 슬롯은 어떠한 데이터도 갖지 않을 수 있다. 식별자는 데이터(206)에 포함될 수 있다. 식별자는 데이터의 전송자를 식별할 수 있다. 다양한 실시예들에서, 전송 슬롯은 아래에서 더 상세히 논의되는 조건들 하에서 주어진 노드에 대해 생략될 수 있다. 전송 슬롯들(210, 212, 214)은 무음(silence)(208) 기간에 의해 분리될 수 있다. 각각의 송신 사이클(202)은 비콘(204)에 의해 개시될 수 있다. 비콘(204)은 송신 사이클이 시작되고 있음을 나타내는 적절한 정보 단편을 포함할 수 있다. 송신 사이클(202A)은 종료될 수 있고 다른 송신 사이클(202B)이 시작될 수 있다. 주어진 송신 사이클(202)에서 개별 노드들에 의한 참여는 송신 사이클들 사이에서 변할 수 있다.

[0021] 송신 사이클(202)의 수신 시에, 주어진 노드가 그것을 파싱할 수 있다. 비콘(216)은 그 송신 사이클(202)을 결정하기 위해 분석될 수 있다. 무음(208) 또는 데이터의 부재는 송신 사이클(202)의 별개의 데이터 부분이 다음으로 수신되어야 한다고 결정하는 것으로 해석될 수 있다. 데이터(206)는 주어진 노드로의 또는 그로부터의 데이터가 포함되는지 여부를 결정하도록 분석될 수 있다. 주어진 노드는 그 자신의 데이터(206)를 송신 사이클 안에 삽입할 수 있다.

[0022] 송신 사이클은 PLCA의 사용을 반영하여 네트워크에서 트래픽을 형상화할 수 있다. PLCA는 IEEE P802.3cg에 명시될 수 있다. PLCA는 네트워크 내의 노드들에 액세스 공정성(access fairness)을 제공할 수 있다. 액세스 공정성은 주어진 송신 사이클(202)에서 네트워크에 액세스하는 각각의 노드의 능력을 포함할 수 있다. 그러나, PLCA는 노드들 간의 대역폭 공정성 또는 우선순위화를 제공하지 않는다. 액세스 공정성이 제공되더라도, 주어진 노드들이 그들의 패킷들 안으로 다른 노드들보다 더 많은 데이터를 삽입할 수 있기 때문에, 대역폭 공정성이 제공되지 않을 수 있다. 또한, 액세스 공정성은 노드들 간의 임의의 우선순위를 제공할 수 없다. 본 발명의 실시예들은 노드들 간의 대역폭 공정성 및 우선순위화를 제공할 수 있다. PLCA 및 그의 향상들은 네트워크 스택에서의 실행을 위한 디지털 로직 또는 명령어들에서 구현될 수 있다. PLCA 및 그의 향상들은 펌웨어가 트래픽을 관찰하고 형상화하기 위한 후크들을 포함할 수 있다.

[0023] 충돌 기반 네트워크의 대부분의 구현예들을 이용하면, 최대 대역폭 이용은 단지 60%일 수 있다. 또한, 결정론적 거동이 없으면, 그것은 안전 필수(safety-critical) 애플리케이션들에 사용되지 않을 수 있다. 대신에, PLCA를 이용하면, 노드(102)와 같은 마스터 노드는 물리 계층 상에 네트워크 액세스를 구성할 수 있다. 이는 충돌들을 방지할 수 있고, 결정론적 거동을 제공할 수 있고, 대역폭을 완전히 사용할 수 있다.

[0024] 도 2에서, 각각의 노드들의 각각의 PHY에는 데이터(206)에 포함된 정적 ID(0…N-1)가 할당될 수 있다. 마스터 노드는 "0"의 ID를 가질 수 있다. 마스터 노드는 새로운 송신 사이클을 시작하는 비콘(204)을 전송할 수 있다. 수신 시에, 다른 노드들 각각은 각각의 PHY 하드웨어 또는 소프트웨어를 통해 각각의 전송 슬롯(210, 212, 214) 내에서 데이터를 전송할 기회를 가질 수 있다. 일 실시예에서, 노드는 각각의 전송 슬롯(210, 212, 214)에서 데이터를 전송할 기회를 패스하거나 양보할 수 있다. 다른 노드들은, 무음(208)이 주어진 임계치를 초과하는 경우, 주어진 노드가 데이터를 전송할 그의 기회를 스킵했었다는 것을 인식하도록 구성될 수 있다. 이어서, 다음의 전송 슬롯이 시작될 수 있다.

[0025] 도 3은 본 발명의 실시예들에 따른 예시적인 송신 사이클의 타이밍의 일례(300)이다. 송신 사이클 또는 버스 사이클을 완료하기 위한 최소 및 최대 시간이 계산될 수 있다.

[0026] 완전한 송신 사이클을 완료하는 데 필요한 최소 시간은 다음과 같이 주어질 수 있다:

[0027] 최소 버스 사이클 시간= tBeacon+ N*tSilence

[0028] 여기서, tBeacon은 비콘이 발행되는 데 필요한 시간이고, tSilence는 한 쌍의 전송 슬롯들 사이의 무음에 필요한 시간이고, *N*은 노드들 또는 전송 슬롯들의 개수이다. 그러한 최소 시간은, 모든 노드들이 그들의 각각의 전송 슬롯들을 사용할 그들의 기회를 양보한 경우에 발생할 것이다.

[0029] 완전한 송신 사이클을 완료하는 데 필요한 최대 시간은 다음과 같이 주어질 수 있다:

[0030] 최대 버스 사이클 시간= tBeacon+ N*tSilence+ N*tMTU

[0031] 여기서, tBeacon은 비콘이 발행되는 데 필요한 시간이고, tSilence는 한 쌍의 전송 슬롯들 사이의 무음에 필요한 시간이고, tMTU는 가장 긴 허용된 데이터 길이(MTU - maximum transmission unit)를 전송하는데 필요한 시간이고, *N*은 노드들 또는 전송 슬롯들의 개수이다. 그러한 최대 시간은, 모든 노드들이 전송 슬롯들 사이의 최대 시간을 사용하여 그의 데이터를 전송하였고(따라서, 전체 양의 무음을 취함), 모든 노드들이 그들의 전송 슬롯들을 사용하여 데이터를 전송하였고, 모든 노드들이 그들의 각각의 전송 슬롯들에서 최대 양의 데이터를 전송하였던 경우 발생할 것이다. 일 실시예에서, MTU는 64 바이트 길이일 수 있다. 무음 타임아웃 기간들은, 주어진 노드가 전송 전에, (예를 들어) 나노초 미만의, 무음 타임아웃 지속기간을 대기할 수 있기 때문에 이러한 계산에 포함될 수 있다.

[0032] 본 발명의 실시예들은 더 큰 패킷들, 대역폭 과소비, 더 낮은 우선순위, 또는 최선 노력의 트래픽을 갖는 노드들이 다양한 송신 사이클들에서 송신 기회들(TO)을 양보하도록 허용함으로써 PLCA에 대한 개선들을 제공할 수 있다. 또한, 본 발명의 실시예들은 더 많은 송신 기회들을 수신하기 위해 시간 감지 트래픽을 노드들에 제공함으로써 PLCA에 대한 개선들을 제공할 수 있다. 개별 노드들이 TO들을 양보하도록 하는 정책들은 마스터 노드에 의해 설정될 수 있고 개별 노드들에 의해 구현될 수 있다. 더 많은 송신 기회들을 노드들에 제공하기 위한 정책들은 다수의 식별자들을 단일 노드에 할당함으로써 마스터 노드에 의해 제공될 수 있다.

[0033] 일 실시예에서, 노드들은 ACP(application controlled PLCA) 스킴에 따라 TO들을 양보할 수 있다. 다른 실시예에서, 노드들은 ACT(application controlled time division multiplexing algorithm)에 따라 TO들을 양보할 수 있다. 또 다른 실시예에서, 노드들은 CBS(credit-based shaping) 스킴에 따라 TO들을 양보할 수 있다. 추가의 실시예에서, ACP 또는 ACT는 CBS 스킴을 사용하여 구현될 수 있다.

[0034] 도 4는 본 발명의 실시예들에 따른, 주어진 노드가 그의 송신 기회를 취하지 않는 송신 또는 버스 사이클(402)의 일례이다. 비콘(204)은 송신 사이클(402)에서 발행될 수 있다. 노드 0은 그의 TO를 취하여, 데이터(404)를 송신할 수 있다. 노드 1은 그의 TO를 취하지 않고, 이에 따라 데이터(406)를 송신하지 않고, 무음(412) 상태로만 둘 수 있다. 무음(412) 상태가 최대 무음 기간을 경과한 후에, 노드 2는 그의 TO를 취하여, 데이터(408)를 송신할 수 있다. 나중에, 노드 *N*-1은 그의 TO를 취하여, 데이터(410)를 송신할 수 있다. 무음(414)은 다양한 전송 슬롯들 사이에서 발생할 수 있다. 마스터 노드로부터의 비콘(204)으로 시작하는, 다른 사이클이 시작될 수 있다.

[0035] 도 5는 본 발명의 실시예들에 따른, ACP 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다.

[0036] ACP에서, 지연되어야 하는 주어진 노드는 전송 슬롯을 실제로 사용하기 전에 소정 개수의 송신 기회들을 대기할 수 있다. 주어진 노드에 단일 식별자가 할당되면, 이러한 기법은 시간의 오프셋을 제외하고는 ACT와 유사할 수 있다. 그러나, 주어진 노드에 다수의 식별자들이 할당되면, 주어진 노드는 단일 식별자를 할당받았던 다른 노드보다 더 빠르게 ACP 대기 기간을 통과할 수 있다. 그러한 다수의 식별자들은 단일의 송신 사이클 내에서 주

어진 노드에 대한 다수의 전송 슬롯들을 양보할 수 있다.

[0037] 에뮬레이팅된 CRS(carrier sense)(502)가 대역폭 억제 신호로서 사용될 수 있다. 에뮬레이팅된 CRS(502)는 노드 내의 주어진 제어기가, 버스가 현재 사용되고 있고 그 노드가 송신하지 않을 것이라고 믿도록 버스 상의 반송파를 에뮬레이팅할 수 있다. 에뮬레이팅된 CRS(502)는 각각의 노드에 대해 국부적으로 생성될 수 있고, 노드 상의 소프트웨어 또는 회로부에 의해 사용되고 송신 하드웨어로 발행될 수 있다. 따라서, 주어진 노드가 그의 TO를 취하지 않는 경우, 주어진 노드는 에뮬레이팅된 CRS(502)를 그 자신의 장비에 발행할 수 있다. 에뮬레이팅된 CRS(502)는 하드웨어에 입력되는 실제 CRS 신호 라인을 에뮬레이팅할 수 있다. 에뮬레이팅된 CRS(502)는 실제 CRS 신호 라인과 논리적으로 논리합(OR)될 수 있다.

[0038] 비콘(512)은 송신 사이클(520)의 시작 시에 전송될 수 있다. 데이터는 노드 0(514), 노드 1(516), 및 노드 2(518)에 대한 전송 슬롯들에서 전송될 수 있다.

[0039] 도 5에서, 에뮬레이팅된 CRS(502)는 노드 1(516)에 대해 도시될 수 있다. 에뮬레이팅된 CRS(502)가 활성화될 때(예를 들어, 하이), 노드 1(516)은 510에 도시된 바와 같이 그의 TO를 양보할 수 있다. 에뮬레이팅된 CRS(502)가 비활성화될 때(예를 들어, 로우), 노드 1(516)은 508에 도시된 바와 같이 그의 TO를 취할 수 있다. 따라서, 도 5에서, 노드 1(516)은 그의 첫 번째 TO를 취하고, 그의 다음의 2개의 TO들을 양보하고, 그의 네 번째 TO를 취할 수 있다.

[0040] 도 6은 본 발명의 실시예들에 따른, ACT 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다. 비콘(612)은 송신 사이클(620)의 시작 시에 전송될 수 있다. 데이터는 노드 0(614), 노드 1(616), 및 노드 2(618)에 대한 전송 슬롯들에서 전송될 수 있다.

[0041] 에뮬레이팅된 CRS(602)는 송신 사이클에서 비콘(612)의 사용에 대응하는 비콘 신호(604)와 함께 도시되어 있다.

[0042] ACT는, 소정 개수의 비콘들(604)이 다시 송신하기 전에 통과될 때까지 노드가 대기하도록 할 수 있다. ACT 및 ACP는 주어진 노드에 대해, 예를 들어 주어진 노드가 큰 패킷을 전송한 후에, 또는 노드가 더 낮은 우선순위 트래픽을 갖는 경우 수행될 수 있다. 일 실시예에서, 주어진 사이클에서 네트워크 내의 노드들이 전송되지 않으면, 노드들은, 그렇지 않은 경우 가동 중인 대역폭 제한들에 상관없이 다음의 TO를 취할 수 있다. 주어진 노드에 대한 대역폭 억제는 에뮬레이팅된 CRS(602)를 이용하여 수행될 수 있다. 전술된 바와 같이, CRS는, 노드의 부분들이, 네트워크 또는 버스가 이용가능하지 않고, 전송될 데이터가 지연되거나 유지된다고 믿도록 버스 상의 반송파 신호를 포함할 수 있다. 에뮬레이팅된 CRS(602)는 실제 CRS 신호들과 조합하여 사용될 수 있다.

[0043] 도 6에서, 일단 에뮬레이팅된 CRS(602)가, 예를 들어 노드 1에 대해 활성상태(하이)이면, 노드 1은 비콘(604) 펄스를 위해 그의 전송 슬롯(616)을 양보할 수 있다. 에뮬레이팅된 CRS(602)가 활성상태로 유지되는 경우, 노드 1(616)은 다른 비콘(604) 펄스를 위해 그의 전송 슬롯(616)을 계속해서 양보할 수 있다. 예를 들어, 데이터는 슬롯들(622, 628)에서 노드 1에 대해 전송될 수 있지만, 무음이 대신 사용될 수 있는 슬롯들(624, 626)에서는 생략될 수 있다.

[0044] 송신 사이클(620)이 단일 경우의 사이클에서 노드 1에 대한 다수의 전송 슬롯들을 포함한 경우, 이러한 다수의 전송 슬롯들은 CRT(602)가 활성화될 때 단일 비콘(604) 펄스를 위해 양보될 것이다.

[0045] 도 7은 본 발명의 실시예들에 따른, CBS 스킴에 따라 노드가 그의 송신 기회를 취하지 않는 일례이다.

[0046] CBS 스킴은, 주어진 노드가 각각의 전송 슬롯에서 그의 데이터를 전송하기 위해 소정 개수의 크레딧들 또는 다른 유닛들을 요구할 수 있다. 크레딧들은 시간 경과에 따라 누적될 수 있다. 데이터를 전송하는 것은 소정 개수의 크레딧들을 감소시킬 수 있다. 노드는 초기 개수의 크레딧들로 초기화될 수 있다. 상이한 노드들에는 상이한 개수의 초기 크레딧들, 크레딧 증가 속도들, 또는 데이터를 전송하기 위한 크레딧들의 비용이 할당될 수 있다.

[0047] 비콘(712)은 송신 사이클(720)의 시작 시에 전송될 수 있다. 데이터(706)는 노드 0(714), 노드 1(716), 및 노드 2(718)에 대한 전송 슬롯들에서 전송될 수 있다. 에뮬레이팅된 CRS(702)는 주어진 노드가 그의 TO를 사용하는 것(722) 또는 그의 TO를 양보하는 것(724)에 영향을 주도록 사용될 수 있다.

[0048] 도 8은 본 발명의 실시예들에 따른, 도 7의 동작의 크레딧 값들의 일례이다.

[0049] 위에서 논의된 바와 같이, CBS를 이용하면, 패킷들을 전송하는 능력은 크레딧들을 통해 확립될 수 있다. 불충분한 크레딧들이 전송에 이용가능하면, 노드는 TO를 취하지 않을 수 있다. 크레딧들은 시간 경과에 따라 보충

될 수 있거나, 또는 네트워크 상에 낮은 트래픽 사용이 있는 경우, 그들은 복구될 수 있다. 데이터를 전송할 때 크레딧들이 소비될 수 있다.

[0050] 트레이스(802)는 시간 경과에 따른 주어진 노드에 대한 크레딧들의 카운터의 값을 예시할 수 있다. 시간은 노드에서 전송된 또는 수신된 총 바이트들로 측정될 수 있다. 높은 포화상태(saturated high, SH)(804)는 누적될 수 있는 크레딧들의 최대 개수의 한계를 보여줄 수 있다. 송신 바이트(transmit byte, TB)(806)는 노드가 소정 크기의 데이터를 전송할 때 크레딧들의 감소를 보여줄 수 있다. 수신 바이트(receive byte, RB)(810)는 시간 경과에 따른 크레딧들의 증가를 보여줄 수 있다. 예를 들어, 바이트를 전송한 후에, 바이트를 전송하는 데 필요한 크레딧을 리필하기 위해 7개의 사이클들이 걸릴 수 있다. 일 실시예에서, 크레딧들의 초기 개수(IN)는 SH(804)로 설정될 수 있다. 트레이스(812)는 SH(804)가 존재하지 않았던 경우 트레이스(802)에 대한 크레딧들의 계속되는 기울기 또는 상승을 반영한다.

[0051] 하한(lower limit, LM)(806)은, 트레이스(802)가 LM(806)에 도달할 때 추가적인 바이트들을 전송하는 것이 억제되거나 지연될 수 있는 한계를 보여줄 수 있다. 억제 또는 지연은 에뮬레이팅된 CRS에 의해 수행될 수 있다. 일 실시예에서, 일단 LM(806)에 도달되면, 추가적인 전송이 억제되기 전에 송신되는 도중에 있는 패킷을 노드가 끝내도록 허용될 수 있다. 이것은, 예를 들어 814, 816에 도시되어 있다.

[0052] 낮은 포화상태(saturated low, SL)(808)는 최소 개수의 크레딧들을 나타낼 수 있고, 그 미만에서 추가적인 크레딧들을 전송하는 것은 대역폭 공유에서 노드에 대해 유지되지 않을 것이다. 예를 들어, 트레이스(802)(크레딧을 나타냄)가 간신히 LM(806) 위에 있는 동안 특히 큰 데이터 세그먼트가 전송되고, 따라서 데이터 패킷(816)이 전송되는 것을 허용하는 경우 SL(808)에 도달될 수 있다. 따라서, SL(808)은 절대 최소값을 나타낼 수 있다. 예를 들어, 트레이스(802)(크레딧을 나타냄)는 마이너스의 양의 크레딧들을 갖도록 허용되지 않을 수 있다. 다른 예에서, 트레이스(802)(크레딧을 나타냄)는 SL(808)보다 추가로 불리해지지 않을 수 있다. 트레이스(802)의 평평한 부분들은, 버스 상의 트래픽이 없기 때문에(즉, 무음) 크레딧이 일정하다는 것을 나타낼 수 있다. 따라서 크레딧들은, 크레딧들이 누적되고 있지 않은 경우 그러한 상황에서는 증가하지 않거나 감소하지 않을 것이다.

[0053] 트레이스(802)(크레딧을 나타냄)가 LM(806) 위로 상승함에 따라, 데이터가 다시 한번 설정될 수 있다. 예를 들어, 822에서, 전송하는 것이 디스에이블될 수 있지만, 일단 데이터 패킷이 종료되었고 노드가 시간 경과에 따라 크레딧들을 복구하면, 820에서, 전송하는 것이 다시 인에이블될 수 있다.

[0054] 트레이스(802) 및 크레딧들의 개수는 소정 상황들에서 IN으로 리셋될 수 있다. 예를 들어, 버스가 전체 송신 사이클에 대해 비어 있던 경우, 트레이스(802)(크레딧을 나타냄)는 IN 크레딧 값으로 설정될 수 있다. 다른 예에서, 다른(그러나 전부는 아님) 노드들이 송신 사이클 내에서 그들의 TO를 양보하는 경우, 트레이스(802)(크레딧을 나타냄)는 IN으로 설정될 수 있다.

[0055] 주어진 노드는, 예를 들어 SH(804) 또는 IN을 상승시키거나 하강시킴으로써, TB(809)의 크기를 감소시키거나 증가시킴으로써, RB(810)를 증가시키거나 감소시킴으로써, LM(806)을 하강시키거나 상승시킴으로써, 또는 SL(808)을 상승시키거나 하강시킴으로써 더 높은 또는 더 낮은 우선순위를 할당받을 수 있다. 더욱이, 주어진 노드는 더 많은 조건들에서 그의 크레딧 카운트를 IN으로 복구함으로써 더 높은 우선순위를 할당받을 수 있다. 주어진 노드는 더 적은 조건들에서 그의 크레딧 카운트를 IN으로 복구함으로써 더 낮은 우선순위를 할당받을 수 있다. 예를 들어, 주어진 노드는, 크레딧 카운트를 IN으로 복구하기 위해 2개의 비어 있는 송신 사이클들을 요구함으로써 그의 우선순위가 낮아질 수 있거나, 또는 하나 이상의 다른 노드들이 송신 사이클 내에서 그들의 TO들을 양보한 경우에 크레딧 카운트를 복구함으로써 그의 우선순위가 상승될 수 있다.

[0056] 일 실시예에서, CBS는 ACP 또는 ACT를 구현하는 데 사용될 수 있다. 예를 들어, TO를 취하는 것은 소정 개수의 크레딧들을 제할 수 있거나, 또는 TO를 양보하는 것은 소정 개수의 재생성된 크레딧들의 가치가 있을 수 있다. 다른 예에서, 송신 사이클의 통과는 소정 양의 재생성된 크레딧들의 가치가 있을 수 있거나, 또는 재생성 속도는 송신 사이클의 길이와 관련될 수 있다. 또 다른 예에서, 비콘의 수신이 소정 양의 크레딧들을 재생성하는 데 사용될 수 있다.

[0057] 공정한 공유(fair-share) 대역폭 할당은 ACP, ACT, 또는 ACP 또는 ACT를 구현하는 CBS에 의해 수행될 수 있다. 예를 들어, 주어진 노드가 더 낮은 우선순위를 갖거나, 데이터를 전송하는데 최선의 노력을 하거나, 또는 최근에 큰 패킷들을 전송했다면, 주어진 노드는 그것이 수신했던 슬롯들의 개수 및 그것이 수신했던 비콘들의 개수를 카운트할 수 있다. 이러한 더 낮은 우선순위 노드는 그것이 수신하는, 예를 들어 2개, 3개, 또는 그 이상의

비콘들마다 단지 하나의 데이터 패킷을 전송하는 것으로 제한될 수 있다. 유사하게, 더 낮은 우선순위 노드는 이용 가능한, 예를 들어 2개, 3개, 또는 그 이상의 전송 슬롯들마다 하나의 데이터 패킷을 전송하는 것으로 제한될 수 있다. 이들 카운트들은 ACP 또는 ACT에서 순수 카운트들에 의해 구현될 수 있거나, 또는 ACP 또는 ACT를 구현하는 CBS에 대한 크레딧 스킴으로 변환될 수 있다.

[0058] 마스터 노드는 기존의 트래픽, 트래픽 트렌드들, 데이터 사용, 사용자 설정들, 또는 임의의 다른 적합한 정책에 기초하여 다양한 노드들에 우선순위를 할당할 수 있다. 더욱이, 주어진 노드는 이들 인자들에 기초하여 그 자신의 우선순위를 결정할 수 있다. ACP, ACT, 또는 CBS의 다양한 태양들에 대해 사용되는 특정 값들은 마스터 노드에 의해 결정될 수 있지만 각각의 노드들에 의해 구현될 수 있다. 각각의 노드들은 펌웨어 또는 네트워크 하드웨어와 소프트웨어를 인터페이스함으로써 정책들을 구현할 수 있다.

[0059] 도 9는 본 발명의 실시예들에 따른, CBS 스킴을 구현하기 위한 회로(900)의 일례이다. 일 경우의 회로(900)는 각각의 노드에서 구현될 수 있다.

[0060] 다양한 이벤트들(920)이 회로(900)에 의해 수신될 수 있다. 이들 이벤트들은 RB(Receive byte), TE(transmit packet end), BN(beacon), TB(Transmit byte), TO(transmit opportunity), EC(empty cycle) 이벤트들을 포함할 수 있다. 레지스터들(922, 924, 926, 928, 930, 932)은 주어진 이벤트와 연관된, 플러스의 또는 마이너스의 크레딧 값들을 포함할 수 있다. 주어진 이벤트의 값은 가산기 회로(912)에 제공될 수 있는데, 이는 값들을 누적하고 그의 결과들을 포화 로직(914)에 제공할 수 있다. 포화 로직(914)은 SH 및 SL의 값들에 대해 레지스터들(902, 904)로부터의 값들을 판독하도록, 그리고 크레딧 이동을 이러한 값들 사이에 있게 제한하도록 구성될 수 있다. 크레딧 로직(916)은 인터럽트들, 초기화, 높은 우선순위 메시지들, 노드의 우선순위에서의 증가, 또는 다른 기준들에 대한 크레딧들의 IN 값을 복구하도록 구성될 수 있다.

[0061] 크레딧 로직(916)에 의해 생성된 크레딧 값은, 910 에서, 레지스터(908)에 저장된 임계치에 대해 비교될 수 있고, 그 미만에서 TO가 양보될 수 있다.

[0062] 결정(938)은 대신에 소프트웨어 또는 펌웨어로 이루어질 수 있다. 수신된 바이트, 송신 이벤트들, 송신 바이트들, TO들, 비콘들, 및 다른 이벤트들이 카운트되고 소프트웨어에 보고될 수 있다. 소프트웨어는 이들 값들을 사용하여, 송신 기회들이 양보되어야 하는지를 결정할 수 있다. 이는 934에 도시된 바와 같이 GPIO 핀에 의해 통신될 수 있다. 그러한 펌웨어는 프로세서 또는 마이크로제어기에 의한 실행을 위한 명령어들에 의해 구현될 수 있다.

[0063] 또한, 결정(938)은 펌웨어와 하드웨어의 조합으로 이루어질 수 있다. 예를 들어, 회로(900)의 출력은 주어진 노드가 높은 우선순위 데이터를 전송해야 한다는 수신된 메시지에 대해 평가될 수 있다. 그러한 경우에, TO를 양보하라는 결정(938)이 펌웨어 또는 소프트웨어에 의해 오버라이드(override)될 수 있다. 다른 예에서, 회로(900)의 출력은 송신 버스가 다른 노드들에 의해 이용되지 않았다는 결정에 대해 평가될 수 있다. 송신 버스가 다른 노드들에 의해 이용되지 않았다면, TO를 양보하라는 결정(938)이 펌웨어 또는 소프트웨어에 의해 오버라이드될 수 있다.

[0064] 로직(910)의 출력은 GPIO 핀(934)과 논리합될 수 있다. GPIO 핀(934)은 패킷을 강제하기 위한 또는 패킷을 오버라이드하기 위한 메시지들이 수신되었는지 여부를 반영할 수 있다. OR 게이트(940)의 출력은 그 자체가 소프트웨어 신호(946)에 기초하여 GPIO 핀(934)과 멀티플렉싱되어, 로직(910)을 무시하고 GPIO 핀(934)을 단독으로 사용할 수 있게 한다. 멀티플렉서(942)의 출력은 결정(938)을 산출할 수 있다.

[0065] 도 10은 본 발명의 실시예들에 따른, 1 초과의 식별자를 주어진 노드에 할당하는 일례이다.

[0066] 노드 1(1002)에는 전송 슬롯 0이 할당될 수 있다. 노드 2(1004)에는 전송 슬롯 1 및 3이 할당될 수 있다. 노드 3(1006)에는 전송 슬롯 2가 할당될 수 있다. 따라서, 노드 2(1004)에는 노드 3(1006)보다 TO에 대한 더 많은 기회들이 주어질 수 있다. 이러한 추가적인 전송 슬롯들은 ACT, ACP, 또는 CBS에 독립적일 수 있거나 또는 그와 함께 사용될 수 있다. 비콘(1008)은 각각의 송신 사이클을 시작할 수 있다.

[0067] 이러한 스킴에서, 더 높은 우선순위를 갖는, 또는 그럼에도 불구하고 생략될 수 있는 더 높은 우선순위에 대한 기회들을 필요로 하는 노드가 전송 슬롯들에 대한 다수의 PLCA 식별자들을 할당받을 수 있다.

[0068] 도 11은 본 발명의 실시예들에 따른 상이한 크기들의 데이터 송신을 예시한다. 2개의 예시적인, 상대적 MTU 크기들이 도시되어 있다. "큰(big)" MTU는 표준 크기의 MTU일 수 있는 반면, 단축된 MTU는 예를 들어 표준 MTU의 시간의 1/2 또는 1/4 일 수 있다. 더 많은 순열 및 비교적 더 큰 또는 더 작은 크기들이 사용될 수 있다. 크

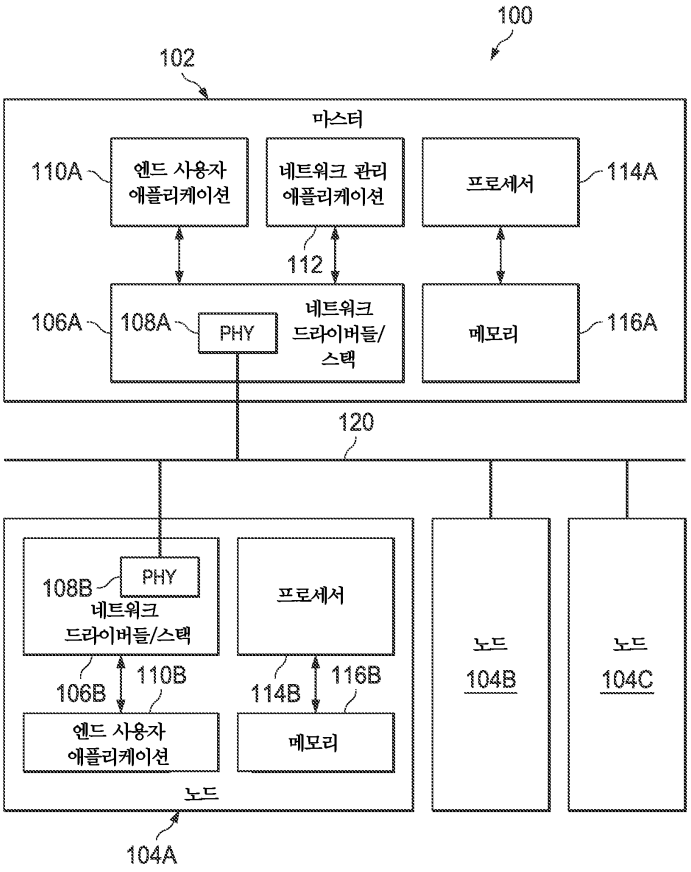
기들은 마스터 노드에 의해 지정될 수 있다.

[0069] 주어진 전송 슬롯은 큰 MTU(1102)에서 상대적으로 더 크게 또는 작은 MTU(1106)에서 상대적으로 더 작게 지정될 수 있다. 일괄하여, 하나 이상의 큰 MTU(1102)들의 사용은 상대적으로 더 큰 최대 버스 사이클 시간(1104)을 생성할 수 있다. 반대로, 하나 이상의 작은 MTU(1102)들의 사용은 상대적으로 더 짧은 최대 버스 사이클 시간(1108)을 생성할 수 있다. 일 실시예에서, 주어진 사이클의 모든 전송 슬롯들은 동일한 MTU 길이를 가질 수 있다. 다른 실시예에서, 주어진 사이클의 전송 슬롯들은 주어진 노드에 따라 변할 수 있다.

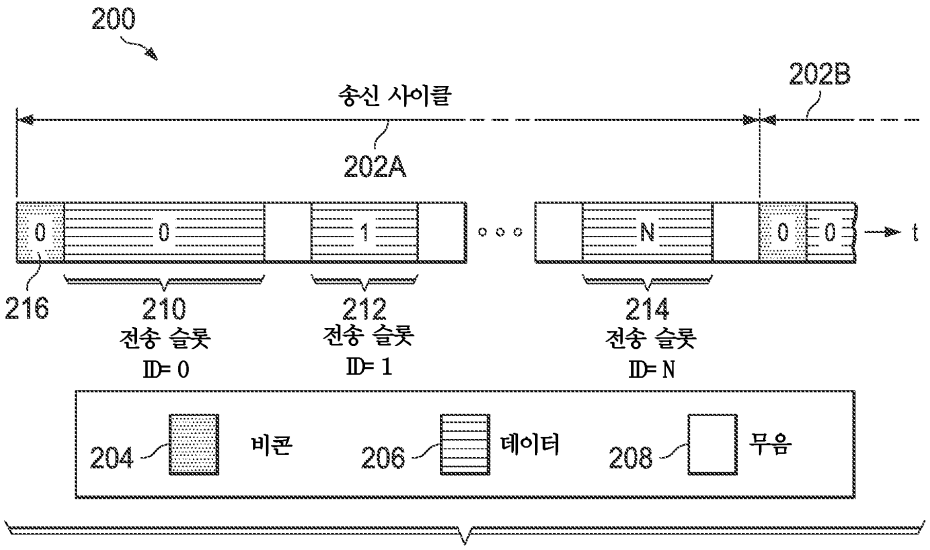
[0070] 예를 들어, 도 10 에서 다수의 식별자들이 할당되었던 노드에는 작은 MTU(1106)가 주어질 수 있다. 다른 노드들에는 큰 MTU(1102)가 주어질 수 있다.

도면

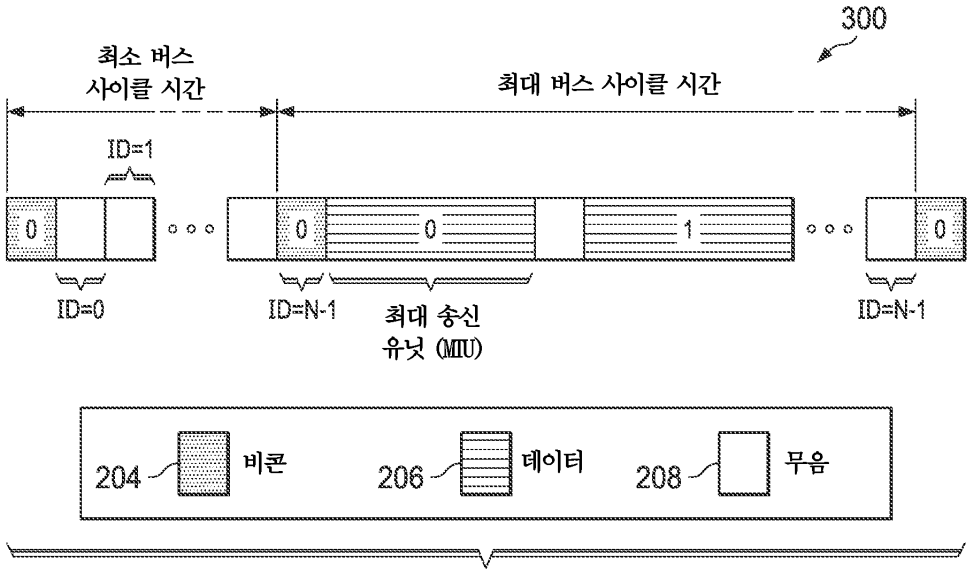
도면1



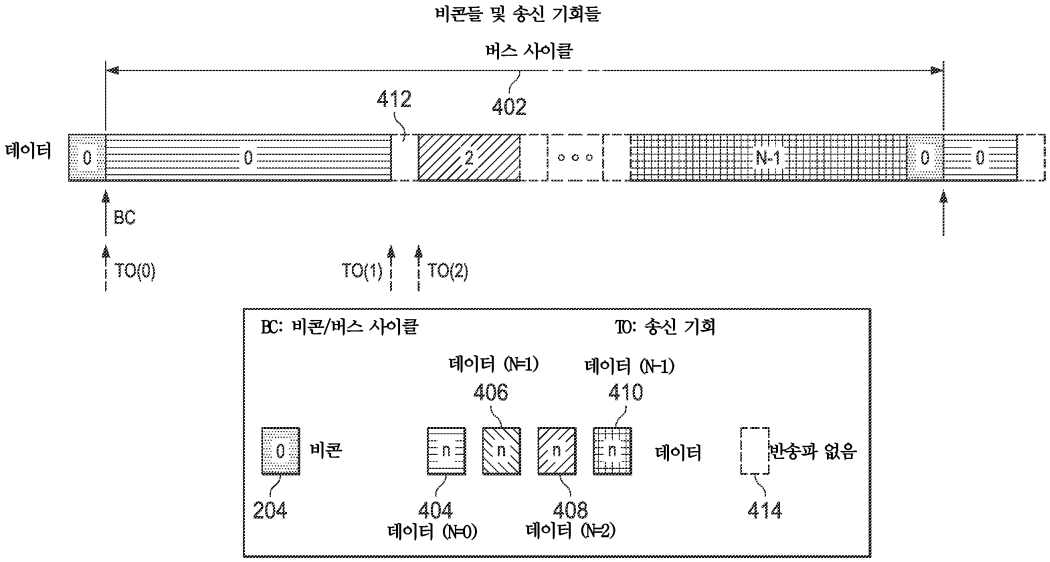
도면2


200
송신 사이클
202B
202A
0
0
1
N
0
0
t
216
210
전송 슬롯
ID= 0
212
전송 슬롯
ID= 1
214
전송 슬롯
ID= N
204
비콘
206
데이터
208
무음

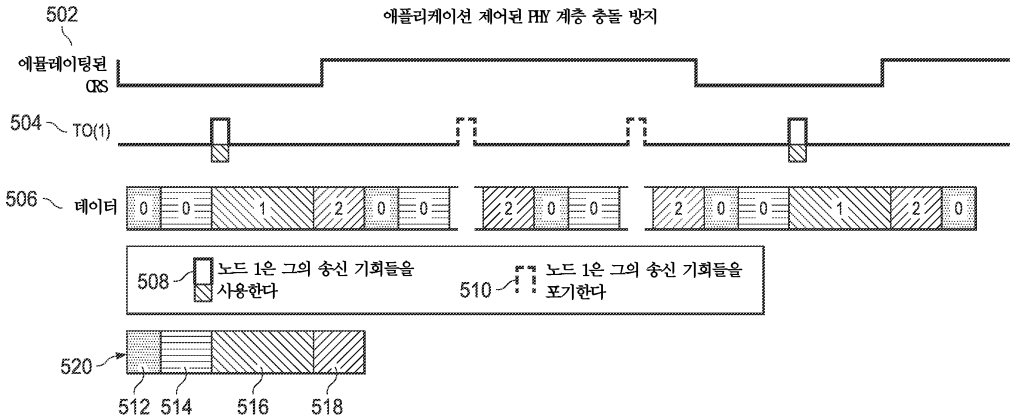
도면3


300
최소 버스
사이클 시간
최대 버스 사이클 시간
ID=1
0
0
0
1
0
ID=0
ID=N-1
최대 송신
유닛 (MTU)
ID=N-1
204
비콘
206
데이터
208
무음

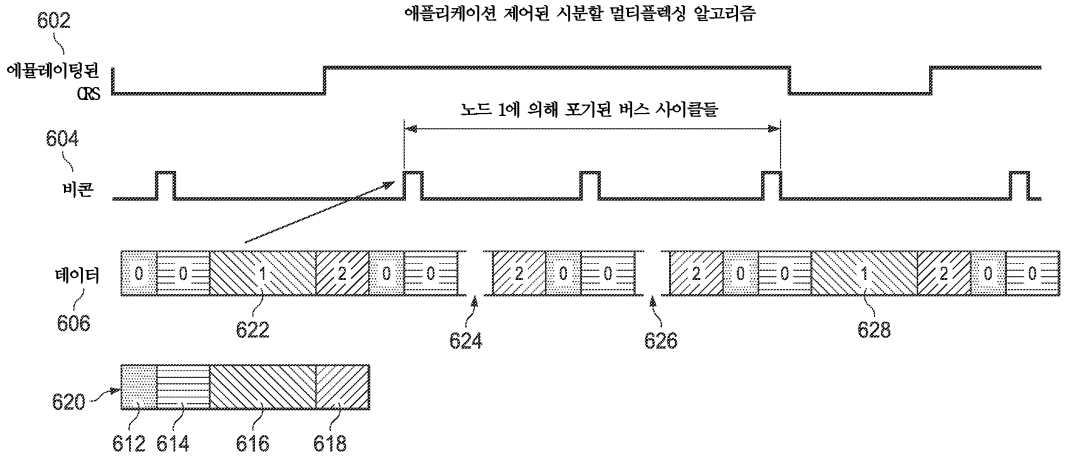
도면4


비콘들 및 송신 기회들
버스 사이클
412
402
데이터
BC
TO(0)
TO(1)
TO(2)
BC: 비콘/버스 사이클
TO: 송신 기회
데이터 (N=1)
데이터 (N-1)
406
410
비콘
데이터
반송파 없음
204
404
데이터 (N=0)
408
데이터 (N=2)
414

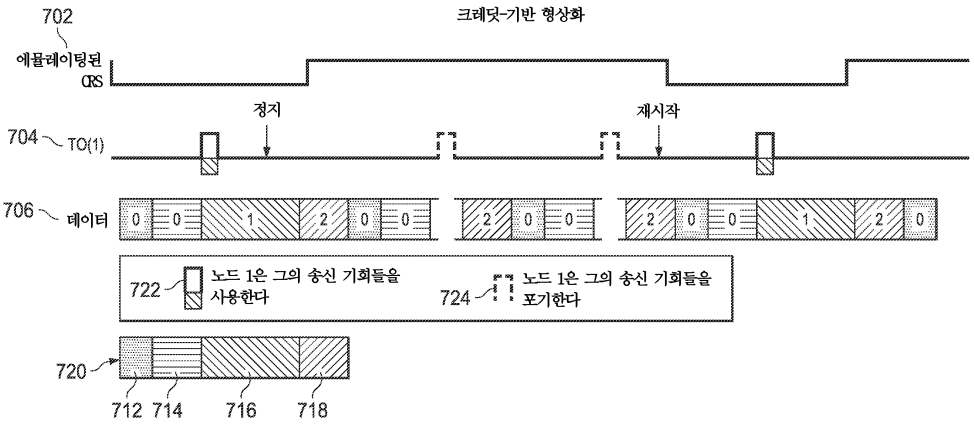
도면5


502
애플리케이션 제어된 PHY 계층 충돌 방지
애플레이팅된 QRS
504
TO(1)
506
데이터
508
노드 1은 그의 송신 기회들을 사용한다
510
노드 1은 그의 송신 기회들을 포기한다
520
512
514
516
518

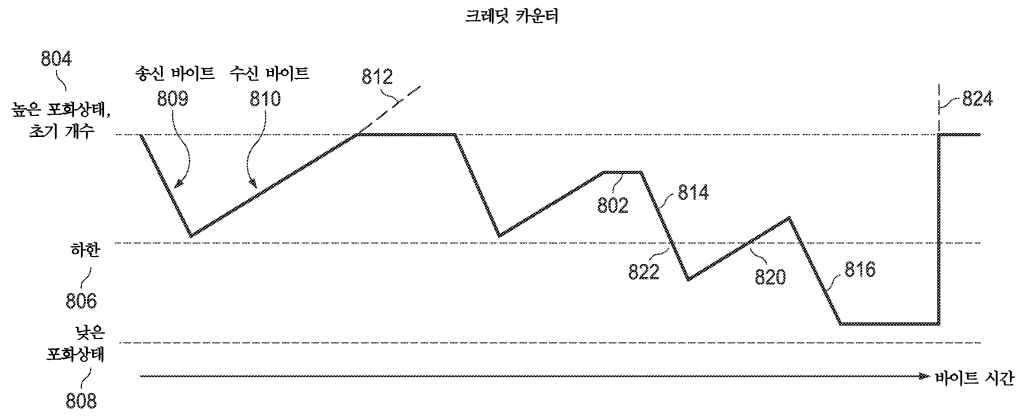
도면6


애플리케이션 제어된 시분할 멀티플렉싱 알고리즘
602
에뮬레이팅된 QRS
노드 1에 의해 포기된 버스 사이클들
604
비콘
데이터
606
622
624
626
628
620
612
614
616
618

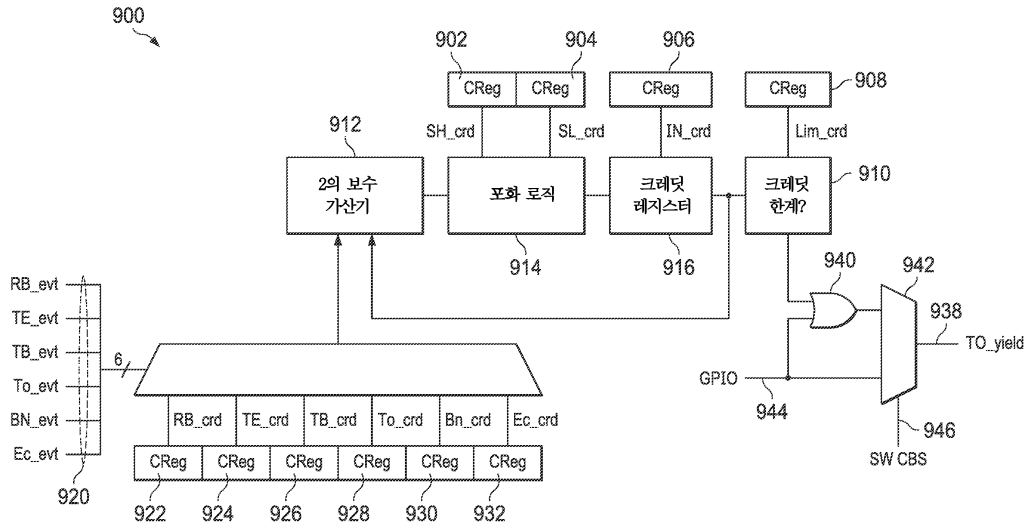
도면7


크레딧-기반 형상화
702
에뮬레이팅된 QRS
정지
재시작
704
TO(1)
706
데이터
722
노드 1은 그의 송신 기회들을 사용한다
724
노드 1은 그의 송신 기회들을 포기한다
720
712
714
716
718

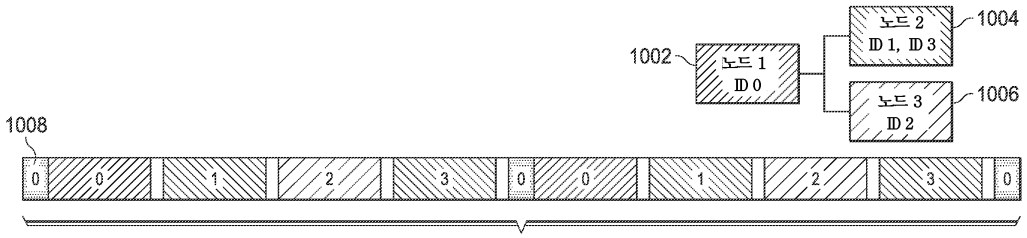
도면8


크레딧 카운터
804
높은 포화상태, 초기 개수
송신 바이트
수신 바이트
809
810
812
824
802
814
822
820
816
하한
806
낮은 포화상태
808
바이트 시간

도면9



도면10



도면11

