



(12)发明专利

(10)授权公告号 CN 104756094 B

(45)授权公告日 2018.04.24

(21)申请号 201380054398.0

(22)申请日 2013.08.29

(65)同一申请的已公布的文献号

申请公布号 CN 104756094 A

(43)申请公布日 2015.07.01

(30)优先权数据

13/661,456 2012.10.26 US

(85)PCT国际申请进入国家阶段日

2015.04.17

(86)PCT国际申请的申请数据

PCT/GB2013/052265 2013.08.29

(87)PCT国际申请的公布数据

WO2014/064417 EN 2014.05.01

(73)专利权人 ARM 有限公司

地址 英国剑桥

(72)发明人 理查德·罗伊·格里森思怀特

安东尼·耶布森

安德鲁·克里斯托弗·罗斯

马修·吕西安·伊万斯

(74)专利代理机构 北京东方亿思知识产权代理
有限责任公司 11258

代理人 李晓冬

(51)Int.Cl.

G06F 13/24(2006.01)

(56)对比文件

JP H1011411 A,1998.01.16,

US 2006095624 A1,2006.05.04,

US 2008126648 A1,2008.05.29,

US 7328296 B1,2008.02.05,

CN 101685429 A,2010.03.31,

审查员 彭巧君

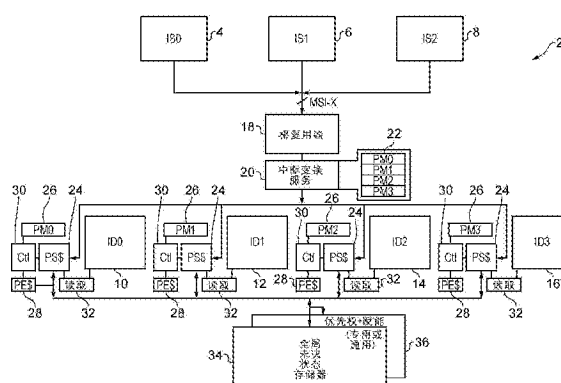
权利要求书3页 说明书7页 附图5页

(54)发明名称

消息讯号中断的通信

(57)摘要

本文提供一种用于消息讯号中断的全局中断号空间(38)。中断目的地(10、12、14、16)配备有未决中断高速缓存(24)，该高速缓存具有由所有高速缓存所共享的全局未决状态存储器(34)或独立的个体未决状态存储器(56)提供的备份存储器。中断号空间可利用可编程映射数据而被划分成区域，该可编程映射数据用以指示由哪些中断目的地负责哪些区域。如若中断自一个中断目的地迁移至另一中断目的地，则此可编程映射数据得以更新。未决中断可在重指定处理期间被清理返回至全局未决状态存储器(34)，以便此未决中断数据可由新负责的中断目的地所获取。



1. 一种用于在一个或多个中断来源与多个中断目的地之间通信消息讯号中断的中断通信设备,该设备包括:

中断变换电路,经配置以自所述一个或多个中断来源中之一者接收消息讯号中断,并经配置以触发未决状态数据的储存,该未决状态数据在未决状态数据储存电路内具有相关联的储存位置,所述储存位置表示所述消息讯号中断在全局中断号空间内的中断号,所述全局中断号空间由所述多个中断目的地所共享;以及

多个中断数据读取电路,每一中断数据读取电路与所述多个中断目的地中的相应一者相关联,且每一中断数据读取电路经配置以从所述未决状态数据储存电路中读取未决状态数据,该未决状态数据在所述全局中断号空间内具有相关联的中断号,并且每一中断数据读取电路经配置以触发由所述多个中断目的地中的相应一者执行中断处理。

2. 如权利要求1所述的中断通信设备,其中所述未决状态数据储存电路包括多个未决中断高速缓存,每一未决中断高速缓存与所述中断目的地中的相应一者相关联,且每一未决中断高速缓存经配置以储存数据,该数据指示一个或多个未决中断的中断号,该一个或多个未决中断将由所述中断目的地中的相应一者处理。

3. 如权利要求2所述的中断通信设备,其中所述未决中断高速缓存被配置为回写高速缓存,使得在给定未决中断高速缓存内具有可用储存空间之情况下,新接收到的消息讯号中断的未决状态数据被写入该给定未决中断高速缓存中,而不写入任何备份储存器中。

4. 如权利要求3所述的中断通信设备,其中若所述给定未决中断高速缓存已满,在新接收到的未决状态数据对应于较高优先权中断的情况下,则最低优先权未决中断的未决状态数据溢出至所述备份储存器。

5. 如权利要求3和4中任一项所述的中断通信设备,其中所述未决中断高速缓存未满载,则所述备份储存器内的最高优先权未决中断的未决状态数据从所述备份储存器被撷取至所述未决中断高速缓存。

6. 如权利要求1所述的中断通信设备,其中所述多个中断数据读取电路经配置以读取优先权数据,该优先权数据与优先权数据储存电路内的一储存位置相关联,所述储存位置对应于未决中断的中断号,所述优先权数据指示所述未决中断的优先权等级。

7. 如权利要求6所述的中断通信设备,其中所述优先权数据储存电路包括多个优先权数据高速缓存,每一优先权数据高速缓存与所述多个中断目的地中的相应一者相关联,并且储存所述多个中断目的地中的相应一者近期访问的优先权数据。

8. 如权利要求6或7所述的中断通信设备,其中所述中断号被划分成多个连续中断号群组,每一连续中断号群组共享一优先权等级。

9. 如权利要求1所述的中断通信设备,其中所述多个中断数据读取电路经配置以读取赋能数据,该赋能数据与赋能数据储存电路内的储存位置相关联,所述储存位置对应于未决中断的中断号,所述赋能数据指示未决中断是否已被赋能。

10. 如权利要求9所述的中断通信设备,其中所述赋能数据储存电路包括多个赋能数据高速缓存,每一赋能数据高速缓存与所述多个中断目的地中的相应一者相关联,并且储存所述多个中断目的地中的相应一者近期访问的赋能数据。

11. 如权利要求1所述的中断通信设备,包括:

多个映射控制器,每一映射控制器经配置以储存所述多个中断目的地中的相应一者的

可编程映射数据,所述可编程映射数据指示所述全局中断号空间内的一个或更多个区域,该一个或更多个区域由所述多个中断目的地中的相应一者负责,以响应于未决状态数据而执行中断处理;以及

其中所述多个中断数据读取电路经配置以通过以下动作来响应所述多个中断目的地中的相应一者的可编程映射数据:读取未决状态数据,该未决状态数据在由所述可编程映射数据指示的一个或更多个区域内的相关联的中断号;及触发由所述多个中断目的地中的相应一者执行中断处理。

12.如权利要求11所述的中断通信设备,其中所述未决状态数据储存电路包括全局未决状态存储器,该全局未决状态存储器由所述多个中断数据读取电路所共享,并且该全局未决状态存储器储存未决位,其中所述未决位的位置被映射至相应的中断号,所述未决位指示中断是否针对相应中断号而处于未决状态。

13.如权利要求12所述的中断通信设备,其中所述全局未决状态存储器为下述之一者:专用存储器,所述专用存储器专用于储存所述未决位;以及通用存储器的一部分,所述通用存储器经配置以储存除所述未决位以外的其他数据。

14.如权利要求11所述的中断通信设备,其中所述未决状态数据储存电路包括多个未决中断高速缓存,每一未决中断高速缓存与所述中断目的地中的相应一者相关联并经配置以储存数据,该数据指示所述一个或更多个区域内的一个或更多个未决中断的中断号,所述一个或更多个区域由所述中断目的地中的相应一者的可编程映射数据所指示。

15.如权利要求11至14中任一项所述的中断通信设备,其中中断号的区域系藉由更改所述中断目的地的各自的可编程映射数据而在中断目的地之间重分配。

16.如权利要求15所述的中断通信设备,其中所述未决状态数据储存电路包括多个未决中断高速缓存,每一未决中断高速缓存与所述中断目的地中的相应一者相关联并经配置以储存数据,该数据指示所述一个或更多个区域内的一个或更多个未决中断的中断号,所述一个或更多个区域可由所述中断目的地中的相应一者的可编程映射数据所指示,且如若一中断号的区域迁移离开一中断目的地,则在可编程映射数据更改之前,与该中断目的地相关联的未决中断高速缓存被清理至备份存储器。

17.如权利要求16所述的中断通信设备,其中任何新接收到所述区域的消息讯号中断由所述中断变换电路减速,直至完成向所述备份存储器的清理。

18.如权利要求1所述的中断通信设备,其中所述未决状态数据储存电路包括用于所述多个中断目的地中之每一者的独立未决状态存储器,以用于储存未决位,所述未决位的位置被映射至相应的中断号,所述未决位指示一中断是否针对相应中断号而处于未决状态。

19.如权利要求18所述的中断通信设备,其中每一独立未决状态存储器为下述之一者:专用存储器,所述专用存储器专用于储存所述未决位;以及通用存储器的一部分,所述通用存储器经配置以储存除所述未决位以外的其他数据。

20.如权利要求18或19所述的中断通信设备,其中如若一中断号离开当前中断目的地迁移至新中断目的地,则所述当前中断目的地的独立未决状态存储器中的任何对应条目被转移至所述新中断目的地的独立未决状态存储器。

21.如权利要求20所述的中断通信设备,其中任何新接收到的对所述中断号的消息讯号中断由所述中断变换电路减速,直至完成所述转移。

22.一种用于在一个或多个中断来源与多个中断目的地之间通信消息讯号中断的中断通信设备,该设备包括:

中断变换装置,用于自所述一个或多个中断来源中之一者接收消息讯号中断,并用于触发未决状态数据的储存,该未决状态数据在用于储存未决状态数据的未决状态数据储存装置内具有相关联的储存位置,所述储存位置表示所述消息讯号中断在全局中断号空间内的中断号,所述全局中断号空间由所述多个中断目的地所共享;以及

多个中断数据读取装置,所述多个中断数据读取装置中的每一中断数据读取装置与所述多个中断目的地中的相应一者相关联,且每一中断数据读取装置用于从所述未决状态数据储存装置中读取未决状态数据,该未决状态数据在所述全局中断号空间内具有相关联的中断号,并且每一中断数据读取装置用于触发由所述多个中断目的地中的相应一者执行中断处理。

23.一种用于在一个或多个中断来源与多个中断目的地之间通信消息讯号中断的方法,该方法包括以下步骤:

自所述一个或多个中断来源中之一者接收消息讯号中断;

触发未决状态数据的储存,该未决状态数据在未决状态数据储存电路内具有相关联的储存位置,该储存位置表示所述消息讯号中断在全局中断号空间内的中断号,所述全局中断号空间由所述多个中断目的地所共享;

从所述未决状态数据储存电路中读取所述多个中断目的地中的相应一者的未决状态数据,该未决状态数据在所述全局中断号空间内具有相关联的中断号;以及

触发由所述多个中断目的地中的相应一者执行中断处理。

消息讯号中断的通信

技术领域

[0001] 本发明涉及数据处理系统的领域。更具体而言,本发明涉及一个或更多个中断来源与多个中断目的地之间的消息讯号中断(message signaled interrupt)的通信。

背景技术

[0002] 已知提供通信机制,该机制支持在一个或更多个中断来源(例如,计算机系统内的装置)与多个中断目的地(例如,用于处理中断的处理器)之间传递的消息讯号中断。每一单独中断目的地有可能经形成以便响应于上百个或更多个具有各自中断号的不同中断。消息讯号中断包含中断目的地的地址及在中断目的地处的中断号。提供大量中断号允许藉由所使用的中断号而将信息从中断来源传递至中断目的地,从而减少中断通信开销及加速中断处理。

[0003] 亦已知提供具有多个处理器的数据处理系统,在该系统中,目前活动处理器的数目可随时间而动态变更。如若处理工作负荷较高,则所有处理器可能处于活动状态;但如若处理工作负荷降低,则处理器中的一个或更多者可关闭以便节省电力。在此情况下,正在关闭的处理器必须将该处理器对于欲由该处理器处理的任何未决中断的责任移交至不同处理器。在一个情境下,所有处理器可能关闭并将对于这些处理器的未决中断的责任转移至单个剩余处理器上,且所有已关闭的处理器可能已处于所有他们的中断正处于未决的状态。为处理此情况,接管责任的处理器必须具有足量的储存资源(这些储存资源通常为形成该处理器的中断处置器的部分的寄存器),使得来自所有其他处理器的潜在的所有中断皆可得到缓冲。

[0004] 将可见,当处理器数目增多及中断数目增加时,上述方法不能很好地应用。提供寄存器以用于藉由延伸已有储存手段机制而缓冲每一处理器所关联的未决中断,将导致开销需求过量,由此不期望地增大电路面积及电力消耗。

发明内容

[0005] 由一方面可见,本发明提供一种用于在一个或更多个中断来源与多个中断目的地之间通信消息讯号中断的中断通信设备,该设备包括:

[0006] 中断变换电路,经配置以自一个或更多个中断来源之一者接收消息讯号中断,并经配置以触发未决状态数据的储存,该未决状态数据在未决状态数据储存电路内具有相关联的储存位置,该储存位置表示消息讯号中断在全局中断号空间内的中断号,全局中断号空间由所述多个中断目的地所共享;及

[0007] 多个中断数据读取电路,每一中断数据读取电路与多个中断目的地中的相应一者相关联,且每一中断数据读取电路经配置以从未决状态数据储存电路读取未决状态数据,该未决状态数据在全局中断号空间内具有相关联的中断号,并且每一电路中断数据读取经配置以触发由所述多个中断目的地的相应一者进行中断处理。

[0008] 本技术认识到,有利之举是支持由多个中断目的地(例如,处理器)所共享的全局

中断号空间,而非产生含有地址及中断号的消息讯号中断,所述地址将消息讯号中断导引至特定处理器,且中断号为所述处理器指定中断。提供此全局中断号空间有利于在中断目的地之间进行更高效的中断储存、处置及重分配。将理解,在众多情况下,在任何给定时间,可能的中断总数中仅有相对少量的中断将处于未决状态,然而,系统必须能够对付其中在给定时间大量或全部未决中断处于未决状态的情况。

[0009] 可以增加处置未决状态数据中断的效率的一种可能方式为提供如下形式的未决状态数据储存电路,即该未决状态数据储存电路包括多个未决中断高速缓存,每一未决中断高速缓存与中断目的地中的相应一者相关联且经配置以储存数据,该数据指示针对相应中断目的地而未决的中断号。以此方式,仍可提供较大的全局中断号空间,但可提供相对较小但高效的高速缓存,以用于提供对每一中断目的地所相关联的未决状态数据的高速访问。未决状态数据储存电路可整体储存完整的全局中断号空间,但未决中断高速缓存可缓存与特定中断目的地相关的此数据的本地副本。

[0010] 未决中断高速缓存可被配置为回写高速缓存。以此方式,如若未决高速缓存内具有可用储存空间,则未决中断数据在被接收到时可直接写入此未决中断高速缓存,而无需被回写至该高速缓存的备份储存器。此举减少电力消耗并加速操作。

[0011] 若接收到新消息讯号中断,且该新消息讯号中断将针对高速缓存已满的中断目的地产生未决状态数据,则若适当,该高速缓存中已储存的未决中断数据中的最低优先权的未决中断数据储存及该新中断溢出至备份储存器中,以为可能具有更高优先权的新到达的中断数据腾出空间。

[0012] 以类似之方式,如若未决中断高速缓存未满载,且备份储存器内储存有当前不处于高速缓存中的未决数据状态,则最高优先权的未决中断数据可自备份储存器被撷取至未决中断高速缓存内。

[0013] 除未决状态数据的全局储存以外,亦可能为与中断相关联的优先权数据及赋能数据提供全局储存空间。此优先权数据及赋能数据亦可由相应的中断目的地缓存。由此,此优先权及赋能(enable)数据可供快速使用,而备份储存器提供处理大量此种优先权及赋能数据的能力。优先权及赋能数据的高速缓存亦意识到此数据存在局部性。例如,如若特定中断的优先权数据已经撷取至优先权高速缓存内,则存在相同中断不久将再次出现且该优先权数据将已存在于该优先权高速缓存内的显著可能性。

[0014] 在一些实施例中,有可能提供共享优先权等级的连续中断号群组。在个体中断号的最终粒度等级上指定优先权等级的能力实质上在众多真实情况下可能并无必要,且储存空间可藉由仅针对连续中断号群组提供优先权等级而得以节约。

[0015] 在一些实施例中,可提供多个映射控制器,每一映射控制器与中断目的地之一者相关联并用于指示全局中断号空间内的一个或更多个区域,该一个或更多个区域由有关的中断目的地所负责以用于服务未决中断。由此,尽管每一中断目的地有可能处置任何中断号,但该中断目的地将仅在该中断目的地的映射控制器内储存有适当映射数据的情况下才如此。全局中断号空间可在中断目的地之间使用可编程映射数据而得以分流,以便每一中断目的地仅需关注自身对其未决中断数据高速缓存的维护,及针对该中断目的地所负责的区域而服务中断。

[0016] 在这样的实施例中,未决状态数据储存电路可包括由多个中断数据读取电路所共

享的全局未决状态存储器。此全局未决状态存储器可为针对储存未决位之用途而特定提供的专用存储器,或此全局未决状态存储器可作为整体计算机系统的通用存储器的部分,其中通用存储器能够储存不同情况下的其他数据。

[0017] 在此类实施例的上下文中,未决中断高速缓存将针对存储器区域而储存未决中断,这些存储器区域经可编程映射数据指示由相关联的中断目的地负责。如若给定中断号发生责任重指定,则储存在当前中断目的地的未决中断高速缓存内的任何相关未决中断数据被清理返回至全局未决状态存储器,新负责中断目的地可自该全局未决状态存储器中获取该相关未决中断数据。因为所有中断目的地共享该全局未决状态存储器,且将在其中断目的地的可编程映射数据被更新以指示该中断目的地目前对未决中断负责时,该中断目的地将获取该未决状态数据至该中断目的地的未决中断高速缓存中,所以已存在于全局未决状态存储器内的未决中断数据无需移动。

[0018] 如若特定中断号发生责任迁移,则任何新接收到的消息讯号中断由中断变换电路减速,直至任何已高速缓存的未决中断数据已完成向备份储存器的清理。

[0019] 本技术另一类实施例针对多个中断目的地的每一个提供独立未决状态存储器。独立未决状态存储器能够储存整体全局中断号空间,且独立未决状态存储器可利用例如随机存取内存储器而非专用寄存器,并由此独立未决状态存储器可利用诸如高速缓存的技术以提高速度及效率。

[0020] 针对每一中断目的地提供的独立未决状态存储器可为例如专用于储存未决位的专用存储器,或亦可储存除未决位以外的其他数据的通用存储器的一部分。未决状态存储器可为相关数据处理系统的一般存储器空间的一部分。

[0021] 在此类实施例的上下文中,如若中断号离开当前中断目的地经迁移至新中断目的地,则该当前中断目的地的独立未决状态存储器中的任何对应条目被转移至该新中断目的地的独立未决状态存储器。由此,待重指定的未决中断数据自该状态存储器被转移至新负责中断目的地的针对该中断号的状态存储器。

[0022] 在中断目的地之间执行此类中断号重指定时,新接收到的消息讯号中断可由中断变换电路减速,直至转移完成。

[0023] 由另一方面可见,本发明提供一种用于在一个或更多个中断来源与多个中断目的地之间通信消息讯号中断的中断通信设备,该设备包括:

[0024] 中断变换装置,用于接收来自该一个或更多个中断来源中之一者的消息讯号中断,及用于触发未决状态数据之储存,该未决状态数据在用于储存未决状态数据的未决状态数据储存装置内具有相关联的储存位置,该储存位置表示该消息讯号中断在由多个中断目的地所共享的全局中断号空间内的中断号;及

[0025] 多个中断数据读取装置,每一中断数据读取装置与多个中断目的地中的相应一者相关联,该每一中断数据读取装置用于从未决状态数据储存装置中读取未决状态数据,该未决状态数据在全局中断号空间内具有相关联的中断号;并且该每一中断数据读取装置用于触发由多个中断目的地中的相应一者执行中断处理。

[0026] 由又一方面可见,本发明提供一种在一个或更多个中断来源与多个中断目的地之间通信消息讯号中断之方法,该方法包括以下步骤:

[0027] 自该一个或更多个中断来源中之一者接收消息讯号中断;

[0028] 触发未决状态数据之储存,该未决状态数据在未决状态数据储存电路内具有相关联的储存位置,该储存位置表示该消息讯号中断在由多个中断目的地所共享的全局中断号空间内的中断号;

[0029] 从未决状态数据储存电路中读取多个中断目的地中的相应一者的未决状态数据,该未决状态数据在全局中断号空间内具有相关联的中断号;及

[0030] 触发由多个中断目的地中的相应一者执行中断处理。

[0031] 本发明的上述及其他目标、特征及优势将自下文中对结合附图阅读的说明性实施例的详细描述中显而易见。

附图说明

[0032] 本发明的实施例现将仅藉由实例及参考附图的方式进行描述,在附图中:

[0033] 图1示意性图示数据处理系统,该系统并入有多个中断来源、多个中断目的地,及用于通信消息讯号中断的中断通信设备;

[0034] 图2示意性图示全局中断号空间,该空间藉由可编程映射数据及中断号与在全局未决状态存储器内的位之间的关系而被划分成多个区域;

[0035] 图3是一流程图,该图示意性图示图1的实施例中从一个中断目的地至另一中断目的地的中断号重指定;

[0036] 图4示意性图示用于处理数据的设备第二示例性实施例,该设备具有多个中断来源、多个中断目的地,及包括多个个体未决状态存储器的中断通信设备,每一个体未决状态存储器专用于一特定中断目的地;及

[0037] 图5是一流程图,该图示意性图示经由全局中断号空间的消息讯号中断的通信。

具体实施方式

[0038] 图1示意性图示数据处理系统2,该系统并入有多个数据中断来源4、6、8及多个中断目的地10、12、14、16。中断目的地通常可为多处理器系统内的不同处理器。这些个体处理器可视处理工作负荷而动态地被通电及断电。在处理器断电时,该处理器的任何未决中断需重指定至另一处理器以进行服务。

[0039] 中断来源4、6、8可具有不同形式,例如,U/O装置、DMA引擎及其他外围装置。中断来源4、6、8产生消息讯号中断MSI-X,这些中断被供应至根复用器18。消息讯号中断例如从支持PCI-Express的系统已知。本文将不进一步描述消息讯号中断自身及根复用器18,因为这两者为此技术领域的技术人员所熟悉。

[0040] 消息讯号中断与已知技术不同之一方面在于使用由所有中断目的地10、12、14及16所共享的全局中断号空间。因此,不同于由消息讯号中断指定特定中断目的地为该中断的地址及针对该中断目的地给出中断号,相反大量中断号由全局中断号空间提供且由中断变换电路20分配至不同中断目的地10、12、14及16。

[0041] 如图1所图示,中断变换电路20可响应于可编程映射数据22,该可编程映射数据指示全局中断号空间内由不同中断目的地10、12、14及16所负责的不同区域。中断变换电路20将接收到的消息讯号中断导引至所希望的中断目的地10、12、14及16,以便该中断可得到服务。

[0042] 个体中断目的地10、12、14、16中的每一中断目的地具有相关联的未决中断高速缓存24、映射控制器26、优先权及赋能高速缓存28(此优先权及赋能高速缓存存储器的形式可为独立的个体优先权及赋能高速缓存或统一的优先权及赋能高速缓存)、中断数据读取电路32,及高速缓存控制器30。未决中断高速缓存24被配置为回写高速缓存,以便新接收到的中断将储存(在空间允许的情况下)在未决中断高速缓存24内并且将不被写出至全局未决状态存储器34,除非该新中断从未决中断高速缓存24中溢出或冲出。中断数据读取电路32读取储存在未决中断高速缓存24内的未决中断数据并产生中断讯号,这些讯号被供应至相关联的中断目的地10、12、14及16,以便根据已指定的中断号而触发中断处理。

[0043] 将理解,不同中断号可具有与其相关联的不同优先权等级。此优先权信息可储存在全局优先权数据储存电路28、36内。将理解,此实例中的优先权数据储存电路采用的形式为优先权及赋能高速缓存28结合优先权及赋能全局存储器36。以类似的方式,用于未决中断数据的未决状态数据储存电路采用的形式为未决中断高速缓存24与全局未决状态存储器34,该全局未决状态存储器34充当未决中断高速缓存24的备份存储器。

[0044] 高速缓存控制器30控制数据向高速缓存24、28的撷取、数据从高速缓存24、28的溢出,及高速缓存24、28的清理。若未决中断高速缓存24已满,而新中断已被接收到,则在未决中断高速缓存内留存的最低优先权中断及新接收到的中断将溢回至全局未决状态存储器34。以类似之方式,若未决中断高速缓存24未滿,且存在指示未决中断的未决位,该未决位针对由该特定中断目的地及未决中断存储器24所负责的区域而在全局未决状态存储器内经设定,则具有最高优先权的未决中断将被撷取返回至未决中断高速缓存24,该未决中断将在该未决中断高速缓存中由相关中断目的地10、12、14、16服务。

[0045] 映射控制器26储存映射数据,该映射数据包括一位字段,这些位中的每一位对应于全局中断号空间内的连续中断号的区域。若映射数据内的特定位被设定,则此举指示相关联的中断目的地负责服务相关全局中断号空间的对应区域内的中断。因此,高速缓存控制器30可读取映射数据以决定全局未决状态存储器34内所储存的哪些未决位数据的区域是由该映射控制器26相关联的中断目的地所负责。因此,在未决中断高速缓存24内的空间允许之情况下,高速缓存控制器30将从该中断目的地的指定区域撷取由未决位所指示的未决中断数据,以便由该中断目的地执行服务。如若区域在中断目的地之间被重指定,例如,若关闭中断目的地,则将更改可编程映射数据以反映中断目的地的新责任,即接管对来自全局中断号空间内区域的中断的服务,该中断先前由正在关闭的中断目的地所管理。如若发生这样的转移,则中断变换电路20用于使相关中断号的区域的任何新接收到的中断减速,使得在这些中断到达新负责中断目的地之前,该新负责中断目的地将得以适当设置(即察觉新中断目的地对哪些区域的责任)。

[0046] 与不同中断相关联的优先权及赋能数据储存在优先权及赋能高速缓存28内,全局优先权及赋能存储器36充当该优先权及赋能高速缓存的备份存储器。优先权及赋能高速缓存28可得益于对特定优先权及赋能数据的存取内的局部性,因为如若出现需要优先权及赋能数据的特定中断号,则不久之后将有可能出现相同中断,或在中断号空间内的邻近处出现中断。因此,此种新中断的优先权及赋能数据就统计而言可能已存在于优先权及赋能高速缓存28内。优先权数据指示优先权等级,此等级控制未决中断被服务时所依据的次序。具有较高优先权等级的未决中断在优先权等级较低的未决中断之前得到服务。赋能数据指示

特定中断号是针对系统整体赋能还是针对特定中断目的地而赋能。

[0047] 图2示意性图示全局中断号空间38。个体中断号N 40位于此全局中断号空间38内。全局中断号空间被划分成多个区域,每一区域由连续中断号组成。如前所述,这些区域中之每一者与可编程映射数据42内的位对应。可编程映射数据为中断目的地10、12、14、16中之每一者而供应,且可编程映射数据指示全局中断号空间中哪些区域由该中断目的地负责以用于提供服务。可编程映射数据亦储存在中断变换电路20的寄存器22内,该中断变换电路负责管理及协调可编程映射数据。可编程映射数据可在藉由例如操作系统软件的控制下设置,或可编程映射数据在一些实施例中可经固线式配置。

[0048] 在每一区域内,提供有共享同一优先权等级的多组中断号。在一些实施例中,并非必须以针对每中断号指定个体优先权等级的细粒程度来指定优先权等级,相反,一组连续中断号可共享一优先权等级。中断赋能可基于逐个个体中断号之方式而设置。

[0049] 图2中亦图示全局未决状态存储器34。此存储器34为全局中断号空间38内每一中断号提供未决位44。若此未决位被设定,则此举指示存在来自相关联的中断号的未决中断。由此,未决位在全局未决状态存储器34内的储存位置指示在全局中断号空间38内的对应中断号。若未决位被设定,则存在未决中断;且若未决位清除,则不存在未决中断。全局未决状态存储器34为中断提供密集且高效的未决状态数据储存。

[0050] 图3是一流程图,该图示意性图示在中断目的地10、12、14、16之间的中断号的重指定。在步骤46处,处理等候直至出现待重指定的中断号。步骤48显示中断变换电路20藉由在中断变换电路20处使进一步中断请求减速来阻断对该中断号的进一步中断请求。在步骤50处,与被切换的中断号相关联的未决中断高速缓存24被清理以返回全局未决状态存储器34。在步骤52处,当前中断目的地及新中断目的地的可编程映射数据被更新以指示责任变换。在图1的示例性实施例中,中断号是基于逐个区域之方式重指定的(在其他实施例中,个体中断可被重指定)。在步骤54处,对重指定的中断号的进一步中断请求的阻断由中断变换电路20移除。

[0051] 图4图示第二示例性实施例。此示例性实施例类似于图1中图示之实施例,除了为中断目的地10、12、14及16中之每一者提供了独立的未决状态存储器56以外。出于清晰明确之目的,图1实施例中的众多常用组件(例如,读取电路32)已从图4中省略,但这些组件在实际中存在。在此实施例中,未提供将全局中断号空间划分为诸区域的可编程映射数据,且中断可基于个体之方式在中断目的地10、12、14及16之间重指定。如若给定中断目的地10、12、14及16关闭,则该中断目的地正在该中断目的地的未决中断高速缓存24及其相关联的独立未决状态存储器56内存储的未决中断数据被读取并复制至接管了对于这些未决中断的责任的中断目的地的独立未决状态存储器56(以及可能还有未决中断高速缓存24)。此示例性实施例避免对可编程映射数据的需求及对全局中断号空间的划分,并且此示例性实施例提供了单独的未决状态存储器56,每一单独的未决状态存储器能够储存完整的全局中断号空间。此实施例的缺点为在发生重指定时,需要在独立未决状态存储器56之间复制未决位。对比而言,图1的共享全局未决状态存储器34储存所有未决中断的统一视图,且无需进行此种存储器间复制。因为未决状态存储器56可为高效的随机存取存储器(RAM),而非寄存器或正反器(flop),所以在未决中断高速缓存24及独立未决状态存储器56内提供未决状态数据的储存允许实现相对高度密集的数据储存。独立未决状态存储器56可为随机存取存储器

(RAM)的专用区块或为针对此用途而指定的系统随机存取存储器(RAM)的部分(即通用存储器的部分)。

[0052] 图5是流程图,该图示意性图示消息讯号中断的通信。在步骤58处,接收到消息讯号中断。在步骤60处,在全局中断号空间38内设定相关中断号的未决状态数据。此未决状态数据可储存在未决中断高速缓存24内或未决状态存储器34、56中之一者内。在步骤62处,读取电路32读取在目标中断目的地处的未决状态数据。然后,步骤64处理在目标中断目的地处的中断,并清除未决中断数据以指示中断已经处理。

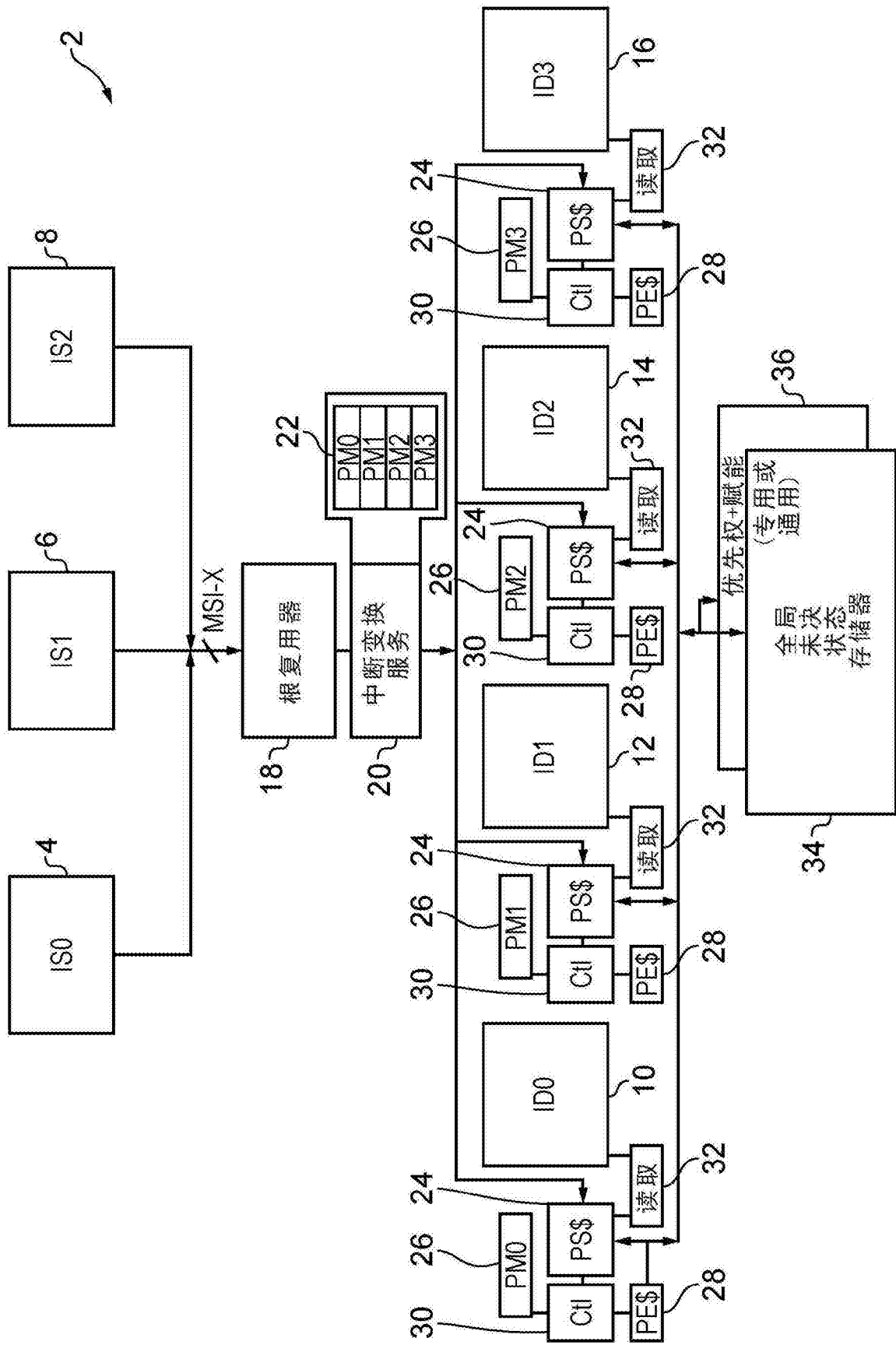


图 1

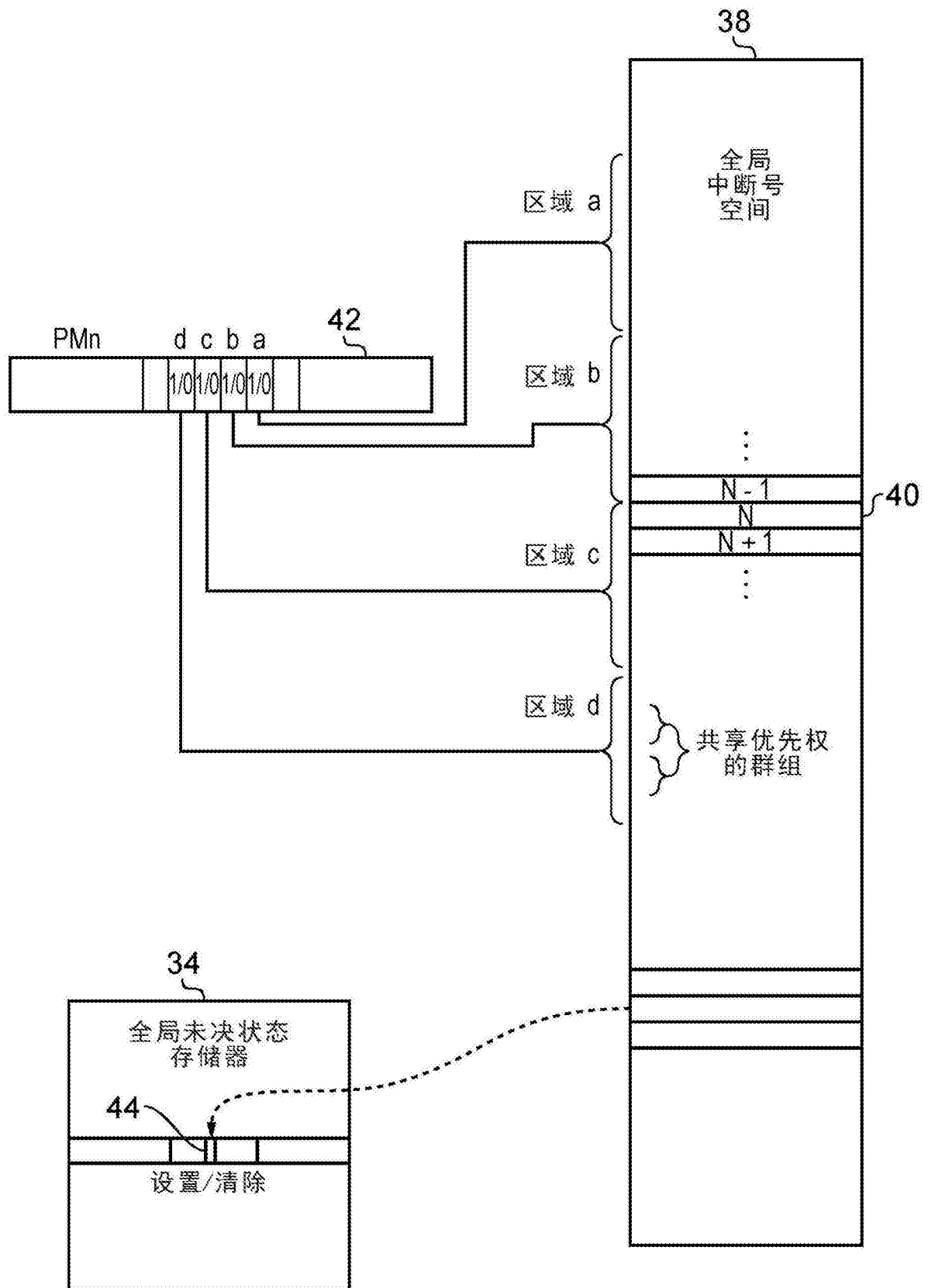


图2

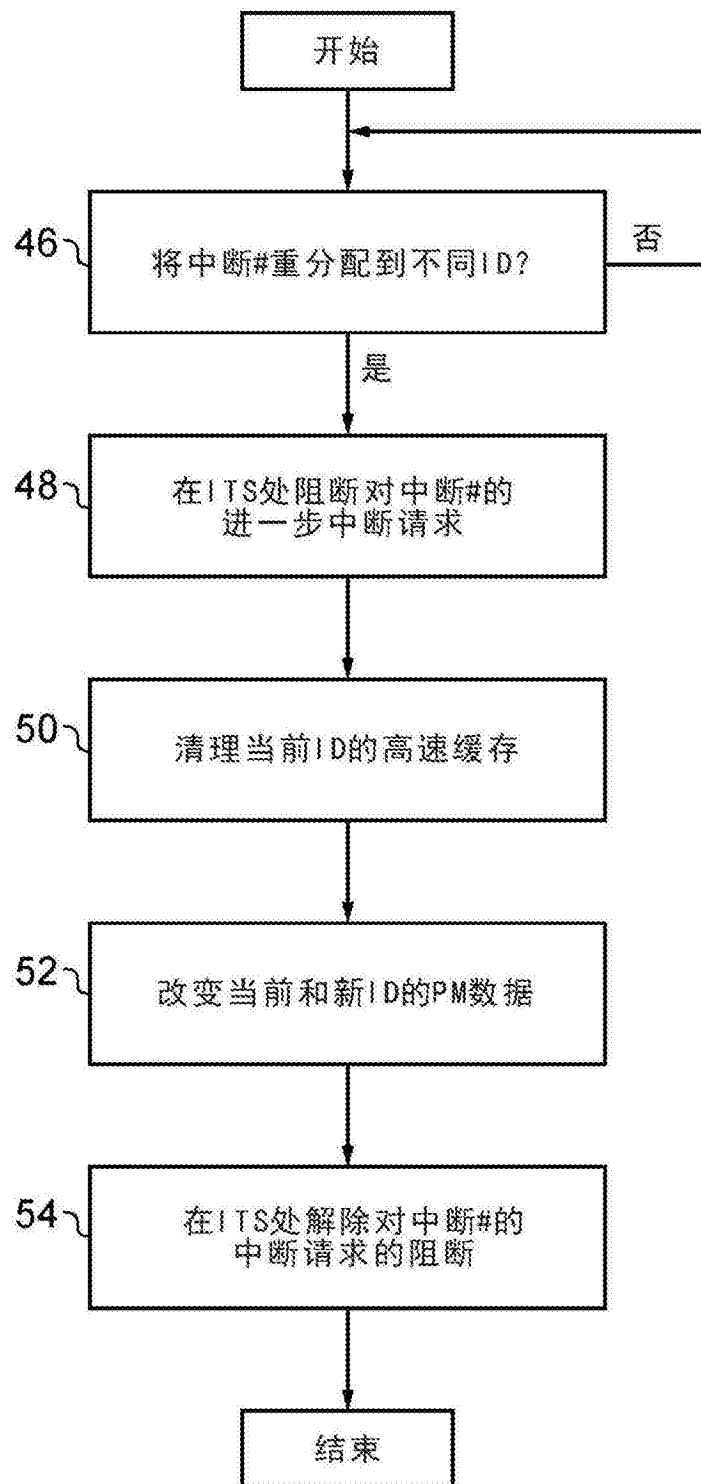


图3

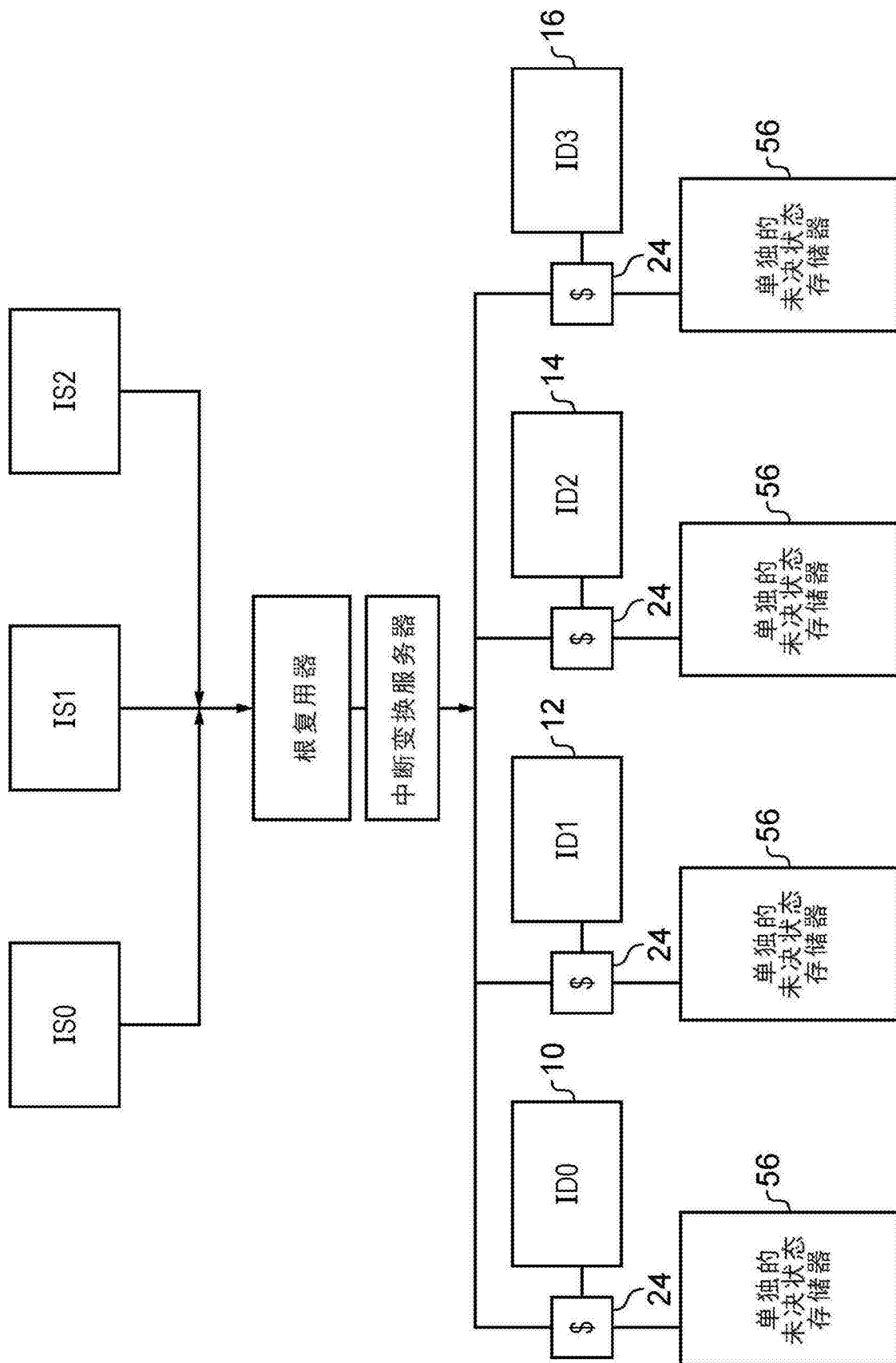


图4

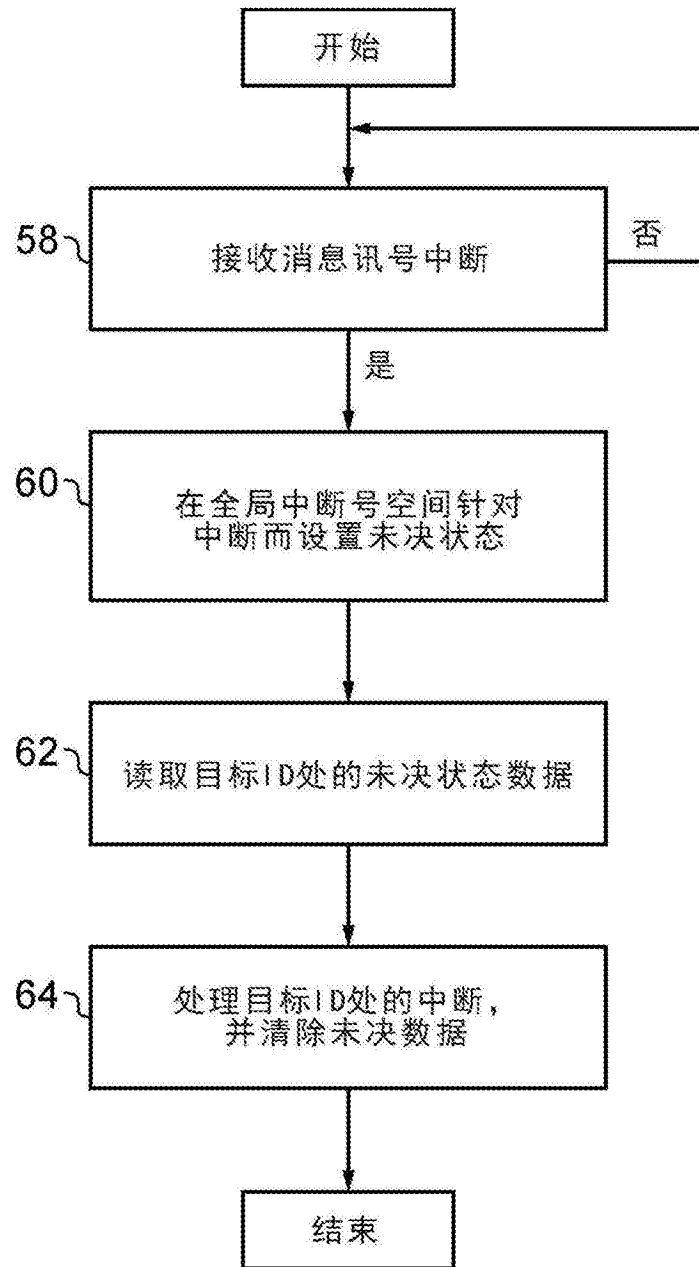


图5