

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2018년 3월 8일 (08.03.2018)



(10) 국제공개번호

WO 2018/044053 A1

(51) 국제특허분류:

H05K 3/46 (2006.01)

H05K 1/02 (2006.01)

H05K 1/03 (2006.01)

H05K 3/32 (2006.01)

H05K 3/42 (2006.01)

(21) 국제출원번호:

PCT/KR2017/009451

(22) 국제출원일:

2017년 8월 29일 (29.08.2017)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2016-0112070 2016년 8월 31일 (31.08.2016) KR

10-2016-0112071 2016년 8월 31일 (31.08.2016) KR

10-2016-0112072 2016년 8월 31일 (31.08.2016) KR

10-2016-0112073 2016년 8월 31일 (31.08.2016) KR

10-2016-0112074 2016년 8월 31일 (31.08.2016) KR

(71) 출원인: 주식회사 아모센스 (AMOSENSE CO.,LTD)

[KR/KR]; 31040 충청남도 천안 서북구 직산읍 4산단5길 90, 천안 제4지방산업단지 19-1블럭, Chungcheongnam-do (KR).

(72) 발명자: 단성백 (DAN, Sung-Baek); 18476 경기도 화성시 동탄대로시범길 168, 1030동 803호, Gyeonggi-do (KR).

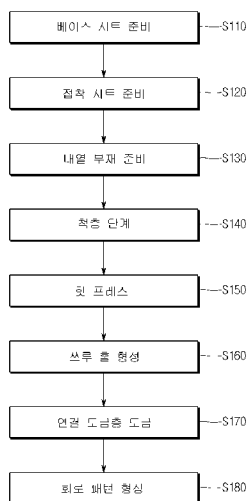
(74) 대리인: 특허법인 정안 (HONESTY & JR PARTNERS INTELLECTUAL PROPERTY LAW GROUP); 06103 서울시 강남 선릉로 615, 5층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

(54) Title: METHOD FOR MANUFACTURING FLEXIBLE PRINTED CIRCUIT BOARD AND FLEXIBLE PRINTED CIRCUIT BOARD MANUFACTURED BY SAME

(54) 발명의 명칭: 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판



S110 ... Prepare base sheet
S120 ... Prepare adhesion sheet
S130 ... Prepare heat resistant member
S140 ... Lamination step
S150 ... Hot press
S160 ... Form through-hole
S170 ... Plate connection plating layer
S180 ... Form circuit pattern

(57) Abstract: Provided are a method for manufacturing a flexible printed circuit board and a flexible printed circuit board manufactured by same, wherein dielectric loss caused by a high frequency signal is minimized and loss of the high frequency signal is prevented by laminating a base sheet and an adhesion sheet, which have a low dielectric constant, and laminating on the topmost portion and the bottommost portion, a heat resistant sheet having heat resistance. The provided method for manufacturing a flexible printed circuit board includes: a step for preparing a base sheet, a step for preparing an adhesion sheet having a melting temperature less than that of the base sheet, a step for preparing a heat resistant sheet having a melting temperature equal to or greater than that of the adhesion sheet, and a step for forming a laminate by laminating the base sheet, the adhesion sheet, and the heat resistant sheet, and a step for attaching the laminate by heating and pressing the laminate.

(57) 요약서: 저유전율을 갖는 베이스 시트 및 접착 시트를 적층하고, 최상부 및 최하부에 내열성을 갖는 내열 시트를 적층하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판을 제시한다. 제시된 연성인쇄회로기판 제조 방법은 베이스 시트를 준비하는 단계, 베이스 시트의 용융 온도 미만의 용융 온도를 갖는 접착 시트를 준비하는 단계, 접착 시트의 용융 온도 이상의 용융 온도를 갖는 내열 시트를 준비하는 단계, 베이스 시트, 접착 시트 및 내열 시트를 적층하여 적층체를 형성하는 단계 및 적층체를 가열 가압하여 접착하는 단계를 포함한다.

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML,
MR, NE, SN, TD, TG).

공개:

- 국제조사보고서와 함께 (조약 제21조(3))
- 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수
하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

명세서

발명의 명칭: 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판

기술분야

- [1] 본 발명은 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판에 관한 것으로, 더욱 상세하게는 고주파수를 사용하는 회로로 사용되는 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판(METHOD FOR MANUFACTURING FLEXIBLE CIRCUIT BOARD AND FLEXIBLE CIRCUIT BOARD MANUFACTURED BY THE METHOD)에 관한 것이다.

배경기술

- [2] 일반적으로, 연성인쇄회로기판은 얇은 절연 필름에 회로패턴을 형성하여 유연하게 구부러질 수 있는 기판으로, 휴대용 전자기기 및 장착 사용 시 굴곡 및 유연성을 요구하는 자동화 기기 또는 디스플레이 제품 등에 많이 사용되고 있다.
- [3] 연성인쇄회로기판은 폴리아미드(PI; Polyimide) 필름에 동박을 접착 또는 다이캐스팅하여 제조된다. 이때, 폴리아미드 필름은 높은 기계적 강도, 내열성, 절연성, 내용제성 등의 특성을 갖기 때문에, 연성인쇄회로기판의 베이스 기재로 많이 사용된다.
- [4] 한편, 영상 통화, 영화 감상, 실시간 중계 등과 같이 대용량 정보를 실시간으로 전송하는 서비스의 이용이 증가함에 따라, 휴대 단말은 고주파수 대역(예를 들면, GHz)을 이용하여 대용량 정보를 전송하기 위한 회로들이 실장되고 있다.
- [5] 하지만, 폴리아미드 필름으로 제작된 연성인쇄회로기판을 이용하여 고주파 신호를 전송하는 경우 소재 고유의 유전 손실로 인해 고주파 신호의 신호 손실이 발생하는 문제점이 있다.
- [6] 즉, 폴리아미드 필름은 고유전율을 갖기 때문에 고주파 신호의 송수신시 유전 손실이 발생하게 되고, 그에 따른 고주파 신호의 손실이 발생하여 영상 통화, 영화 감상, 실시간 중계 등의 서비스 이용시 끊김이 발생하는 문제점이 있다.
- [7] 또한, 저유전율을 갖는 필름으로 제작된 연성인쇄회로기판은 고주파수 신호의 손실을 최소화할 수 있지만 용융 온도가 낮아 내열성이 저하되기 때문에, 고주파수용 소자의 실장을 위한 SMT(Surface Mounter Technology) 공정시 발생하는 대략 250°C 정도의 고온에 의해 표면이 녹아 불량이 발생하는 문제점이 있다.
- [8] 또한, 저유전율과 내열성이 높은 필름은 가격이 고가로 형성되기 때문에 연성인쇄회로기판의 제조 비용이 증가하여 시장에서의 경쟁력을 상실하게 되는 문제점이 있다.

발명의 상세한 설명

기술적 과제

- [9] 본 발명은 상기한 사정을 감안하여 제안된 것으로, 저유전율을 갖는 베이스 시트 및 접착 시트를 적층하고, 최상부 및 최하부에 내열성을 갖는 내열 시트를 적층하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판을 제공하는 것을 목적으로 한다.
- [10] 즉, 본 발명은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 베이스 시트와 저유전율의 폴리에틸렌(PE; polyethylene) 필름 또는 폴리프로필렌 필름으로 구성되는 접착 시트를 적층하고, 최상부 및 최하부에 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성되는 내열 시트를 적층하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판을 제공하는 것을 목적으로 한다.
- [11] 본 발명은 저유전율을 갖는 베이스 시트 및 접착 시트를 적층하고, 최상부 및 최하부에 이방성 도전층을 형성하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판을 제공하는 것을 다른 목적으로 한다.
- [12] 즉, 본 발명은 저유전율의 폴리프로필렌으로 구성된 베이스 시트와 저유전율의 접착 시트를 적층하고, 최상부 및 최하부에 이방성 도전 페이스트(Anisotropic Conductive Paste; ACP) 또는 이방성 도전 필름(Anisotropic Conductive Film; ACF)으로 구성되는 이방성 도전층을 형성하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판을 제공하는 것을 다른 목적으로 한다.
- [13] 본 발명은 저유전율을 갖는 복수의 베이스 시트를 적층하여 합지한 적층체의 상면 및 하면에 난연성과 저유전율을 갖는 난연 시트를 각각 적층하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판을 제공하는 것을 다른 목적으로 한다.
- [14] 즉, 본 발명은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 복수의 베이스 시트들을 적층하여 합지한 적층체의 상면 및 하면에 난연성과 저유전율을 갖는 FR4로 구성된 난연 시트를 각각 적층하여 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지하도록 한 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판을 제공하는 것을 목적으로 한다.

과제 해결 수단

- [15] 상기한 목적을 달성하기 위하여 본 발명의 실시 예에 따른 연성인쇄회로기판 제조 방법은 베이스 시트를 준비하는 단계, 베이스 시트의 용융 온도 미만의 용융 온도를 갖는 접착 시트를 준비하는 단계, 베이스 시트 및 접착 시트를

적층하여 적층체를 형성하는 단계 및 적층체를 가열 가압하여 접착하는 단계를 포함한다.

- [16] 상기한 목적을 달성하기 위하여 본 발명의 다른 실시 예에 따른 연성인쇄회로기판 제조 방법은 베이스 시트를 준비하는 단계, 복수의 베이스 시트들을 합지하는 단계, 베이스 시트보다 높은 강도를 갖는 난연 시트를 준비하는 단계, 베이스 시트들이 합지된 적층체에 난연 시트를 얼라인하는 단계 및 적층체 및 난연 시트를 합지하는 단계를 포함한다.
- [17] 상기한 목적을 달성하기 위하여 본 발명의 실시 예에 따른 연성인쇄회로기판 제조 방법에 의해 제조된 연성인쇄회로기판은 베이스 시트 및 접착 시트가 적층된 적층체 및 적층체의 상면 및 하면 중 적어도 한 면에 형성된 전극을 포함하고, 접착 시트의 용융 온도는 베이스 시트의 용융 온도 미만이다.
- [18] 상기한 목적을 달성하기 위하여 본 발명의 다른 실시 예에 따른 연성인쇄회로기판 제조 방법에 의해 제조된 연성인쇄회로기판은 복수의 베이스 시트가 적층된 적층체 및 적층체의 상면 및 하면 중 적어도 한 면에 형성된 난연 시트를 포함하고, 난연 시트는 베이스 시트보다 높은 강도를 갖는다.

발명의 효과

- [19] 본 발명에 의하면, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 베이스 시트와 저유전율의 폴리에틸렌(PE; polyethylene) 필름 또는 폴리프로필렌 필름으로 구성되는 접착 시트를 적층하고, 최상부 및 최하부에 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성되는 내열 시트를 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.
- [20] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 폴리프로필렌 필름, 폴리에틸렌 필름 및 폴리이미드 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.
- [21] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 베이스 시트를 구성함으로써, 폴리이미드로 베이스 시트를 구성하는 종래의 연성인쇄회로기판에 비해 낮은 유전율을 형성하여 유전 손실을 최소화하여 고주파 신호의 고속 신호 처리가 가능한 효과가 있다.
- [22] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 접착 시트(Bonding Sheet)를 구성함으로써, 인쇄회로기판이 저유전율을 형성하여 고속 신호 처리가 가능하면서 박막으로 제조할 수 있는 효과가 있다.
- [23] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은

베이스 시트와 동일한 폴리프로필렌 필름으로 접착 시트를 구성함으로써, 표면실장(SMT) 공정의 가열 온도 한계가 증가하여 연성인쇄회로기판을 이용한 표면실장 공정의 조건을 완화할 수 있는 효과가 있다.

[24] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성된 내열 시트를 최상부 및 최하부에 적층함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.

[25] 즉, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율 소재의 낮은 내열성을 보완하기 위해 최상부 및 최하부에 적층되는 내열 시트를 폴리이미드 또는 LCP 등과 같이 내열성이 높은 재질로 형성함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.

[26] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 전극부에 이방성 도전층을 형성함으로써, 연성인쇄회로기판의 상부에 실장되는 소자들과 전극부만 전기적으로 연결되고, 전극부와 다른 전극부가 전기적으로 연결되는 것을 방지할 수 있다.

[27] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 전극부에 이방성 도전층을 형성함으로써, 전극부와 소자가 연결되는 부분에서 쇼트 발생을 방지할 수 있다. 즉, 이방성 도전 필름은 소자를 전극부에 본접하는 공정에서 열과 압력이 가해짐에 따라 소자와 전극부를 각각 필름의 두께 방향으로만 통전되도록 한다. 이를 통해, 소자와 전극부의 연결 부분을 보호하고, 내구성을 증대시키며 연결 부분에서의 쇼트 발생을 방지한다.

[28] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 저유전율을 갖는 복수의 베이스 시트를 적층하여 합지한 적층체의 상면 및 하면에 난연성과 저유전율을 갖는 난연 시트를 각각 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.

[29] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 폴리프로필렌 필름 및 FR4 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.

[30] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 난연 시트를 최상부 및 최하부에 저유전율과 함께 난연성을 갖는 인쇄회로기판을 제조할 수 있는 효과가 있다.

[31] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 연성의 베이스 시트 적층체의 상면 및 하면에 경성의 난연 시트를 적층함으로써, 인쇄회로기판의 기계적 강도(즉, 경성)를 확보할 수 있는 효과가 있다.

도면의 간단한 설명

- [32] 도 1 내지 도 3은 본 발명의 제1 실시 예에 따른 연성인쇄회로기판 제조 방법을 설명하기 위한 도면.
- [33] 도 4는 도 1의 연결 도금층을 도금하는 단계를 설명하기 위한 도면.
- [34] 도 5 및 도 6은 본 발명의 제1 실시예에 따른 연성인쇄회로기판을 설명하기 위한 도면.
- [35] 도 7 내지 도 9는 본 발명의 제2 실시 예에 따른 연성인쇄회로기판 제조 방법을 설명하기 위한 도면.
- [36] 도 10은 도 7의 연결 도금층을 도금하는 단계를 설명하기 위한 도면.
- [37] 도 11 및 도 12는 본 발명의 제2 실시예에 따른 연성인쇄회로기판을 설명하기 위한 도면.
- [38] 도 13 내지 도 16은 본 발명의 제3 실시 예에 따른 연성인쇄회로기판 제조 방법을 설명하기 위한 도면.
- [39] 도 17은 도 13의 연결 도금층을 도금하는 단계를 설명하기 위한 도면.
- [40] 도 18은 도 13의 이방성 도전층을 형성하는 단계를 설명하기 위한 도면.
- [41] 도 19는 본 발명의 제3 실시 예에 따른 연성인쇄회로기판을 설명하기 위한 도면.
- [42] 도 20 내지 도 22는 본 발명의 제4 실시 예에 따른 인쇄회로기판 제조 방법을 설명하기 위한 도면.
- [43] 도 23은 도 20의 연결 도금층을 도금하는 단계를 설명하기 위한 도면.
- [44] 도 24는 본 발명의 제4 실시 예에 따른 인쇄회로기판을 설명하기 위한 도면.

발명의 실시를 위한 형태

- [45] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부 도면을 참조하여 설명하기로 한다. 우선 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.
- [46] 도 1 내지 도 3을 참고하면, 본 발명의 제1 실시 예에 따른 연성인쇄회로기판 제조 방법은 베이스 시트(110)를 준비하는 단계(S110), 접착 시트(120)를 준비하는 단계(S120), 내열 시트(130)를 준비하는 단계(S130), 베이스 시트(110)와 접착 시트(120) 및 내열 시트(130)를 적층하는 단계(S140), 핫 프레스 단계(S150), 쓰루 홀(140) 형성 단계(S160), 연결 도금층(150)을 도금하는 단계(S180) 및 회로 패턴을 형성하는 단계(S180)를 포함한다.
- [47] 베이스 시트(110)를 준비하는 단계(S110)는 저유전율의 폴리프로필렌(PP;

polypropylene) 필름(이하, PP 필름(112))을 준비한다. 이때, PP 필름(112)은 대략 $40\mu\text{m}$ 정도의 두께로 형성된다.

- [48] 베이스 시트(110)를 준비하는 단계(S110)는 PP 필름(112)상에 박막 시드층(114)을 형성한다. 이때, 박막 시드층(114)은 증착 공정 또는 스퍼터링(Sputtering) 공정을 통해 PP 필름(112)의 상면 및 하면 중 적어도 한 면에 형성된다. 이때, 박막 시드층(114)은 니켈구리(NiCu) 및 구리(Cu)가 혼합된 혼합 재질 또는 니켈 구리(NiCu) 재질로 형성될 수 있다.
- [49] 베이스 시트(110)를 준비하는 단계(S110)는 박막 시드층(114)상에 내부 도금층(116)을 형성한다. 이때, 베이스 시트(110)를 준비하는 단계(S110)는 구리(Cu)를 전해도금하여 박막 시드층(114) 상에 내부 도금층(116)을 형성한다.
- [50] 베이스 시트(110)를 준비하는 단계(S110)는 마스크 및 에칭 공정을 통해 박막 시드층(114) 및 내부 도금층(116)의 일부를 제거하여 전극을 형성한다. 이때, 박막 시드층(114) 및 내부 도금층(116)은 연성인쇄회로기판의 내부 전극 및 회로로 사용되는 층으로, 대략 $3\mu\text{m}$ 정도의 두께로 형성된다.
- [51] 접착 시트(120)를 준비하는 단계(S120)는 저유전율의 폴리에틸렌(PE; polyethylene) 필름(이하, PE 필름)으로 형성된 박막 필름으로 구성되는 접착 시트(120)를 준비한다. 이때, 접착 시트(120)는 대략 $40\mu\text{m}$ 정도의 두께로 형성된다.
- [52] 접착 시트(120)를 준비하는 단계(S120)는 베이스 시트(110)와 동일하게 저유전율의 폴리프로필렌 필름으로 형성된 박막 필름으로 구성되는 접착 시트(120)를 준비할 수도 있다.
- [53] 내열 시트(130)를 준비하는 단계(S130)는 고내열성의 폴리이미드(PI; Polyimide) 필름(이하, PI 필름(132))을 준비한다. 내열 시트(130)는 액정고분자(LCP; liquid crystal polymer) 시트로 구성될 수도 있다. 이때, 내열 시트(130)는 대략 $50\mu\text{m}$ 정도의 두께로 형성될 수 있다.
- [54] 내열 시트(130)를 준비하는 단계(S130)는 PI 필름(132)상에 구리를 인쇄하여 외부 도금층(134)을 형성한다. 즉, 내열 시트(130)를 준비하는 단계(S130)에서는 라미네이팅 공정을 통해 PI 필름(132)의 일면(상면 또는 하면)에 구리를 인쇄하여 외부 도금층(134)을 형성한다. 이때, 외부 도금층(134)은 외부 전극으로 사용되는 층으로, 대략 $12\mu\text{m}$ 정도의 두께로 형성된다.
- [55] 적층하는 단계(S140)는 베이스 시트(110), 접착 시트(120) 및 내열 시트(130)를 적층한다. 즉, 적층하는 단계(S140)는 베이스 시트(110)의 상면 및 하면에 내열 시트(130)를 적층한다. 이때, 적층하는 단계(S140)는 베이스 시트(110)와 내열 시트(130) 사이에 접착 시트(120)를 적층한다.
- [56] 적층하는 단계(S140)는 복수의 베이스 시트(110), 접착 시트(120) 및 내열 시트(130)를 적층할 수도 있다. 즉, 적층하는 단계(S140)는 복수의 베이스 시트(110)를 적층하고, 최상부에 적층된 베이스 시트(110)의 상부 및 최하부에 적층된 베이스 시트(110)의 하부에 내열 시트(130)를 적층한다. 이때, 적층하는

단계(S140)는 베이스 시트(110)들 사이, 베이스 시트(110)와 내열 시트(130) 사이에 접착 시트(120)를 적층한다.

- [57] 예를 들어, 2개의 베이스 시트(110)를 이용하여 연성인쇄회로기판을 제조하는 경우, 적층하는 단계(S140)는 제1 베이스 시트(110)와 제2 베이스 시트(110) 사이에 제1 접착 시트(120)를 적층한다. 적층하는 단계(S140)는 제1 베이스 시트(110)의 상부에 제2 접착 시트(120)를 적층하고, 제2 베이스 시트(110)의 하부에 제3 접착 시트(120)를 적층한다. 이후, 적층하는 단계(S140)는 제2 접착 시트(120)의 상부에 제1 내열 시트(130)를 적층하고, 제3 접착 시트(120)의 하부에 제2 내열 시트(130)를 적층한다.
- [58] 핫 프레스 단계(S150)는 베이스 시트(110), 접착 시트(120) 및 내열 시트(130)가 적층된 상태에서 열과 압력을 가하여 베이스 시트(110), 접착 시트(120) 및 내열 시트(130)를 접착(압착)한다. 이때, 핫 프레스 단계(S150)는 열가소성인 접착 시트(120)의 용융 온도 이상의 열을 가열함과 동시에 가압하여 베이스 시트(110), 접착 시트(120) 및 내열 시트(130)를 접착(압착)한다.
- [59] 여기서, 접착 시트(120)로 사용되는 PE 필름은 용융 온도가 대략 138°C 정도이고, 베이스 시트(110)로 사용되는 PP 필름(112)은 용융 온도가 대략 165°C 정도이고, 내열 시트(130)로 사용되는 PI 필름은 용융 온도가 대략 350°C 정도이므로, 핫 프레스 단계(S150)는 대략 138°C 이상 165°C 미만으로 가열하면서 가압한다.
- [60] 그에 따라, 핫 프레스 단계(S150)는 베이스 시트(110)인 PP 필름(112) 및 내열 시트(130)인 PI 필름(132)이 녹는 것을 방지하면서 접착 시트(120)인 PE 필름만을 녹여 베이스 시트(110)와 베이스 시트(110), 베이스 시트(110)와 내열 시트(130)를 접착(압착)한다.
- [61] 쓰루 홀(140) 형성 단계(S160)는 핫 프레스 단계(S150)를 통해 접착된 적층체를 관통하는 하나 이상의 쓰루 홀(140)을 형성한다. 즉, 쓰루 홀(140) 형성 단계(S160)는 적층체에 펀칭(Punching)을 통해, 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)하기 위한 하나 이상의 쓰루 홀(140)을 형성한다.
- [62] 연결 도금층(150)을 도금하는 단계(S180)는 쓰루 홀(140)과 최상부 및 최하부의 내열 시트(130)의 표면에 연결 도금층(150)을 도금한다. 즉, 연결 도금층(150)을 도금하는 단계(S180)는 쓰루 홀(140)을 통해 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)하기 위한 연결 도금층(150)을 도금한다.
- [63] 도 4를 참조하면, 연결 도금층(150)을 도금하는 단계(S180)는 제1 연결 도금층(152)을 도금하는 단계(S172) 및 제2 연결 도금층(154)을 도금하는 단계(S174)를 포함할 수 있다.
- [64] 제1 연결 도금층(152)을 도금하는 단계(S172)는 무전해 화학 동도금을 통해 내부전극(즉, 베이스 시트(110)의 박막 시드층(114), 내부 도금층(116))과 외부 전극(즉, 내열 시트(130)의 외부 도금층(134))을 전기적으로 연결(즉, 통전성을 형성)하기 위해 쓰루 홀(140)의 내벽과 내열 시트(130)의 표면에 동을 도금하여

- 제1 연결 도금층(152)을 형성한다.
- [65] 제2 연결 도금층(154)을 도금하는 단계(S174)는 전해 동도금을 통해 제1 연결 도금층(152)의 표면에 제2 연결 도금층(154)을 형성한다. 이를 통해 제2 연결 도금층(154)은 제1 연결 도금층(152)의 전기적 연결(즉, 통전성)을 보장한다.
- [66] 회로 패턴을 형성하는 단계(S180)는 연결 도금층(150) 및 외부 도금층(134)을 에칭하여 인쇄회로기판의 상면 및 하면에 회로 패턴을 형성한다. 즉, 회로 패턴을 형성하는 단계(S180)는 마스크 공정 및 에칭 공정을 통해 연결 도금층(150) 및 외부 도금층(134)의 일부를 제거하여 회로 패턴을 형성한다.
- [67] 한편, 연성인쇄회로기판 제조 방법은 회로가 형성된 연성인쇄회로기판의 상부 및 하부에 보호층을 형성하는 단계를 더 포함할 수도 있다.
- [68] 보호층을 형성하는 단계에서는 액상의 코팅액을 회로 패턴 및 내열 부재의 표면에 도포한 후 경화시켜 회로 패턴 및 내열 부재의 표면을 커버하여 보호하는 보호층을 형성한다.
- [69] 이때, 보호층은 내열 부재와 동일한 계열의 코팅액을 이용하여 합성수지 코팅층으로 형성되어 내열 부재와의 부착력이 우수하고, 내열 부재와 더 견고하게 일체화되는 것이 바람직하다. 내열 부재는 PI 필름(132)으로 구성되므로, 보호층은 PI 코팅층 또는 PAI 코팅층인 것을 일 예로 한다.
- [70] 또한, 연성인쇄회로기판 제조 방법은 단자부를 형성하는 단계를 더 포함할 수도 있다. 이때, 단자부를 형성하는 단계는 보호층의 일부를 제거한 후 해당 영역에 구리 등의 도전성 재질을 도금하여 단자부를 형성할 수 있다.
- [71] 도 5를 참조하면, 본 발명의 제1 실시 예에 따른 연성인쇄회로기판 제조 방법에 의해 제조된 연성인쇄회로기판은 베이스 시트(110)의 상면 및 하면에 내열 시트(130)들이 적층되어 구성된다. 이때, 연성인쇄회로기판은 베이스 시트(110)와 내열 시트(130)들 사이에 접착 시트(120)가 개재되어 베이스 시트(110)와 내열 시트(130)들을 접착하여 구성된다.
- [72] 베이스 시트(110)는 용융 온도가 접착 시트(120)보다 높으면서 저유전율을 갖는 PP 필름(112)으로 구성된다. 베이스 시트(110)는 상면 및 하면 중 적어도 일면에 형성된 박막 시트층(114) 및 내부 도금층(116)의 일부를 제거하여 형성되는 내부 전극이 형성된다. 이때, 연성인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에, 베이스 시트(110)는 저유전율을 갖는 PP 필름(112)으로 구성되는 것이 바람직하다.
- [73] 내열 시트(130)는 소자(예를 들면, 고주파수용 반도체)를 실장하기 위한 SMT(Surface Mounter Technology) 공정시 발생하는 대략 250°C 정도의 고온에서 연성인쇄회로기판의 손상(용융)되는 것을 방지하기 위해 베이스 시트(110)의 상부 및 하부에 적층된다. 이에, 내열 시트(130)는 SMT 공정시 발생한 고온에 비해 용융 온도가 높은 내열성 소재인 PI 필름(132)으로 구성된다.
- [74] 접착 시트(120)는 연성인쇄회로기판의 제조시 베이스 시트(110)와 내열 시트(130)를 접착시키기 위한 소재로, 가열 가압 공정을 통해 베이스 시트(110)

및 내열 시트(130)를 접착시킨다. 접착 시트(120)는 가열 가압 공정시 인가되는 고온에 의해 용융되어 베이스 시트(110) 및 내열 시트(130)를 접착시킨다.

[75] 이때, 접착 시트(120)는 연성인쇄회로기판이 고주파수를 사용하는 회로로 사용되기 때문에 저유전율을 갖고, 베이스 시트(110)로 사용되는 PP 필름(112)의 용융 온도보다 상대적으로 용융 온도가 낮은 PE 필름으로 구성되는 것이 바람직하다. PE 필름의 용융 온도는 PP 필름의 용융 온도 미만이다.

[76] 물론, 접착 시트(120)는 연성인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에 저유전율을 갖는 폴리프로필렌 필름으로 구성될 수도 있다. 베이스 시트(110) 및 접착 시트(120)가 폴리프로필렌 필름으로 구성됨에 따라 SMT 공정시 연성인쇄회로기판에 가할 수 있는 온도가 상승하여 SMT 공정시 가열 온도에 대한 제약 조건을 완화할 수 있다.

[77] 한편, 도 6을 참조하면, 연성인쇄회로기판은 복수의 베이스 시트(110)들이 적층되고, 최상부에 배치된 베이스 시트(110)의 상면 및 최하부에 배치된 베이스 시트(110)의 하면에 내열 시트(130)들이 적층되어 구성될 수도 있다. 이때, 연성인쇄회로기판은 베이스 시트(110) 및 다른 베이스 시트(110) 사이, 베이스 시트(110) 및 내열 시트(130)들 사이에 접착 시트(120)가 개재되어 복수의 베이스 시트(110)들과 내열 시트(130)들을 접착하여 구성된다.

[78] 여기서, 내열 시트(130; 즉, PI 필름(132))는 가장 높은 유전율과 내열성을 갖고, 베이스 시트(110; 즉, PP 필름(112))는 가장 낮은 유전율을 갖고면서 접착 시트(120; 즉, PE 필름)보다 높은 내열성을 갖는다. 접착 시트(120)는 내열 시트(130)보다 낮고 베이스 시트(110)보다 높은 유전율을 갖고면서 가장 낮은 내열성을 갖는다.

[79] 상술한 바와 같이, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 베이스 시트와 저유전율의 폴리에틸렌(PE; polyethylene) 필름 또는 폴리프로필렌 필름으로 구성되는 접착 시트를 적층하고, 최상부 및 최하부에 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성되는 내열 시트를 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.

[80] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 폴리프로필렌 필름, 폴리에틸렌 필름 및 폴리이미드 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.

[81] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 베이스 시트를 구성함으로써, 폴리이미드로 베이스 시트를 구성하는 종래의 연성인쇄회로기판에 비해 낮은 유전율을 형성하여 유전 손실을 최소화하여 고주파 신호의 고속 신호 처리가 가능한 효과가 있다.

- [82] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 접착 시트(Bonding Sheet)를 구성함으로써, 인쇄회로기판이 저유전율을 형성하여 고속 신호 처리가 가능하면서 박막으로 제조할 수 있는 효과가 있다.
- [83] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 베이스 시트와 동일한 폴리프로필렌 필름으로 접착 시트를 구성함으로써, 표면실장(SMT) 공정의 가열 온도 한계가 증가하여 연성인쇄회로기판을 이용한 표면실장 공정의 조건을 완화할 수 있는 효과가 있다.
- [84] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성된 내열 시트를 최상부 및 최하부에 적층함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.
- [85] 즉, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율 소재의 낮은 내열성을 보완하기 위해 최상부 및 최하부에 적층되는 내열 시트를 폴리이미드 또는 LCP 등과 같이 내열성이 높은 재질로 형성함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.
- [86] 도 7 내지 도 9를 참고하면, 본 발명의 제2 실시 예에 따른 연성인쇄회로기판 제조 방법은 베이스 시트(210)를 준비하는 단계(S210), 접착 시트(220)를 준비하는 단계(S220), 내열 시트(230)를 준비하는 단계(S230), 열 차단 시트(240)를 준비하는 단계(S240), 베이스 시트(210)와 접착 시트(220) 및 내열 시트(230)를 적층하는 단계(S250), 핫 프레스 단계(S260), 쓰루 홀(250) 형성 단계(S270), 연결 도금층(260)을 도금하는 단계(S280) 및 회로 패턴을 형성하는 단계(S290)를 포함한다.
- [87] 베이스 시트(210)를 준비하는 단계(S210)는 저유전율의 폴리프로필렌(PP; polypropylene) 필름(이하, PP 필름(212))을 준비한다. 이때, PP 필름(212)은 대략 40 μ m 정도의 두께로 형성된다.
- [88] 베이스 시트(210)를 준비하는 단계(S210)는 PP 필름(212)상에 박막 시드층(214)을 형성한다. 이때, 박막 시드층(214)은 증착 공정 또는 스퍼터링(Sputtering) 공정을 통해 PP 필름(212)의 상면 및 하면 중 적어도 한 면에 형성된다. 이때, 박막 시드층(214)은 니켈구리(NiCu) 및 구리(Cu)가 혼합된 혼합 재질 또는 니켈 구리(NiCu) 재질로 형성될 수 있다.
- [89] 베이스 시트(210)를 준비하는 단계(S210)는 박막 시드층(214)상에 내부 도금층(216)을 형성한다. 이때, 내부 도금층(216)은 구리(Cu)를 전해도금하여 박막 시드층(214) 상에 내부 도금층(216)을 형성한다.
- [90] 베이스 시트(210)를 준비하는 단계(S210)는 마스크 및 에칭 공정을 통해 박막 시드층(214) 및 내부 도금층(216)의 일부를 제거하여 전극을 형성한다. 이때, 박막 시드층(214) 및 내부 도금층(216)은 연성인쇄회로기판의 내부 전극 및

회로로 사용되는 층으로, 대략 $3\mu\text{m}$ 정도의 두께로 형성된다.

- [91] 접착 시트(220)를 준비하는 단계(S220)는 저유전율의 폴리에틸렌(PE; polyethylene) 필름(이하, PE 필름)으로 형성된 박막 필름으로 구성되는 접착 시트(220)를 준비한다. 이때, 접착 시트(220)는 대략 $40\mu\text{m}$ 정도의 두께로 형성된다.
- [92] 내열 시트(230)를 준비하는 단계(S230)는 고내열성의 폴리이미드(PI; Polyimide) 필름(이하, PI 필름(232))을 준비한다. 내열 시트(230)는 액정고분자(LCP; liquid crystal polymer) 시트로 구성될 수도 있다. 이때, 내열 시트(230)는 대략 $50\mu\text{m}$ 정도의 두께로 형성될 수 있다.
- [93] 내열 시트(230)를 준비하는 단계(S230)는 PI 필름(232)상에 구리를 인쇄하여 외부 도금층(234)을 형성한다. 즉, 내열 시트(230)를 준비하는 단계(S230)에서는 라미네이팅 공정을 통해 PI 필름(232)의 일면(상면 또는 하면)에 구리를 인쇄하여 외부 도금층(234)을 형성한다. 이때, 외부 도금층(234)은 외부 전극으로 사용되는 층으로, 대략 $12\mu\text{m}$ 정도의 두께로 형성된다.
- [94] 열 차단 시트(240)를 준비하는 단계(S240)는 내열 시트(230)와 접착 시트(220) 사이에 개재되어 핫 프레스 단계(S260), 표면 실장 공정 등에서 발생하는 열에 의한 연성인쇄회로기판을 손상을 방지하는 열 차단 시트(240)를 준비한다. 이때, 열 차단 시트(240)는 내열 부재(230)와 동등 이상의 내열성을 갖는 재질로 형성된다. 열 차단 시트(240)의 용융 온도는 내열 부재(230)의 용융 온도 이상일 수 있다.
- [95] 적층하는 단계(S250)는 베이스 시트(210), 접착 시트(220) 및 내열 시트(230)를 적층한다. 즉, 적층하는 단계(S250)는 베이스 시트(210)의 상면 및 하면에 내열 시트(230)를 적층한다. 이때, 적층하는 단계(S250)는 베이스 시트(210)와 내열 시트(230) 사이에 접착 시트(220)를 적층한다. 이때, 적층하는 단계(S250)에서는 내열 시트(230)와 접착 시트(220) 사이에 열 차단 시트(240)를 개재(적층)한다.
- [96] 적층하는 단계(S250)는 복수의 베이스 시트(210), 접착 시트(220), 내열 시트(230) 및 열 차단 시트(240)를 적층할 수도 있다. 즉, 적층하는 단계(S250)는 복수의 베이스 시트(210)를 적층하고, 최상부에 적층된 베이스 시트(210)의 최상부 및 최하부에 적층된 베이스 시트(210)의 하부에 내열 시트(230)를 적층한다. 이때, 적층하는 단계(S250)는 베이스 시트(210)들 사이, 베이스 시트(210)와 내열 시트(230) 사이에 접착 시트(220)를 적층한다. 여기서, 적층하는 단계(S250)는 접착 시트(220)와 내열 시트(230) 사이에 열 차단 시트(240)를 개재(적층)한다.
- [97] 예를 들어, 2개의 베이스 시트(210)를 이용하여 연성인쇄회로기판을 제조하는 경우, 적층하는 단계(S250)는 제1 베이스 시트(210)와 제2 베이스 시트(210) 사이에 제1 접착 시트(220)를 적층한다. 적층하는 단계(S250)는 제1 베이스 시트(210)의 상부에 제2 접착 시트(220)를 적층하고, 제2 베이스 시트(210)의 하부에 제3 접착 시트(220)를 적층한다.

- [98] 이후, 적층하는 단계(S250)는 제2 접착 시트(220)의 상부에 제1 열 차단 시트(240) 및 제1 내열 시트(230)를 순차적으로 적층하고, 제3 접착 시트(220)의 하부에 제2 열 차단 시트(240) 및 제2 내열 시트(230)를 순차적으로 적층한다.
- [99] 핫 프레스 단계(S260)는 베이스 시트(210), 접착 시트(220), 내열 시트(230) 및 열 차단 시트(240)가 적층된 상태에서 열과 압력을 가하여 베이스 시트(210), 접착 시트(220), 내열 시트(230) 및 열 차단 시트(240)를 접착(압착)한다. 이때, 핫 프레스 단계(S260)는 열가소성인 접착 시트(220)의 용융 온도 이상의 열을 가열함과 동시에 가압하여 베이스 시트(210), 접착 시트(220), 내열 시트(230) 및 열 차단 시트(240)를 접착(압착)한다.
- [100] 여기서, 접착 시트(220)로 사용되는 PE 필름은 용융 온도가 대략 138°C 정도이고, 베이스 시트(210)로 사용되는 PP 필름(212)은 용융 온도가 대략 165°C 정도이고, 내열 시트(230)로 사용되는 PI 필름은 용융 온도가 대략 350°C 정도이므로, 핫 프레스 단계(S260)는 대략 138°C 이상 165°C 미만으로 가열하면서 가압한다.
- [101] 그에 따라, 핫 프레스 단계(S260)는 베이스 시트(210)인 PP 필름(212) 및 내열 시트(230)인 PI 필름(232)이 녹는 것을 방지하면서 접착 시트(220)인 PE 필름만을 녹여 베이스 시트(210)와 베이스 시트(210), 베이스 시트(210)와 내열 시트(230) 및 열 차단 시트(240)를 접착(압착)한다.
- [102] 쓰루 홀(250) 형성 단계(S270)는 핫 프레스 단계(S260)를 통해 접착된 적층체를 관통하는 하나 이상의 쓰루 홀(250)을 형성한다. 즉, 쓰루 홀(250) 형성 단계(S270)는 적층체에 펀칭(Punching)을 통해, 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)하기 위한 하나 이상의 쓰루 홀(250)을 형성한다.
- [103] 연결 도금층(260)을 도금하는 단계(S280)는 쓰루 홀(250)과 최상부 및 최하부의 내열 시트(230)의 표면에 연결 도금층(260)을 도금한다. 즉, 연결 도금층(260)을 도금하는 단계(S280)는 쓰루 홀(250)을 통해 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)하기 위한 연결 도금층(260)을 도금한다.
- [104] 도 10을 참조하면, 연결 도금층(260)을 도금하는 단계(S280)는 제1 연결 도금층(620)을 도금하는 단계(S282) 및 제2 연결 도금층(640)을 도금하는 단계(S284)를 포함할 수 있다.
- [105] 제1 연결 도금층(620)을 도금하는 단계(S282)는 무전해 화학 동도금을 통해 내부전극(즉, 베이스 시트(210)의 박막 시드층(214), 내부 도금층(216))과 외부 전극(즉, 내열 시트(230)의 외부 도금층(234))을 전기적으로 연결(즉, 통전성)을 형성)하기 위해 쓰루 홀(250)의 내벽과 내열 시트(230)의 표면에 동을 도금하여 제1 연결 도금층(620)을 형성한다.
- [106] 제2 연결 도금층(640)을 도금하는 단계(S284)는 전해 동도금을 통해 제1 연결 도금층(620)의 표면에 제2 연결 도금층(640)을 형성한다. 이를 통해 제2 연결 도금층(640)은 제1 연결 도금층(620)의 전기적 연결(즉, 통전성)을 보강한다.
- [107] 회로 패턴을 형성하는 단계(S290)는 연결 도금층(260) 및 외부 도금층(234)을

에칭하여 인쇄회로기판의 상면 및 하면에 회로 패턴을 형성한다. 즉, 회로 패턴을 형성하는 단계(S290)는 마스크링 공정 및 에칭 공정을 통해 연결 도금층(260) 및 외부 도금층(234)의 일부를 제거하여 회로 패턴을 형성한다.

[108] 한편, 연성인쇄회로기판 제조 방법은 회로가 형성된 연성인쇄회로기판의 상부 및 하부에 보호층을 형성하는 단계를 더 포함할 수도 있다.

[109] 보호층을 형성하는 단계에서는 액상의 코팅액을 회로 패턴 및 내열 부재의 표면에 도포한 후 경화시켜 회로 패턴 및 내열 부재의 표면을 커버하여 보호하는 보호층을 형성한다.

[110] 이때, 보호층은 내열 부재와 동일한 계열의 코팅액을 이용하여 합성수지 코팅층으로 형성되어 내열 부재와의 부착력이 우수하고, 내열 부재와 더 견고하게 일체화되는 것이 바람직하다. 내열 부재는 PI 필름(232)으로 구성되므로, 보호층은 PI 코팅층 또는 PAI 코팅층인 것을 일 예로 한다.

[111] 또한, 연성인쇄회로기판 제조 방법은 단자부를 형성하는 단계를 더 포함할 수도 있다. 이때, 단자부를 형성하는 단계는 보호층의 일부를 제거한 후 해당 영역에 구리 등의 도전성 재질을 도금하여 단자부를 형성할 수 있다.

[112] 도 11을 참조하면, 본 발명의 제2 실시 예에 따른 연성인쇄회로기판 제조 방법에 의해 제조된 연성인쇄회로기판은 베이스 시트(210)의 상면 및 하면에 내열 시트(230)들이 적층되어 구성된다. 이때, 연성인쇄회로기판은 베이스 시트(210)와 내열 시트(230)들 사이에 접착 시트(220)가 개재되어 베이스 시트(210)와 내열 시트(230)들을 접착하여 구성되며, 접착 시트(220)와 내열 시트(230) 사이에는 열 차단 시트(240)가 개재(적층)된다.

[113] 베이스 시트(210)는 용융 온도가 접착 시트(220)보다 높으면서 저유전율을 갖는 PP 필름(212)으로 구성된다. 베이스 시트(210)는 상면 및 하면 중 적어도 일면에 형성된 박막 시트층(214) 및 내부 도금층(216)의 일부를 제거하여 형성되는 내부 전극이 형성된다. 이때, 연성인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에, 베이스 시트(210)는 저유전율을 갖는 PP 필름(212)으로 구성되는 것이 바람직하다.

[114] 내열 시트(230)는 소자(예를 들면, 고주파수용 반도체)를 실장하기 위한 SMT(Surface Mounter Technology) 공정시 발생하는 대략 250°C 정도의 고온에서 연성인쇄회로기판의 손상(용융)되는 것을 방지하기 위해 베이스 시트(210)의 상부 및 하부에 적층된다. 이에, 내열 시트(230)는 SMT 공정시 발생한 고온에 비해 용융 온도가 높은 내열성 소재인 PI 필름(232)으로 구성된다.

[115] 접착 시트(220)는 연성인쇄회로기판의 제조시 베이스 시트(210)와 내열 시트(230)를 접착시키기 위한 소재로, 가열 가압 공정을 통해 베이스 시트(210) 및 내열 시트(230)를 접착시킨다. 접착 시트(220)는 가열 가압 공정시 인가되는 고온에 의해 용융되어 베이스 시트(210) 및 내열 시트(230)를 접착시킨다.

[116] 이때, 접착 시트(220)는 연성인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에 저유전율을 갖고, 베이스 시트(210)로 사용되는 PP

필름(212)보다 상대적으로 용융 온도가 낮은 PE 필름으로 구성되는 것이 바람직하다.

- [117] 한편, 도 12를 참조하면, 연성인쇄회로기판은 복수의 베이스 시트(210)들이 적층되고, 최상부에 배치된 베이스 시트(210)의 상면 및 최하부에 배치된 베이스 시트(210)의 하면에 내열 시트(230)들이 적층되어 구성될 수도 있다. 이때, 연성인쇄회로기판은 베이스 시트(210) 및 다른 베이스 시트(210) 사이, 베이스 시트(210) 및 내열 시트(230)들 사이에 접착 시트(220)가 개재되어 복수의 베이스 시트(210)들과 내열 시트(230)들을 접착하여 구성된다.
- [118] 여기서, 내열 시트(230; 즉, PI 필름(232))는 가장 높은 유전율과 내열성을 갖고, 베이스 시트(210; 즉, PP 필름(212))는 가장 낮은 유전율을 갖고면서 접착 시트(220; 즉, PE 필름)보다 높은 내열성을 갖는다. 접착 시트(220)는 내열 시트(230)보다 낮고 베이스 시트(210)보다 높은 유전율을 갖고면서 가장 낮은 내열성을 갖는다.
- [119] 열 차단 시트(240)는 접착 시트(220)와 내열 시트(230) 사이에 개재(적층)된다. 이때, 열 차단 시트(240)는 핫 프레스 단계(S260), 표면 실장 공정 등에서 발생하는 열에 의한 연성인쇄회로기판을 손상을 방지하기 위한 구성으로, 내열 부재(230)와 동등 이상의 내열성을 갖는 재질로 형성된다.
- [120] 상술한 바와 같이, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 베이스 시트와 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 구성되는 접착 시트를 적층하고, 최상부 및 최하부에 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성되는 내열 시트를 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.
- [121] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 폴리프로필렌 필름, 폴리에틸렌 필름 및 폴리이미드 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.
- [122] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 베이스 시트를 구성함으로써, 폴리이미드로 베이스 시트를 구성하는 종래의 연성인쇄회로기판에 비해 낮은 유전율을 형성하여 유전 손실을 최소화하여 고주파 신호의 고속 신호 처리가 가능한 효과가 있다.
- [123] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 접착 시트(Bonding Sheet)를 구성함으로써, 인쇄회로기판이 저유전율을 형성하여 고속 신호 처리가 가능하면서 박막으로 제조할 수 있는 효과가 있다.
- [124] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 고내열성의 폴리이미드(PI; Polyimide) 필름으로 구성된 내열 시트를 최상부 및

최하부에 적층함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.

- [125] 즉, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율 소재의 낮은 내열성을 보완하기 위해 최상부 및 최하부에 적층되는 내열 시트를 폴리아미드 또는 LCP 등과 같이 내열성이 높은 재질로 형성함으로써, 저유전율과 함께 고내열성을 갖는 연성인쇄회로기판을 제조할 수 있는 효과가 있다.
- [126] 도 13 내지 도 16을 참고하면, 본 발명의 제3 실시 예에 따른 연성인쇄회로기판 제조 방법은 베이스 시트(310)를 준비하는 단계(S310), 접착 시트(320)를 준비하는 단계(S320), 베이스 시트(310)와 접착 시트(320)를 적층하는 단계(S330), 핫 프레스 단계(S340), 쓰루 홀(330) 형성 단계(S350), 연결 도금층(340)을 도금하는 단계(S360), 전극부를 형성하는 단계(S370) 및 이방성 도전층(350)을 형성하는 단계(S380)를 포함한다.
- [127] 베이스 시트(310)를 준비하는 단계(S310)는 저유전율의 폴리프로필렌(PP; polypropylene) 필름(312; 이하, PP 필름(312))을 준비한다. 이때, PP 필름(312)은 대략 40 μ m 정도의 두께로 형성된다.
- [128] 베이스 시트(310)를 준비하는 단계(S310)는 PP 필름(312)상에 박막 시드층(314)을 형성한다. 이때, 박막 시드층(314)은 증착 공정 또는 스퍼터링(Sputtering) 공정을 통해 PP 필름(312)의 상면 및 하면 중 적어도 한 면에 형성된다. 이때, 박막 시드층(314)은 니켈구리(NiCu) 및 구리(Cu)가 혼합된 혼합 재질 또는 니켈 구리(NiCu) 재질로 형성될 수 있다.
- [129] 베이스 시트(310)를 준비하는 단계(S310)는 박막 시드층(314)상에 내부 도금층(316)을 형성한다. 이때, 내부 도금층(316)은 구리(Cu)를 전해도금하여 박막 시드층(314) 상에 내부 도금층(316)을 형성한다.
- [130] 베이스 시트(310)를 준비하는 단계(S310)는 마스크 및 에칭 공정을 통해 박막 시드층(314) 및 내부 도금층(316)의 일부를 제거하여 전극을 형성한다. 이때, 박막 시드층(314) 및 내부 도금층(316)은 연성인쇄회로기판의 전극 및 회로로 사용되는 층으로, 대략 3 μ m 정도의 두께로 형성된다.
- [131] 접착 시트(320)를 준비하는 단계(S320)는 저유전율의 폴리에틸렌(PE; polyethylene) 필름(이하, PE 필름)으로 형성된 박막 필름으로 구성되는 접착 시트(320)를 준비한다. 이때, 접착 시트(320)는 대략 40 μ m 정도의 두께로 형성된다.
- [132] 적층하는 단계(S330)는 복수의 베이스 시트(310) 및 접착 시트(320)를 적층한다. 즉, 적층하는 단계(S330)는 복수의 베이스 시트(310)를 적층하되, 베이스 시트(310)와 다른 베이스 시트(310) 사이에 접착 시트(320)를 적층한다.
- [133] 예를 들어, 2개의 베이스 시트(310)를 이용하여 연성인쇄회로기판을 제조하는 경우, 적층하는 단계(S330)는 제1 베이스 시트(310)와 제2 베이스 시트(310) 사이에 제1 접착 시트(320)를 적층한다. 적층하는 단계(S330)는 제1 베이스

시트(310)의 상부에 제2 접착 시트(320)를 적층하고, 제2 베이스 시트(310)의 하부에 제3 접착 시트(320)를 적층한다.

- [134] 핫 프레스 단계(S340)는 복수의 베이스 시트(310) 및 접착 시트(320)가 적층된 상태에서 열과 압력을 가하여 복수의 베이스 시트(310) 및 접착 시트(320)를 접착(압착)한다. 이때, 핫 프레스 단계(S340)는 열가소성인 접착 시트(320)의 용융 온도 이상의 열을 가열함과 동시에 가압하여 복수의 베이스 시트(310) 및 접착 시트(320)를 접착(압착)한다.
- [135] 여기서, 접착 시트(320)로 사용되는 PE 필름은 용융 온도가 대략 138°C 정도이고, 베이스 시트(310)로 사용되는 PP 필름(312)은 용융 온도가 대략 165°C 정도이므로, 핫 프레스 단계(S340)는 대략 138°C 이상 165°C 미만으로 가열하면서 가압한다.
- [136] 그에 따라, 핫 프레스 단계(S340)는 베이스 시트(310)인 PP 필름(312)이 녹는 것을 방지하면서 접착 시트(320)인 PE 필름만을 녹여 베이스 시트(310)와 베이스 시트(310)를 접착(압착)한다.
- [137] 쓰루 홀(330) 형성 단계(S350)는 핫 프레스 단계(S340)를 통해 접착된 적층체를 관통하는 하나 이상의 쓰루 홀(330)을 형성한다. 즉, 쓰루 홀(330) 형성 단계(S350)는 적층체에 펀칭(Punching)을 통해, 최상부에 적층된 베이스 시트(310)에 형성된 전극(즉, 박막 시드층(314) 및 내부 도금층(316))과 최하부에 적층된 베이스 시트(310)에 형성된 전극을 전기적으로 연결(즉, 통전)하기 위한 하나 이상의 쓰루 홀(330)을 형성한다.
- [138] 연결 도금층(340)을 도금하는 단계(S360)는 쓰루 홀(330)과 최상부 및 최하부의 베이스 시트(310)의 표면에 연결 도금층(340)을 도금한다. 즉, 연결 도금층(340)을 도금하는 단계(S360)는 쓰루 홀(330)을 통해 전극과 전극을 전기적으로 연결(즉, 통전)하기 위한 연결 도금층(340)을 도금한다.
- [139] 도 17을 참조하면, 연결 도금층(340)을 도금하는 단계(S360)는 제1 연결 도금층(420)을 도금하는 단계(S360) 및 제2 연결 도금층(440)을 도금하는 단계(S360)를 포함할 수 있다.
- [140] 제1 연결 도금층(420)을 도금하는 단계(S360)는 무전해 화학 동도금을 통해 최상부에 적층된 베이스 시트의 전극과 최하부에 적층된 베이스 시트의 전극을 전기적으로 연결(즉, 통전성을 형성)하기 위해 쓰루 홀(330)의 내벽과 베이스 시트(310)의 표면에 동을 도금하여 제1 연결 도금층(420)을 형성한다.
- [141] 제2 연결 도금층(440)을 도금하는 단계(S360)는 전해 동도금을 통해 제1 연결 도금층(420)의 표면에 제2 연결 도금층(440)을 형성한다. 이를 통해 제2 연결 도금층(440)은 제1 연결 도금층(420)의 전기적 연결(즉, 통전성)을 보강한다.
- [142] 전극부를 형성하는 단계(S370)는 연결 도금층(340) 및 외부 도금층(340)을 에칭하여 인쇄회로기판의 상면 및 하면에 전극부를 형성한다. 즉, 전극부를 형성하는 단계(S370)는 마스크 공정 및 에칭 공정을 통해 연결 도금층(340) 및 외부 도금층(340)의 일부를 제거하여 전극부를 형성한다.

- [143] 이방성 도전층(350)을 형성하는 단계(S380)는 이방성 도전 재료를 이용하여 전극부가 형성된 적층체에 이방성 도전층(350)을 형성한다.
- [144] 일례로, 이방성 도전 재료가 이방성 도전 페이스트(Anisotropic Conductive Paste; ACP)이면, 이방성 도전층(350)을 형성하는 단계(S380)는 복수의 전극부가 형성된 적층체의 상면 및 하면(즉, 최상부에 적층된 베이스 시트(310)의 상면 및 최하부에 적층된 베이스 시트(310)의 하면)에 이방성 도전 재료를 도포하여 이방성 도전층(350)을 형성한다. 이때, 이방성 도전층(350)을 형성하는 단계(S380)에서는 적층체에 형성된 모든 전극부를 덮도록 이방성 도전 재료를 도포한다.
- [145] 한편, 도 18을 참조하면, 이방성 도전 재료가 이방성 도전 필름(Anisotropic Conductive Film; ACF)이면, 이방성 도전층(350)을 형성하는 단계(S380)는 복수의 전극부가 형성된 적층체의 상면 및 하면(즉, 최상부에 적층된 베이스 시트(310)의 상면 및 최하부에 적층된 베이스 시트(310)의 하면)에 이방성 도전 재료를 접착하여 이방성 도전층(350)을 형성한다. 이때, 이방성 도전층(350)을 형성하는 단계(S380)에서는 적층체에 형성된 모든 전극부를 덮도록 이방성 도전 재료를 접착한다.
- [146] 이때, 이방성 도전 필름은 도전볼이 포함된 열경화성필름으로, 열에 의해 경화되는 접착제와 그 안에 미세한 도전볼을 혼합시킨 양면 테이프 상태의 재료로 열과 압력을 가하면 도전볼이 파괴되면서 인쇄회로기판에 실장되는 소자와 전극부를 전기적으로 접속시킨다.
- [147] 이를 통해, 연성인쇄회로기판은 연성인쇄회로기판의 상부에 실장되는 소자들과 전극부만 전기적으로 연결되고, 전극부와 다른 전극부가 전기적으로 연결되는 것을 방지할 수 있다.
- [148] 또한, 연성인쇄회로기판은 전극부에 이방성 도전 재료를 형성함으로써, 전극부의 내구성을 증대시키고, 전극부와 소자가 연결되는 부분에서 쇼트 발생을 방지할 수 있다. 즉, 이방성 도전 필름은 소자를 전극부에 본접하는 공정에서 열과 압력이 가해짐에 따라 소자와 전극부를 각각 필름의 두께 방향으로만 통전되도록 한다. 이를 통해, 소자와 전극부의 연결 부분을 보호하고, 내구성을 증대시키며 연결 부분에서의 쇼트 발생을 방지한다.
- [149] 도 19를 참조하면, 본 발명의 제3 실시 예에 따른 연성인쇄회로기판 제조 방법에 의해 제조된 연성인쇄회로기판은 복수의 베이스 시트(310)들이 적층되고, 베이스 시트(310)와 다른 베이스 시트(310) 사이에 접착 시트(320)가 개재되어 복수의 베이스 시트(310)들을 접착된다. 최상부에 적층된 베이스 시트(310) 상면 및 최하부에 적층된 베이스 시트(310) 하면에는 이방성 도전층(350)이 형성된다.
- [150] 베이스 시트(310)는 용융 온도가 접착 시트(320)보다 높으면서 저유전율을 갖는 PP 필름(312)으로 구성된다. 베이스 시트(310)는 상면 및 하면 중 적어도 일면에 형성된 박막 시드층(314) 및 내부 도금층(316)의 일부를 제거하여

형성되는 전극이 형성된다. 이때, 연성인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에, 베이스 시트(310)는 저유전율을 갖는 PP 필름(312)으로 구성되는 것이 바람직하다.

[151] 접착 시트(320)는 연성인쇄회로기판의 제조시 베이스 시트(310)들을 접착시키기 위한 소재로, 가열 가압 공정을 통해 베이스 시트(310)들을 접착시킨다. 접착 시트(320)는 가열 가압 공정시 인가되는 고온에 의해 용융되어 베이스 시트(310)들을 접착시킨다.

[152] 이때, 접착 시트(320)는 연성인쇄회로기판이 고주파수를 사용하는 회로로 사용되기 때문에 저유전율을 갖고, 베이스 시트(310)로 사용되는 PP 필름(312)보다 상대적으로 용융 온도가 낮은 PE 필름으로 구성되는 것이 바람직하다.

[153] 이방성 도전층(350)은 베이스 시트(310)에 형성된 전극부를 모두 덮도록 형성된다. 이방성 도전 필름은 도전불이 포함된 열경화성필름으로, 이방성 도전 페이스트(Anisotropic Conductive Paste; ACP) 또는 이방성 도전 필름(Anisotropic Conductive Film; ACF)일 수 있다.

[154] 이방성 도전 필름은 열에 의해 경화되는 접착제와 그 안에 미세한 도전불을 혼합시킨 양면 테이프 상태의 재료로 열과 압력을 가하면 도전불이 파괴되면서 인쇄회로기판에 실장되는 소자와 전극부를 전기적으로 접속시킨다.

[155] 상술한 바와 같이, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 구성된 베이스 시트와 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 구성되는 접착 시트를 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.

[156] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 폴리프로필렌 필름 및 폴리에틸렌 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.

[157] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 베이스 시트를 구성함으로써, 폴리이미드로 베이스 시트를 구성하는 종래의 연성인쇄회로기판에 비해 낮은 유전율을 형성하여 유전 손실을 최소화하여 고주파 신호의 고속 신호 처리가 가능한 효과가 있다.

[158] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 저유전율의 폴리에틸렌(PE; polyethylene) 필름으로 접착 시트(Bonding Sheet)를 구성함으로써, 인쇄회로기판이 저유전율을 형성하여 고속 신호 처리가 가능하면서 박막으로 제조할 수 있는 효과가 있다.

[159] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 전극부에 이방성 도전층을 형성함으로써, 연성인쇄회로기판의 상부에 실장되는

소자들과 전극부만 전기적으로 연결되고, 전극부와 다른 전극부가 전기적으로 연결되는 것을 방지할 수 있다.

- [160] 또한, 연성인쇄회로기판 제조 방법 및 이에 의해 제조된 연성인쇄회로기판은 전극부에 이방성 도전층을 형성함으로써, 전극부와 소자가 연결되는 부분에서 쇼트 발생을 방지할 수 있다 즉, 이방성 도전 필름은 소자를 전극부에 본접하는 공정에서 열과 압력이 가해짐에 따라 소자와 전극부를 각각 필름의 두께 방향으로만 통전되도록 한다. 이를 통해, 소자와 전극부의 연결 부분을 보호하고, 내구성을 증대시키며 연결 부분에서의 쇼트 발생을 방지한다.
- [161] 도 20 내지 도 22를 참조하면, 본 발명의 제4 실시 예에 따른 인쇄회로기판 제조 방법은 베이스 시트(410)를 준비하는 단계(S410), 복수의 베이스 시트(410)를 합지하는 단계(S420), 난연 시트(420)를 준비하는 단계(S430), 복수의 베이스 시트(410)가 합지된 적층체에 난연 시트(420)를 얼라인(Align)하는 단계(S440), 난연 시트(420)와 적층체를 합지하는 단계(S450), 쓰루 홀(430) 형성 단계(S460), 연결 도금층(440)을 도금하는 단계(S470), 회로 패턴을 형성하는 단계(S480)를 포함하여 구성된다.
- [162] 베이스 시트(410)를 준비하는 단계(S410)는 저유전율의 폴리프로필렌(PP; polypropylene) 필름(이하, PP 필름(412))을 준비한다. 이때, PP 필름(412)은 대략 $40\mu\text{m}$ 정도의 두께로 형성된다.
- [163] 베이스 시트(410)를 준비하는 단계(S410)는 PP 필름(412) 상에 내부 박막 시드층(414)을 형성한다. 내부 박막 시드층(414)은 증착 공정 또는 스퍼터링(Sputtering) 공정을 통해 형성된다. 내부 박막 시드층(414)은 PP 필름(412)의 상면 및 하면 중 적어도 한 면에 형성된다. 박막 시드층(414)은 니켈구리(NiCu) 및 구리(Cu)가 혼합된 혼합 재질 또는 니켈 구리(NiCu) 재질로 형성될 수 있다.
- [164] 베이스 시트(410)를 준비하는 단계(S410)는 내부 박막 시드층(414) 상에 내부 도금층(416)을 형성한다. 이때, 베이스 시트(410)를 준비하는 단계(S410)는 구리(Cu)를 전해도금하여 내부 박막 시드층(414) 상에 내부 도금층(416)을 형성한다.
- [165] 베이스 시트(410)를 준비하는 단계(S410)는 마스크 및 에칭 공정을 통해 내부 박막 시드층(414) 및 내부 도금층(416)의 일부를 제거하여 내부 전극을 형성한다. 이때, 내부 박막 시드층(414) 및 내부 도금층(416)은 인쇄회로기판의 내부 전극 및 회로로 사용되는 층으로, 대략 $3\mu\text{m}$ 정도의 두께로 형성된다.
- [166] 복수의 베이스 시트(410)를 합지하는 단계(S420)는 복수의 베이스 시트(410)를 적층한다. 이때, 복수의 베이스 시트(410)를 합지하는 단계(S420)는 대략 6개 정도의 베이스 시트(410)들을 적층하는 것을 일례로 한다.
- [167] 복수의 베이스 시트(410)를 합지하는 단계(S420)는 복수의 베이스 시트(410)들이 적층된 상태에서 가열 가압 공정을 통해 복수의 베이스 시트(410)들을 합지하여 적층체를 구성한다. 이때, 베이스 시트(410)는 대략

165°C 정도의 용융 온도를 갖는 PP 필름(412)으로 구성되기 때문에, 복수의 베이스 시트(410)를 합지하는 단계(S420)는 대략 165°C 이상의 온도로 가열하여 복수의 베이스 시트(410)들을 합지한다.

- [168] 난연 시트(420)를 준비하는 단계(S430)는 난연성 및 저유전율의 FR4 필름(422)을 준비한다. FR4 필름(422)은 높은 기계적 강도와 난연성 및 낮은 유전율을 갖는 재질로 형성된다. FR4 필름(422)은 직조 유리 섬유 직물(Woven fiberglass cloth) 및 난연성 에폭시 수지 바인더(Epoxy resin binder)가 혼합된 복합 재료로 형성된 것을 일례로 한다. FR4 필름(422)은 대략 40 μ m 정도의 두께로 형성된다.
- [169] 난연 시트(420)를 준비하는 단계(S430)는 FR4 필름(422) 상에 외부 박막 시드층(424)을 형성한다. 외부 박막 시드층(424)은 증착 공정 또는 스퍼터링(Sputtering) 공정을 통해 형성된다. 외부 박막 시드층(424)은 FR4 필름(422)의 상면 및 하면 중 한 면에 형성된다.
- [170] 난연 시트(420)를 준비하는 단계(S430)는 외부 박막 시드층(424)상에 외부 도금층(426)을 형성한다. 이때, 난연 시트(420)를 준비하는 단계(S430)는 구리(Cu)를 전해도금하여 외부 박막 시드층(424) 상에 외부 도금층(426)을 형성한다.
- [171] 난연 시트(420)를 준비하는 단계(S430)는 마스킹 및 에칭 공정을 통해 외부 박막 시드층(424) 및 외부 도금층(426)의 일부를 제거하여 외부 전극을 형성한다. 이때, 외부 박막 시드층(424) 및 외부 도금층(426)은 인쇄회로기판의 외부 전극 및 회로로 사용되는 층으로, 대략 3 μ m 정도의 두께로 형성된다.
- [172] 적층체에 난연 시트(420)를 얼라인(Align)하는 단계(S440)는 복수의 베이스 시트(410)가 합지된 적층체의 상면 및 하면에 난연 시트(420)를 얼라인한다. 즉, 적층체에 난연 시트(420)를 얼라인(Align)하는 단계(S440)는 복수의 베이스 시트(410)가 합지된 적층체에 형성된 내부 전극과 난연 시트(420)에 형성된 외부 전극을 조정하여 동일 수직선 상에 배치되도록 한다.
- [173] 난연 시트(420)와 적층체를 합지하는 단계(S450)는 복수의 베이스 시트(410)들이 합지된 적층체와 난연 시트(420)들이 얼라인된 상태에서 가열 가압 공정을 통해 적층체와 난연 시트(420)들을 합지한다. 이때, 베이스 시트(410)는 대략 165°C 정도의 용융 온도를 갖는 PP 필름(412)으로 구성되고, 난연 시트(420)는 대략 412°C 정도의 용융 온도를 갖는 FR4 필름(422)으로 구성되기 때문에, 난연 시트(420)와 적층체를 합지하는 단계(S450)에서는 대략 412°C 이상 165°C 미만의 온도로 가열하여 난연 시트(420)와 적층체를 합지한다.
- [174] 쓰루 홀(430) 형성 단계(S460)는 난연 시트(420)가 합지된 적층체에 하나 이상의 쓰루 홀(430)을 형성한다. 쓰루 홀(430) 형성 단계(S460)는 펀칭(Punching) 공정을 통해 적층체에 하나 이상의 쓰루 홀(430)을 형성한다. 하나 이상의 쓰루 홀(430)은 난연 시트(420)가 합지된 적층체를 관통하여 형성된다. 쓰루 홀(430)은 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)할 수 있다.

- [175] 연결 도금층(440)을 도금하는 단계(S470)는 쓰루 홀(430)과 최상부 및 최하부의 난연 시트(420)의 표면에 연결 도금층(440)을 도금한다. 연결 도금층(440)은 쓰루 홀(430)의 내벽면과 적층체의 최상부 및 최하부에 적층된 난연 시트(420)의 표면에 도금된다. 연결 도금층(440)은 쓰루 홀(430)을 통해 내부 전극과 외부 전극을 전기적으로 연결(즉, 통전)할 수 있다.
- [176] 도 23을 참조하면, 연결 도금층(440)을 도금하는 단계(S470)는 제1 연결 도금층(442)을 도금하는 단계(S720) 및 제2 연결 도금층(444)을 도금하는 단계(S740)를 포함할 수 있다.
- [177] 제1 연결 도금층(442)을 도금하는 단계(S720)는 무전해 화학 동도금을 통해 제1 연결 도금층(442)을 형성한다. 제1 연결 도금층(442)은 쓰루 홀(430)의 내벽면과 난연 시트(420)의 표면에 도금되어 형성된다.
- [178] 제1 연결 도금층(442)은 내부 전극 및 외부 전극을 전기적으로 연결(즉, 통전성을 형성)할 수 있다. 내부 전극은 베이스 시트(410)의 내부 박막 시드층(414) 및 내부 도금층(416)을 포함한다. 외부 전극은 난연 시트(420)의 외부 박막 시드층(424) 및 외부 도금층(426)을 포함한다.
- [179] 제2 연결 도금층(444)을 도금하는 단계(S740)는 전해 동도금을 통해 제1 연결 도금층(442)의 표면에 제2 연결 도금층(444)을 형성한다. 제2 연결 도금층(444)은 제1 연결 도금층(442)의 전기적 연결(즉, 통전성)을 보장할 수 있다.
- [180] 회로 패턴을 형성하는 단계(S480)는 연결 도금층(440)을 에칭하여 적층체의 상면 및 하면에 회로 패턴을 형성한다. 회로 패턴을 형성하는 단계(S480)는 마스킹 공정 및 에칭 공정을 통해 연결 도금층(440)의 일부를 에칭하여 회로 패턴을 형성한다. 회로 패턴을 형성하는 단계(S480)는 연결 도금층(440)과 함께 외부 도금층(426)을 에칭하여 회로 패턴을 형성할 수도 있다.
- [181] 한편, 인쇄회로기판 제조 방법은 회로 패턴(즉, 연결 도금층(440) 및 외부 도금층(426))가 형성된 인쇄회로기판의 상부 및 하부에 보호층을 형성하는 단계를 더 포함할 수도 있다.
- [182] 보호층을 형성하는 단계에서는 액상의 코팅액을 회로 패턴 및 내열 부재의 표면에 도포한 후 경화시켜 회로 및 난연 시트(420)의 표면을 커버하여 보호하는 보호층을 형성한다.
- [183] 이때, 보호층은 난연 시트(420)와 동일한 계열의 코팅액을 이용하여 FR4로 형성되어 난연 시트(420)의 부착력이 우수하고, 난연 시트(420)와 더 견고하게 일체화되는 것이 바람직하다. 난연 시트(420)는 FR4 필름(422)으로 구성되므로, 보호층은 FR4 코팅층인 것을 일 예로 한다.
- [184] 또한, 인쇄회로기판 제조 방법은 단자부를 형성하는 단계를 더 포함할 수도 있다. 이때, 단자부를 형성하는 단계는 보호층의 일부를 제거한 후 해당 영역에 구리 등의 도전성 재질을 도금하여 단자부를 형성할 수 있다.
- [185] 도 24를 참조하면, 본 발명의 제4 실시 예에 따른 인쇄회로기판 제조 방법에 의해 제조된 인쇄회로기판은 베이스 시트(410)의 상면 및 하면에 난연

시트(420)들이 적층되어 구성된다. 이때, 인쇄회로기판은 베이스 시트(410)를 구성하는 PP 필름(412)이 녹아 베이스 시트(410)를 다른 베이스 시트들과 접착시키고, 난연 시트(420)를 구성하는 FR4 필름(422)이 녹아 베이스 시트(410)들이 적층된 적층체와 난연 시트(420)를 접착하여 구성된다.

- [186] 베이스 시트(410)는 저유전율을 갖는 PP 필름(412)으로 구성된다. 베이스 시트(410)는 상면 및 하면 중 어느 일면에 형성된 내부 박막 시트층(414) 및 내부 도금층(416)의 일부가 제거됨에 따라 내부 전극이 형성된다. 이때, 인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에, 베이스 시트(410)는 저유전율을 갖는 PP 필름(412)으로 구성되는 것이 바람직하다.
- [187] 난연 시트(420)는 우수한 기계적 강도(경성(硬性))와 함께 난연성 및 저유전율을 갖는 FR4 필름(422)으로 구성된다. 이때, 인쇄회로기판은 고주파수를 사용하는 회로로 사용되기 때문에, 난연 시트(420)는 높은 기계적 강도와 저유전율을 갖는 FR4 필름(422)으로 구성되는 것이 바람직하다.
- [188] 상술한 바와 같이, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 저유전율을 갖는 복수의 베이스 시트를 적층하여 합지한 적층체의 상면 및 하면에 난연성과 저유전율을 갖는 난연 시트를 각각 적층함으로써, 고주파 신호에 의한 유전 손실을 최소화하고, 고주파 신호의 손실을 방지할 수 있는 효과가 있다.
- [189] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 폴리프로필렌 필름 및 FR4 필름과 같이 박막 필름을 이용하여 회로를 구성함으로써, 고속 신호 처리가 가능하면서 두께를 최소화할 수 있는 효과가 있다.
- [190] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 저유전율의 폴리프로필렌(PP; polypropylene)으로 베이스 시트를 구성함으로써, 폴리아미드로 베이스 시트를 구성하는 종래의 인쇄회로기판에 비해 낮은 유전율을 형성하여 유전 손실을 최소화하여 고주파 신호의 고속 신호 처리가 가능한 효과가 있다.
- [191] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 난연 시트를 최상부 및 최하부에 저유전율과 함께 난연성을 갖는 인쇄회로기판을 제조할 수 있는 효과가 있다.
- [192] 또한, 인쇄회로기판 제조 방법 및 이에 의해 제조된 인쇄회로기판은 연성의 베이스 시트 적층체의 상면 및 하면에 경성의 난연 시트를 적층함으로써, 인쇄회로기판의 기계적 강도(즉, 경성)를 확보할 수 있는 효과가 있다.
- [193] 이상에서 본 발명에 따른 바람직한 실시예에 대해 설명하였으나, 다양한 형태로 변형이 가능하며, 본 기술분야에서 통상의 지식을 가진 자라면 본 발명의 특허청구범위를 벗어남이 없이 다양한 변형예 및 수정예를 실시할 수 있을 것으로 이해된다.

청구범위

- [청구항 1] 베이스 시트를 준비하는 단계;
상기 베이스 시트의 용융 온도 미만의 용융 온도를 갖는 접착 시트를 준비하는 단계;
상기 베이스 시트 및 접착 시트를 적층하여 적층체를 형성하는 단계; 및
상기 적층체를 가열 가압하여 접착하는 단계를 포함하는
연성인쇄회로기판 제조 방법.
- [청구항 2] 제1항에 있어서,
상기 베이스 시트는 상면 및 하면 중 적어도 한 면에 내부 단자가 형성된 폴리프로필렌 필름이고,
상기 접착 시트는 폴리에틸렌 필름 및 폴리프로필렌 필름 중 하나인
연성인쇄회로기판 제조 방법.
- [청구항 3] 제1항에 있어서,
상기 적층체를 형성하는 단계 이전에 상기 접착 시트의 용융 온도 이상의 용융 온도를 갖는 내열 시트를 준비하는 단계를 더 포함하고,
상기 적층체를 형성하는 단계는,
상기 베이스 시트와 상기 접착 시트를 교대로 적층하여 상기 적층체를 형성하는 단계; 및
상기 적층체의 상면 및 하면에 내열 시트를 적층하는 단계를 포함하는
연성인쇄회로기판 제조 방법.
- [청구항 4] 제3항에 있어서,
상기 내열 시트를 준비하는 단계에서는 상면 및 하면 중 한 면에 외부 도금층이 형성된 내열 시트를 준비하고,
상기 내열 시트는 폴리아미드 필름 및 액정고분자 필름 중 하나인
연성인쇄회로기판 제조 방법.
- [청구항 5] 제3항에 있어서,
상기 적층체를 형성하는 단계 이전에 상기 내열 시트의 용융 온도 이상의 용융 온도를 갖는 열 차단 시트를 준비하는 단계를 더 포함하고,
상기 적층체를 형성하는 단계는,
상기 베이스 시트와 상기 접착 시트를 교대로 적층하여 상기 적층체를 형성하는 단계;
상기 적층체의 상면 및 하면에 내열 시트를 적층하는 단계; 및
상기 적층체의 상면에 적층된 내열 시트의 상면 및 상기 적층체의 하면에 적층된 내열 시트의 하면에 열 차단 시트를 적층하는 단계를 포함하는
연성인쇄회로기판 제조 방법.
- [청구항 6] 제1항에 있어서,
상기 접착하는 단계에서 접착된 상기 적층체의 상면 및 하면에 이방성

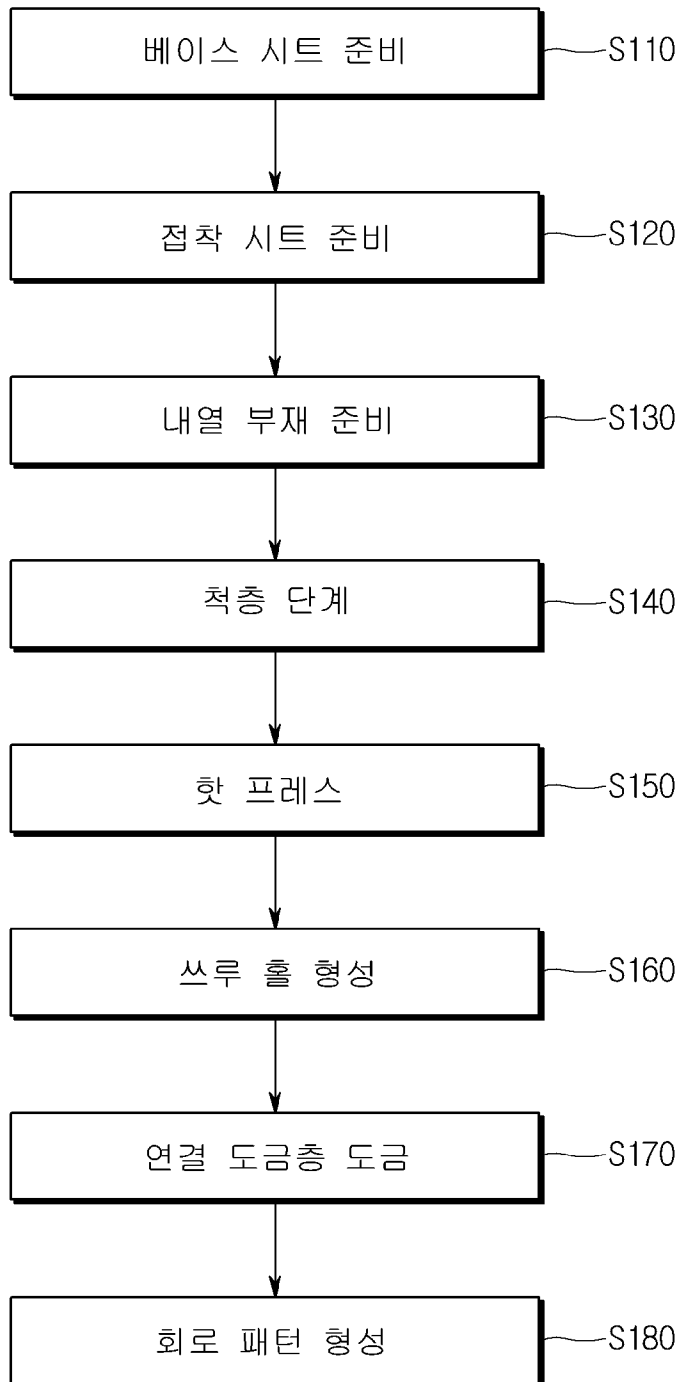
- 도전층을 형성하는 단계를 더 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 7] 제6항에 있어서,
상기 이방성 도전층을 형성하는 단계에서는 상기 적층체의 상면 및 하면 중 적어도 한 면에 형성된 하나 이상의 전극부를 모두 덮도록 상기 이방성 도전층을 형성하는 연성인쇄회로기판 제조 방법.
- [청구항 8] 제6항에 있어서,
상기 이방성 도전층을 형성하는 단계에서는 상기 적층체의 상면 및 하면에 이방성 도전 페이스트를 도포하여 이방성 도전층을 형성하는 연성인쇄회로기판 제조 방법.
- [청구항 9] 제6항에 있어서,
상기 이방성 도전층을 형성하는 단계에서는 상기 적층체의 상면 및 하면에 이방성 도전 필름을 접착하여 이방성 도전층을 형성하는 연성인쇄회로기판 제조 방법.
- [청구항 10] 제1항에 있어서,
상기 접착하는 단계에서는 상기 접착 시트의 용융 온도 이상 상기 베이스 시트의 용융 온도 미만의 온도로 상기 적층체를 가열하는 연성인쇄회로기판 제조 방법.
- [청구항 11] 제1항에 있어서,
상기 접착하는 단계에서 접착된 적층체를 관통하는 하나 이상의 쓰루홀을 형성하는 단계;
상기 쓰루홀의 표면과 상기 적층체의 상면 및 하면에 연결 도금층을 형성하는 단계; 및
상기 연결 도금층 및 외부 도금층을 에칭하여 상기 적층체의 적어도 일면에 회로 패턴을 형성하는 단계를 더 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 12] 제11항에 있어서,
상기 연결 도금층을 형성하는 단계는,
무전해도금을 통해 상기 쓰루홀의 표면과 상기 적층체의 상면 및 하면에 제1 연결 도금층을 형성하는 단계; 및
전해도금을 통해 상기 제1 연결 도금층의 표면에 제2 연결 도금층을 형성하는 단계를 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 13] 베이스 시트를 준비하는 단계;
복수의 베이스 시트들을 합지하는 단계;
상기 베이스 시트보다 높은 강도를 갖는 난연 시트를 준비하는 단계;
상기 베이스 시트들이 합지된 적층체에 난연 시트를 얼라인하는 단계; 및
상기 적층체 및 상기 난연 시트를 합지하는 단계를 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 14] 제13항에 있어서,

- 상기 베이스 시트는 내부 단자가 형성된 폴리프로필렌 필름인 연성인쇄회로기판 제조 방법.
- [청구항 15] 제13항에 있어서,
상기 난연 시트는 외부 단자가 형성된 FR4 필름인 연성인쇄회로기판 제조 방법.
- [청구항 16] 제13항에 있어서,
상기 얼라인하는 단계에서는 상기 적층체의 상면 및 하면 중 적어도 한 면에 상기 난연 시트를 적층하는 연성인쇄회로기판 제조 방법.
- [청구항 17] 제13항에 있어서,
상기 얼라인하는 단계에서는 상기 적층체의 내부 전극과 상기 난연 시트의 외부 전극을 얼라인하는 연성인쇄회로기판 제조 방법.
- [청구항 18] 제13항에 있어서,
상기 베이스 시트들을 합지하는 단계에서는 상기 베이스 시트의 용융 온도 이상의 온도로 가열하는 인쇄회로기판 제조 방법.
- [청구항 19] 제13항에 있어서,
상기 적층체 및 난연 시트를 합지하는 단계에서는 상기 난연 시트의 용융 온도 이상 상기 베이스 시트의 용융 온도 이하의 온도로 가열하는 인쇄회로기판 제조 방법.
- [청구항 20] 제13항에 있어서,
상기 적층체 및 난연 시트를 합지한 적층체를 관통하는 하나 이상의 쓰루홀을 형성하는 단계;
상기 쓰루홀의 표면과 상기 적층체의 상면 및 하면에 연결 도금층을 형성하는 단계; 및
상기 연결 도금층의 일부를 에칭하여 상기 적층체의 적어도 일면에 회로 패턴을 형성하는 단계를 더 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 21] 제20항에 있어서,
상기 연결 도금층을 형성하는 단계는,
무전해도금을 통해 상기 쓰루홀의 표면과 상기 적층체의 상면 및 하면에 제1 연결 도금층을 형성하는 단계; 및
전해도금을 통해 상기 제1 연결 도금층의 표면에 제2 연결 도금층을 형성하는 단계를 포함하는 연성인쇄회로기판 제조 방법.
- [청구항 22] 베이스 시트 및 접착 시트가 적층된 적층체; 및
상기 적층체의 상면 및 하면 중 적어도 한 면에 형성된 전극을 포함하고,
상기 접착 시트의 용융 온도는 상기 베이스 시트의 용융 온도 미만인 연성인쇄회로기판.
- [청구항 23] 제22항에 있어서,
상기 베이스 시트는 상면 및 하면 중 적어도 한 면에 내부 단자가 형성된 폴리프로필렌 필름이고,

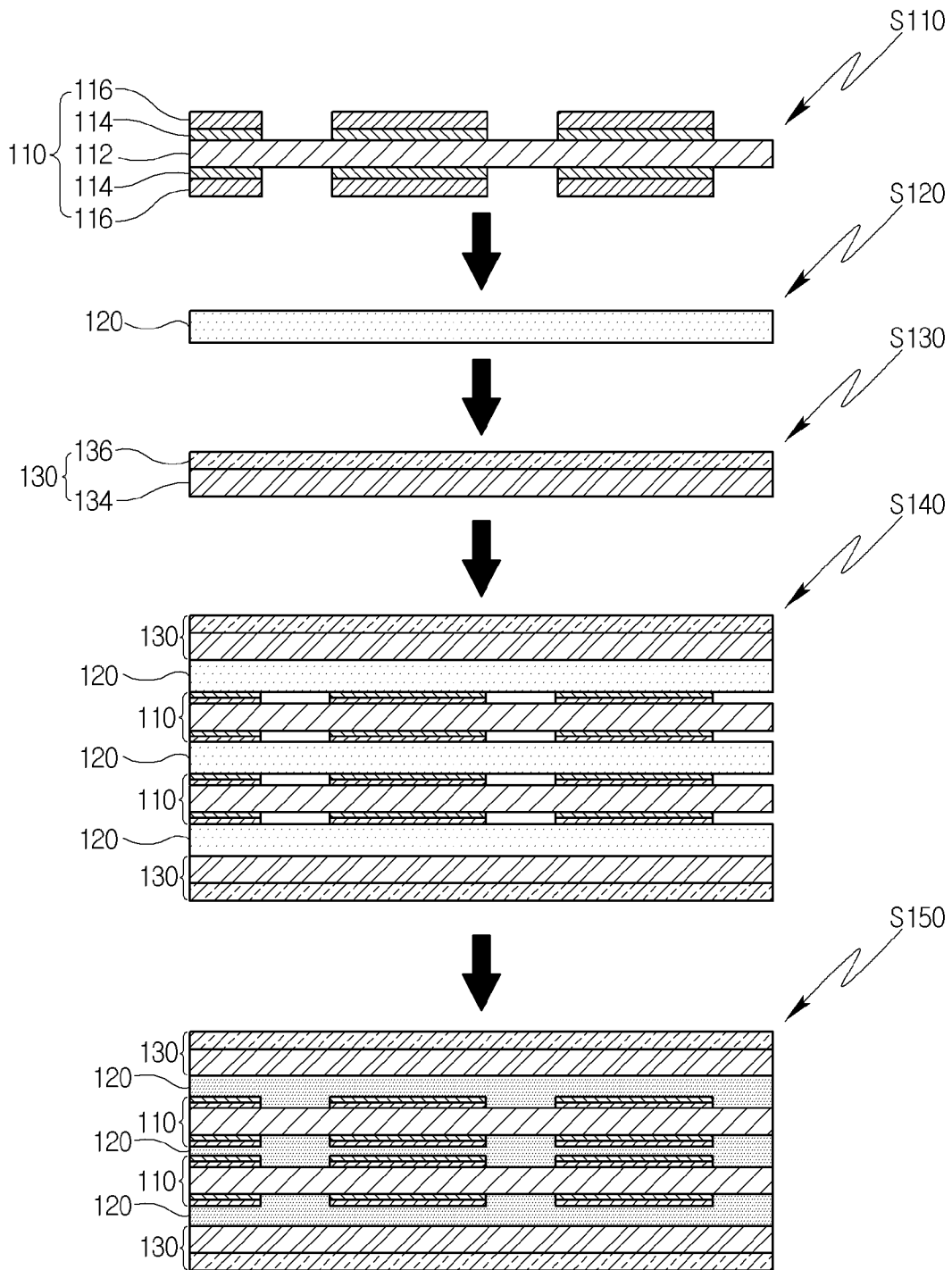
상기 접착 시트는 폴리에틸렌 필름 및 폴리프로펠렌 필름 중 선택된 하나인 연성인쇄회로기판.

- [청구항 24] 제22항에 있어서,
상기 적층체의 상면 및 하면 중 적어도 한 면에 적층된 내열 시트를 더 포함하고,
상기 내열 시트의 용융 온도는 상기 접착 시트의 용융 온도 이상인 연성인쇄회로기판.
- [청구항 25] 제24항에 있어서,
상기 내열 시트는 폴리이미드 필름 및 액정고분자 필름 중 선택된 하나이고, 상면 및 하면 중 한 면에 외부 도금층이 형성된 연성인쇄회로기판.
- [청구항 26] 제24항에 있어서,
상기 내열 시트에 적층된 열 차단 시트를 더 포함하고,
상기 열 차단 시트의 용융 온도는 상기 내열 시트의 용융 온도 이상인 연성인쇄회로기판.
- [청구항 27] 제22항에 있어서,
상기 적층체의 상면 및 하면 중 적어도 한 면에 형성된 이방성 도전층을 더 포함하는 연성인쇄회로기판.
- [청구항 28] 제27항에 있어서,
상기 이방성 도전층은 이방성 도전 페이스트 또는 이방성 도전 필름인 연성인쇄회로기판.
- [청구항 29] 제27항에 있어서,
상기 이방성 도전층은 상기 적층체의 상면 및 하면에 형성된 복수의 전극부를 모두 덮도록 형성된 연성인쇄회로기판.
- [청구항 30] 복수의 베이스 시트가 적층된 적층체; 및
상기 적층체의 상면 및 하면 중 적어도 한 면에 형성된 난연 시트를 포함하고,
상기 난연 시트는 상기 베이스 시트보다 높은 강도를 갖는 인쇄회로기판.
- [청구항 31] 제30항에 있어서,
상기 베이스 시트는 내부 단자가 형성된 폴리프로필렌 필름이고, 상기 난연 시트는 외부 단자가 형성된 FR4 필름인 인쇄회로기판.

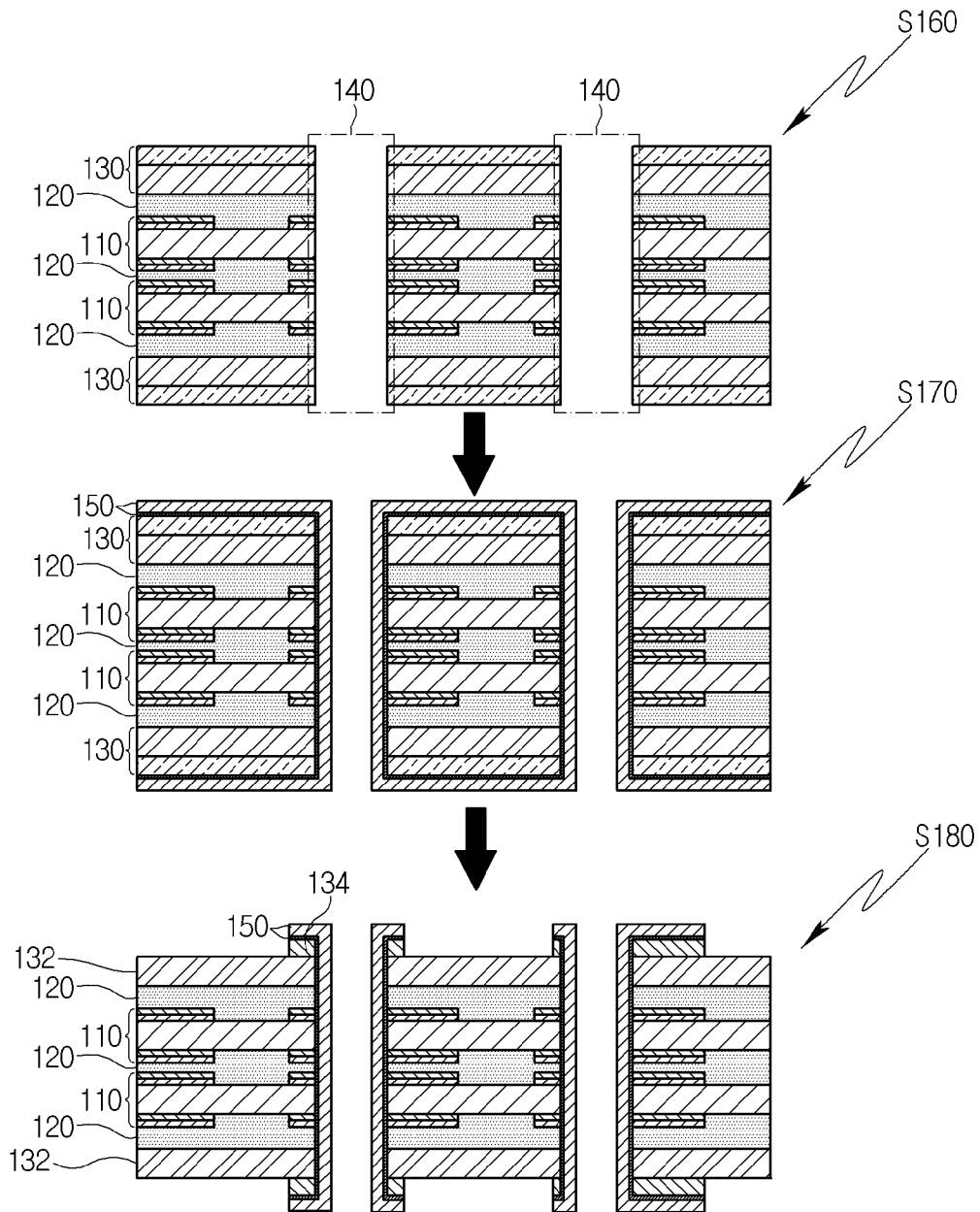
[도1]



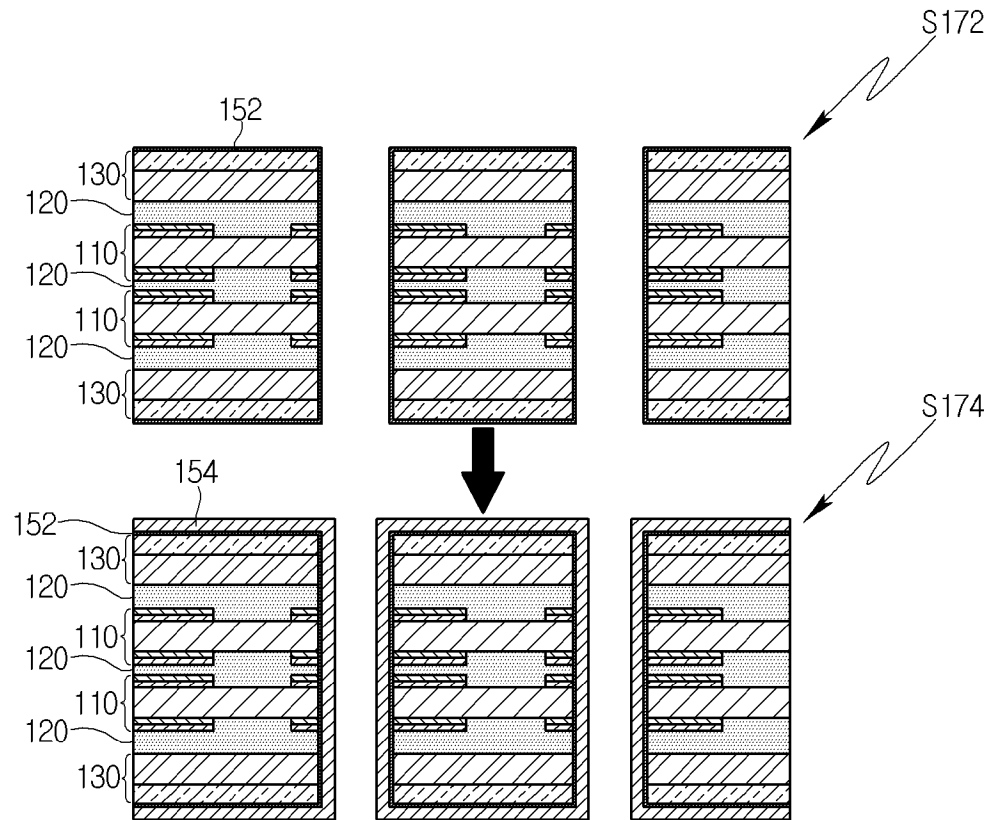
[도2]



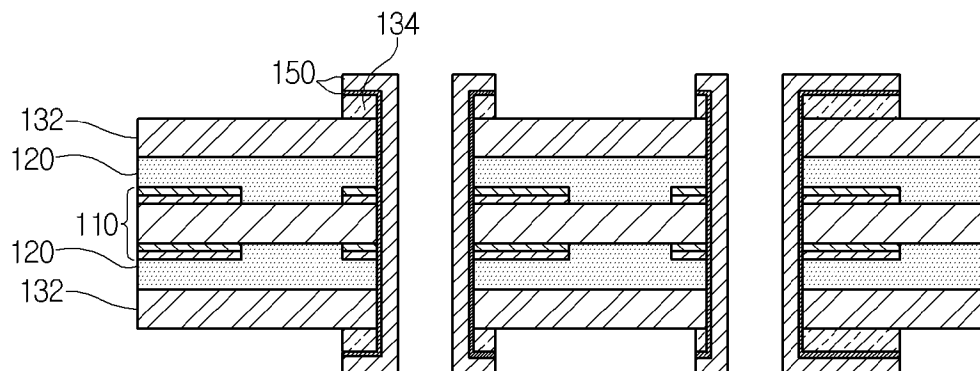
[도3]



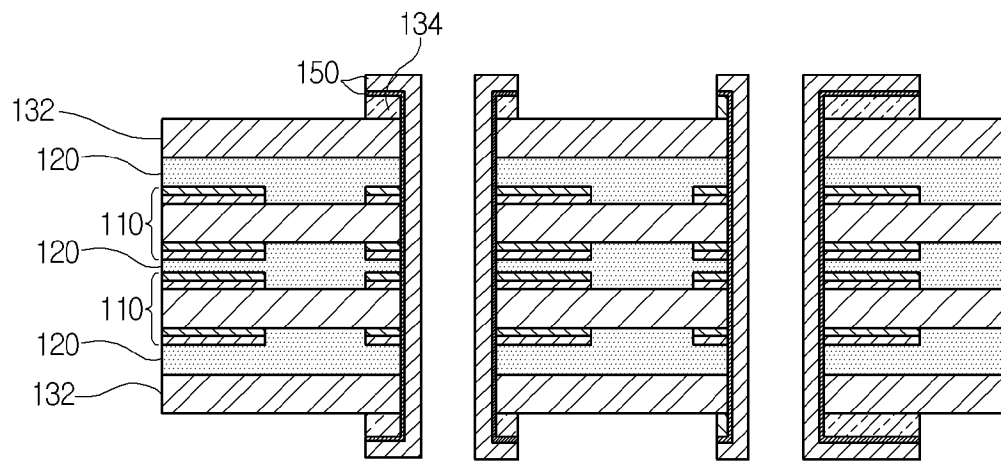
[도4]



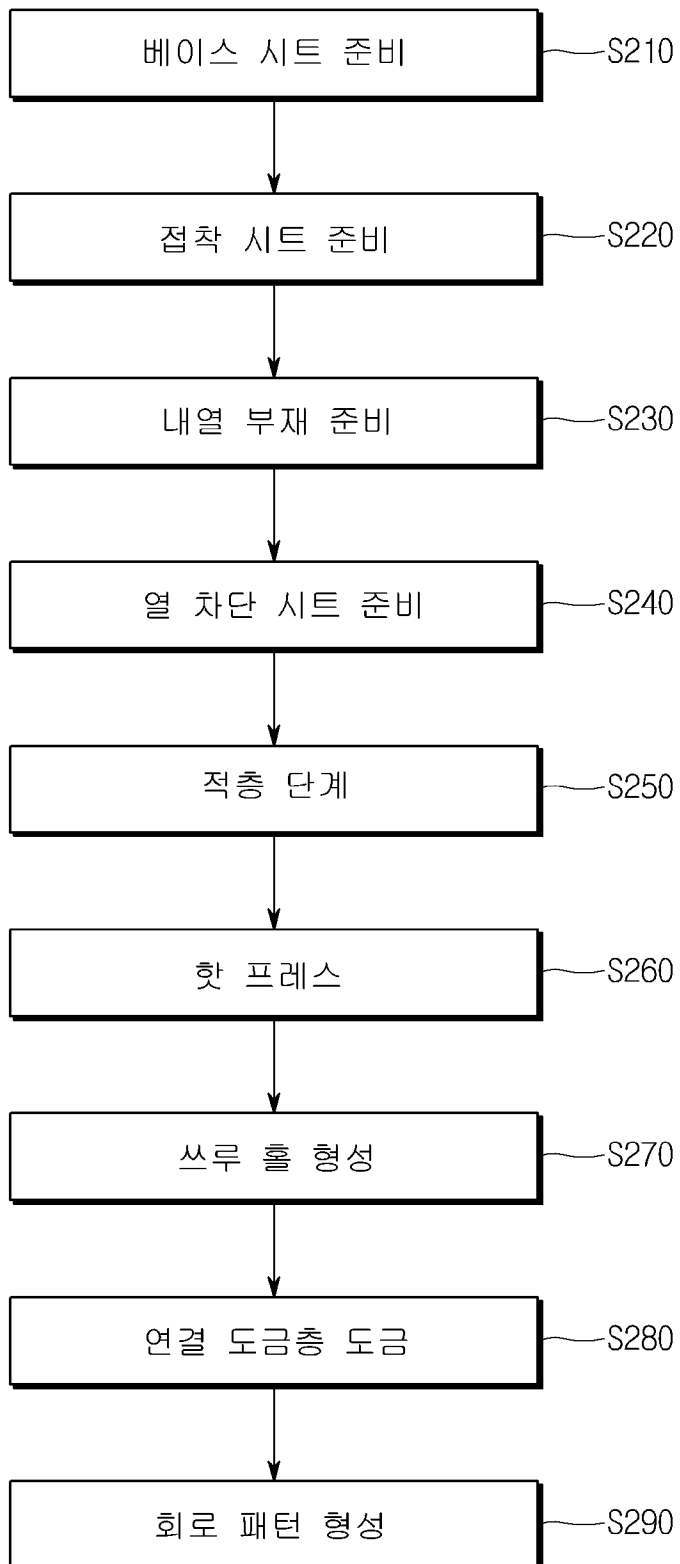
[도5]



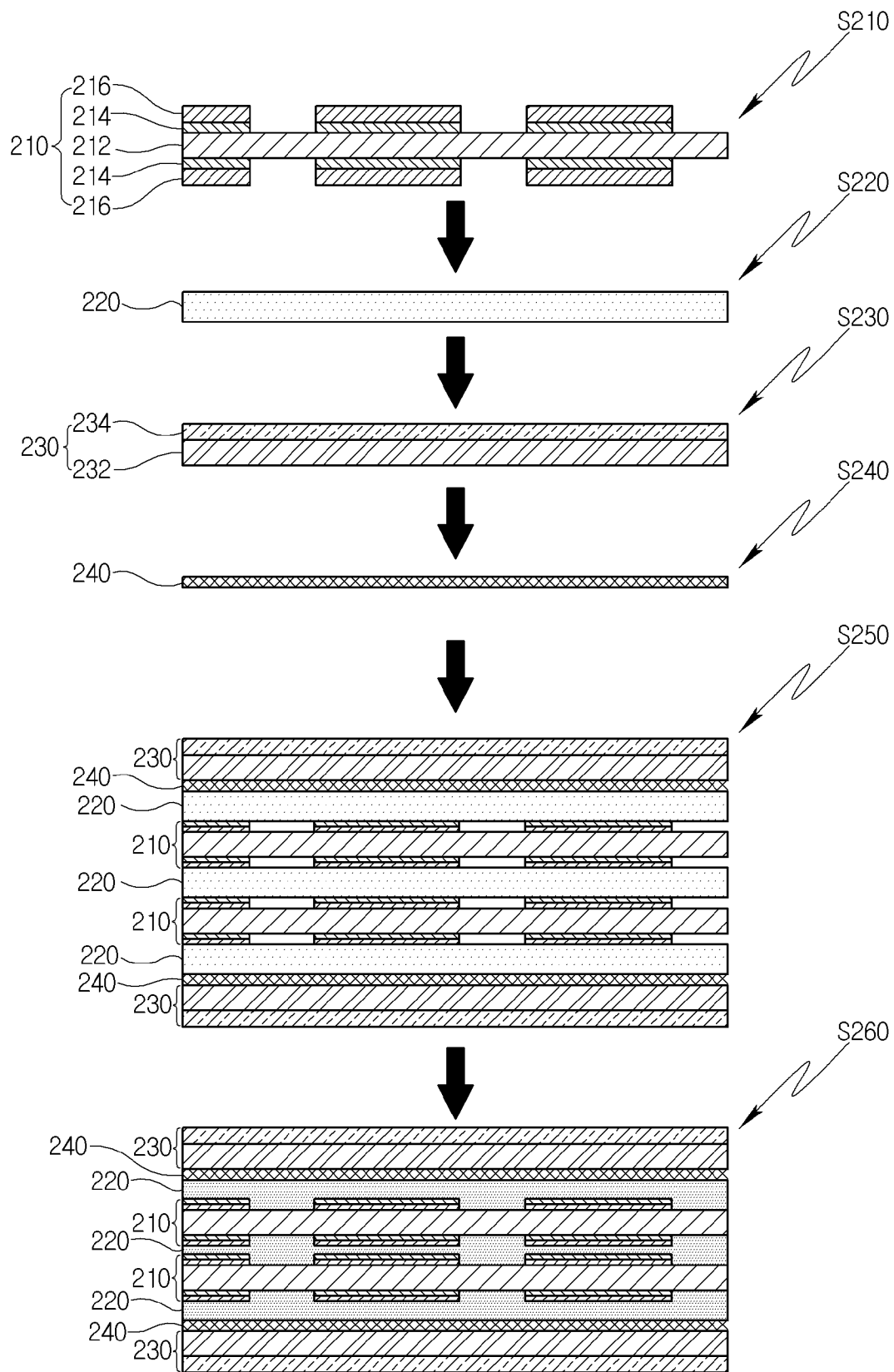
[도6]



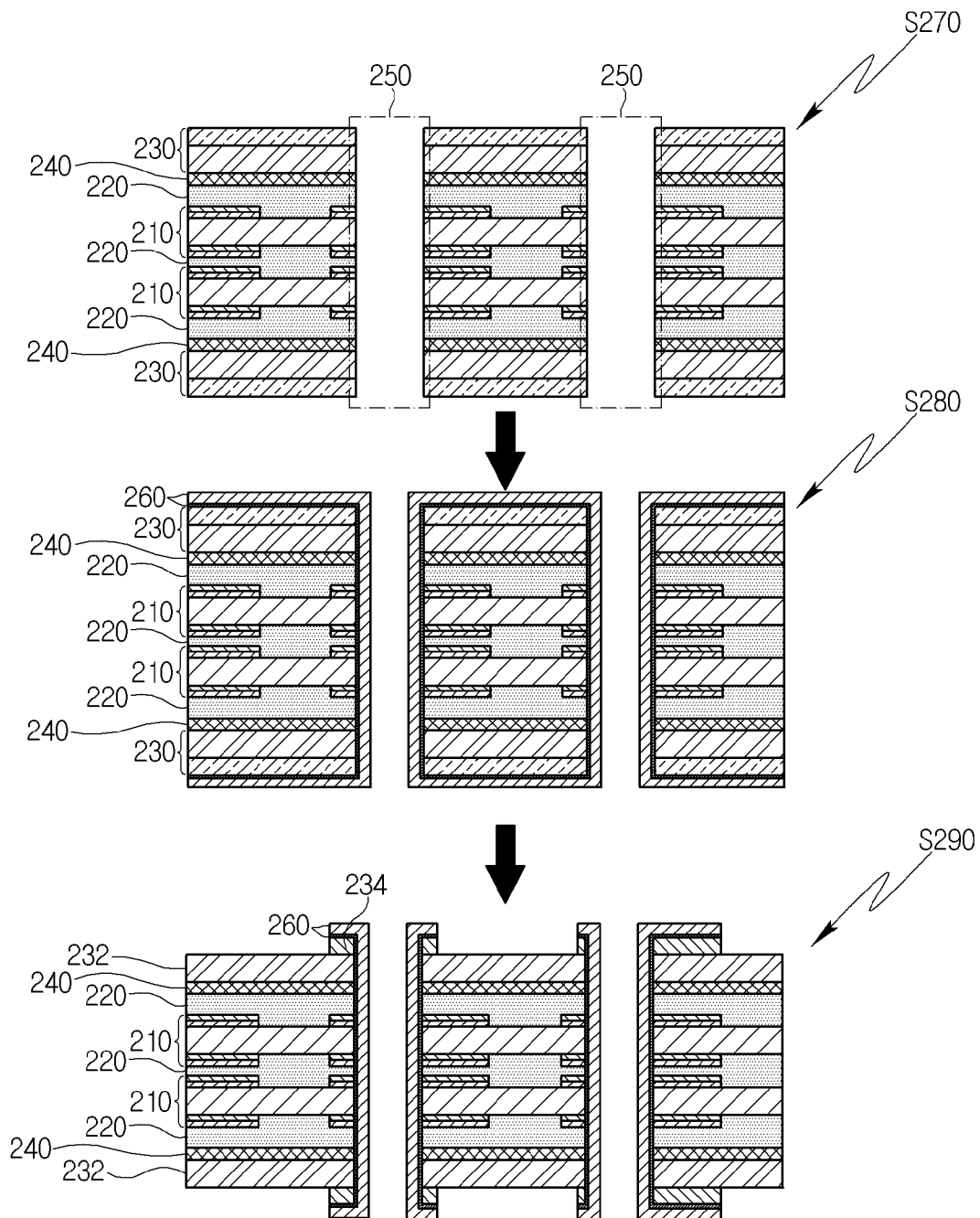
[도7]



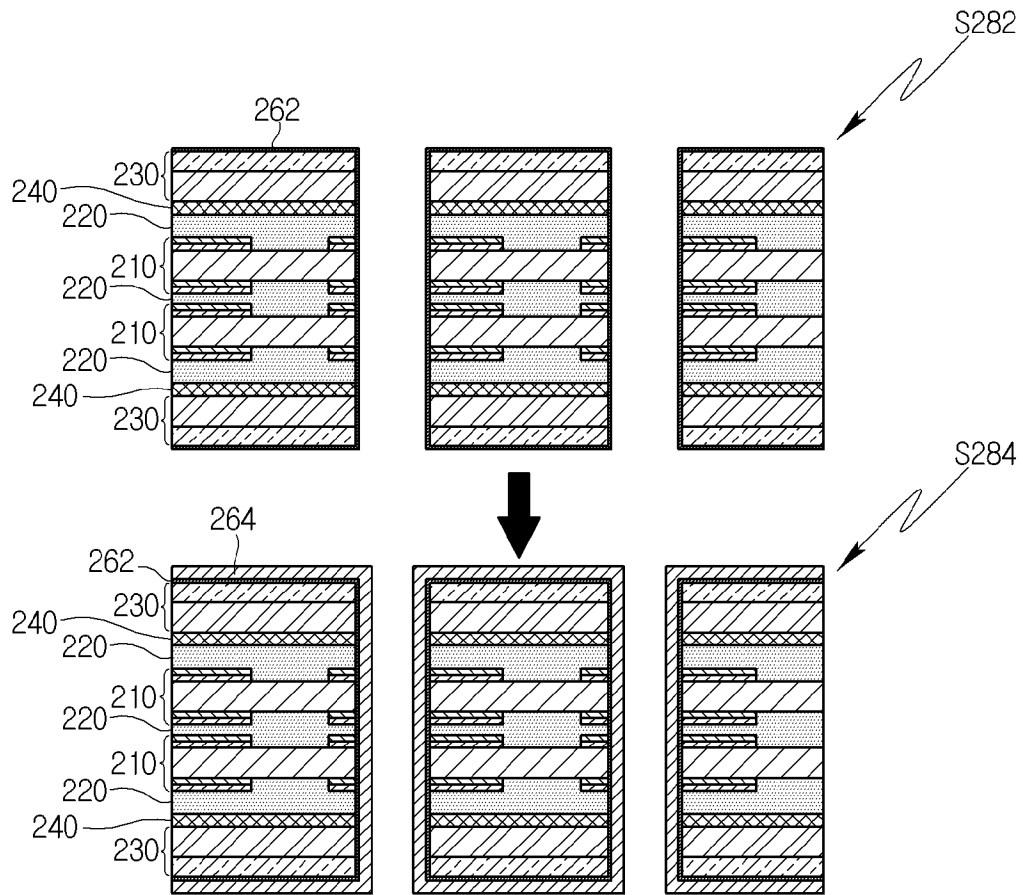
[도8]



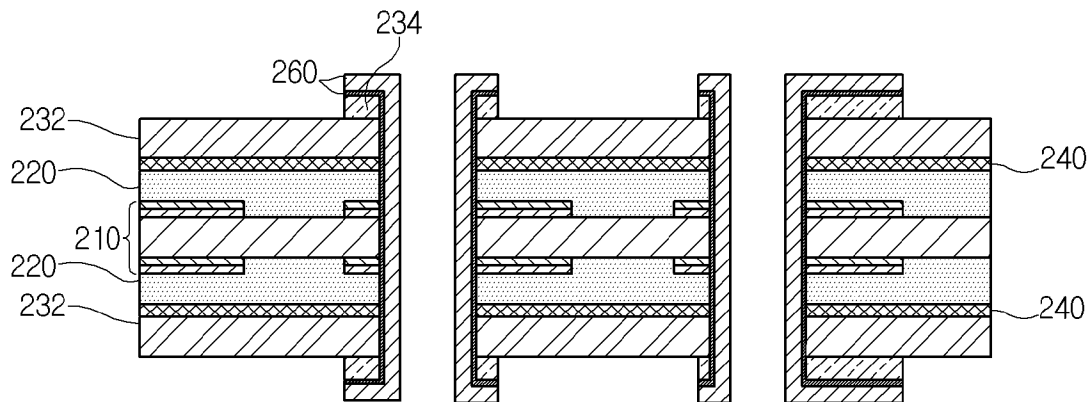
[도9]



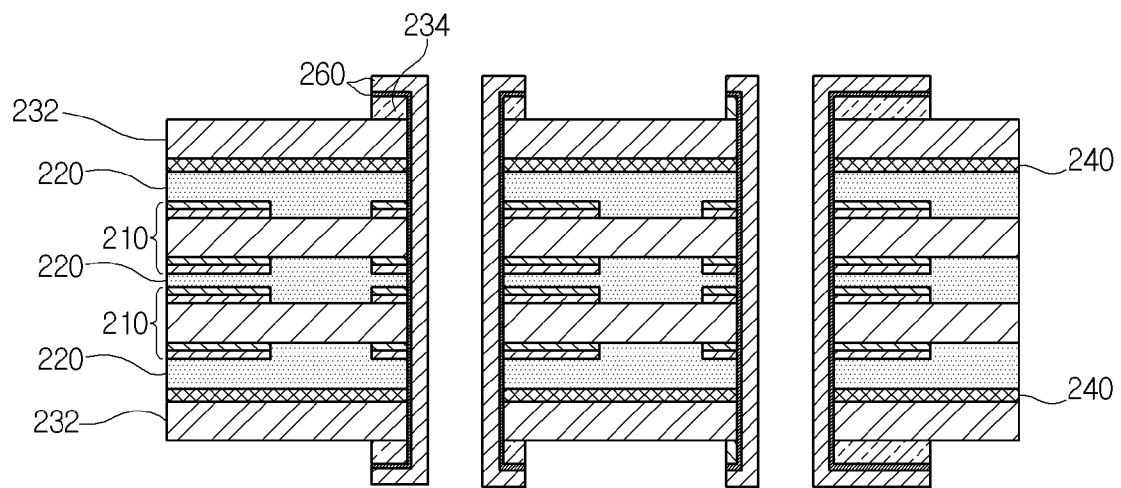
[도10]



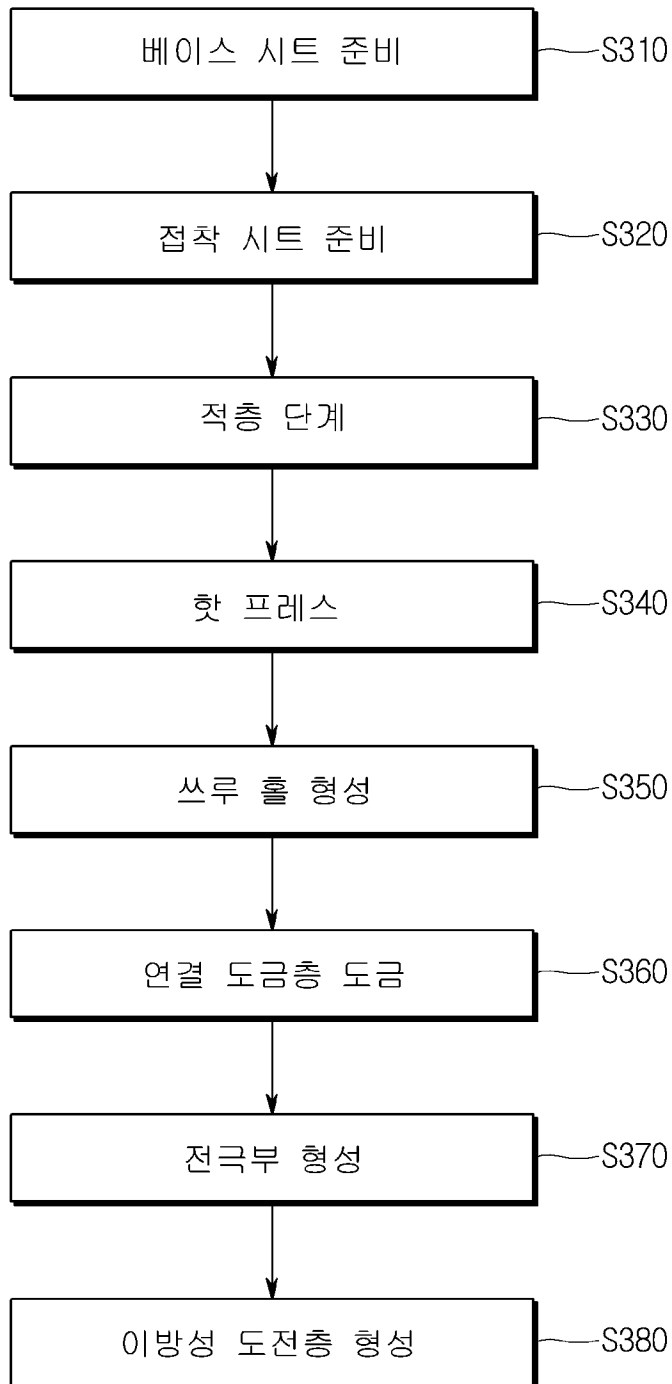
[도11]



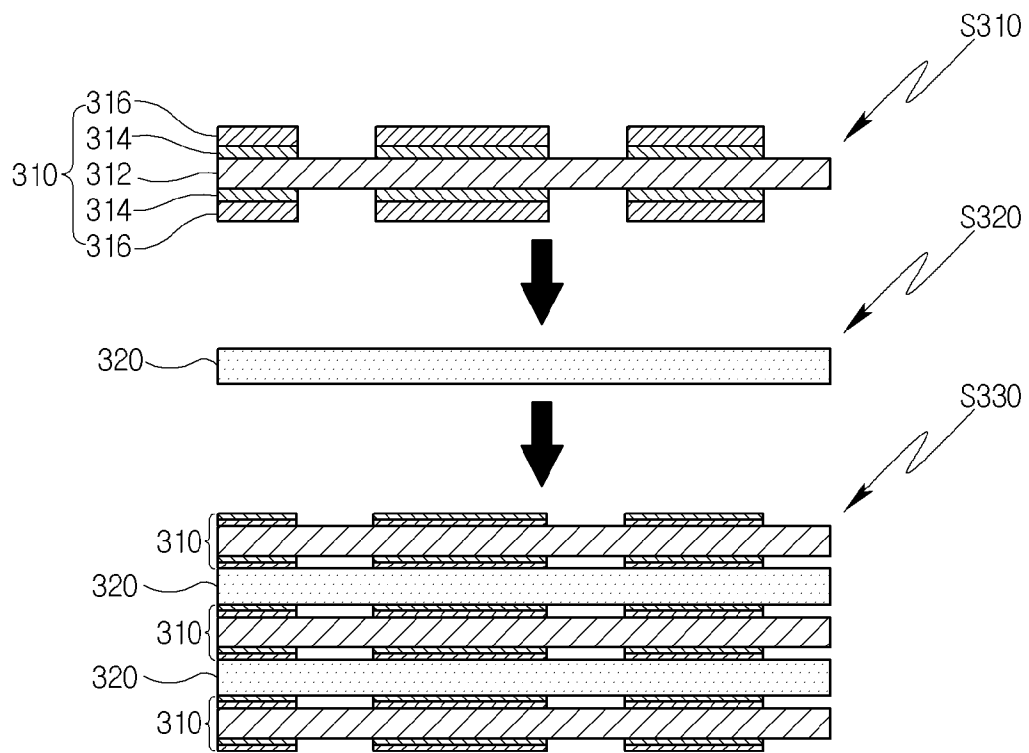
[도12]



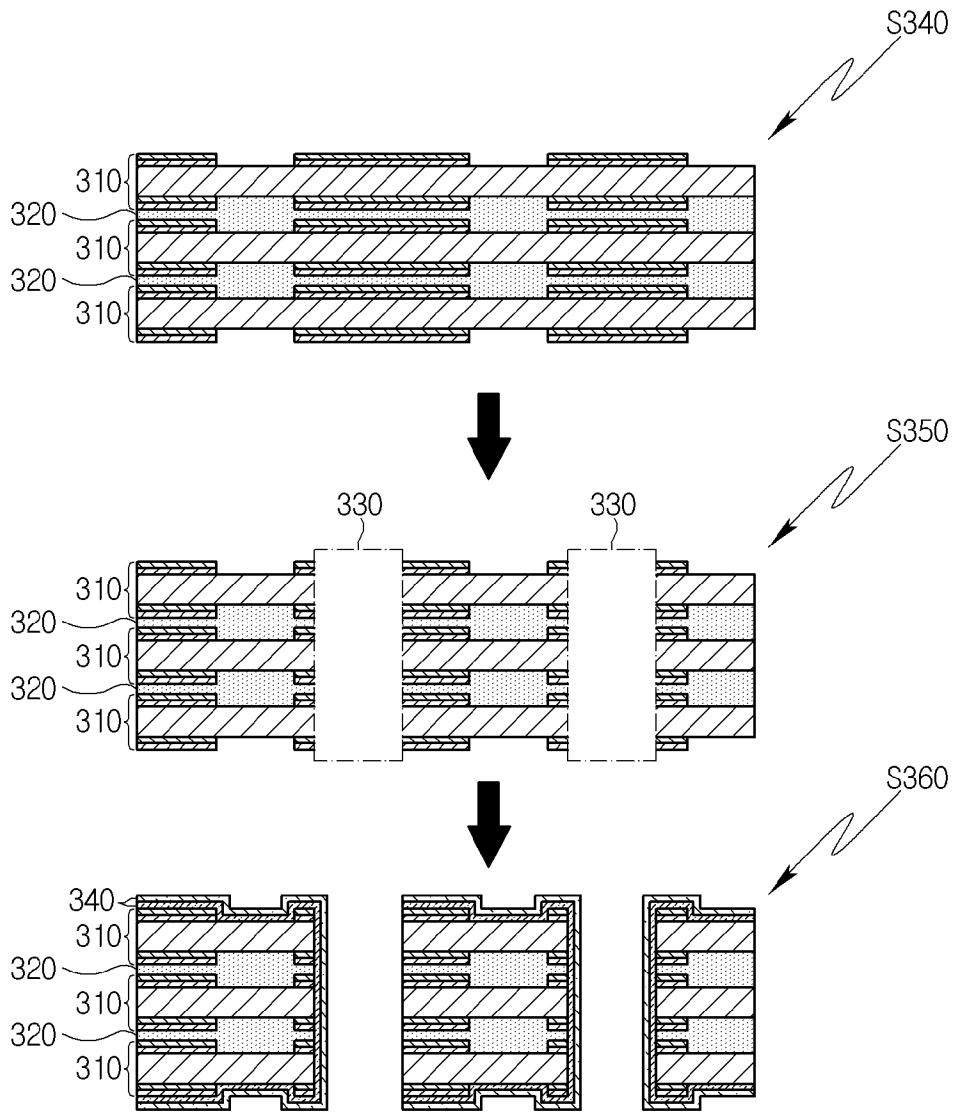
[도13]



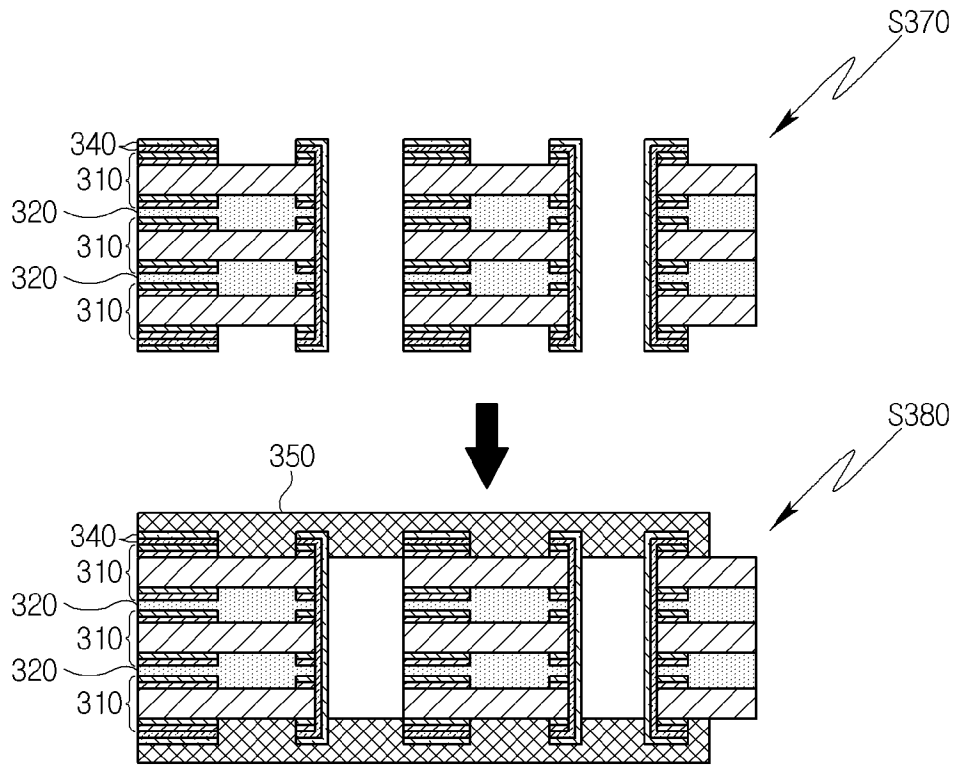
[도14]



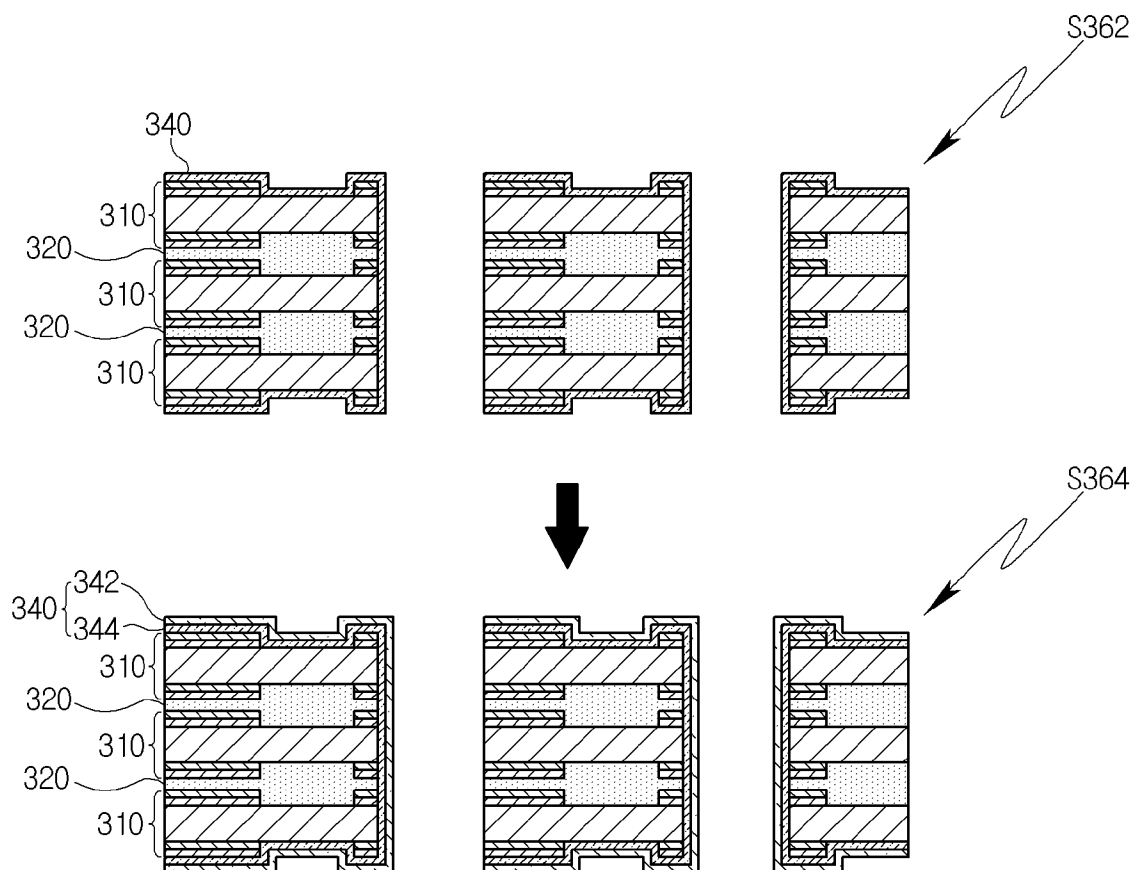
[도15]



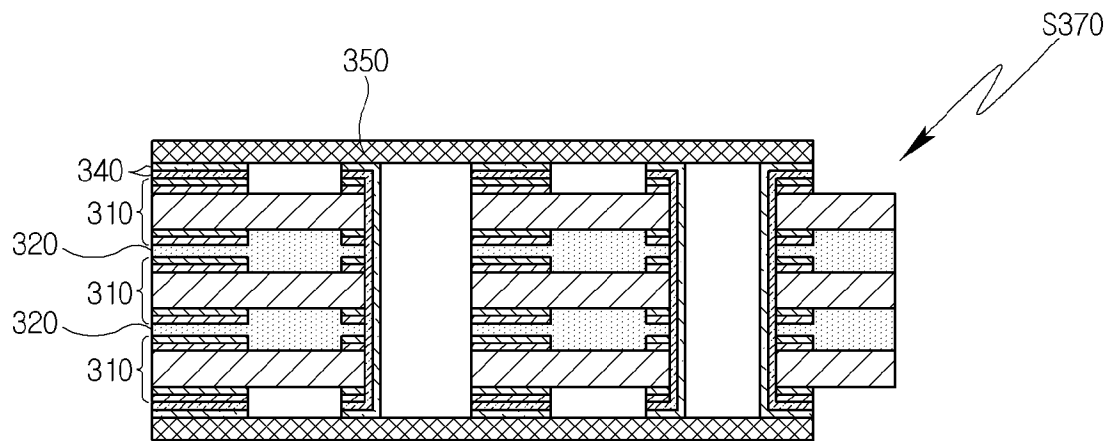
[도16]



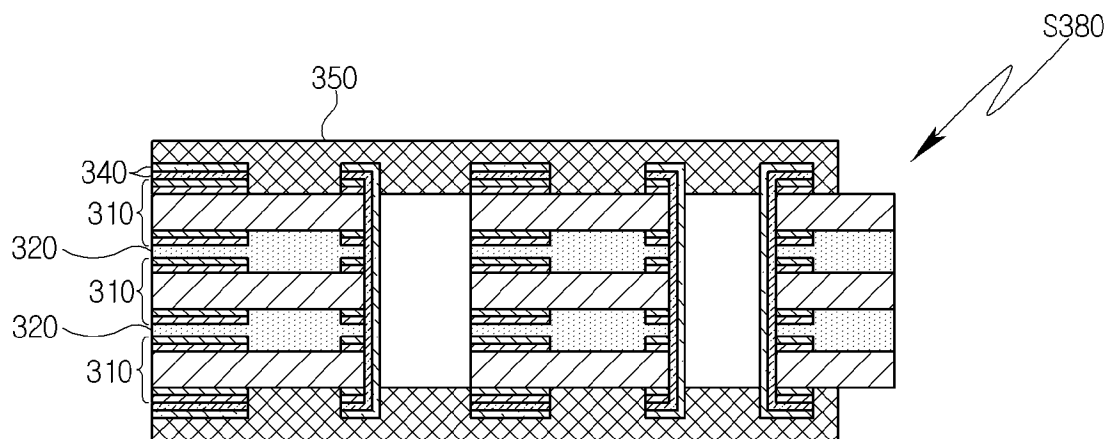
[도17]



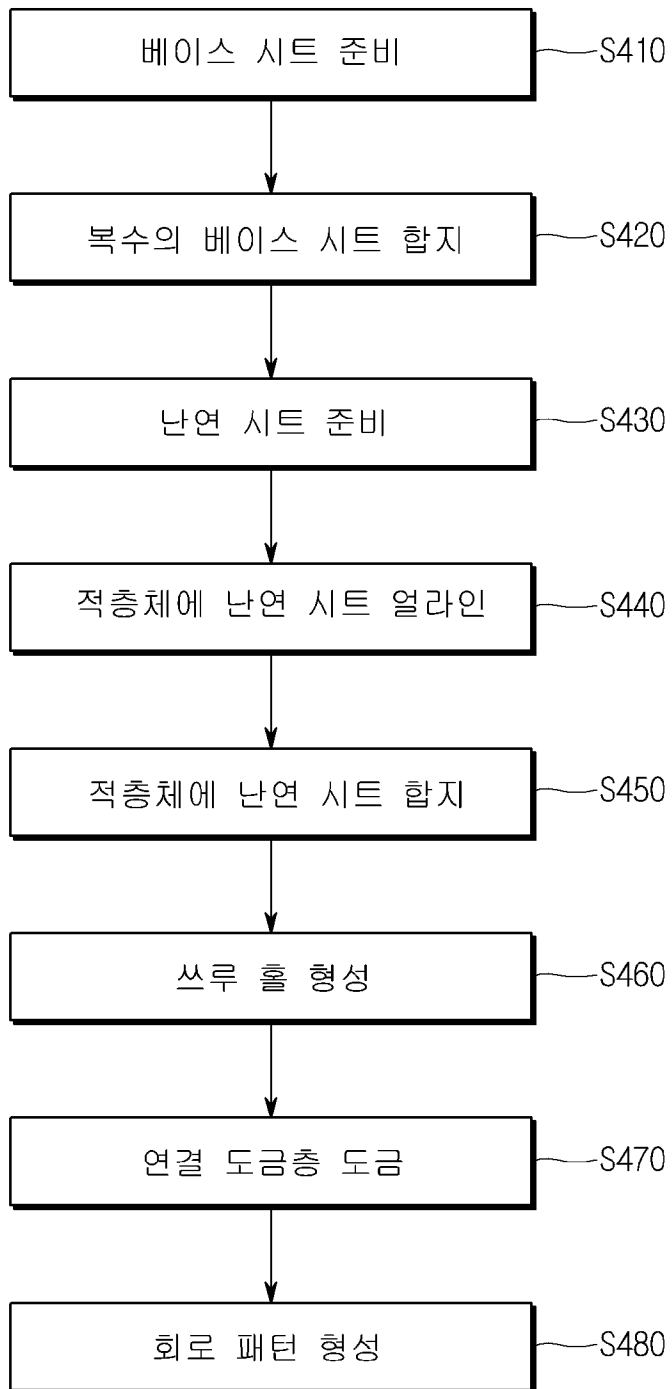
[도18]



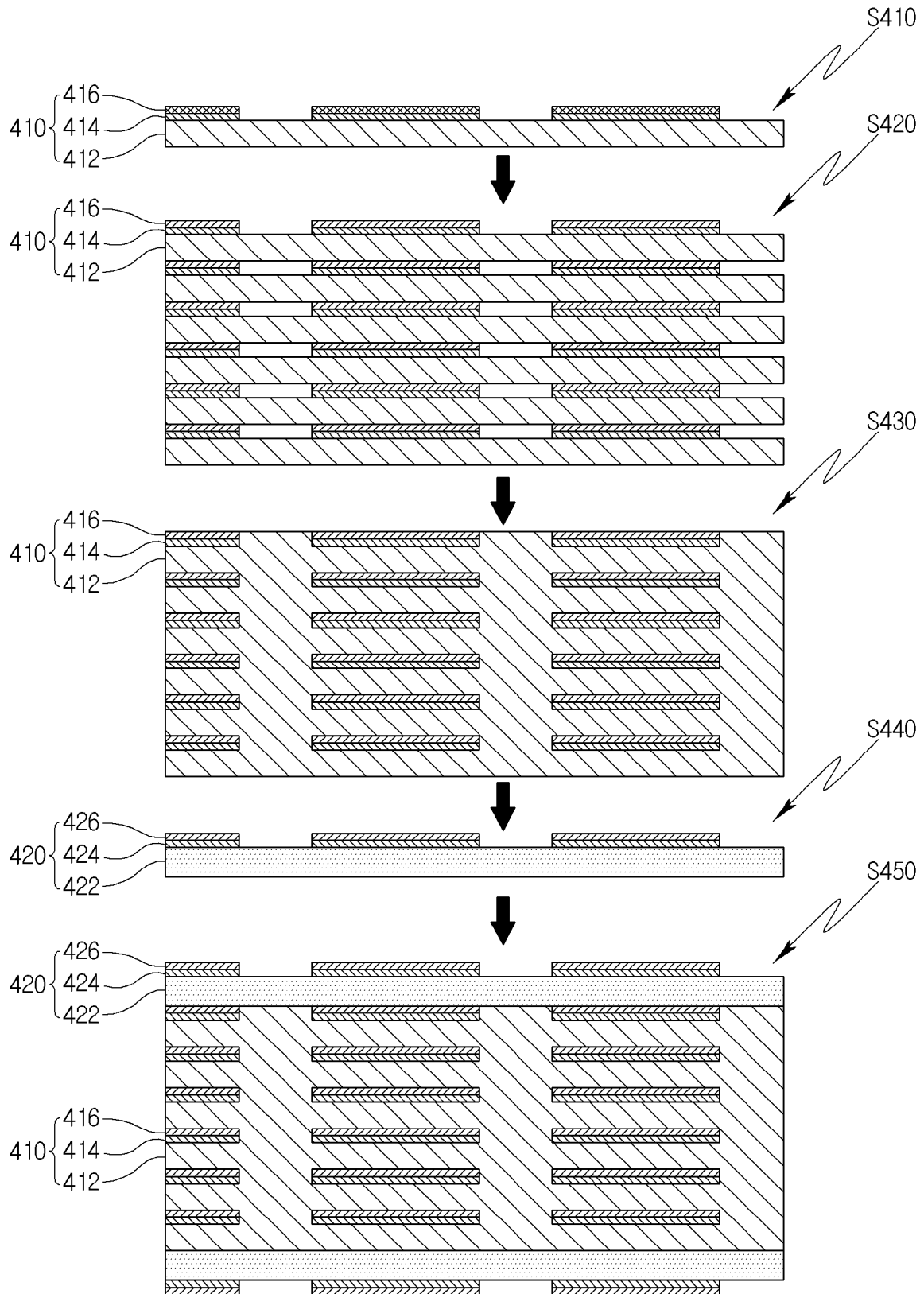
[도19]



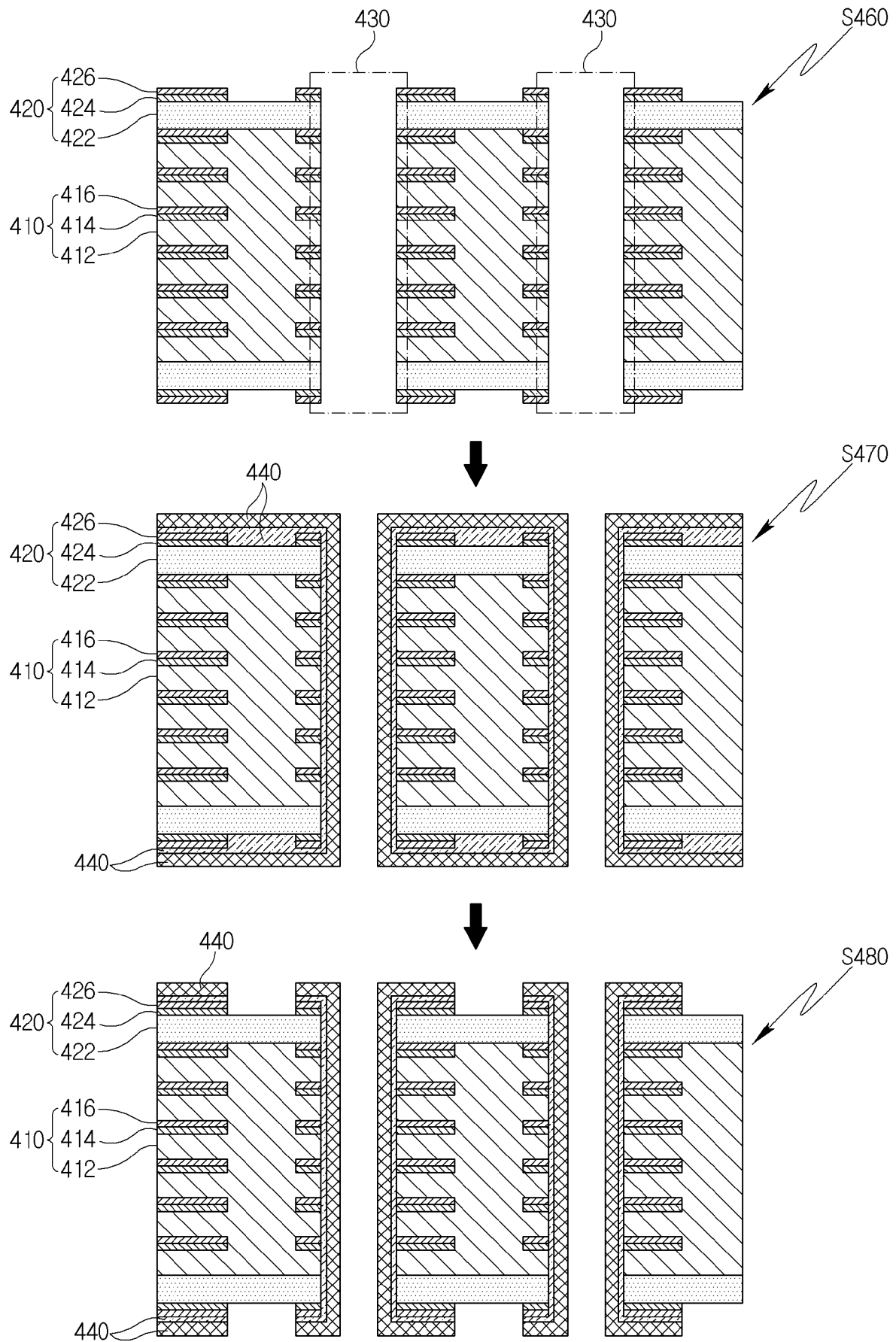
[도20]



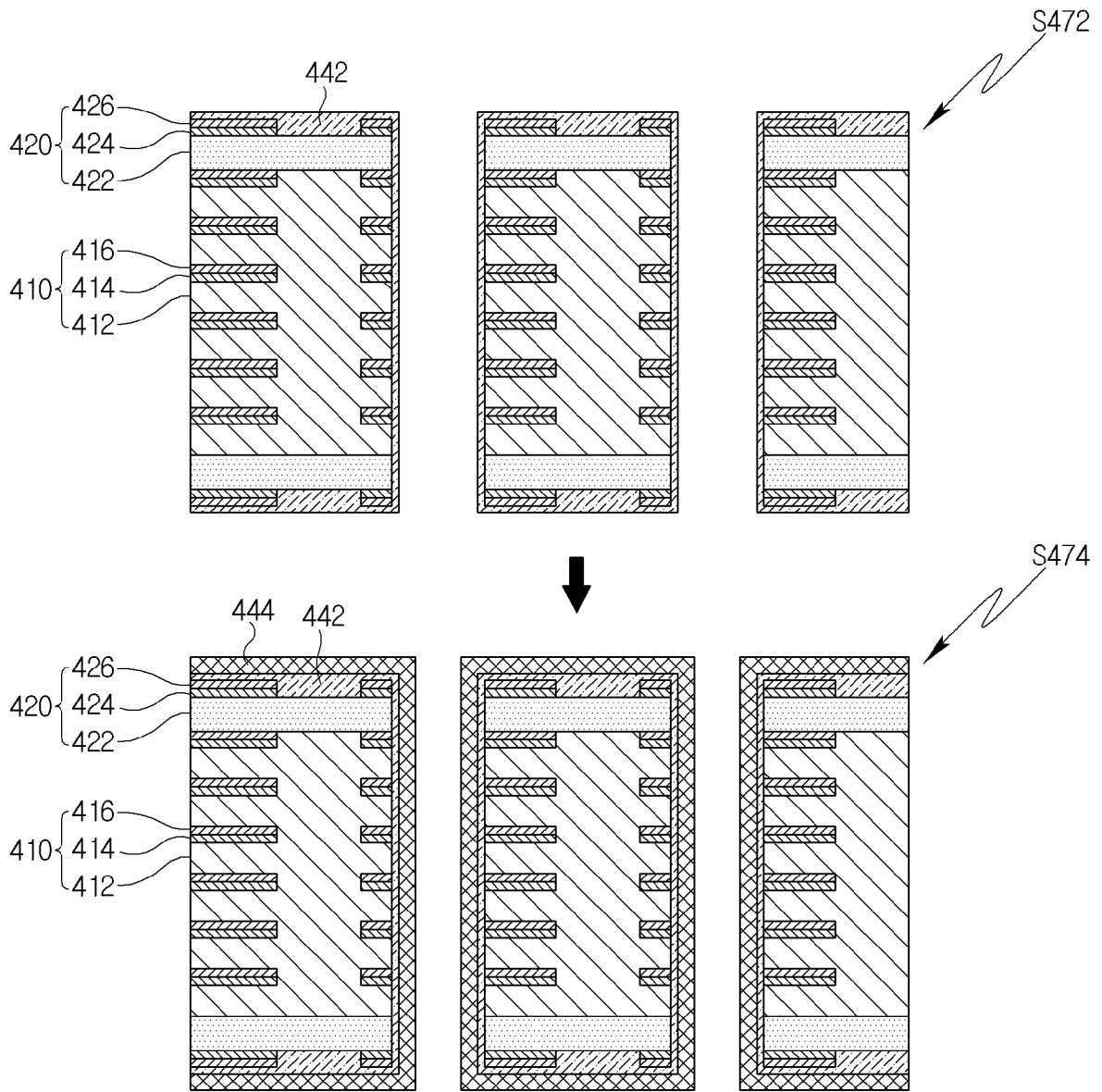
[도21]



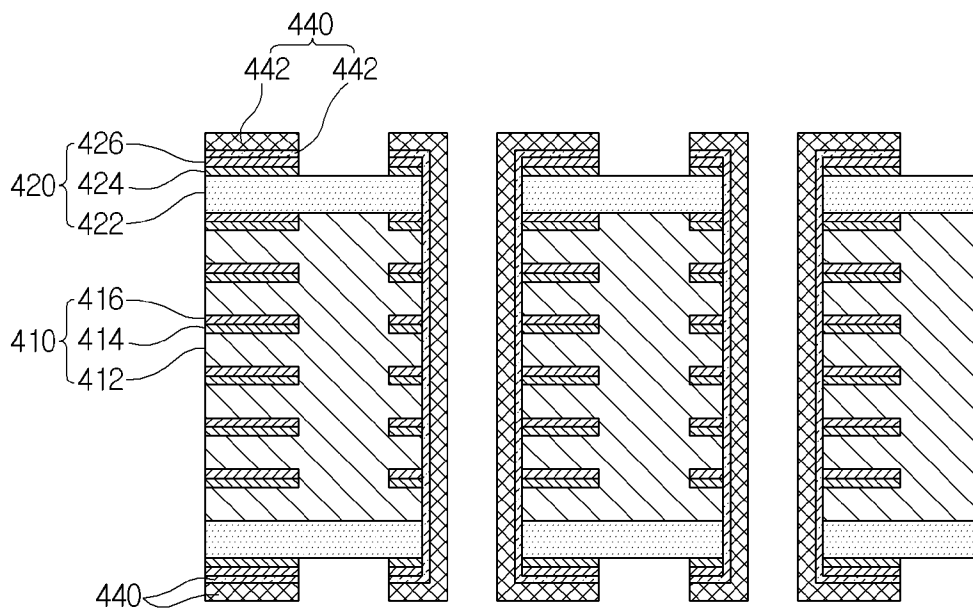
[도22]



[도23]



[도24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2017/009451**A. CLASSIFICATION OF SUBJECT MATTER*****H05K 3/46(2006.01)i, H05K 1/02(2006.01)i, H05K 1/03(2006.01)i, H05K 3/32(2006.01)i, H05K 3/42(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K 3/46; H05K 7/20; H02G 3/16; H05K 1/02; H05K 1/03; H05K 3/32; H05K 3/42

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as aboveElectronic data base consulted during the international search (name of data base and, where practicable, search terms used)
eKOMPASS (KIPO internal) & Keywords: base, adhesion, sheet, film, lamination, stack, substrate, board**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-174260 A (FUJIKURA LTD.) 20 June 2003 See paragraphs [0018]-[0019] and figure 1.	1-4,10,13-19,30-31
Y		5-9,11-12,20-29
Y	KR 10-2015-0047760 A (AMOGREENTECH CO., LTD.) 06 May 2015 See paragraphs [0026]-[0027] and figure 1.	5,26
Y	JP 11-261242 A (HITACHI CHEM. CO., LTD.) 24 September 1999 See paragraphs [0037]-[0038] and figure 1.	6-9,11-12,20-29
A	KR 10-2015-0062059 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 05 June 2015 See paragraphs [0026]-[0037] and figure 1.	1-31
A	KR 10-2008-0053911 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 16 June 2008 See claims 1-16 and figure 1.	1-31



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

10 JANUARY 2018 (10.01.2018)

Date of mailing of the international search report

10 JANUARY 2018 (10.01.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/009451

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 2003-174260 A	20/06/2003	NONE	
KR 10-2015-0047760 A	06/05/2015	NONE	
JP 11-261242 A	24/09/1999	JP 4035883 B2	23/01/2008
KR 10-2015-0062059 A	05/06/2015	NONE	
KR 10-2008-0053911 A	16/06/2008	CN 101044806 A	26/09/2007
		CN 101044806 B	25/01/2012
		JP 2007-109697 A	26/04/2007
		JP 2007-109727 A	26/04/2007
		JP 5077800 B2	21/11/2012
		JP 5077801 B2	21/11/2012
		KR 10-1281898 B1	03/07/2013
		TW 200740333 A	16/10/2007
		TW 1412313 B	11/10/2013
		WO 2007-043438 A1	19/04/2007

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H05K 3/46(2006.01)i, H05K 1/02(2006.01)i, H05K 1/03(2006.01)i, H05K 3/32(2006.01)i, H05K 3/42(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H05K 3/46; H05K 7/20; H02G 3/16; H05K 1/02; H05K 1/03; H05K 3/32; H05K 3/42

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 베이스, 접착, 시트, 필름, 적층, 스택, 기관, 보드

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	JP 2003-174260 A (FUJIKURA LTD.) 2003.06.20 단락 [0018]-[0019] 및 도면 1 참조.	1-4, 10, 13-19, 30-31
Y		5-9, 11-12, 20-29
Y	KR 10-2015-0047760 A (주식회사 아모그린텍) 2015.05.06 단락 [0026]-[0027] 및 도면 1 참조.	5, 26
Y	JP 11-261242 A (HITACHI CHEM CO., LTD.) 1999.09.24 단락 [0037]-[0038] 및 도면 1 참조.	6-9, 11-12, 20-29
A	KR 10-2015-0062059 A (삼성전기주식회사) 2015.06.05 단락 [0026]-[0037] 및 도면 1 참조.	1-31
A	KR 10-2008-0053911 A (스미토모덴키고교가부시킴이샤) 2008.06.16 청구항 1-16 및 도면 1 참조.	1-31

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2018년 01월 10일 (10.01.2018)

국제조사보고서 발송일

2018년 01월 10일 (10.01.2018)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

김연정

전화번호 +82-42-481-3325



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2003-174260 A	2003/06/20	없음	
KR 10-2015-0047760 A	2015/05/06	없음	
JP 11-261242 A	1999/09/24	JP 4035883 B2	2008/01/23
KR 10-2015-0062059 A	2015/06/05	없음	
KR 10-2008-0053911 A	2008/06/16	CN 101044806 A CN 101044806 B JP 2007-109697 A JP 2007-109727 A JP 5077800 B2 JP 5077801 B2 KR 10-1281898 B1 TW 200740333 A TW 1412313 B WO 2007-043438 A1	2007/09/26 2012/01/25 2007/04/26 2007/04/26 2012/11/21 2012/11/21 2013/07/03 2007/10/16 2013/10/11 2007/04/19