



(12) 发明专利申请

(10) 申请公布号 CN 116783684 A

(43) 申请公布日 2023. 09. 19

(21) 申请号 202280010534.5

(22) 申请日 2022.01.18

(30) 优先权数据

2021-013785 2021.01.29 JP

(85) PCT国际申请进入国家阶段日

2023.07.18

(86) PCT国际申请的申请数据

PCT/JP2022/001520 2022.01.18

(87) PCT国际申请的公布数据

W02022/163425 JA 2022.08.04

(71) 申请人 东京毅力科创株式会社

地址 日本东京

(72) 发明人 松原义久 堤义弘 山下阳平

(74) 专利代理机构 北京品源专利代理有限公司
11332

专利代理师 吕琳 朴秀玉

(51) Int.Cl.

H01L 21/02 (2006.01)

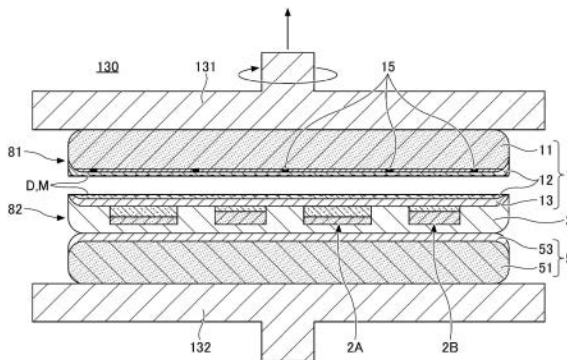
权利要求书2页 说明书11页 附图21页

(54) 发明名称

附带芯片的基板的制造方法及基板处理装置

(57) 摘要

一种附带芯片的基板的制造方法,包括以下的(A)~(B)。(A)准备叠层基板,该叠层基板包括多个芯片、暂时地接合有多个所述芯片的第一基板、以及经由多个所述芯片接合到所述第一基板的第二基板。(B)为了将接合到所述第一基板和所述第二基板的多个所述芯片接合到第三基板的包含器件层的一个面,将多个所述芯片从所述第一基板分离。与所述芯片分离的所述第一基板包括用于所述芯片与所述第一基板接合时的位置对准、或接合后的位置偏移的测定的对准标记。



1. 一种附带芯片的基板的制造方法,具有:

准备叠层基板,该叠层基板包括多个芯片、暂时地接合有多个所述芯片的第一基板、以及经由多个所述芯片接合到所述第一基板的第二基板;以及

为了将接合到所述第一基板和所述第二基板的多个所述芯片接合到第三基板的包含器件层的一个面,将多个所述芯片从所述第一基板分离,

其中,与所述芯片分离的所述第一基板包括用于所述第一基板与所述芯片接合时的位置对准、或接合后的位置偏移的测定的对准标记。

2. 根据权利要求1所述的附带芯片的基板的制造方法,其中,

多个所述芯片与所述第一基板的分离包括:

在预定沿厚度方向对所述第一基板进行分割的分割面利用激光光束形成多个改性层;以及

以多个所述改性层为起点对所述第一基板进行分割。

3. 根据权利要求2所述的附带芯片的基板的制造方法,其中,

所述第一基板包括硅晶圆、以及在所述硅晶圆与所述芯片之间对所述激光光束进行吸收的吸收层,

所述激光光束透射所述硅晶圆,并在所述吸收层形成所述改性层。

4. 根据权利要求3所述的附带芯片的基板的制造方法,其中,

所述对准标记形成在所述硅晶圆与所述吸收层之间。

5. 根据权利要求4所述的附带芯片的基板的制造方法,其中,

所述激光光束透射所述硅晶圆和所述对准标记,并在所述吸收层形成所述改性层。

6. 根据权利要求2至5中任一项所述的附带芯片的基板的制造方法,其中,

所述对准标记使所述激光光束透射,并对波长与所述激光光束不同的红外线进行吸收。

7. 根据权利要求6所述的附带芯片的基板的制造方法,其中,

所述对准标记包括Ge膜、SiGe膜、金属硅化物膜、或蓝色AlN膜。

8. 根据权利要求6或7所述的附带芯片的基板的制造方法,其中,

所述激光光束的波长为8800nm~11000nm。

9. 根据权利要求6至8中任一项所述的附带芯片的基板的制造方法,其中,

所述红外线的波长为1000nm~2000nm。

10. 根据权利要求1至9中任一项所述的附带芯片的基板的制造方法,还包括:

针对与所述芯片分离的所述第一基板,接合除了所述芯片以外的另外的芯片。

11. 一种基板处理装置,具备:

输送部,对叠层基板进行输送,该叠层基板包括多个芯片、暂时地接合有多个所述芯片的第一基板、以及经由多个所述芯片接合到所述第一基板的第二基板;

激光加工部,在预定沿厚度方向对所述第一基板进行分割的分割面利用激光光束形成多个改性层;以及

分割部,以多个所述改性层为起点对所述第一基板进行分割,

其中,所述第一基板包括用于所述第一基板与所述芯片接合时的位置对准、或接合后的位置偏移的测定的对准标记,

所述激光加工部在所述对准标记与所述芯片之间的所述分割面,形成多个所述改性层。

12. 根据权利要求11所述的基板处理装置,其中,

所述第一基板包括硅晶圆、以及在所述硅晶圆与所述芯片之间对所述激光光束进行吸收的吸收层,

所述激光光束透射所述硅晶圆,并在所述吸收层形成所述改性层。

13. 根据权利要求12所述的基板处理装置,其中,

所述对准标记形成在所述硅晶圆与所述吸收层之间,

所述激光光束透射所述硅晶圆和所述对准标记,并在所述吸收层形成所述改性层。

附带芯片的基板的制造方法及基板处理装置

技术领域

[0001] 本公开涉及一种附带芯片的基板的制造方法及基板处理装置。

背景技术

[0002] 在专利文献1的图20中,图示出晶圆上芯片(chip-on-wafer)的制造工序。在该制造工序中,针对形成有多个第二存储器芯片的基底晶圆逐一地接合被单片化的第一存储器芯片。

[0003] <现有技术文献>

[0004] <专利文献>

[0005] 专利文献1:日本特开2015-46569号公报

发明内容

[0006] <本发明要解决的问题>

[0007] 本公开的一个方面提供一种技术,其对于芯片与基板接合时的位置对准、或接合后的位置偏移的测定的对准标记进行重复使用。

[0008] <用于解决问题的手段>

[0009] 根据本公开的一个方面的附带芯片的基板的制造方法包括以下的(A)~(B)。(A)准备叠层基板,该叠层基板包括多个芯片、暂时地接合有多个所述芯片的第一基板、以及经由多个所述芯片接合到所述第一基板的第二基板。(B)为了将接合到所述第一基板和所述第二基板的多个所述芯片接合到第三基板的包含器件层的一个面,将多个所述芯片从所述第一基板分离。与所述芯片分离的所述第一基板包括用于所述芯片与所述第一基板接合时的位置对准、或接合后的位置偏移的测定的对准标记。

[0010] <发明的效果>

[0011] 根据本公开的一个方面,能够对对准标记进行重复使用。

附图说明

[0012] 图1是示出根据一个实施方式的附带芯片的基板的制造方法的流程图。

[0013] 图2是示出图1的S1的细节的流程图。

[0014] 图3是示出图1的S6的细节的流程图。

[0015] 图4是示出图1的S1的中途的状态的剖视图。

[0016] 图5是示出图1的S1的完成时的状态的剖视图。

[0017] 图6是示出图1的S2的完成时的状态的剖视图。

[0018] 图7是示出图1的S3的完成时的状态的剖视图。

[0019] 图8是示出图1的S4的中途的状态的剖视图。

[0020] 图9是示出图1的S4的完成时的状态的剖视图。

[0021] 图10是示出图1的S5的完成时的状态的剖视图。

- [0022] 图11是示出图1的S6中包含的图3的S61的完成时的状态的剖视图。
- [0023] 图12是示出图1的S6中包含的图3的S62的完成时的状态的剖视图。
- [0024] 图13是示出图1的S6中包含的图3的S63的完成时的状态的剖视图。
- [0025] 图14是示出图1的S7的完成时的状态的剖视图。
- [0026] 图15A是示出Ge膜的形成方法的第1步骤的一个示例的剖视图。
- [0027] 图15B是示出Ge膜的形成方法的第2步骤的一个示例的剖视图。
- [0028] 图15C是示出Ge膜的形成方法的第3步骤的一个示例的剖视图。
- [0029] 图15D是示出Ge膜的形成方法的第4步骤的一个示例的剖视图。
- [0030] 图15E是示出Ge膜的形成方法的第5步骤的一个示例的剖视图。
- [0031] 图15F是示出Ge膜的形成方法的第6步骤的一个示例的剖视图。
- [0032] 图16是示出SiGe膜的透射率的一个示例的图。
- [0033] 图17A是示出金属硅化物膜的形成方法的第1步骤的一个示例的剖视图。图17B是示出金属硅化物膜的形成方法的第2步骤的一个示例的剖视图。图17C是示出金属硅化物膜的形成方法的第3步骤的一个示例的剖视图。图17D是示出金属硅化物膜的形成方法的第4步骤的一个示例的剖视图。图17E是示出金属硅化物膜的形成方法的第5步骤的一个示例的剖视图。图17F是示出金属硅化物膜的形成方法的第6步骤的一个示例的剖视图。
- [0034] 图17G是示出金属硅化物膜的形成方法的第7步骤的一个示例的剖视图。
- [0035] 图18是示出金属硅化物膜的吸收率的一个示例的图。
- [0036] 图19A是示出AlN膜的形成方法的第1步骤的一个示例的剖视图。
- [0037] 图19B是示出AlN膜的形成方法的第2步骤的一个示例的剖视图。
- [0038] 图19C是示出AlN膜的形成方法的第3步骤的一个示例的剖视图。
- [0039] 图19D是示出AlN膜的形成方法的第4步骤的一个示例的剖视图。
- [0040] 图19E是示出AlN膜的形成方法的第5步骤的一个示例的剖视图。
- [0041] 图19F是示出AlN膜的形成方法的第6步骤的一个示例的剖视图。
- [0042] 图19G是示出AlN膜的形成方法的第7步骤的一个示例的剖视图。
- [0043] 图20是示出AlN膜的透射率的一个示例的图。
- [0044] 图21是示出根据一个实施方式的基板处理装置的平面图。

具体实施方式

[0045] 以下,参照附图对本公开的实施方式进行说明。需要说明的是,在各附图中针对相同或对应的构成标注相同的符号,并且有时省略说明。

[0046] 附带芯片的基板的制造方法例如具有图1所示的S1~S7。图1的S1例如具有图2所示的S11~S14。另外,图1所示的S6例如具有图3所示的S61~S63。

[0047] 首先,在图1的S1中,如图4和图5所示,将第一基板1与芯片2A、2B接合。在包含在图1的S1中的图2的S11中,准备第一基板1和芯片2A、2B。

[0048] 第一基板1例如具有硅晶圆11、吸收层12、以及接合层13。需要说明的是,吸收层12也可以如后所述兼作接合层13,第一基板1只要具有硅晶圆11和吸收层12即可。可以使用化合物半导体晶圆来代替硅晶圆11。关于化合物半导体晶圆,并无特别限定,例如是GaAs晶圆、SiC晶圆、GaN晶圆、InP晶圆、或AlN晶圆。

[0049] 吸收层12布置在硅晶圆11与芯片2A、2B之间。如图11所示,激光光束LB2透射硅晶圆11,并在吸收层12被吸收,对此将在后面详细说明。由于激光光束LB2在吸收层12被吸收,未触碰到芯片2A、2B,因此能够对芯片2A、2B的破损进行抑制。吸收层12例如是氧化硅层,并且通过热氧化法、或CVD(Chemical Vapor Depositon:化学气相沉积)法等形成。

[0050] 需要说明的是,吸收层12只要能够以对芯片2A、2B的破损进行抑制的程度来吸收激光光束LB2即可,可以是氮化硅层、或碳氮化硅层等。氮化硅层通过热氮化法、或CVD法等形成。碳氮化硅层通过CVD法等形成。

[0051] 如图4所示,接合层13布置在吸收层12与芯片2A、2B之间,并与芯片2A、2B接触。接合层13例如是氧化硅层等绝缘层。接合层13可以是与吸收层12不同的材质,也可以是相同的材质。在后者的情况下,吸收层12也可以兼作接合层13。

[0052] 第一基板1包括对准标记15。对准标记15用于第一基板1与芯片2A、2B接合时的位置对准、或接合后的位置偏移的测定。对准标记15可以用于位置对准和位置偏移的测定两者。接合后的位置偏移的测定结果例如用于下次以后的第一基板1与芯片接合时的位置对准。另外,接合后的位置偏移的测定结果可以用于不良品的判别等质量管理。

[0053] 如图12所示,对准标记15形成在硅晶圆11与吸收层12之间,并且以分割面D为基准形成在与芯片2A、2B相反的一侧。通过在分割面D对第一基板1进行分割,从而能够将硅晶圆11与芯片2A、2B分离。与芯片2A、2B分离的硅晶圆11附带有对准标记15。因此,在对硅晶圆11进行重复使用时,无需再次形成对准标记15即可,能够对对准标记15进行重复使用。

[0054] 对准标记15对在对准标记15的摄像中使用的红外线进行吸收。红外线照相机通过对透射硅晶圆11的红外线进行接收,从而对对准标记15进行摄像。用于摄像的红外线的波长与激光光束LB2的波长不同,例如为1000nm~2000nm。对准标记15针对在对准标记15的摄像中使用的红外线的吸收率例如为45%以上100%以下,优选为50%以上100%以下,更优选为60%以上100%以下。

[0055] 如图11所示,对准标记15使激光光束LB2透射。激光光束LB2透射硅晶圆11和对准标记15,并在吸收层12形成改性层M。通过由吸收层12对激光光束LB2进行吸收,从而形成改性层M。在分割面D形成有多个改性层M。以多个改性层M为起点进行分割。激光光束LB2的波长例如为8800nm~11000nm。对准标记15针对激光光束LB2的透射率例如为45%以上100%以下,优选为50%以上100%以下,更优选为60%以上100%以下。

[0056] 如上所述,对准标记15由对用于对准标记15的摄像的红外线进行吸收且使激光光束LB2透射的材料形成。具体而言,例如,对准标记15包括Ge膜、SiGe膜、金属硅化物、或AlN膜。Ge膜等与SiO₂膜和金属膜不同,对摄像用的红外线进行吸收,并且使激光光束LB2透射。顺便说一下,SiO₂膜会使摄像用的红外线透射,并且会对激光光束LB2进行吸收。另外,金属膜虽然能够对摄像用的红外线进行吸收,但是也会对激光光束LB2进行吸收。关于对准标记15的形成方法,将在后面说明。

[0057] 芯片2A具有硅晶圆21A和器件层22A。器件层22A形成在硅晶圆21A的表面上。器件层22A包括半导体元件、电路、或端子等。在形成器件层22A之后,硅晶圆21A被单片化为多个芯片2A。

[0058] 与芯片2A类似,芯片2B具有硅晶圆21B和器件层22B。器件层22B具有与器件层22A不同的功能,并且芯片2A与芯片2B具有不同的厚度。在形成器件层22B之后,硅晶圆21B被单

片化为多个芯片2B。

[0059] 在包含在图1的S1中的图2的S12中,利用等离子体等对第一基板1的接合面14进行表面改性。具体而言,切断接合面14的 SiO_2 的键合,形成Si的悬空键,使接合面14的亲水化成为可能。

[0060] 例如在减压气氛下作为处理气体的氧气被激发而被等离子化,并被离子化。氧离子被照射到接合面14上,接合面14被改性。处理气体不限于氧气,例如也可以是氮气等。

[0061] 在上述S12中,不仅可以对第一基板1的接合面14进行表面改性,而且也可以对芯片2A、2B的接合面24A、24B进行表面改性。第一基板1的接合面14和芯片2A、2B的接合面24A、24B中的至少一方被表面改性。

[0062] 在包含在图1的S1中的图2的S13中,使第一基板1的接合面14亲水化。例如,利用旋转卡盘对第一基板1进行保持,向与旋转卡盘一起旋转的第一基板1的接合面14供给DIW(去离子水)等纯水。在接合面14的Si的悬空键上附着OH基,使接合面14亲水化。

[0063] 在上述S13中,不仅可以使第一基板1的接合面14亲水化,而且也可以使芯片2A、2B的接合面24A、24B亲水化。第一基板1的接合面14和芯片2A、2B的接合面24A、24B中的至少一方被亲水化。

[0064] 在包含在图1的S1中的图2的S14中,将芯片2A、2B逐一地暂时地接合到第一基板1的接合面14。芯片2A、2B在使器件层22A、22B朝向第一基板1的状态下被接合到第一基板1。

[0065] 芯片2A、2B和第一基板1通过范德华力(分子间力)和OH基彼此的氢键等被接合。然后,为了提高接合强度,也可以实施加热处理。通过加热处理,产生脱水反应。由于不使用液体的粘接剂而将固体彼此直接贴合,因此能够防止因粘接剂的变形等引起的位置偏移、以及因粘接剂的厚度不均等引起的倾斜的发生。

[0066] 另一方面,在上述专利文献1中,与本公开的技术不同,并未经历将芯片2A、2B暂时地接合到第一基板1的步骤,而是将芯片2A、2B永久地接合到后述的第三基板6。因此,在接合时,同时要求对气泡或异物的侵入进行抑制、以及高精度地实施位置控制这两者。

[0067] 如上述专利文献1所示,在将芯片2A、2B逐一地接合到第三基板6的情况下,为了对接合时的气泡的侵入进行抑制,只要使芯片2A、2B逐一地变形即可。芯片2A、2B的接合面24A、24B变形为向下凸出的曲面,从中心向周缘逐渐地与第三基板6接合,最终返回平坦面。

[0068] 使芯片2A、2B的接合面24A、24B变形为向下凸出的曲面包括:固定芯片2A、2B各自的周缘,并按下芯片2A、2B各自的中心。但是,由于芯片2A、2B各自的尺寸较小,因此固定部位与按下部位之间的间隔较窄。因此,难以使芯片2A、2B逐一地变形。

[0069] 根据本实施方式,芯片2A、2B暂时地接合到第一基板1,然后从第一基板1分离。因此,即使在芯片2A、2B与第一基板1接合时气泡侵入也不会成为问题。因此,在上述S14中,能够将芯片2A、2B的接合面24A、24B保持平坦面不变地接合到第一基板1的接合面14。由于不使芯片2A、2B变形,因此能够提高芯片2A、2B的位置控制的精度,并能够将芯片2A、2B准确地放置到目标位置。

[0070] 另外,根据本实施方式,芯片2A、2B暂时地接合到第一基板1,然后从第一基板1分离。因此,即使在芯片2A、2B与第一基板1接合时微粒侵入也不会成为问题。因此,第一基板1的接合面14和芯片2A、2B的接合面24A、24B也可以被污染到不会对接合造成障碍的程度。所要求的清洁度较低即可。

[0071] 接着,在图1的S2中,如图6所示,使多个芯片2A、2B薄型化,并使厚度均匀化。在图6中,双点划线表示S2之前的状态,实线表示S2完成时的状态。芯片2A、2B之中的硅晶圆21A、21B被薄型化,器件层22A、22B未被薄型化。薄型化包括磨削加工或激光加工。

[0072] 接着,在图1的S3中,如图7所示,在芯片2A、2B的表面形成接合层3。与第一基板1的接合层13同样,接合层3是氧化硅层等绝缘层,并通过CVD法等形式形成。芯片2A、2B彼此隔开间隔地布置,由于接合层3的基底面具有凹凸,因此接合层3的表面也具有凹凸。

[0073] 接着,在图1的S4中,如图8和图9所示,使接合层3的表面平坦化。由于接合层3是氧化硅层等,并具有较高的硬度,因此CMP (Chemical Mechanical Polishing:化学机械抛光)等研磨在平坦化上需要时间。

[0074] 因此,首先,如图8所示,对接合层3的凸部31照射激光光束LB1。凸部31对激光光束LB1进行吸收,从固相状态变化为气相而飞散,或者以固相的状态飞散。需要说明的是,激光光束LB1也可以照射到接合层3的凹部32。如果凹部32的照射强度低于凸部31的照射强度,则能够使接合层3的表面平坦化。

[0075] 激光光束LB1的照射点通过检流计扫描仪或XY θ 台而被移动。检流计扫描仪使激光光束LB1移动。XY θ 台使第一基板1沿水平方向(X轴方向和Y轴方向)移动,并使其绕铅直轴旋转。可以使用XYZ θ 台来代替XY θ 台。

[0076] 接着,如图9所示,通过CMP等进一步使接合层3的表面平坦化。由于在CMP之前已经将凸部31选择性地去除,因此能够减少在CMP之后残留在接合层3的表面上的波纹。

[0077] 接着,在图1的S5中,如图10所示,将芯片2A、2B与第二基板5接合。第二基板5与接合层3的平坦化的表面接触,并经由接合层3与芯片2A、2B接合。

[0078] 第二基板5例如具有硅晶圆51和接合层53。与第一基板1的接合层13同样,接合层53是氧化硅层等绝缘层,并通过CVD法等形式形成。

[0079] 也可以在接合前对第二基板5的接合面54和接合层3的接合面34中的至少一方实施表面改性和亲水化。第二基板5与接合层3通过范德华力(分子间力)和OH基彼此的氢键等被接合。由于不使用液体粘接剂而将固体彼此直接贴合,因此能够防止因粘接剂的变形等引起的位置偏移。另外,能够防止因粘接剂的厚度不均等引起的倾斜的发生。

[0080] 第二基板5使其接合面54朝下,并经由接合层3接合到第一基板1。换言之,基板被彼此贴合。此时,为了防止气泡的侵入,第二基板5的接合面54被变形为向下凸出的曲面,从中心向周缘逐渐被接合,并最终返回平坦面。

[0081] 第二基板5的变形可以通过固定第二基板5的周缘并按下第二基板5的中心来实现。在使第二基板5变形的情况下,与使芯片2A、2B逐一地变形的情况相比,由于固定部位与按下部位之间的间隔较宽,因此变形较容易。变形较容易的原因在于基板彼此的贴合。

[0082] 需要说明的是,第二基板5和第一基板1的布置也可以相反,第二基板5可以布置在第一基板1的下方,第二基板5的接合面54也可以向上。在此情况下,为了防止气泡的侵入,第二基板5的接合面54被变形为向上凸出的曲面,从中心向周缘逐渐接合,并最终返回平坦面。

[0083] 需要说明的是,在第二基板5与第一基板1的接合中,为了从中心向周缘逐渐实施,最初使第二基板5弯曲变形,但也可以最初使第一基板1弯曲变形。在此情况下,基板彼此被贴合。但是,从保护芯片2A、2B的观点出发,优选将第一基板1保持平坦,并将芯片2A、2B保持

平坦。

[0084] 接着,在图1的S6中,如图11、图12以及图13所示,将芯片2A、2B从第一基板1分离。在包含在图1的S6中的图3的S61中,如图11所示,在预定沿厚度方向对第一基板1进行分割的分割面D,利用激光光束LB2形成多个改性层M。改性层M形成为点状,例如形成在聚光点或比聚光点更靠上方处。

[0085] 激光光束LB2通过第一基板1的硅晶圆11,并在第一基板1的吸收层12形成改性层M。吸收层12布置在硅晶圆11与芯片2A、2B之间,并对激光光束LB2进行吸收。由于激光光束LB2几乎未触碰到芯片2A、2B,因此能够对芯片2A、2B的破损进行抑制。

[0086] 激光光束LB2为了透射硅晶圆11和对准标记15并被吸收层12吸收,具有例如8800nm~11000nm的波长。激光光束LB2的光源例如是CO₂激光。CO₂激光的波长约为9300nm。激光光束LB2被进行脉冲振荡。

[0087] 改性层M的形成位置通过检流计扫描仪或XYθ台而被移动。检流计扫描仪使激光光束LB2移动。XYθ台使第一基板1沿水平方向(X轴方向和Y轴方向)移动,并使其绕铅直轴旋转。可以使用XYZθ台来代替XYθ台。

[0088] 改性层M在第一基板1的周向和径向上隔开间隔地形成有多个。在形成改性层M时,还形成将改性层M彼此连接的裂纹CR。

[0089] 在包含在图1的S6中的图3的S62中,如图12所示,以改性层M为起点对第一基板1进行分割。首先,上卡盘131对第一基板1进行保持,下卡盘132对第二基板5进行保持。但是,第一基板1和第二基板5的布置也可以上下颠倒,上卡盘131可以对第二基板5进行保持,而下卡盘132可以对第一基板1进行保持。接着,当上卡盘131相对于下卡盘132上升时,以改性层M为起点裂纹CR呈面状扩展,第一基板1在分割面D被分割。

[0090] 在上述S62中,也可以在上卡盘131上升的同时,实施使上卡盘131绕铅直轴的旋转。可以在分割面D将第一基板1拧断。需要说明的是,也可以实施下卡盘132的下降来代替上卡盘131的上升,或者除了上卡盘131的上升以外还实施下卡盘132的下降。另外,也可以实施使下卡盘132绕铅直轴的旋转。

[0091] 在包含在图1的S6中的图3的S63中,如图13所示,通过CMP等将附着在芯片2A、2B上的第一基板1的残留物16去除。残留物16包括吸收层12的一部分和接合层13。在去除残留物16之后,芯片2A、2B的器件层22A、22B再次暴露。器件层22A和22B例如是半导体存储器。

[0092] 接着,在图1的S7中,如图14所示,在将芯片2A、2B接合到第二基板5的状态下,将芯片2A、2B接合到第三基板6的包含器件层62的一个面64。第三基板6包括硅晶圆61和器件层62。

[0093] 器件层62形成在硅晶圆61的表面上。器件层62包括半导体元件、电路、或端子等,并且与芯片2A、2B的器件层22A、22B电连接。器件层62例如是半导体存储器的外围电路(也称为“外围”)或半导体存储器的输入输出电路(也称为“IO”)。

[0094] 也可以在接合前对第三基板6的接合面64和芯片2A、2B的接合面24A、24B中的至少一方实施表面改性和亲水化。第三基板6与芯片2A、2B通过范德华力(分子间力)和OH基彼此的氢键等被接合。由于不使用液体的粘接剂而将固体彼此直接粘合,因此能够防止因粘接剂的变形等引起的位置偏移。另外,能够防止因粘接剂的厚度不均等而引起的倾斜的发生。

[0095] 第三基板6使其接合面64朝下,并经由芯片2A、2B与第二基板5接合。换言之,基板

彼此被贴合。此时,为了防止气泡的侵入,第三基板6的接合面64变形为向下凸出的曲面,从中心向周缘逐渐被接合,并最终返回平坦面。

[0096] 第三基板6的变形可以通过固定第三基板6的周缘并按下第三基板6的中心来实现。在使第三基板6变形的情况下,与使芯片2A、2B逐一地变形的情况相比,由于固定部位与按下部位的间隔较宽,因此变形较容易。变形较容易的原因在于基板彼此的贴合。

[0097] 需要说明的是,第三基板6和第二基板5的布置也可以相反,第三基板6可以布置在第二基板5的下方,第三基板6的接合面64可以向上。在此情况下,为了防止气泡的侵入,第三基板6的接合面64变形为向上凸出的曲面,从中心向周缘逐渐接合,并最终返回平坦面。在此情况下,基板彼此被贴合。

[0098] 需要说明的是,为了从中心向周缘逐渐实施第三基板6与第二基板5的接合,最初使第三基板6弯曲变形,但也可以最初使第二基板5弯曲变形。在此情况下,基板彼此也被贴合。

[0099] 通过上述S7,得到附带芯片的基板7。附带芯片的基板7包括第三基板6和多个芯片2A、2B。附带芯片的基板7还包括第二基板5。需要说明的是,第二基板5也可以从芯片2A、2B分离,附带芯片的基板7只要包括第三基板6和芯片2A、2B即可。

[0100] 如上所述,根据本实施方式,为了得到附带芯片的基板7,并非将多个芯片2A、2B逐一地接合到第三基板6的一个面,而是首先将其暂时地接合到第一基板1的一个面。由于在该阶段的气泡的侵入不会成为问题,因此能够在将芯片2A、2B的接合面24A、24B保持平坦面的状态下,将其接合到第一基板1的接合面14。由于无需强行使芯片2A、2B变形,因此能够提高芯片2A、2B的位置控制的精度,并能够将芯片2A、2B准确地放置到目标位置。

[0101] 然后,将接合到第一基板1的多个芯片2A、2B接合到第二基板5的与第一基板1的相对面。接着,将接合到第一基板1和第二基板5的多个芯片2A、2B从第一基板1分离。接着,在将从第一基板1分离的多个芯片2A、2B接合到第二基板5的状态下,将多个芯片2A、2B接合到第三基板6的包含器件层62的一个面64。

[0102] 此时,为了防止气泡的侵入,第三基板6的接合面64变形为向下凸出的曲面,从中心向周缘逐渐接合,并最终返回平坦面。使第三基板6变形比使芯片2A、2B逐一地变容易。其因为在于基板彼此的贴合。因此,与如上述专利文献1那样并未经历将芯片2A、2B暂时地接合到第一基板1的步骤,而是将芯片2A、2B永久地接合到第三基板6的情况相比,能够得到没有气泡的侵入且位置精度也良好的附带芯片的基板7。

[0103] 另外,根据本实施方式,在与芯片2A、2B分离的硅晶圆11上附带有对准标记15。因此,在对硅晶圆11进行重复使用时,无需再次形成对准标记15即可,能够对对准标记15进行重复使用。与芯片2A、2B分离的硅晶圆11与除了芯片2A、2B以外的另外的芯片接合。

[0104] 接着,参照图15A~图15F,对作为对准标记的Ge膜的形成方法进行说明。其形成方法包括第1步骤~第6步骤。在第1步骤中,如图15A所示,准备硅晶圆11。

[0105] 在第2步骤中,如图15B所示,对硅晶圆11的表面进行蚀刻,形成沟槽。关于沟槽的深度并无特别限定,例如为100nm。

[0106] 在第3步骤中,如图15C所示,在硅晶圆11的表面形成SiO₂膜17,并利用SiO₂膜17对沟槽进行填埋。SiO₂膜17例如使用TEOS(四乙氧基硅烷)通过CVD法形成。关于SiO₂膜17的膜厚并无特别限定,例如为100nm。

[0107] 在第4步骤中,如图15D所示,通过CMP等使SiO₂膜17平坦化,并使硅晶圆11的表面的一部分暴露。硅晶圆11的表面的其余部分被SiO₂膜17覆盖。关于残留的SiO₂膜17的膜厚并无特别限定,例如为100nm。

[0108] 在第5步骤中,如图15E所示,对硅晶圆11的暴露的表面进行蚀刻,在SiO₂膜17彼此之间形成沟槽。关于沟槽的深度并无特别限定,例如为100nm。

[0109] 在第6步骤中,如图15F所示,在硅晶圆11的沟槽的底面上使SiGe膜15A外延生长,在SiGe膜15A上使Ge膜15B外延生长。形成包括SiGe膜15A和Ge膜15B的对准标记。关于SiGe膜15A的膜厚并无特别限定,例如为20nm。关于Ge膜15B的膜厚并无特别限定,例如为80nm。

[0110] 表1示出膜厚为80nm的Ge膜的光学特性的一个示例。

[0111] [表1]

		Ge		
波长(nm)		反射率(%)	透射率(%)	吸收率(%)
[0112]	1000	40.0	0	59.0
	2000	37.0	62.0	0
	9300	36.6	63.0	0

[0113] 如表1所示,膜厚为80nm的Ge膜针对波长为1000nm的红外线的吸收率为59.0%,能够对用于摄像的红外线进行吸收。另外,膜厚为80nm的Ge膜针对波长为9300nm的激光光束的透射率为63.0%,能够使用于形成改性层的激光光束透射。

[0114] 接着,对作为对准标记的SiGe膜的形成方法进行说明。关于SiGe膜的形成方法,与图15A~图15F所示的Ge膜的形成方法相比,除了在第6步骤中使膜厚为100nm的SiGe膜15A外延生长后,不使Ge膜15B外延生长以外,其他相同。形成仅包括SiGe膜15A的对准标记。与对准标记包括SiGe膜15A和Ge膜15B的情况相比,其能够缩短工序。需要说明的是,SiGe膜15A的膜厚不限于100nm。

[0115] 图16示出膜厚为100nm的SiGe膜的光学特性的一个示例。在图16中,实线表示SiGe膜的光学特性,虚线表示裸硅的光学特性。膜厚为100nm的SiGe膜针对波长为9300nm的激光光束的透射率约为48%,能够使用于形成改性层的激光光束透射。

[0116] 接着,参照图17A~图17G,对作为对准标记的金属硅化物膜的形成方法进行说明。其形成方法包括第1步骤~第7步骤。由于图17A~图17D所示的第1步骤~第4步骤与图15A~图15D所示的第1步骤~第4步骤相同,因此省略说明。

[0117] 在第5步骤中,如图17E所示,在硅晶圆11的表面形成Ni膜18。Ni膜18不仅覆盖硅晶圆11的暴露的表面,还覆盖SiO₂膜17的表面。关于Ni膜18的膜厚并无特别限定,例如为

20nm。

[0118] 在第6步骤中,如图17F所示,对硅晶圆11进行加热,使硅晶圆11与Ni膜18反应,形成NiSi₂膜15C。关于硅晶圆11的加热温度并无特别限定,例如为500℃。

[0119] 在第7步骤中,如图17G所示,通过SPM等将Ni膜18去除,使NiSi₂膜15C暴露。SPM是含有硫酸和过氧化氢的水溶液。其混合比例如以质量比计为1:1:5(H₂SO₄:H₂O₂:H₂O=1:1:5)。通过SPM对Ni膜18进行蚀刻的时间例如为15分钟。

[0120] 形成包括NiSi₂膜15C的对准标记。需要说明的是,金属硅化物不限于NiSi₂,例如也可以是TiSi₂或CoSi。NiSi₂的膜厚例如为20nm~40nm。TiSi₂的膜厚例如为50nm~80nm。CoSi的膜厚例如为30nm~50nm。

[0121] 图18示出膜厚为210nm的TiSi₂膜的吸收率的一个示例。如图18所示,膜厚为210nm的TiSi₂膜针对波长为1000nm~2000nm的红外线的吸收率约为90%,能够对用于摄像的红外线进行吸收。另外,膜厚为210nm的TiSi₂膜针对波长为9300nm的激光光束的吸收率约为15%,能够使用于形成改性层的激光光束透射。

[0122] 需要说明的是,一般来说,膜厚越薄,吸收率越小,透射率越大。因此,厚度为50nm~80nm的TiSi₂膜针对波长为9300nm的激光光束的吸收率比大约15%更小,并且能够使用于形成改性层的激光光束透射。

[0123] 接着,参照图19A~图19G,对作为对准标记的AlN膜的形成方法进行说明。其形成方法包括第1步骤~第7步骤。由于图19A~图19E所示的第1步骤~第5步骤与图15A~图15E所示的第1步骤~第5步骤相同,因此省略说明。

[0124] 在第6步骤中,如图19F所示,在硅晶圆11的表面形成AlN膜15D,并利用AlN膜15D对沟槽进行填埋。AlN膜15D例如使用TMA(三甲基硅烷)通过ALD(Atomic Layer Deposition:原子层沉积)方法来形成。

[0125] 具体而言,反复实施依次供给等离子化的混合气体(包含Ar气体、H₂气体以及N₂气体的混合气体)、Ar气体、TMA气体、以及Ar气体的步骤,形成AlN膜。混合气体的混合比例如以体积比计为1:6:3(Ar:H₂:N₂=1:6:3)。通过供给等离子化的混合气体,从而在硅晶圆11的表面形成NH基。NH基与TMA气体反应,形成AlN膜。由于通过该方法形成的AlN膜呈蓝色,因此以下也称为蓝色AlN膜。蓝色AlN膜含有杂质,且呈蓝色。关于蓝色AlN膜的膜厚并无特别限定,例如为100nm。

[0126] 在第7步骤中,如图19G所示,通过CMP等使AlN膜15D平坦化,并使硅晶圆11的表面的一部分暴露。硅晶圆11的表面的其余部分被AlN膜15D覆盖。关于残留的AlN膜15D的膜厚并无特别限定,例如为100nm。形成包括AlN膜15D的对准标记。

[0127] 图20示出膜厚为100nm的蓝色AlN膜的透射率的一个示例。膜厚为100nm的蓝色AlN膜针对波长为1000nm的红外线的透射率约为60%,能够对用于摄像的红外线进行吸收。与通常的AlN膜相比,蓝色AlN膜针对波长为1000nm的红外线的透射率较低,较适合作为对准标记。

[0128] 接着,参照图21等,对实施图3的S61和S62的基板处理装置100进行说明。在图21中,X轴方向、Y轴方向以及Z轴方向是相互垂直的方向,X轴方向和Y轴方向是水平方向,Z轴方向是铅直方向。基板处理装置100具有搬入搬出部101、输送部110、激光加工部120、分割部130、以及控制部140。

[0129] 搬入搬出部101具有用于放置盒C的载置部102。盒C在铅直方向上隔开间隔地收容多片图10等所示的叠层基板8。叠层基板8包括多个芯片2A、2B、第一基板1、以及第二基板5。如图12所示,叠层基板8在分割面D处被分割为第一分割体81和第二分割体82。然后,第一分割体81和第二分割体82分别被收容在盒C中。第一分割体81包括硅晶圆11,并在被搬出到基板处理装置100的外部后,能够作为新的第一基板1被重复使用。为了将硅晶圆11作为第一基板1重复使用,也可以在硅晶圆11的表面再次形成吸收层12等。另一方面,第二分割体82包括芯片2A、2B,并在被搬出到基板处理装置100的外部后,被提供给图3的S63和图1的S7等。需要说明的是,载置部102的数量和盒C的数量不限于图21所示的数量。

[0130] 输送部110布置在搬入搬出部101、激光加工部120以及分割部130的旁边,并对其输送叠层基板8等。输送部110具有对叠层基板8等进行保持的保持机构。保持机构能够在水平方向(X轴方向和Y轴方向的两个方向)和铅直方向上移动,并且能够以铅直轴为中心进行旋转。

[0131] 如图11所示,激光加工部120在预定沿厚度方向对第一基板1进行分割的分割面D利用激光光束LB2形成多个改性层M。改性层M形成为点状,例如形成在聚光点或聚光点的上方。激光加工部120例如包括对第一基板1进行保持的台121、以及对由台121所保持的第一基板1照射激光光束LB2的光学系统122。台121例如是XY θ 台或XYZ θ 台。光学系统122例如包括聚光透镜。聚光透镜使激光光束LB2朝向第一基板1聚光。光学系统122还可以包括检流计扫描仪。

[0132] 如图12所示,分割部130以改性层M为起点对第一基板1进行分割。分割部130例如包括上卡盘131和下卡盘132。上卡盘131对第一基板1进行保持,下卡盘132对第二基板5进行保持。但是,第一基板1和第二基板5的布置也可以上下颠倒。接着,当上卡盘131相对于下卡盘132上升时,裂纹CR以改性层M为起点呈面状扩展,第一基板1在分割面D处被分割。换言之,叠层基板8在分割面D处被分割为第一分割体81和第二分割体82。也可以在上卡盘131上升的同时,实施上卡盘131绕铅直轴的旋转。可以在分割面D处将第一基板1拧断。

[0133] 控制部140例如是计算机,并且如图21所示,具备CPU(Central Processing Unit)141和存储器等存储介质142。在存储介质142中,存储有对在基板处理装置100中执行的各种处理进行控制的程序。控制部140通过使CPU141执行存储在存储介质142中的程序,从而对基板处理装置100的动作进行控制。

[0134] 以上对根据本公开的附带芯片的基板的制造方法及基板处理装置的实施方式进行了说明,但本公开不限于上述实施方式等。可以在权利要求书所记载的范围内,进行各种变更、修改、替换、附加、删除、以及组合。该内容当然也属于本公开的技术范围。

[0135] 本申请以于2021年1月29日向日本专利局提交的日本发明专利申请2021-013785号作为要求优先权的基础,并在本申请中援引日本发明专利申请2021-013785号的全部内容。

[0136] 符号说明

[0137] 1第一基板

[0138] 2A、2B芯片

[0139] 5第二基板

[0140] 6第三基板

- [0141] 7附带芯片的基板
- [0142] 8叠层基板
- [0143] 15对准标记
- [0144] 100基板处理装置
- [0145] 110输送部
- [0146] 120激光加工部
- [0147] 130分割部
- [0148] LB2激光光束
- [0149] D分割面
- [0150] M改性层。

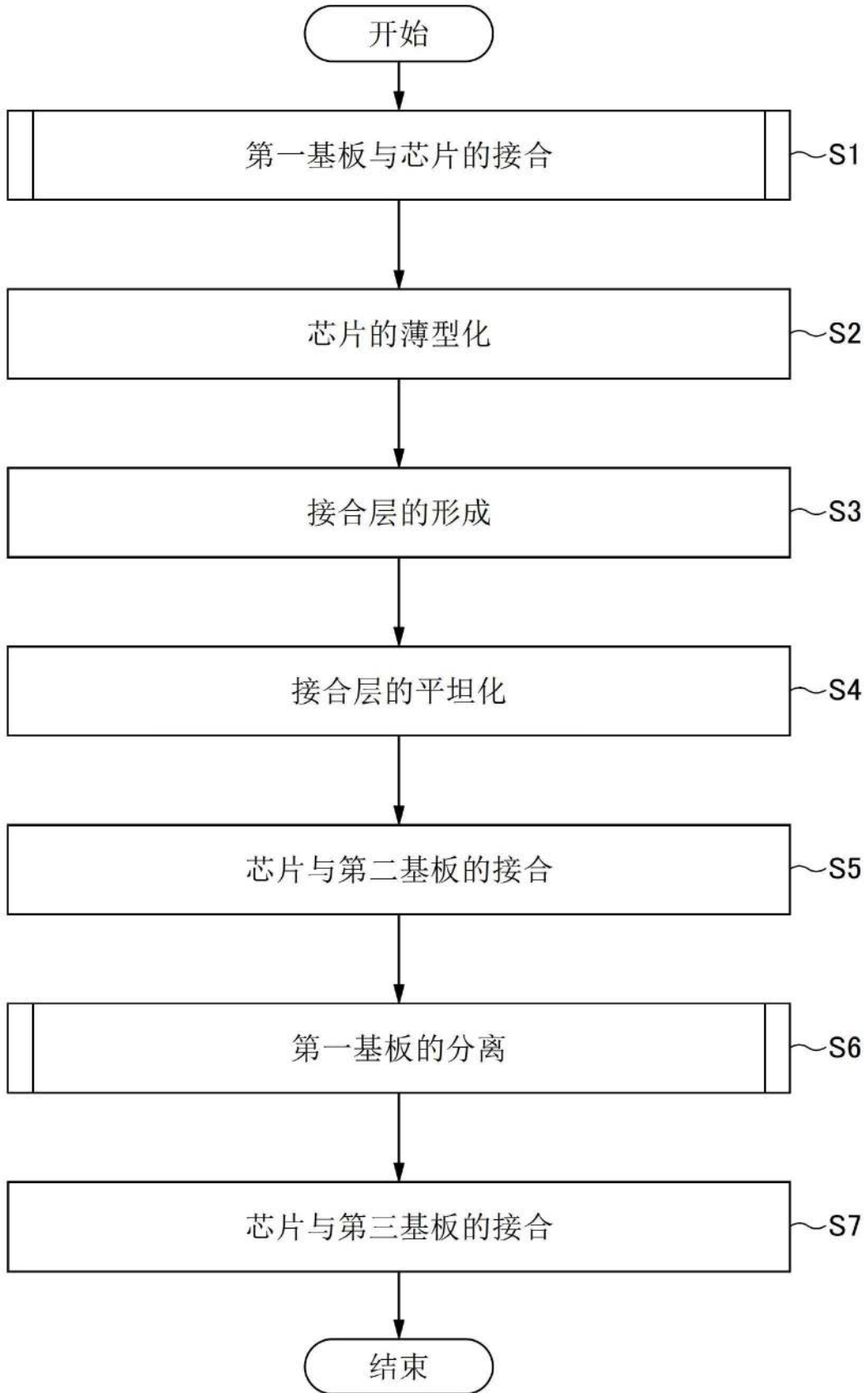


图1

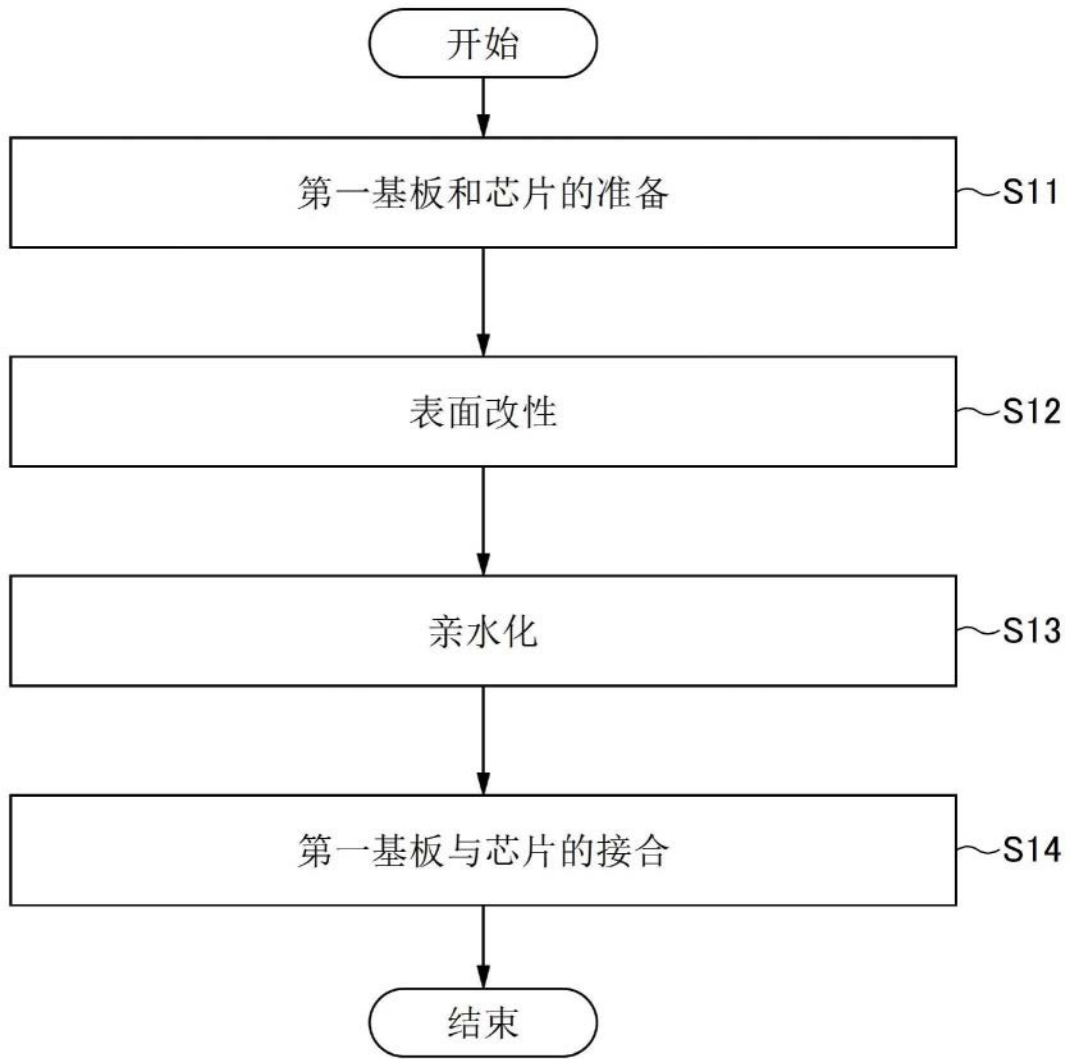


图2

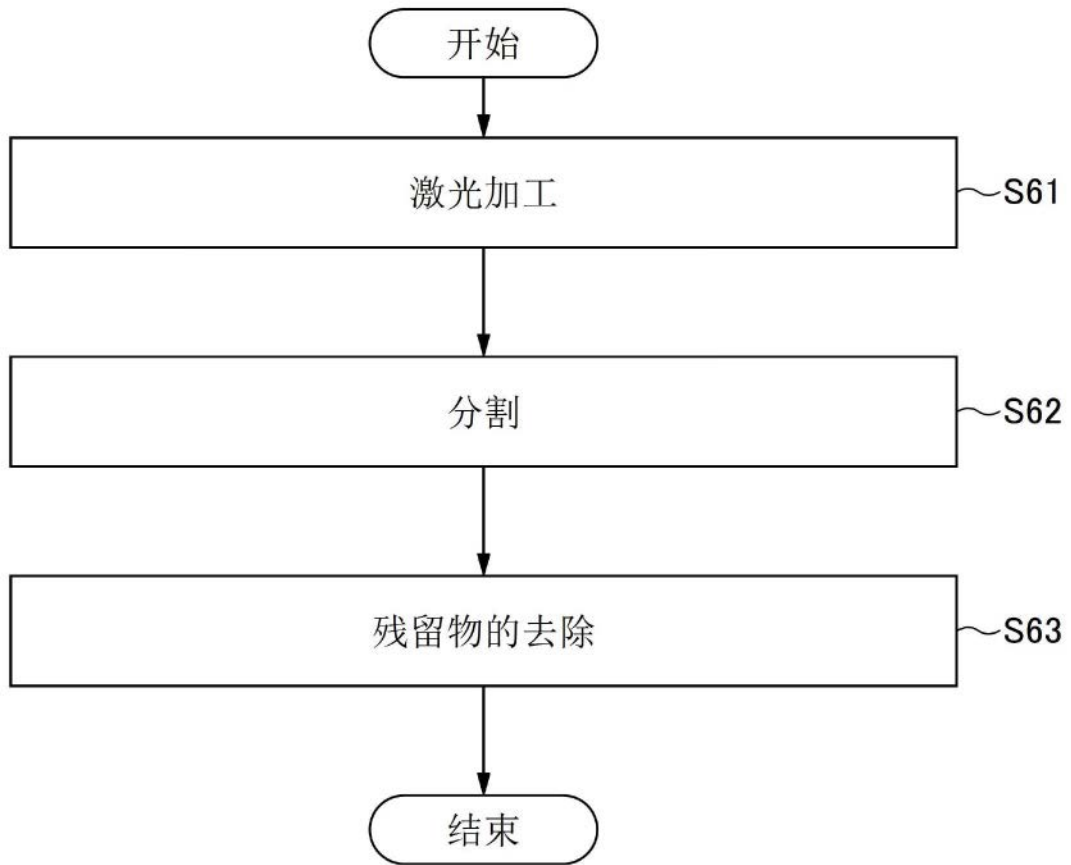


图3

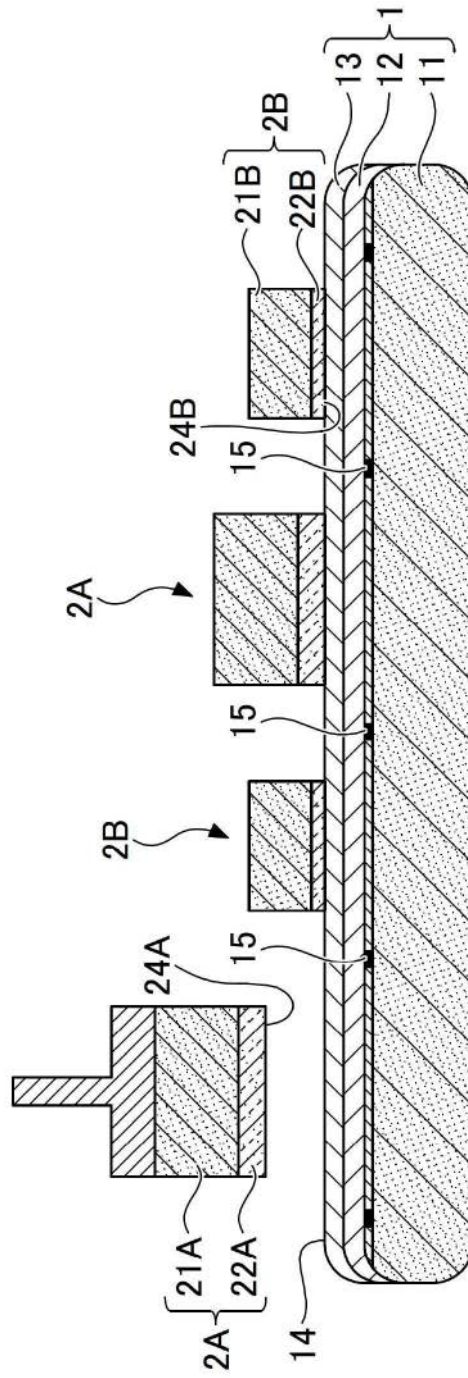


图4

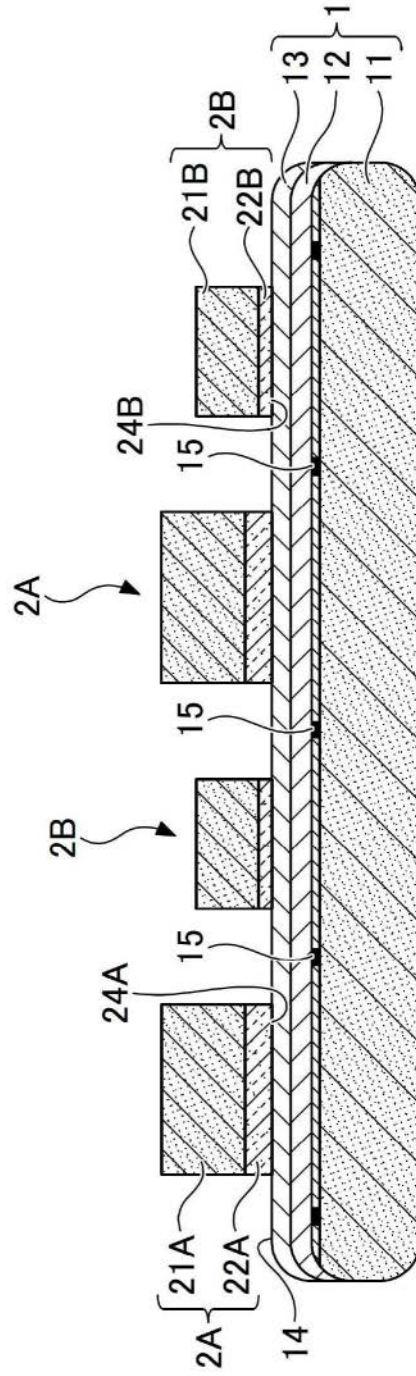


图5

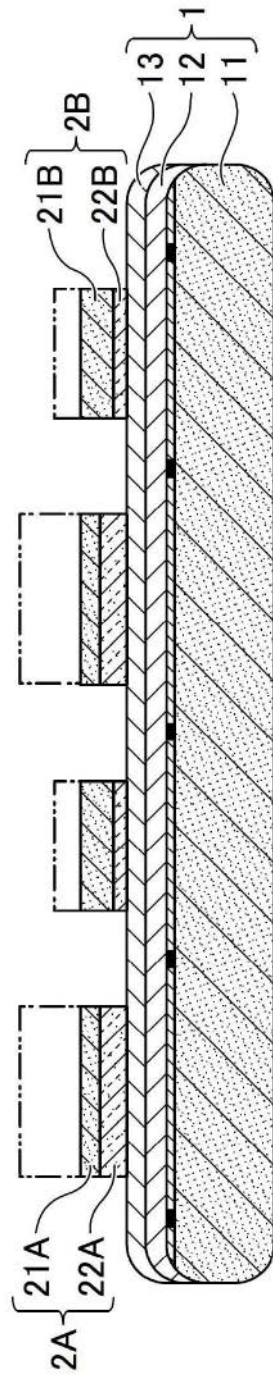


图6

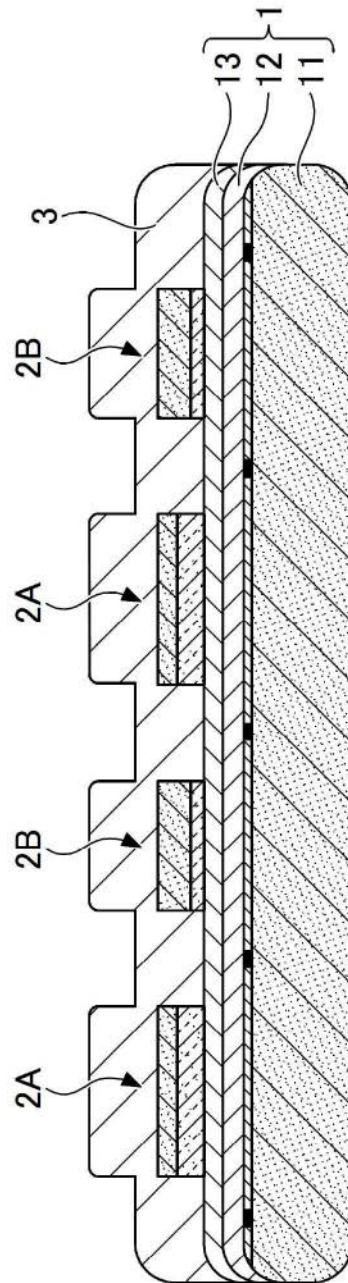


图7

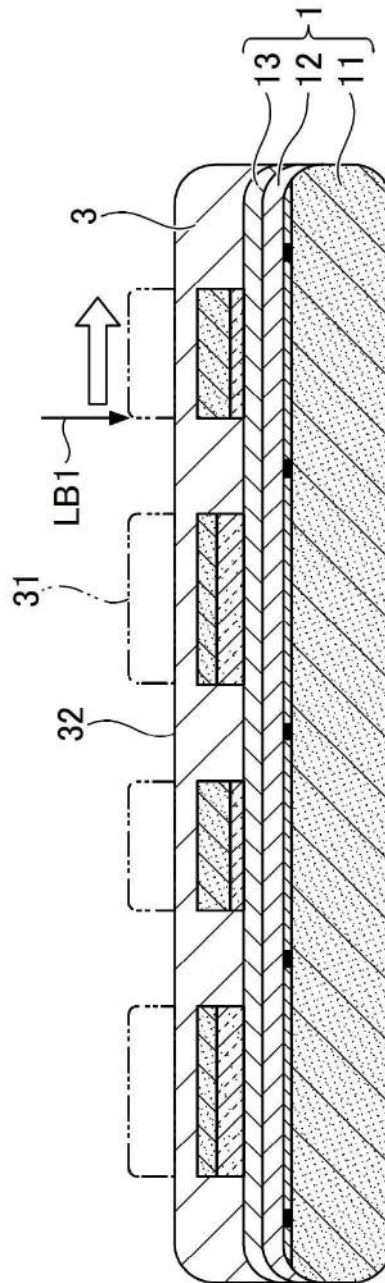


图8

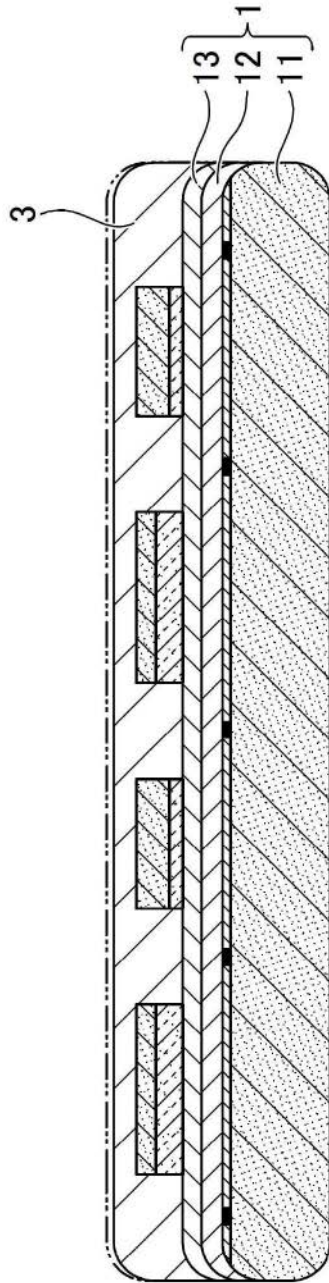


图9

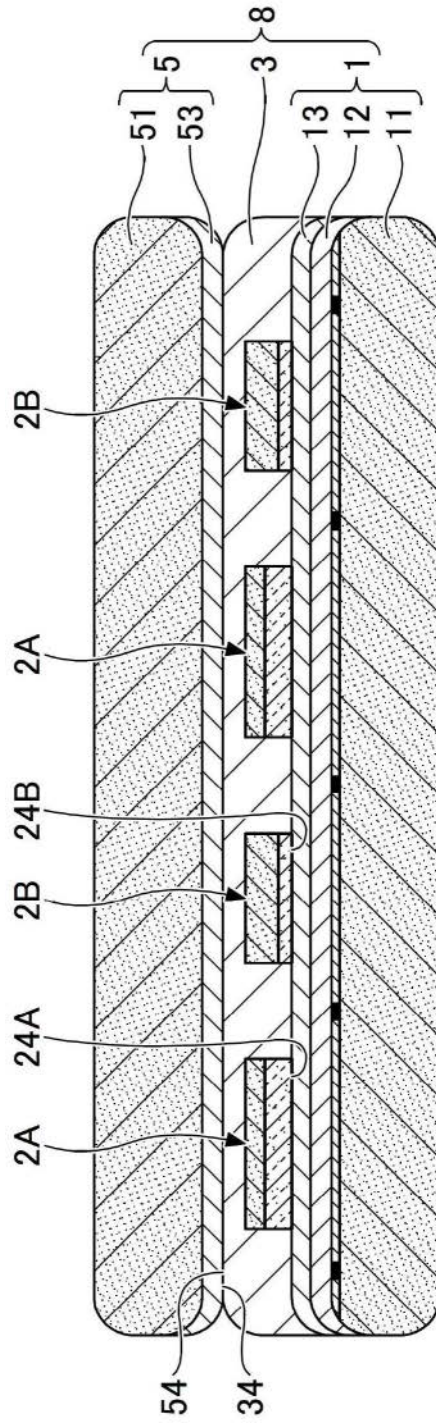


图10

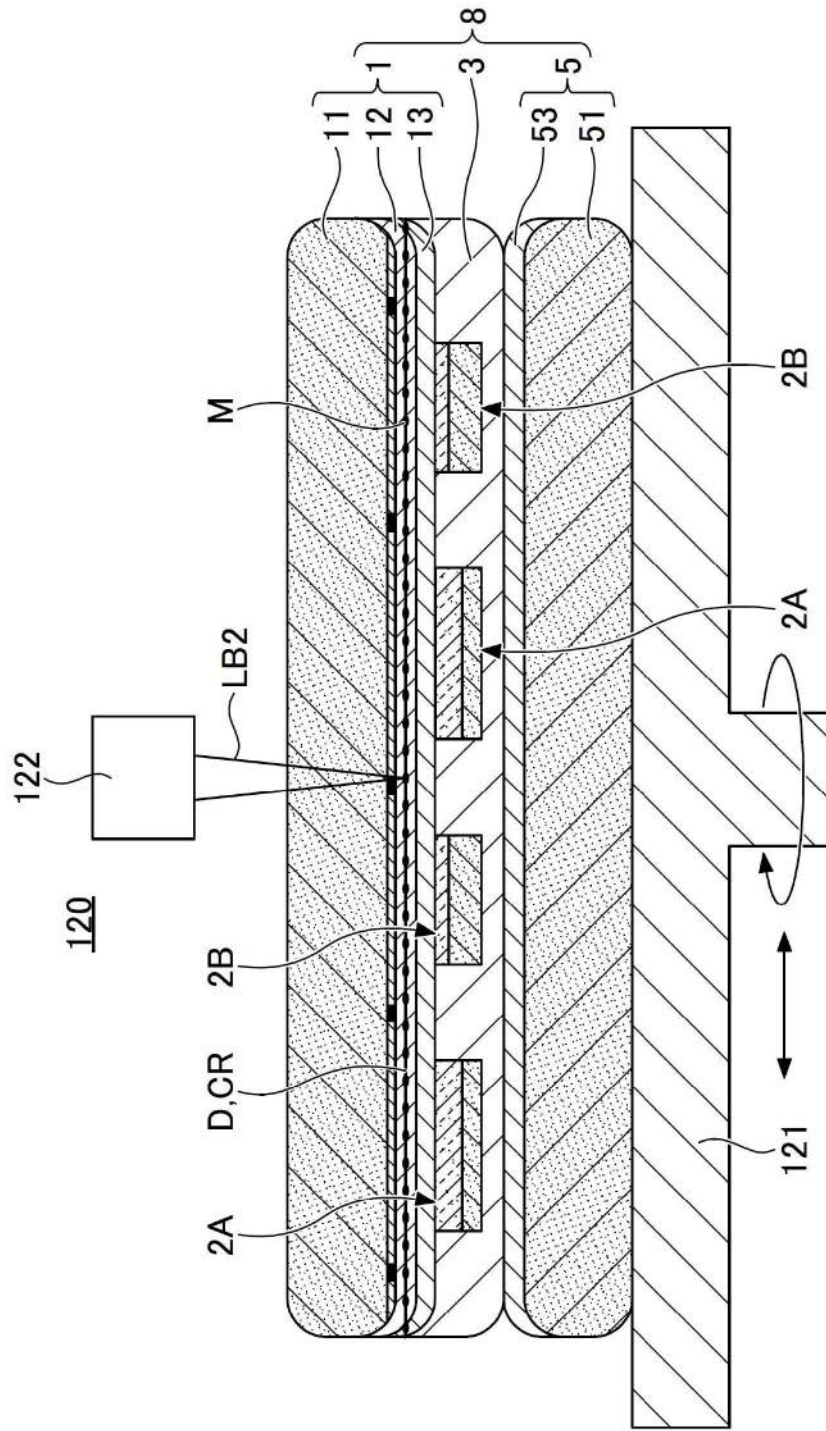


图11

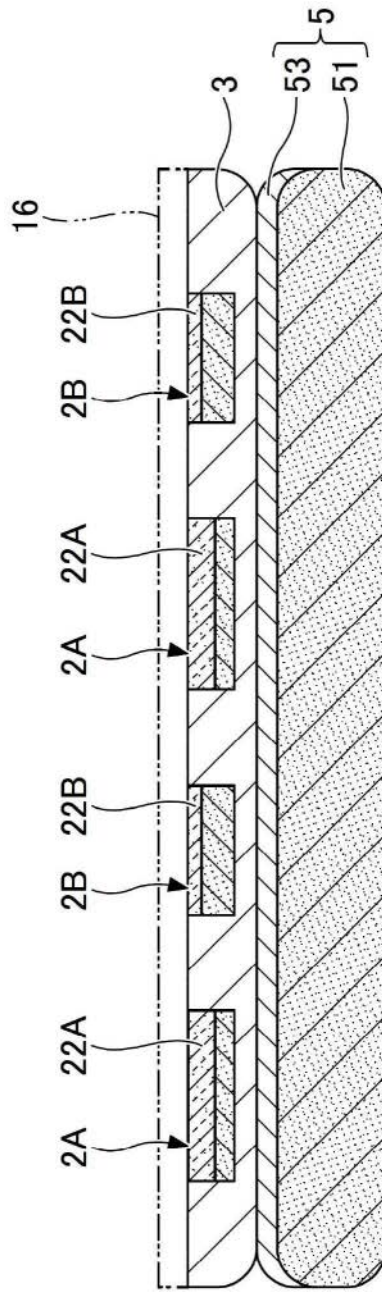


图13

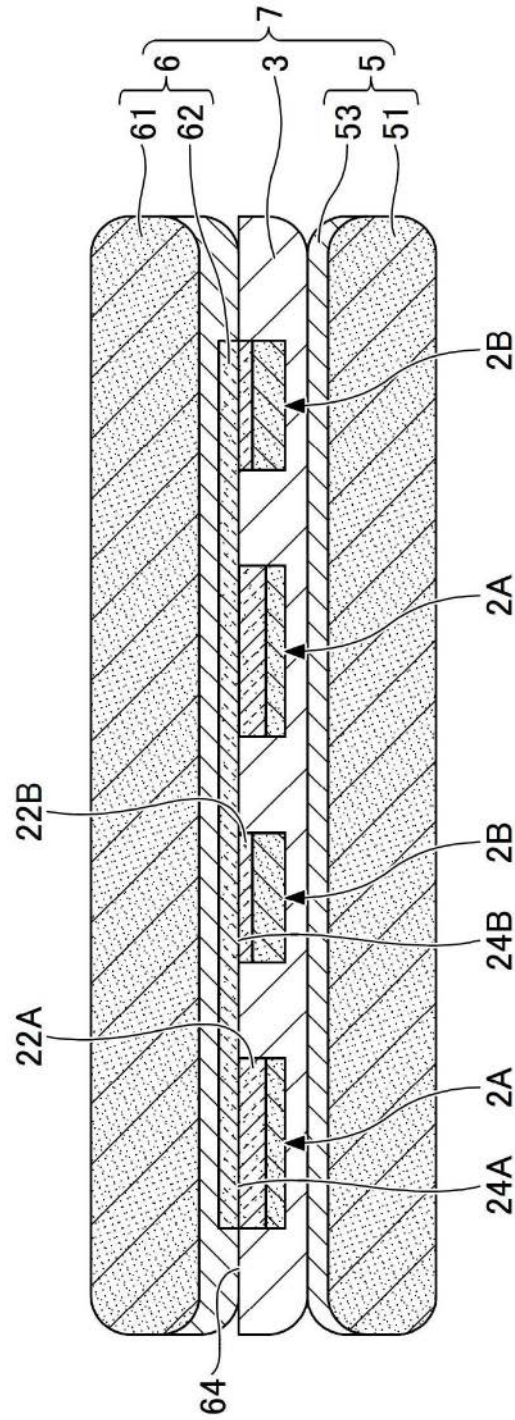


图14

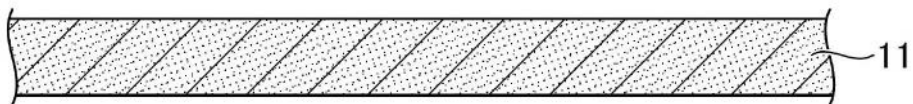


图15A

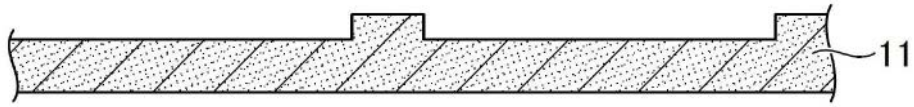


图15B

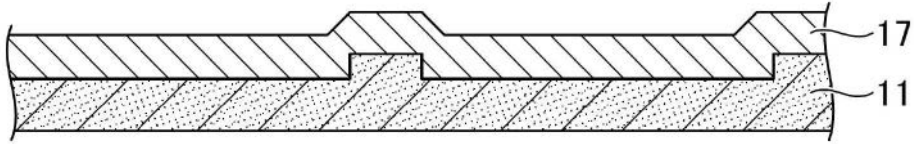


图15C

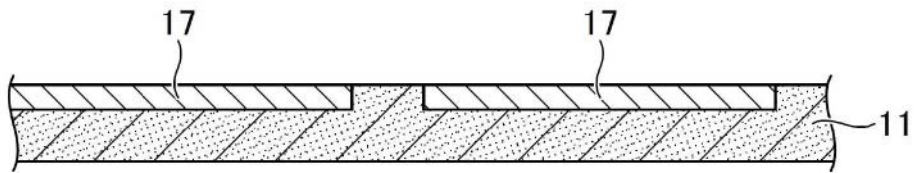


图15D

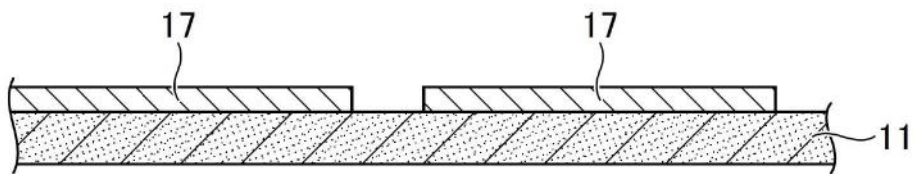


图15E

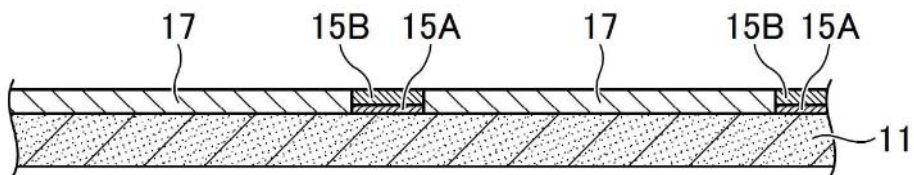


图15F

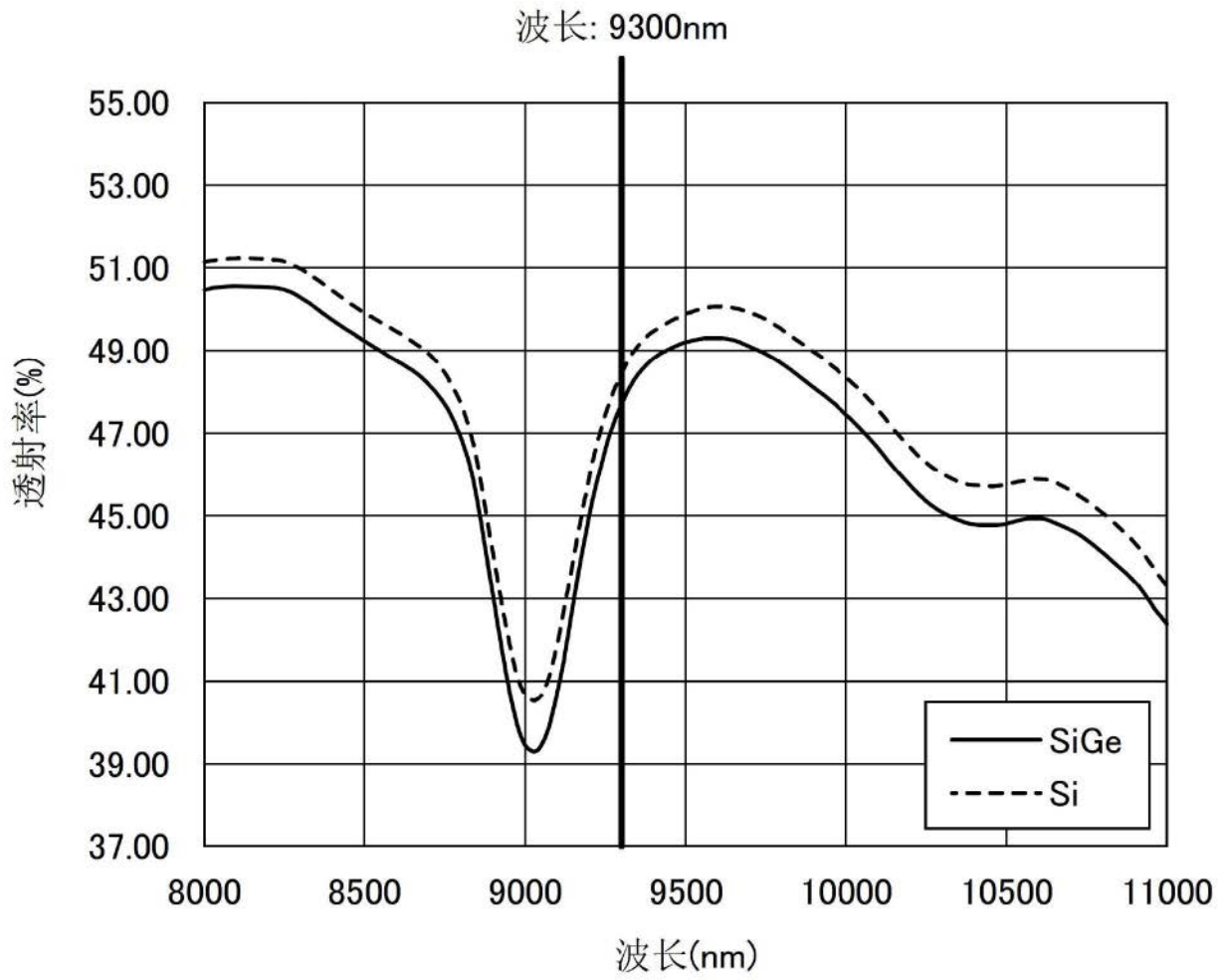


图16

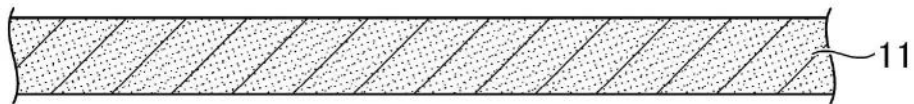


图17A

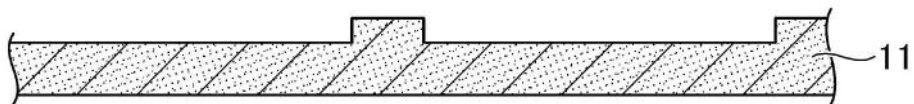


图17B

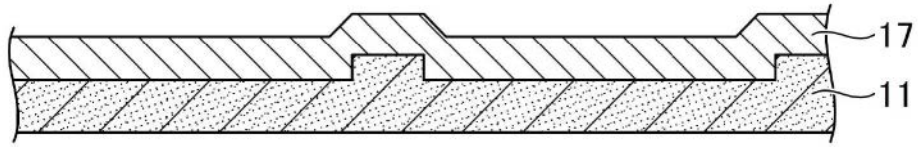


图17C

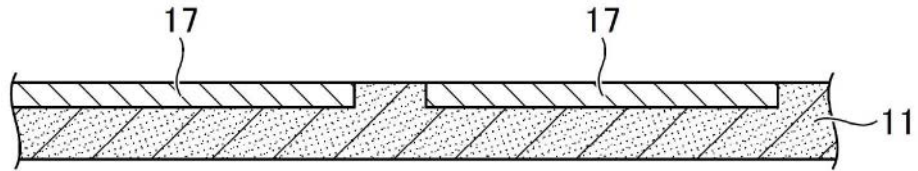


图17D

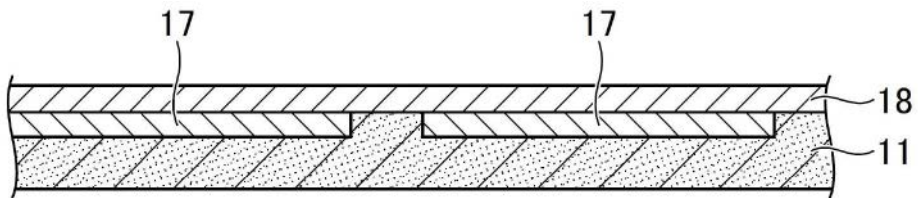


图17E

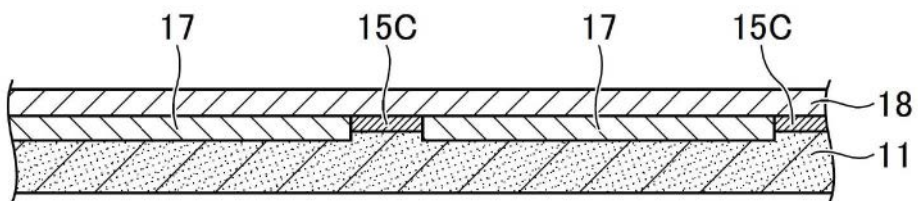


图17F

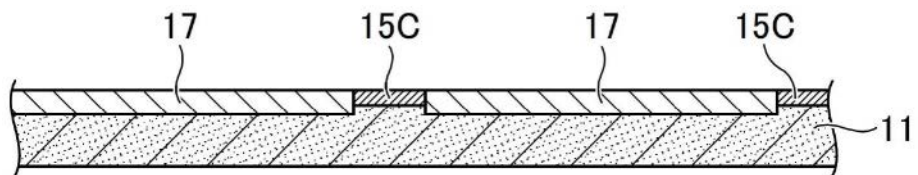


图17G

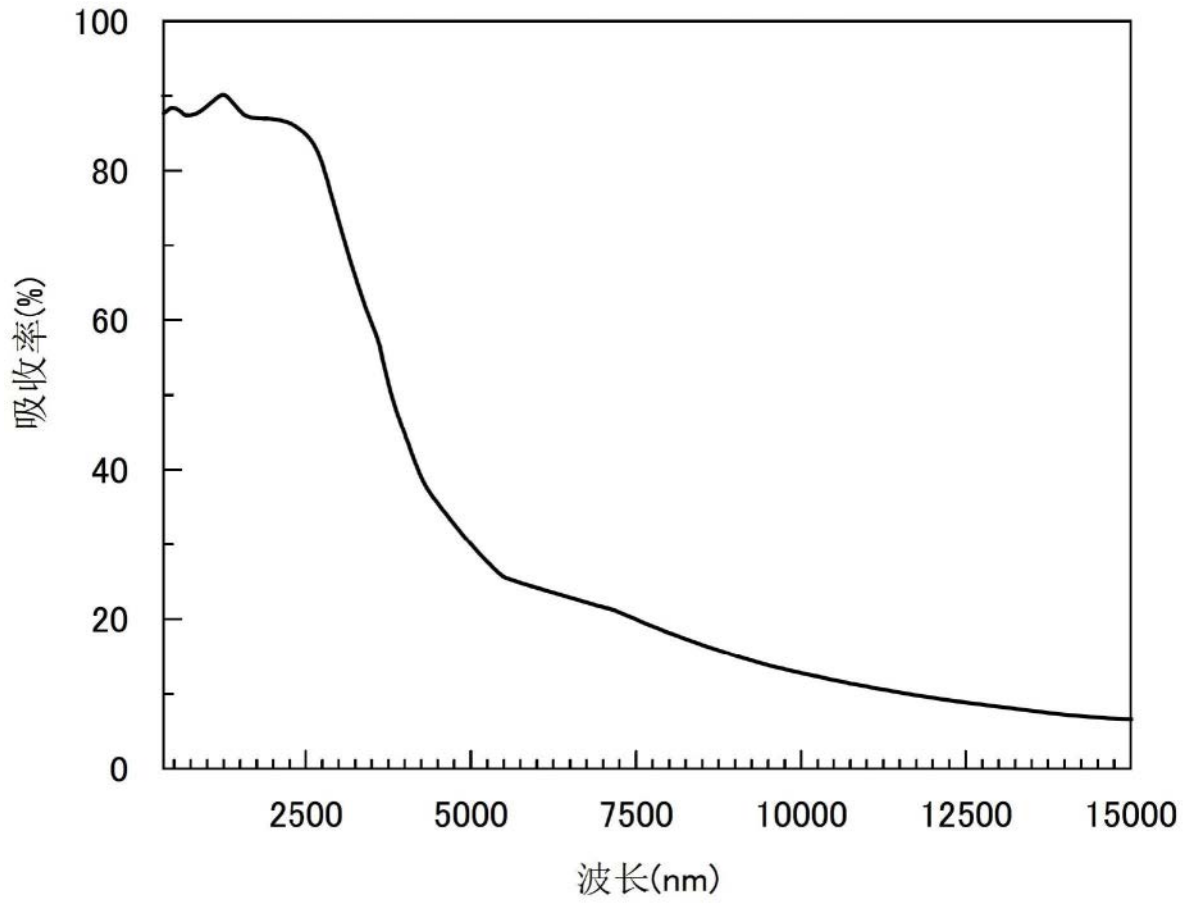


图18

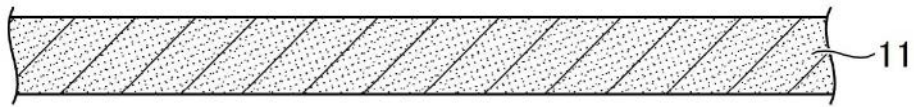


图19A

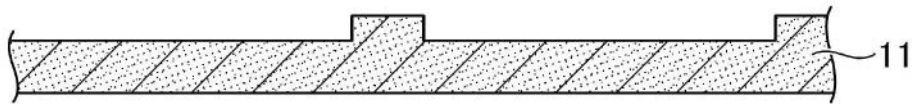


图19B

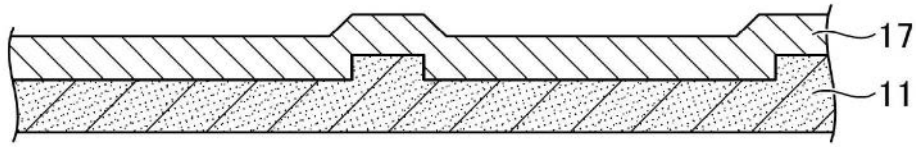


图19C

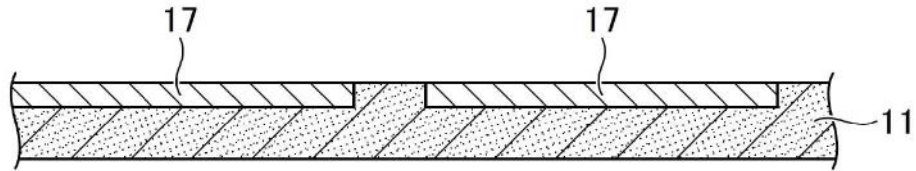


图19D

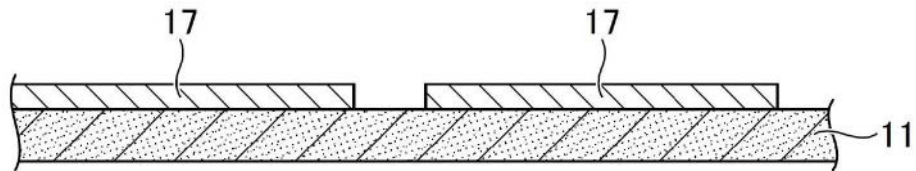


图19E

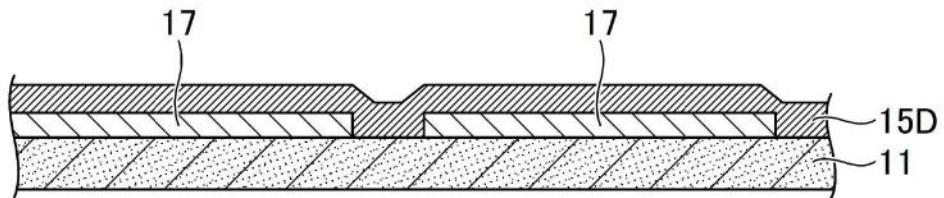


图19F

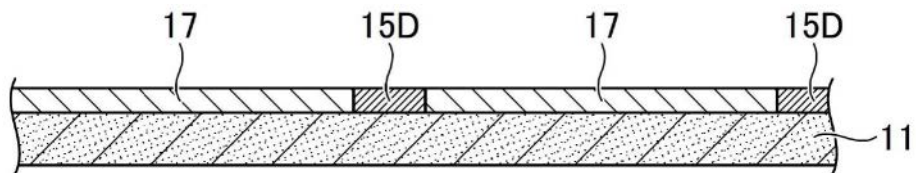


图19G

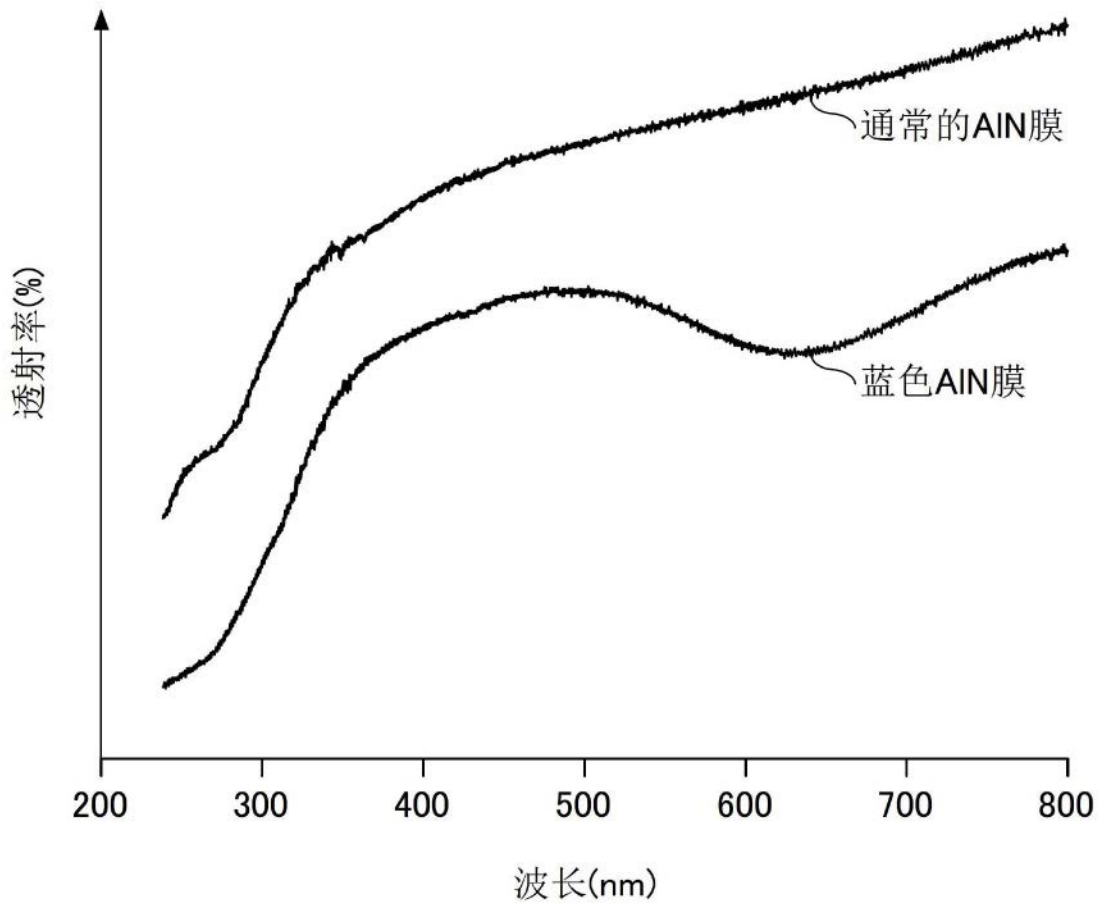


图20

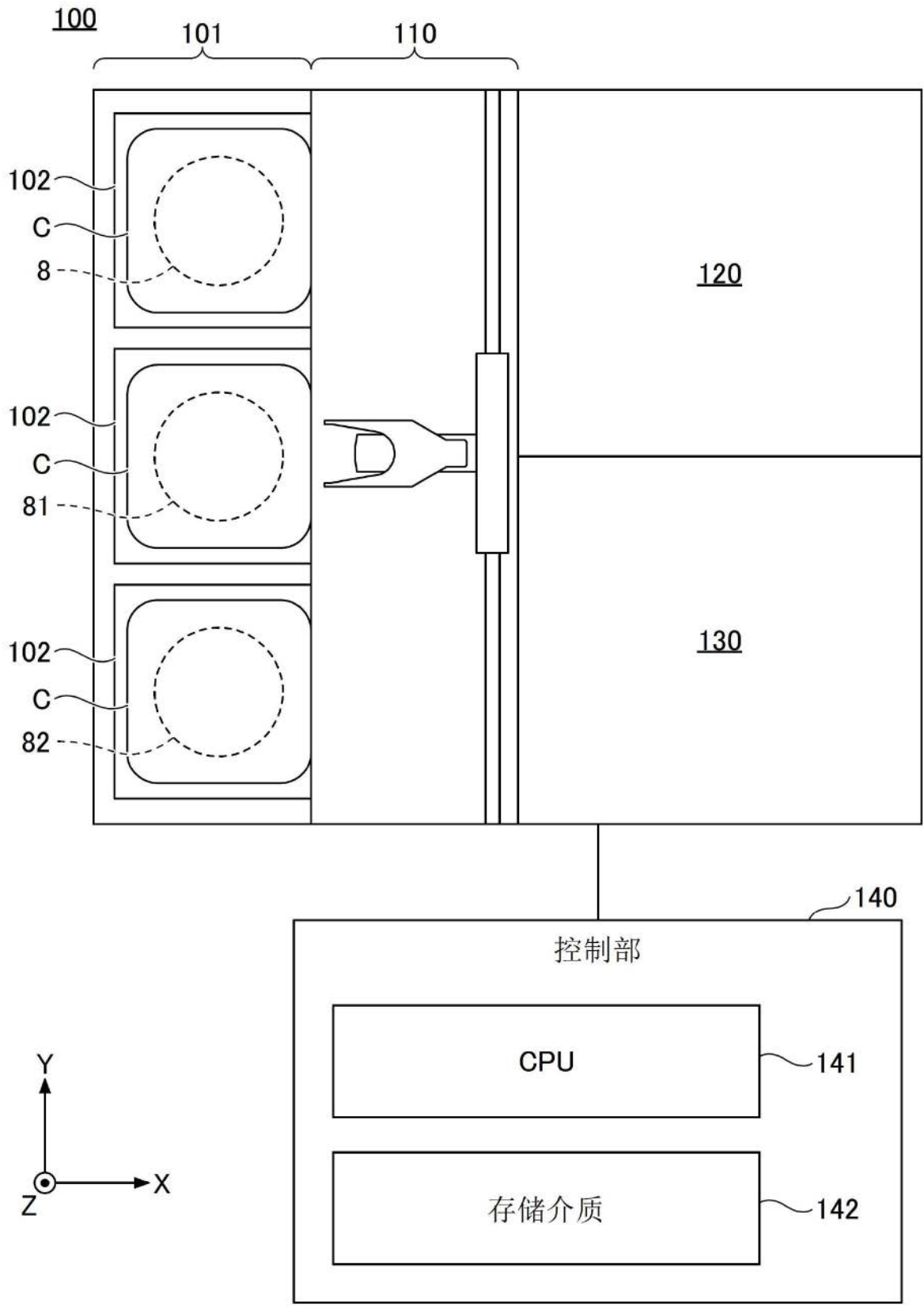


图21