



(12) 发明专利

(10) 授权公告号 CN 101552014 B

(45) 授权公告日 2012. 11. 14

(21) 申请号 200910138832. 9

(56) 对比文件

(22) 申请日 2006. 12. 13

US 6815744 B1, 2004. 11. 09,

(30) 优先权数据

审查员 胡文娟

2005-359301 2005. 12. 13 JP

2006-236743 2006. 08. 31 JP

(62) 分案原申请数据

200610168972. 7 2006. 12. 13

(73) 专利权人 株式会社东芝

地址 日本东京都港区芝浦一丁目1番1号

(72) 发明人 久保光一 平井隆大 青木伸也

罗宾·卡特 鎌田亲义

(74) 专利代理机构 上海市华诚律师事务所

31210

代理人 徐申民

(51) Int. Cl.

G11B 9/00 (2006. 01)

G11B 9/04 (2006. 01)

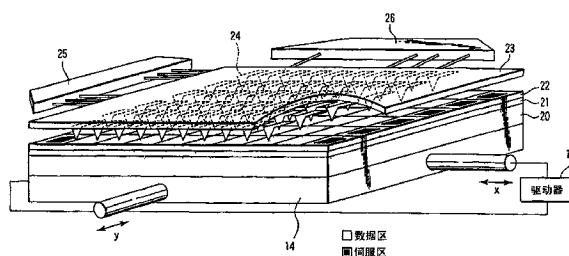
权利要求书 2 页 说明书 24 页 附图 18 页

(54) 发明名称

数据读 / 写装置

(57) 摘要

根据本发明的实施例,一种数据读 / 写装置,它包括记录层和对记录层施加电压、在记录层中产生电阻变化并记录数据的装置。所述记录层由含有至少两种阳离子元素的复合化合物组成,其中至少一种所述阳离子元素是具有电子不完全填充的 d 轨道的过渡元素,且相邻阳离子元素间的最短距离在 0. 32nm 或以下。



1. 一种数据读 / 写装置,它包含 :
记录层 ;和
用以对所述记录层施加电压、在所述记录层中产生电阻变化并记录数据的装置,
其中,所述记录层的组成为 :
i. 由 $A_xM_yX_z$ 表示的第一化合物,其中, A 和 M 是阳离子元素, X 是至少一种选自 O, S, Se, N, Cl, Br 和 I 的元素,且摩尔比 x、y 和 z 分别满足 $0.5 \leq x \leq 1.5$, $0.5 \leq y \leq 2.5$ 和 $1.5 \leq z \leq 4.5$; 以及
ii. 含有至少一种过渡元素的第二化合物,其具有能够容纳所述第一化合物的阳离子元素的空穴位。
2. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述装置包括局部施加电压给所述记录层的磁头。
3. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述装置包括夹在记录层之间的字线和位线。
4. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述装置包括 MIS 晶体管,所述记录层设置在所述 MIS 晶体管的栅电极和栅绝缘层之间。
5. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述装置包括第一导电型半导体基层,两个设置在所述半导体基层中的第二导电型扩散层,设置在所述半导体基层上、并在所述两个扩散层之间区域中的半导体层,以及用以控制所述两个扩散层连接或断开的栅电极,其中所述记录层设置在所述栅电极和所述半导体层之间。
6. 如权利要求 3 所述的数据读 / 写装置,其特征在于,它进一步包含 :
给所述记录层增设的二极管。
7. 如权利要求 3 所述的数据读 / 写装置,其特征在于,它进一步包含 :
给所述记录层增设的用来加热所述记录层的加热层。
8. 如权利要求 1 所述的数据读 / 写装置,其特征在于,它进一步包含 :
设置在所述记录层一个面上的电极层 ;以及
设置在所述记录层另一面上的保护层。
9. 如权利要求 8 所述的数据读 / 写装置,其特征在于,所述保护层具有防止所述记录层与大气发生反应的功能。
10. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述第二化合物的组成为 :
 $\square xMX_2$
其中 \square 是容纳于空穴位中的阳离子元素 ;M 是至少一种选自 Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Re, Ru 和 Rh 的元素 ;X 是至少一种选自 O, S, Se, N, Cl, Br 和 I 的元素 ;以及满足 $0.3 \leq x \leq 1$ 。
11. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述第二化合物的组成为 :
 $\square xMX_3$
其中 \square 是容纳于空穴位中的阳离子元素 ;M 是至少一种选自 Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Re, Ru 和 Rh 的元素 ;X 是至少一种选自 O, S, Se, N, Cl, Br 和 I 的元素 ;以及满足 $1 \leq x \leq 2$ 。
12. 如权利要求 1 所述的数据读 / 写装置,其特征在于,所述第二化合物的组成为 :

□ xMX₄

其中□是容纳于空穴位中的阳离子元素 ;M 是至少一种选自 Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Re, Ru 和 Rh 的元素 ;X 是至少一种选自 O, S, Se, N, Cl, Br 和 I 的元素 ;以及满足 $1 \leq x \leq 2$ 。

13. 如权利要求 1 所述的数据读 / 写装置,其特征在於,所述第二化合物的组成为 :

□ xMPO_z

其中□是容纳于空穴位中的阳离子元素 ;M 是至少一种选自 Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Re, Ru 和 Rh 的元素 ;P 是三价磷元素 ;O 是氧元素 ;以及满足 $0.3 \leq x \leq 3$ 和 $4 \leq z \leq 6$ 。

14. 如权利要求 1 所述的数据读 / 写装置,其特征在於,所述第二化合物具有如下结构中的一种 :锰钡矿结构、Ramsdellite 结构、锐钛矿结构、板钛矿结构、软锰矿结构、ReO₃ 结构、MoO_{1.5}PO₄ 结构、TiO_{0.5}PO₄ 结构、FePO₄ 结构、β MnO₂ 结构和 γ MnO₂ 结构和 λ MnO₂ 结构。

15. 如权利要求 1 所述的数据读 / 写装置,其特征在於,所述第一化合物的电子的费米能级比所述第二化合物的电子的费米能级低。

16. 如权利要求 8 所述的数据读 / 写装置,其特征在於,所述电极层的组成为 :

MN

其中 M 是至少一种选自于 Ti, Zr, Hf, V, Nb 和 Ta 中的元素 ;N 是氮。

17. 如权利要求 8 所述的数据读 / 写装置,其特征在於,所述电极层的组成为 :

MO_x

其中 M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素 ;摩尔比 x 满足 $1 \leq x \leq 4$ 。

18. 如权利要求 8 所述的数据读 / 写装置,其特征在於,所述电极层的组成为 :

AMO₃

其中 A 是至少一种选自于 La, K, Ca, Sr, Ba 和 Ln (镧系元素) 中的元素 ;

M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素 ;以及

O 是氧。

19. 如权利要求 8 所述的数据读 / 写装置,其特征在於,所述电极层的组成为 :

A₂MO₄

其中 A 是至少一种选自于 K, Ca, Sr, Ba 和 Ln (镧系元素) 中的元素 ;

M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素 ;以及

O 是氧。

20. 如权利要求 8 所述的数据读 / 写装置,其特征在於,所述保护层由选自无定形碳、类金刚石碳和半导体中的材料组成。

数据读 / 写装置

[0001] 本申请是申请日为 2006 年 12 月 13 日、申请号为 200610168972.7、名称为数据读 / 写装置的发明专利申请的分案申请。

[0002] 交叉引用到相关申请

[0003] 本申请基于并要求分别于 2005 年 12 月 13 日和 2006 年 8 月 31 日申请的在先日本专利申请 No. 2005-359301 和 No. 2006-236743, 两者的内容在此合并引用。

技术领域

[0004] 本发明涉及一种具备高记录密度的数据读 / 写装置。

背景技术

[0005] 近年来, 小型便携式装置已在全世界风行。同时, 随着高速数据传输网络的迅速发展, 对小型大容量非易失性存储器的需求也迅速增长。在它们之中, NAND 型 (“与非”型) 闪存 (flash memory) 和小型硬盘驱动器 (HDD) 在记录密度上有快速发展, 并且已形成巨大市场。

[0006] 然而, 对上述两者都指出过记录密度的极限。也就是说, 会出现在 NAND 型闪存中因最小线宽显著减小而导致加工成本增大以及在微 HDD 中难以精确跟踪的问题。

[0007] 曾提出过一些应对这种情况的致力于显著超越记录密度极限的新存储器的想法。

[0008] 例如, 采用一种能够以两态, 即非晶态 (ON) 和晶态 (OFF), 存在的记录材料的相变存储器 (PRAM)。记录数据的原则是两态分别与二进制数据 “0” 和 “1” 相关联。

[0009] 例如, 就写 / 擦操作而言, 通过对记录材料施加大电功率脉冲以产生非晶态, 而对记录材料施加小电功率脉冲产生晶态。

[0010] 读出操作是通过给记录材料施加一不至于发生写 / 擦的少量读出电流、然后测量该记录材料的电阻来实现的。该记录材料在非晶态的电阻值大于其在晶态的电阻值, 两者相差 10^3 数量级。

[0011] PRAM 的最大特点在于即使元件尺寸减小到 10nm 数量级也能进行操作。在这种情况下, 可实现约 1.5Tbps (万亿字节 (terra bite) 每平方英寸) 的记录密度, 因此成为实现高密度记录的候选者 (参见例如, JP-A 2005-252068 (KOKAI))。

[0012] 虽然不同于 PRAM, 但曾报导过一种工作原理与 PRAM 非常类似的新存储器 (参见例如, JP-A 2004-234707 (KOKAI))。

[0013] 根据该报导, 用于记录数据的记录材料的一个典型实例是氧化镍。跟 PRAM 一样, 大电功率脉冲和小电功率脉冲用于写 / 擦操作。在这种情况下, 曾报导了其写 / 擦操作时的功耗比 PRAM 有所降低的优点。

[0014] 尽管到目前为止, 这种新存储器的工作原理尚不明了, 但其重现性得到了验证, 因此成为实现高密度记录的另一候选者。此外, 针对其工作原理, 一些机构曾试图加以澄清。

[0015] 除这些存储器之外, 还提出过使用 MEMS (微机械系统) 的 MEMS 存储器 (参见例如, P. Vettiger, G. Cross, M. Despont, U. Drechsler, U. Durig, B. Gotsmann, W. Haberle,

M. A. Lants, H. E. Rothuizen, R. Stutz 和 G. K. Binning, IEEE Trans. Nanotechnology 1, 39(2002))。

[0016] 尤其是,在一个叫做 Millipede 的 MEMS 存储器的结构中,数个列阵形状的悬臂和具有有机物质的记录介质彼此相对。该悬臂的末端的探针以合适的压力与记录介质相接触。

[0017] 通过控制加于探针上的加热器的温度来有选择的进行写入操作。也就是说,如果加热器温度升高,记录介质软化,探针陷入记录介质,然后,在记录介质中形成空腔。

[0018] 读出操作进行的方式是,当给探针施加一不至于使记录介质软化的电流时,使探针在记录介质表面上扫描。如果探针落入记录介质的空腔中,探针温度下降,然后,加热器的电阻值增加。因此,可以通过读取该电阻值的变化来感知数据。

[0019] MEMS 存储器例如 Millipede 的最大特点在于记录密度能够显著改善,因为必须在每个记录位数据的记录部分设置线路。现在已经证实能够实现 1 Tbps 的记录密度(参见例如, P. Vettiger, T. Albrecht, M. Despont, U. Drechsler, U. Durig, B. Gotsmann, D. Jubin, W. Haberle, M. A. Lants, H. E. Rothuizen, R. Stutz, D. Wiesmann 和 G. K. Binnig, P. Bechtold, G. Cherubini, C. Hagleitner, T. Loeliger, A. Panmtazi, H. Pozidis 和 E. Eleftheriou, Technical Digest, IEDM 03pp. 763-766)。

[0020] 对于 Millipede,最近曾试图通过结合 MEMS 技术和新的记录原理来显著改进其功耗、记录密度和运行速度等。

[0021] 例如,曾提出一种在记录介质上设置铁电体层的系统,然后在记录介质上施加电压,从而引发铁电体层中介电极化,以记录数据。根据该系统,有一种理论预测,用以记录位数据的记录部分之间的间隙(记录最小单元)可接近一个晶体的单元晶胞水平。

[0022] 假设记录的最小单元是铁电体层晶体的一个单元晶胞,得到的记录密度是非常大的约 4Pbsi(皮可字节(pico bite)每平方英寸)。

[0023] 然而,虽然是一种传统已知的原理,但能够进行铁电体记录的 MEMS 存储器迄今未能实现。

[0024] 其主要的原因是从记录介质到其外部的电场被空气中的离子阻断了。即,不能感知从记录介质发出的电场,因此读出操作不能进行。

[0025] 另一个原因是,当晶体中存在晶格缺陷时,由这种晶格缺陷产生的电荷迁移到记录部分,阻断了电荷。

[0026] 因空气中的离子导致的电场中断的问题可通过使用一种扫描型非线性电介质显微镜(SNDM)解决,并且这一新型存储器在实际使用中获得了显著的进展(参考例如, A. Onoue, S. Hashimoto, Y. Chu, Mat. Sci. Eng. B120, 130(2005))。

发明内容

[0027] 根据本发明的一个方面,一种数据读/写装置,包括记录层和对记录层施加电压、在记录层中产生电阻变化并记录数据的装置,其中,记录层由具有至少两种阳离子元素的复合化合物组成,并且至少一种阳离子元素是具有电子不完全填充的 d 轨道的过渡元素,以及相邻阳离子元素间的最短距离为 0.32nm 或以下。

[0028] 根据本发明的另一个方面,一种数据读/写装置,包括记录层和对记录层施加电

压、在记录层中产生电阻变化并记录数据的装置,其中,记录层的构成为:i. 由 $A_xM_yX_z$ 表示的第一化合物(其中,A和M是阳离子元素,X是至少一种选自O,S,Se,N,Cl,Br和I的元素,且x、y和z的摩尔比分别满足 $0.5 \leq x \leq 1.5$, $0.5 \leq y \leq 2.5$ 和 $1.5 \leq z \leq 4.5$);以及ii. 含有至少一种过渡元素的第二化合物,其具有能够容纳第一化合物的阳离子元素的空穴位。

附图说明

- [0029] 图1是说明记录原理的图;
- [0030] 图2是说明记录原理的图;
- [0031] 图3是说明记录原理的图;
- [0032] 图4是根据本发明一个实施例的探针存储器的视图;
- [0033] 图5是显示记录介质的图;
- [0034] 图6是显示探针存储器进行记录的图;
- [0035] 图7是显示写入操作的图;
- [0036] 图8是显示读出操作的图;
- [0037] 图9是显示写入操作的图;
- [0038] 图10是显示读出操作的图;
- [0039] 图11是根据本发明一个实施例的半导体存储器的图;
- [0040] 图12是显示存储单元阵列结构的一个例子的图;
- [0041] 图13是显示存储单元结构的一个例子的图;
- [0042] 图14是显示存储单元阵列结构的一个例子的图;
- [0043] 图15是显示存储单元阵列结构的一个例子的图;
- [0044] 图16是显示一个闪存应用实例的图;
- [0045] 图17是描绘NAND单元元件的电路图;
- [0046] 图18是显示NAND单元元件的结构图;
- [0047] 图19是显示NAND单元元件的结构图;
- [0048] 图20是显示NAND单元元件的结构图;
- [0049] 图21是描绘NOR单元的电路图;
- [0050] 图22是显示NOR单元的结构图;
- [0051] 图23是描绘2tr单元元件的电路图;
- [0052] 图24是显示2tr单元元件的结构图;以及
- [0053] 图25是显示2tr单元元件的结构图。

具体实施方式

[0054] 下面将结合附图详细描述本发明一个方面的数据读/写装置。

[0055] 1. 概述

[0056] (1) 在根据本发明第一实施例的数据读/写装置中,记录层由含有至少两种阳离子元素的复合化合物构成。其中至少一种阳离子元素规定是具有电子不完全填充的d轨道的过渡元素,且相邻阳离子元素间的最短距离在0.32nm或以下。

[0057] 具有电子不完全填充的 d 轨道的过渡元素是,例如,一价、二价或三价的 Ti,从一价到六价的 Mn,从一价到八价的 Co,从一价到九价的 Ni。

[0058] 相邻阳离子元素间最短距离设定在 0.32nm 或以下的原因是能够改善记录层中的电子传递程度。

[0059] 具体说,记录层由以下材料组成。

[0060] $A_xM_yX_4$

[0061] 式中, A 是至少一种选自 Na, K, Rb, Be, Mg, Ca, Sr, Ba, Al, Ga, Mn, Fe, Co, Ni, Cu, Zn, Si, P, S, Se, Ge, Ag, Au, Cd, Sn, Sb, Pt, Pd, Hg, Tl, Pb 和 Bi 中的元素。

[0062] A 优选是至少一种选自于 Mg, Al, Mn, Fe, Co, Ni, 和 Zn 中的元素。这是因为使用这些元素使镭离子晶体结构的保持最优化,同时能够确保离子迁移度。

[0063] 式中, M 是至少一种选自于 Al, Ga, Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Ru 和 Rh 中的元素。

[0064] M 优选是至少一种选自于 V, Cr, Mn, Fe, Co 和 Ni 中的元素。这是因为使用这些元素能够易于控制晶体中的电子态。

[0065] A 和 M 是彼此不相同的元素, X 是至少一种选自于 O 和 N 中的元素。摩尔比 x 和 y 分别满足 $0.1 \leq x \leq 2.2$ 和 $1.8 \leq y \leq 2$ 。

[0066] $A_xM_yX_3$

[0067] 式中, A 是至少一种选自 Na, K, Rb, Be, Mg, Ca, Sr, Ba, Al, Ga, Mn, Fe, Co, Ni, Cu, Zn, Ge, Ag, Au, Cd, Sn, Sb, Pt, Pd, Hg, Tl, Pb 和 Bi 中的元素。

[0068] A 优选是至少一种选自于 Mg, Al, Mn, Fe, Co, Ni, 和 Zn 中的元素。这是因为使用这些元素使镭离子晶体结构的保持最优化,同时能够确保离子迁移度。

[0069] 式中, M 是至少一种选自于 Al, Ga, Ti, Ge, Sn, V, Cr, Mn, Fe, Co, Ni, Nb, Ta, Mo, W, Ru 和 Rh 中的元素。

[0070] M 优选是至少一种选自于 V, Cr, Mn, Fe, Co 和 Ni 中的元素。这是因为使用这些元素能够易于控制晶体中的电子态。

[0071] A 和 M 是彼此不相同的元素, X 是至少一种选自于 O 和 N 中的元素。摩尔比 x 和 y 分别满足 $0.5 \leq x \leq 1.1$ 和 $0.9 \leq y \leq 1$ 。

[0072] $A_xM_yX_4$ 式中, A 是至少一种选自 Na, K, Rb, Be, Mg, Ca, Sr, Ba, Al, Ga, Mn, Fe, Co, Ni, Cu, Zn, Si, P, S, Se, Ge, Ag, Au, Cd, Sn, Sb, Pt, Pd, Hg, Tl, Pb 和 Bi 中的元素。

[0073] A 优选是至少一种选自于 Mg, Al, Ga, Sb, Ti, Mn, Fe 和 Co 中的元素。这是因为使用这些元素使镭离子晶体结构的保持最优化,同时能够确保离子迁移度。

[0074] 式中, M 是至少一种选自于 Al, Ga, Ti, Ge, Sn, V, Nb, Ta, Cr, Mn, Mo, W, Ir 和 Os 中的元素。

[0075] M 优选是至少一种选自于 Cr, Mn, Mo 和 W 中的元素。这是因为使用这些元素能够易于控制晶体中的电子态。

[0076] A 和 M 是彼此不相同的元素, X 是至少一种选自于 O 和 N 中的元素。摩尔比 x 和 y 分别满足 $0.5 \leq x \leq 2.2$ 和 $0.9 \leq y \leq 1$ 。

[0077] 就上述三种材料 ($A_xM_yX_4$, $A_zM_yX_3$, $A_xM_yX_4$) 的摩尔比 x 和 y 而言,数值范围的下限设置为得以保持晶体结构,其上限设置为得以控制晶体中的电子态。

[0078] 此外,该记录层采用以下晶体结构中的一种:

- [0079] 尖晶石 (Spinel) 结构
- [0080] 隐钾锰矿 (Cryptomelene) 结构
- [0081] 钛铁矿 (Ilmenite) 结构
- [0082] 黑钙锰矿 (Marokite) 结构
- [0083] 锰钡矿 (Hollandite) 结构
- [0084] 锌黑锰矿 (Heterolite) 结构
- [0085] Ramsdelite 结构
- [0086] 铜铁矿 (Delafossite) 结构
- [0087] 橄榄石 (Olivine) 结构
- [0088] α -NaFeO₂ 结构
- [0089] LiMoN₂ 结构

[0090] 通过使用上述记录层,可基本实现Pbpsi级别的记录密度,此外还能实现低电耗。

[0091] (2) 在根据本发明第二实施例的数据读/写装置中,记录层的构成为:i. 由A_xM_yX_z表示的第一化合物(其中,A和M是阳离子元素,X是至少一种选自O,S,Se,N,Cl,Br和I的元素,且x,y和z分别满足0.5 ≤ x ≤ 1.5,0.5 ≤ y ≤ 2.5和1.5 ≤ z ≤ 4.5);以及ii. 含有至少一种过渡元素的第二化合物,其具有能够容纳第一化合物的阳离子元素的空穴位。

[0092] 第二化合物的组成为:

[0093] i. □ xMX₂

[0094] 其中□是容纳于空穴位中的阳离子元素;M是至少一种选自Ti,Ge,Sn,V,Cr,Mn,Fe,Co,Ni,Nb,Ta,Mo,W,Re,Ru和Rh的元素;X是至少一种选自O,S,Se,N,Cl,Br和I的元素;以及满足0.3 ≤ x ≤ 1;

[0095] ii. □ xMX₃

[0096] 其中□是容纳于空穴位中的阳离子元素;M是至少一种选自Ti,Ge,Sn,V,Cr,Mn,Fe,Co,Ni,Nb,Ta,Mo,W,Re,Ru和Rh的元素;X是至少一种选自O,S,Se,N,Cl,Br和I的元素;以及满足1 ≤ x ≤ 2;

[0097] iii. □ xMX₄

[0098] 其中□是容纳于空穴位中的阳离子元素;M是至少一种选自Ti,Ge,Sn,V,Cr,Mn,Fe,Co,Ni,Nb,Ta,Mo,W,Re,Ru和Rh的元素;X是至少一种选自O,S,Se,N,Cl,Br和I的元素;以及满足1 ≤ x ≤ 2;以及

[0099] iv. □ xMPO_z

[0100] 其中□是容纳于空穴位中的阳离子元素;M是至少一种选自Ti,Ge,Sn,V,Cr,Mn,Fe,Co,Ni,Nb,Ta,Mo,W,Re,Ru和Rh的元素;P是三价磷元素;O是氧元素;以及满足0.3 ≤ x ≤ 3和4 ≤ z ≤ 6。

[0101] 此外,第二化合物采用以下晶体结构中的一种:

- [0102] 锰钡矿 (Hollandite) 结构
- [0103] Ramsdelite 结构
- [0104] 锐钛矿 (Anatase) 结构

[0105] 板钛矿 (Brookite) 结构

[0106] 软锰矿 (Pyrolusite) 结构

[0107] ReO_3 结构

[0108] $\text{MoO}_{1.5}\text{PO}_4$ 结构

[0109] $\text{TiO}_{0.5}\text{PO}_4$ 结构

[0110] FePO_4 结构

[0111] βMnO_2

[0112] γMnO_2

[0113] λMnO_2

[0114] 第一化合物的电子的费米能级比第二化合物的低。这是要求记录层的状态表现为不可逆性的条件之一。这里使用的任何费米能级均是从真空能级计算得到的值。

[0115] 通过使用上述记录层,可基本实现Pbpsi级别的记录密度,此外还能实现低电耗。

[0116] 2. 记录、擦除和再现操作的基本原理

[0117] (1) 下面将给出根据本发明第一实施例的数据读/写装置中进行数据记录、擦除和再现操作的基本原理的描述。

[0118] 图1是记录部分的结构图。

[0119] 标号11表示电极层;12表示记录层;13A表示电极层(或保护层)。

[0120] 记录层12上的小白圈表示正离子,小黑圈表示负离子。大白圈表示过渡元素。

[0121] 当对记录层施加电压以在记录层12上产生电势梯度时,一些正离子向晶体里移动。因此,在本发明的实施例中,记录层12的初始状态定义为绝缘体(高电阻态)。根据电势梯度使记录层12发生相变化,并使记录层12提供导电性(形成低电阻态),从而来完成记录操作。

[0122] 首先,例如,形成电极层13A的电势比电极层11的电势更低的状态。如果电极层11处于固定电势(例如,接地电势),可以给电极层13A施加负电势。

[0123] 此时,包含在记录层12中的一些正离子迁移到电极层(阴极)13A的一侧,在记录层(晶体)12中的正离子相对于负离子有所减少。迁移到电极层13A的正离子从电极层13A得到电子,以金属沉积形成金属层14。

[0124] 在记录层12内部的负离子变得过量,结果是,包含在记录层12中的过渡元素的化合价升高。即,记录层12由于载体植入而具有电子导电性,因此,记录(设置操作)得以完成。

[0125] 再现操作能够以下面的方式轻易完成,向记录层12供给一个电流脉冲以检测记录层12的电阻值。但该电流脉冲必须小到不使构成记录层12的材料发生电阻变化的程度。

[0126] 上述过程是一种电泳,可能要考虑到,当电极层(阴极)13A侧发生电化学还原而产生还原剂时,电极层(阳极)11侧发生电化学氧化而产生氧化剂。

[0127] 因此,为了从记录态(低电阻态)返回到初始态(高电阻态),需要例如,使用大电流脉冲焦耳加热记录层12以促使记录层12发生氧化还原反应。也就是说,记录层12因大电流脉冲(重置操作)中断后的余热而变回绝缘体。

[0128] 然而,为了能实际应用这一工作原理,必须验证在室温下不发生重置操作(规定

足够长的保留时间间隔)以及重置操作的功耗足够小。

[0129] 前一操作能够通过设置正离子的化合价数等于或大于二价。

[0130] 后一操作可通过找出离子半径和在记录层(晶体)12中移动的正离子的传输通道来完成。这种记录层12可以采用前述的元素和晶体结构。

[0131] 同时,重置操作后在电极层(阳极)11侧生成氧化剂。因此,电极层11优选由几乎不氧化的材料(如导电性氮化物或导电性氧化物)组成。

[0132] 此外,优选这种不具有离子传导性的材料。

[0133] 这种材料的例子包括以下材料。在它们之中,从良好的导电性等综合性能考虑最优选 LaNiO_3 。

[0134] i. MN

[0135] 式中, M 是至少一种选自 Ti, Zr, Hf, V, Nb 和 Ta 中的元素; N 是氮。

[0136] ii. MO_x

[0137] 式中, M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素; 摩尔比“x”满足 $1 \leq x \leq 4$ 。

[0138] iii. AMO_3

[0139] 式中, A 是至少一种选自于 La, K, Ca, Sr, Ba 和 Ln(镧系元素)中的元素;

[0140] M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素; 以及

[0141] O 是氧。

[0142] iv. A_2MO_4

[0143] 式中, A 是至少一种选自于 K, Ca, Sr, Ba 和 Ln(镧系元素)中的元素;

[0144] M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素; 以及

[0145] O 是氧。

[0146] 重置操作完成后在保护层(阴极)13侧生成还原剂。因此,保护层13优选具有防止记录层12与空气发生反应的功能。

[0147] 这种材料的例子包括由无定形碳、类金刚石碳、 SnO_2 等制成的半导体。

[0148] 电极层13A可以起到保护记录层12的保护层的作用,或者可以用保护层代替电极层13A。在这种情况下,保护层可以是绝缘体或电导体。

[0149] 为了在重置操作中有效地加热记录层12,优选在电极层13A侧设置加热层(电阻率约 $10^{-5} \Omega \text{ cm}$ 或以上的材料)。

[0150] (2) 下面将给出根据本发明第二实施例的信息记录/再现装置中进行记录、擦除和再现信息的基本原理的描述。

[0151] 图2是记录单元的结构图。

[0152] 标号11表示电极层;12表示记录层;13A表示电极层(或保护层)。

[0153] 记录层12设置在电极层13A侧,由设置在电极层13A侧的表示为 $\text{A}_x\text{M}_y\text{X}_z$ 的第一化合物12A和设置在电极层11侧的含有至少一种过渡元素的第二化合物12B组成,该第二化合物12B具有能够容纳第一化合物的正离子元素的空穴位。

[0154] 具体说,在初始态(重置状态),第一化合物12A表示为 $\text{A}_x\text{M}_y\text{Z}_x$ 。第二化合物12B

含有至少一种过渡元素并具有能够容纳第一化合物的正离子元素的空穴位。

[0155] 在设置态,第二化合物 12B 含有至少一种过渡元素且处于自身存在的空穴位容纳有第一化合物的正离子元素的状态。此时,第一化合物 12A 处于化合物表示为 A_x-uMyX_z (通过在元素迁移到第二化合物 12B 时产生的“u”已使元素 A 减少) 的状态。

[0156] 这里,为了简化描述的目的,初始态(重置状态)表示记录层 12 的电阻值高的状态,设置态表示记录层 12 的电阻值低的状态。

[0157] 当第二化合物 12B 是 $Mg^{2+}Ti_2^{3+}O_4$ (或 $Ti_2^{4+}O_4$) 而第一化合物 12A 是 $Mn_2^{4+}O_4$ (或 $Mg^{2+}Mn_2^{3+}O_4$) 时,初始态(重置状态)的电阻值高,设置态的电阻值低。

[0158] 这些规定并不表示本实施方式受限于此。

[0159] 即使一个装置结构与另一个相同,记录层 12 的电阻值随着第一化合物 12A 和第二化合物 12B 的类型的变化而变化,以使设置态和重置态的电阻值能够根据本发明的实施例所针对的产品而自由地设置。

[0160] 记录层 12 中的三种小圈,每种都表示正离子元素,大圈表示负离子元素。

[0161] 如图 3 所示,构成记录层 12 的第一化合物 12A 和第二化合物 12B,每个

[0162] 都可以层叠为两层或更多层。

[0163] 当电极层 13A 为阳极、电极层 11 为阴极时的电子电势施加到这种记录单元上,以及在记录层 12 中产生电势梯度时,第一化合物 12A 中的部分正离子元素迁移到晶体中,然后进入到阴极侧的第二化合物 12B 中。

[0164] 由于第二化合物 12B 的晶体中存在能够容纳正离子元素的空穴位,因此从第一化合物 12A 迁出的正离子元素容纳于这些空穴位中。

[0165] 因此,第一化合物 12A 中的正离子(过渡元素)的化合价上升,然后,第二化合物 12B 中的正离子(过渡元素)的化合价下降。

[0166] 因此,在初始态(重置状态),假定每个记录层 12A 和 12B 处于高电阻态(每个都变成绝缘态),第一化合物 12A 中的部分正离子元素迁入第二化合物 12B 中,而记录层 12 从当前状态变为低电阻态(每个都变成导电元件),于是形成设置态。

[0167] 此外,当在电极层 11 为阳极和电极层 13A 为阴极上施加电势,以及在记录层 12 中产生电势梯度时,第二化合物 12B 中的部分正离子元素迁移到晶体中,然后进入到阴极侧的第一化合物 12A 中。

[0168] 由于第一化合物 12A 的晶体中存在能够容纳正离子元素的空穴位,因此从第二化合物 12B 迁出的正离子元素容纳于这些空穴位中。

[0169] 因此,第二化合物 12B 中的正离子(过渡元素)的化合价上升,而第一化合物 12A 中的正离子(过渡元素)的化合价下降。

[0170] 因此,第二化合物 12B 中的部分正离子元素迁入到第一化合物 12A 中,而记录层 12 从低电阻态(导电元件)变为高电阻态(绝缘元件),然后回复到初始态(重置状态)。

[0171] 如上所述,可通过施加在记录层 12 上的电压的方向(电压/电流脉冲的方向)来控制设置/重置操作。

[0172] 此外,设置/重置操作还可通过以下方法控制。

[0173] 可通过在电极层 11 为阴极和电极层 13A 为阳极上施加电势来进行重置操作。在这种情况下,在记录层 12 中产生电势梯度,然后,产生电流。此时,设定一个等于或小于离子

开始迁移所需电压的值,或者施加一个其宽度等于或小于离子能够迁移所需的时间间隔的脉冲电压,从而产生焦耳热。此时,在第二化合物 12B 中的部分正离子元素迁移到晶体中,然后,进入到阴极侧的第一化合物 12A 中(因为阴极侧的电化学能低)。

[0174] 由于第一化合物 12A 的晶体中存在能够容纳正离子元素的空穴位,因此从第二化合物 12B 迁出的正离子元素被容纳于这些空穴位中。

[0175] 因此,第二化合物 12B 中的正离子(过渡元素)的化合价上升,然后,第一化合物 12A 中的正离子(过渡元素)的化合价下降。

[0176] 因此,存在于每个第一化合物 12A 和第二化合物 12B 的晶体中的导电载体被消除,记录层 12 从低电阻态(导电元件)变为高电阻态(绝缘元件)。

[0177] 与此同时,尽管电子从第二化合物 12B 迁到第一化合物 12A,第一化合物 12A 的电子的费米能级比第二化合物 12B 的电子的费米能级低。因此,记录层 12 的总能量减少,上述重置状态自然形成。

[0178] 此外,在设置操作完成之后,形成上述的高能态。然而,在使用根据本发明实施例的记录层 12 时没有产生焦耳热的情况下,可以持续维持设置态。

[0179] 这是因为所谓的离子迁移电阻起的作用。

[0180] 第二化合物 12B 中的元素 A 的化合价导致了这一效果。该元素为二价具有非常重要的意义。

[0181] 如果元素 A 是一价元素如 Li 离子,在设置态下难以获得充分的离子迁移电阻,正离子元素立刻从第二化合物 12B 返回到第一化合物 12A。换句话说,难以获得足够长的保留时间。

[0182] 此外,假定该元素 A 是三价或更高价的元素,对设置操作的电压需要增加。因此,最坏情况是可能发生晶体破坏。

[0183] 因此,优选设置其中元素 A 为二价的信息记录/再现装置。

[0184] 同时,在设置操作完成后,阳极侧生成氧化剂。因此,优选使用几乎不被氧化的材料(如导电性氧化物)作为电极层 11。

[0185] 优选导电性氧化物不具有离子传导性。这样的氧化物可以列举以下材料。从良好的导电性的综合性能考虑,最优选的材料是 LaNiO_3 。

[0186] i. MN

[0187] 式中, M 是至少一种选自于 Ti, Zr, Hf, V, Nb 和 Ta 中的元素; N 是氮元素。

[0188] ii. MO_x

[0189] 式中, M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素; 以及 O 是氧元素, 且 $1 \leq x \leq 4$ 。

[0190] iii. AMO_3

[0191] 式中, A 是至少一种选自于 K, Ca, Sr, Ba 和 Ln(镧系元素)中的元素; M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt 中的元素; 以及 O 是氧元素。

[0192] iv. A_2MO_4

[0193] 式中, A 是至少一种选自于 K, Ca, Sr, Ba 和 Ln(镧系元素)中的元素; M 是至少一种选自于 Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os 和 Pt

中的元素；以及 O 是氧元素。

[0194] 可通过促进记录层 12 受热、以及容纳于上述第二化合物 12B 的空穴位中的正离子元素返回到第一化合物 12A 中的现象来进行重置操作。

[0195] 具体说，利用焦耳热及其余热，能够轻易的使记录层 12 从低电阻态（导电元件）转变为高电阻态（绝缘元件），该焦耳热是通过给记录层 12 施加大电流脉冲产生的。

[0196] 如上所述，大电流脉冲施加给记录层 12，记录层 12 的电阻值随之升高。因此，完成了重置操作。

[0197] 这里，为实现低电耗，重要的是要找到一种物质，在进行设置操作时其离子半径和能够使正离子元素迁移到晶体中的传输通道不会引起晶体破坏。

[0198] 在“概述”中描述的材料和晶体结构能够有效满足这种条件并实现低电耗。

[0199] 通常优选设置加热层（电阻率约 $10^{-5} \Omega \text{ cm}$ 或以上的材料），以进一步促进重置操作。

[0200] 在探针存储器中，还原材料沉积在阴极侧。因此，优选设置表面保护层，以防止与大气发生反应。

[0201] 加热层和表面保护层可由兼具有上述两者功能的材料组成。例如，半导体如无定形碳、类金刚石碳以及 SnO_2 都兼具有加热器功能和表面保护功能。

[0202] 再现操作能够通过向记录层 12 供给电流脉冲轻易完成，然后，检测记录层 12 的电阻值。

[0203] 但该电流脉冲必须非常小，小到不使构成记录层 12 的材料发生电阻变化的程度。

[0204] 在图 2 和图 3 的实施例中，第一化合物 12A 位于电极层 13A 侧，第二化合物 12B 位于电极层 11 侧，但这种配置也可反向。在这种情况下，施加到电极层 11 和 13A 的电压（正 / 负电压）也可在设置 / 重置操作时反向。

[0205] 3. 实施方式

[0206] 现在描述最佳实施方式。

[0207] 下面就两种情况，即本发明的实施例应用于探针存储器的情况和应用于半导体存储器的情况，做出描述。

[0208] (1) 探针存储器

[0209] A. 结构

[0210] 图 4 和图 5 显示的都是根据本发明实施例的探针存储器。

[0211] 记录介质设置在 XY 扫描器 14 上。探针阵列以与记录介质相对的形式设置。

[0212] 探针阵列包括基层 23 和多个以阵列形状设置在基层 23 正面上的探针（头）24。每个探针 24 由例如悬臂构成，且由多路驱动器 25 和 26 驱动。

[0213] 多个探针 24 的每个能够通过使用包含在基层 23 中的微型传动器独立操作。这里将就相同的总的操作和设置记录介质的数据区域的接口的例子给出描述。

[0214] 首先，通过多路驱动器 25 和 26 使所有探针 24 以预定周期在 X 方向上做往复运动，从记录介质的伺服区域读取在 Y 方向上的位置信息。在 Y 方向上的位置信息传送至驱动器 15。

[0215] 驱动器 15 基于该位置信息驱动 XY 扫描器 14，使记录介质在 Y 方向上移动，从而定位记录介质和探针。

[0216] 在它们定位完成之后,数据读取或写入操作以所有探针 24 在数据区域上的方式同时且连续地进行。

[0217] 数据读取和写入操作是连续进行的,这是因为探针 24 在 X 方向作往复运动。数据读写操作还相对于数据区域,按一条线接一条线的方式,通过顺序变化记录介质在 Y 方向上的位置来进行。

[0218] 记录介质以预定周期在 X 方向上做往复运动,从记录介质读取位置信息,而探针 24 可以在 Y 方向上移动。

[0219] 记录介质配置为,例如,基层 20、位于基层 20 上的电极层 21、和位于电极 21 上的记录层 22。

[0220] 记录层 22 具有多个数据区域和设置在该多个数据区域 X 方向上的两端的伺服区域。数据区域占了记录层 22 的主要部分。

[0221] 伺服色同步信号被记录于伺服区域中。伺服色同步信号显示数据区域中 X 方向上的位置信息。

[0222] 在记录层 22 中,除了这几项信息外,还设置有用于记录地址数据的地址区和用以获得同步的前导码。

[0223] 数据和伺服色同步信号以记录位(电阻波动)记录在记录层 22 中。记录位的“1”和“0”的信息通过探测记录层 22 的电阻来读取。

[0224] 在这个例子中,一个探针(头)设置为与一个数据区域关联,一个探针设置为对伺服区域做出响应。

[0225] 数据区域由多个磁道(track)组成。数据区域中的磁道由从地址区读取的地址信号表示。此外,从伺服区域读取的伺服色同步信号用来使探针 24 移动到磁道中心并剔除记录位的读数误差。

[0226] 这里, X 方向和 Y 方向分别与下行磁道方向和磁道方向相对应,这样有可能利用 HDD 头位置控制技术。

[0227] B. 记录 / 再现操作

[0228] 下面将描述如图 4 和图 5 所示的探针存储器的记录 / 再现操作。

[0229] 图 6 显示了记录操作(设置操作)时的状态。

[0230] 假设记录介质配置为位于基层 20(如半导体芯片)上的电极层 21、位于电极 21 上的记录层 22、以及位于记录层 22 上的保护层 13B。保护层 13B 是由例如薄的绝缘体构成。

[0231] 记录操作以如下方式完成:对记录层 22 的记录位 27 施加一个电压以在记录位 27 内部产生电势梯度。具体说,可将电流 / 电压脉冲施加到记录位 27 上。

[0232] - 第一实施例

[0233] 第一实施例展示了使用如图 1 所示的材料作为记录层的情况。

[0234] 首先,如图 7 所示,形成探针 24 的电势比电极层 21 的电势更低的状态。假定电极层 21 设定在固定电势(例如,接地电势),可以对探针 24 施加负电势。

[0235] 当使用例如电子发生源或热电子源时,通过从探针 24 放出电子给电极层 21 来产生电流脉冲。

[0236] 此时,例如,在记录层 22 的记录位 27 中,一些正离子迁移到探针(阴极)24 侧,晶体中的正离子相对负离子有所减少。此外,迁移到探针 24 侧的正离子接受来自探针 24 的

电子而以金属沉积。

[0237] 在记录位 27 中,负离子变成过量,结果是,在记录位 27 中的过渡元素的化合价数升高。即,记录位 27 因相变引发的载体植入而具有电子电导性,因此记录操作(设置操作)得以完成。

[0238] 可以通过形成一种探针 24 的电势比电极层 21 的电势更高的状态来产生记录电流脉冲。

[0239] 图 8 显示了再现操作。

[0240] 再现操作以下面的方式完成,向记录层 22 的记录位 27 供给一个电流脉冲以检测记录位 27 的电阻值。但该电流脉冲必须非常小,小到不使构成记录层 22 的记录位 27 的材料发生电阻变化的程度。

[0241] 例如,由读出放大器 S/A 产生的读出电流(电流脉冲)从探针 24 供给记录位 27,然后,记录位 27 的电阻值用该读出放大器 S/A 测定。

[0242] 通过使用本发明实施例的材料,可将设置状态和重置状态间的电阻值之差设定为等于或大于 10^3 。

[0243] 在再现操作中,用探针 24 扫描记录介质的顶端,从而启动连续再现。

[0244] 通过用大电流脉冲焦耳加热记录层 22 的记录位 27,以促进记录位 27 的氧化/还原反应,从而完成擦除(重置)操作。

[0245] 擦除操作可在每个记录位 27 上完成,或以块到块的方式在多个记录位 27 上完成。

[0246] - 第二实施例

[0247] 第二实施例展示了使用如图 2 所示的材料作为记录层的情况。

[0248] 图 6 和图 9 都显示了记录/擦除操作时的状态。

[0249] 假设记录介质的配置为:位于基层 20(如半导体芯片)上的电极层 21;位于电极 21 上的记录层 22;以及位于记录层 22 上的保护层 13B。保护层 13B 由例如薄的绝缘体构成。

[0250] 记录操作通过对记录层 22 的记录位 27 施加电压进行,然后,在记录位 27 的内部产生电势梯度。具体说,可将电流/电压脉冲施加到记录位 27 上。

[0251] 在本例中,形成探针 24 的电势比电极层 21 的电势更高的状态。假定电极层 21 设定在固定电势(例如,接地电势),可以对探针 24 施加正电势。

[0252] 此时,记录层 22 的第一化合物(阳极侧)中的部分正离子元素迁移到晶体中,并容纳于第二化合物(阴极侧)的空穴位中。

[0253] 同时,第一化合物中的正离子(过渡元素)的化合价上升,然后,第二化合物中的正离子(过渡元素)的化合价下降。结果是,记录层 22 的记录位 27 从高电阻态转变为低电阻态,设置操作(记录)得以完成。

[0254] 擦除操作形成探针 24 的电势比电极层 21 的电势更低的状态。假定电极层 21 设定在固定电势(例如,接地电势),可以对探针 24 施加负电势。

[0255] 此时,记录层 22 的第一化合物(阳极侧)中的部分正离子元素迁移到晶体中,并容纳于第一化合物(阴极侧)的空穴位中。

[0256] 同时,第二化合物中的正离子(过渡元素)的化合价上升,然后,第一化合物中的正离子(过渡元素)的化合价下降。结果是,记录层 22 的记录位 27 从低电阻态转变为高

电阻态,重置操作(擦除)得以完成。

[0257] 就记录/擦除操作而言,通过使第一和第二化合物间的位置关系反向,探针 24 的电势比电极层 21 的电势低,然后可以执行设置操作。

[0258] 图 10 显示了再现时的状态。

[0259] 再现操作能够通过向记录位 27 供给一个电流脉冲进行,然后,检测记录位 27 的电阻值。但该电流脉冲必须非常小,小到不使构成记录位 27 的材料发生电阻变化的程度。

[0260] 例如,依靠读出放大器 S/A 产生的读出电流(电流脉冲)从探针 24 供给记录层(记录位)22,用该读出放大器 S/A 测定记录位的电阻值。当使用前述的新材料时,设置/重置状态的电阻值之差可以是 10^3 或以上。可以通过扫描探针 24 连续进行再现操作。

[0261] C. 结论

[0262] 根据这种探针存储器,可以比目前的硬盘或闪存更有效地实现高记录密度和低电耗。

[0263] (2) 半导体存储器

[0264] A. 结构

[0265] 图 11 显示了本发明一个实施例的交叉点型半导体存储器。

[0266] 字线 W_{Li-1} 、 W_{Li} 和 W_{Li+1} 沿 X 方向延伸,位线 BL_{j-1} 、 BL_j 和 BL_{j+1} 沿 Y 方向延伸。

[0267] 每个字线 W_{Li-1} 、 W_{Li} 和 W_{Li+1} 的一端都通过作为选择器开关的 MOS 晶体管 RSW 与字线驱动器 & 解码器 31 相连,每个位线 BL_{j-1} 、 BL_j 和 BL_{j+1} 通过作为选择器开关的 MOS 晶体管 CSW 与位线驱动器 & 解码器 & 读出电路 32 相连。

[0268] 用以选择字线(行)的选择器信号 R_{i-1} 、 R_i 和 R_{i+1} 输入给 MOS 晶体管 RSW 的栅,用以选择位线(列)的选择器信号 C_{j-1} 、 C_j 和 C_{j+1} 输入给 MOS 晶体管 CSW 的栅。

[0269] 存储单元 33 配置在每个字线 W_{Li-1} 、 W_{Li} 和 W_{Li+1} 与每个位线 BL_{j-1} 、 BL_j 和 BL_{j+1} 之间的交叉部分。所谓的交叉点型单元阵列结构得以设置。

[0270] 存储单元 33 还具有二极管 34,用于防止记录/再现操作时的潜行电流。

[0271] 图 12 显示了图 11 所示的半导体存储器的存储单元阵列部分的结构。

[0272] 字线 W_{Li-1} 、 W_{Li} 和 W_{Li+1} 以及位线 BL_{j-1} 、 BL_j 和 BL_{j+1} 配置在半导体+芯片 30 上,存储单元 33 和二极管 34 配置在这些线的交叉部分。

[0273] 这种交叉点型单元阵列结构的特点是有利于高集成度,因为不必单独将 MOS 晶体管连接到存储单元 33。例如,如图 14 和图 15 所示,可将存储单元 33 叠层,从而提供三维结构的存储单元阵列。

[0274] 存储单元 33,例如,如图 13 所示,是由记录层 22、保护层 13B 和加热层 35 构成的层叠结构。1-位数据用存储单元 33 存储。此外,二极管 34 配置在字线 W_{Li} 和存储单元 33 之间。

[0275] 对于仅通过电压方向改变设置/重置的情况,优选剔除二极管 34。

[0276] B. 写入、擦除和读出操作

[0277] 下面将结合图 11 和图 13 描述写入、擦除和读出操作。

[0278] 这里,假设选定用虚线 A 圈出的存储单元 33,然后,针对选择的存储单元执行写入、擦除和读出操作。

[0279] 第一实施例

[0280] 第一实施例展示了使用如图 1 所示的材料作为记录层的情况。

[0281] 记录操作（设置操作）可按如下方式完成，对选择的存储单元 33 施加一个电压，于是在存储单元 33 中产生电势梯度以提供电流脉冲。因此，例如，形成字线 WLi 的电势比位线 BLj 的电势更低的状态。假定位线 BLj 设定在固定电势（例如，接地电势），可以对字线 WLi 施加负电势。

[0282] 此时，在由虚线 A 圈出的所选存储单元 33 中，一些正离子迁移到字线（阴极） WLi 侧，包含在晶体中的正离子相对负离子有所减少。迁移到字线 WLi 侧的正离子接受来自字线 WLi 的电子而以金属沉积。

[0283] 在由虚线 A 圈出的所选存储单元 33 中，负离子变得过量，结果是，包含在晶体中的过渡元素的化合价数升高。即，由虚线 A 圈出的所选存储单元 33 因相变引发的载体植入而具有电子导电性，因此记录操作（设置操作）得以完成。

[0284] 在记录操作时，优选将所有未选的字线 $WLi-1$ 、 $WLi+1$ 和未选的位线 $BLj-1$ 、 $BLj+1$ 加偏压为同一电势。

[0285] 此外，在记录前的待机状态时，优选对所有的字线 $WLi-1$ 、 WLi 和 $WLi+1$ 以及所有的位线 $BLj-1$ 、 BLj 和 $BLj+1$ 进行预充电。

[0286] 可以通过形成一种字线 WLi 的电势比位线 BLj 的电势更高的状态来产生记录电流脉冲。

[0287] 通过向由虚线 A 圈出的所选存储单元 33 供给电流脉冲并检测存储单元 33 的电阻值来完成再现操作。但该电流脉冲必须非常小，小到不使构成存储单元 33 的材料发生电阻变化的程度。

[0288] 例如，由读出电路产生的读出电流（电流脉冲）从位线 BLj 供给由虚线 A 圈出的存储单元 33，然后，存储单元 33 的电阻值用该读出电路测定。通过使用前述的新材料，设置状态和重置状态间的电阻值之差可设定为等于或大于 10^3 。

[0289] 通过用大电流脉冲焦耳加热由虚线 A 圈出的所选存储单元 33，以促进存储单元 33 中的氧化 / 还原反应，从而完成擦除（重置）操作。

[0290] 第二实施例

[0291] 第二实施例展示了使用如图 2 所示的材料作为记录层的情况。

[0292] 在写入操作（设置操作）中，对选择的存储单元 33 施加一个电压，在存储单元 33 中产生电势梯度，由此提供电流脉冲。因此，例如，字线 WLi 的电势比位线 BLj 的电势更高。当位线 BLj 设定在固定电势（例如，接地电势）时，可对字线 WLi 施加正电势。

[0293] 此时，在由虚线 A 圈出的所选存储单元 33 中，第一化合物中的部分正离子迁入到第二化合物的空穴区域中。因此，第一化合物中的正离子（过渡元素）的化合价上升，然后，第二化合物中的正离子（过渡元素）的化合价下降。

[0294] 结果是，存储单元 33 从高电阻态转变为低电阻态，设置操作（写入）得以完成。

[0295] 在写入操作时，优选将所有未选的字线 $WLi-1$ 、 $WLi+1$ 和未选的位线 $BLj-1$ 、 $BLj+1$ 加偏压为同一电势。

[0296] 此外，在写入操作前的待机状态时，优选对所有字线 $WLi-1$ 、 WLi 和 $WLi+1$ 以及所有位线 $BLj-1$ 、 BLj 和 $BLj+1$ 进行预充电。

[0297] 擦除操作（重置操作）利用了焦耳热及其余热，焦耳热是通过向所选的存储单元

33 供给大电流脉冲而产生的。因此,例如,字线 WLi 的电势比位线 BLj 的电势更高。当位线 BLj 设定在固定电势(例如,接地电势)时,可对字线 WLi 施加正电势。

[0298] 此时,在由虚线 A 圈出的所选存储单元 33 中,第二化合物中的部分正离子迁入到第一化合物的空穴区域中。因此,第二化合物中的正离子(过渡元素)的化合价上升,然后,第一化合物中的正离子(过渡元素)的化合价下降。

[0299] 结果是,存储单元 33 从低电阻态转变为高电阻态,重置操作(擦除)得以完成。

[0300] 这里,擦除操作还可通过以下方法进行。然而,在这种情况下,如上所述,优选从如图 8 和图 9 所示的半导体存储器中移除二极管 34。

[0301] 例如,字线 WLi 的电势比位线 BLj 的电势更低。当位线 BLj 设定在固定电势(例如,接地电势)时,可对字线 WLi 施加负电势。

[0302] 此时,在由虚线 A 圈出的所选存储单元 33 中,第二化合物中的部分正离子迁入到第一化合物的空穴区域中。因此,第二化合物中的正离子(过渡元素)的化合价上升,然后,第一化合物中的正离子(过渡元素)的化合价下降。

[0303] 结果是,存储单元 33 从低电阻态转变为高电阻态,重置操作(擦除)得以完成。

[0304] 同样,在擦除操作时,优选将所有未选的字线 $WLi-1$ 、 $WLi+1$ 和未选的位线 $BLj-1$ 、 $BLj+1$ 加偏压为同一电势。

[0305] 此外,在擦除操作前的待机状态时,优选对所有字线 $WLi-1$ 、 WLi 和 $WLi+1$ 以及所有位线 $BLj-1$ 、 BLj 和 $BLj+1$ 进行预充电。

[0306] 通过向由虚线 A 圈出的所选存储单元 33 供给电流脉冲,然后检测存储单元 33 的电阻值来进行读出操作。但该电流脉冲必须非常小,小到不使构成存储单元 33 的材料发生电阻变化的程度。

[0307] 例如,由读出电路产生的读出电流(电流脉冲)从位线 BLj 供给由虚线 A 圈出的存储单元 33,然后,存储单元 33 的电阻值用该读出电路测定。通过采用前述的新材料,设置/重置状态的电阻值之差可以是 10^3 或以上。

[0308] C. 结论

[0309] 根据这种半导体存储器,有可能实现比当前的硬盘或闪存有更高的记录密度和更低的功耗。

[0310] (3) 其他

[0311] 虽然本实施方式描述了两种存储器,即探针存储器和半导体存储器,但也可以将本发明实施例中提出的材料和原理应用于诸如现行的硬盘或 DVD 等记录介质上。

[0312] 4. 制造方法

[0313] 下面将描述根据本发明实施例的记录介质的制造方法。

[0314] 这里,以图 6 所示的记录介质的结构作为例子描述。

[0315] 基层 20 是直径约 60mm、厚约 1mm 的圆盘,由玻璃制成。在基层 20 上,通过气相沉积厚约 500nm 的 Pt(铂)以形成电极层 21。

[0316] 在电极层 21 上,首先,在 $300^{\circ}\text{C} \sim 600^{\circ}\text{C}$ 的大气压和 Ar(氩气)95%、O(氧)25% 的气氛下使用靶进行 RF 磁控溅射,靶的组分经过调整使得沉积 ZnMn_2O_4 ,从而形成构成记录层 22 一部分的厚约 10nm 的 ZnMn_2O_4 。

[0317] 随后,用 RF 磁控溅射在 ZnMn_2O_4 上形成厚约 3nm 的 TiO_2 。结果是,记录层 22 具有

ZnMn₂O₄ 和 TiO₂ 的层状结构。

[0318] 最后,在记录层 22 上形成保护层 13B,从而完成了如图 6 所示记录介质。

[0319] 5. 实验例

[0320] 下面对实验例进行描述,其中,制备了样品,并对重置(擦除)状态和设置(写入)状态之间的电阻差进行了评定。

[0321] 将具有如图 6 所示结构的记录介质作为样品。

[0322] 使用末端被削尖至直径为 10nm 或以下的探针对进行评价。

[0323] 这样的探针对制成为与保护层 13B 相接触,通过使用探针对中的一个执行写/擦操作。写入操作通过将例如 1V 的电压脉冲以 10nsec(毫微秒)的宽度施加给记录层 22 来完成。擦除操作通过将例如 0.2V 的电压脉冲以 100nsec(毫微秒)的宽度施加给记录层 22 来完成。

[0324] 此外,使用探针对中的另一只在写入操作和擦除操作之间进行读出操作。读出操作通过将 0.1V 的电压脉冲以 10nsec 的宽度施加给记录层 22 并对记录层(记录位)22 的电阻值进行测量来进行。

[0325] (1) 第一实验例

[0326] 第一实验例的样品如下。

[0327] 电子层 21 是由形成在盘上厚约 500nm 的 Pt 膜制成。记录层 22 由 ZnV₂O₄ 制成,保护层 13B 为类金刚石碳(DLC)。

[0328] 盘的温度维持在例如 300°C~500°C 范围内,然后在大气压以及 95% Ar 和 5% O₂ 的气氛下进行 RF 磁控溅射,从而在盘上形成厚约 10nm 的 ZnV₂O₄。类金刚石碳是通过例如 CVD 技术以约 3nm 的厚度形成在 ZnV₂O₄ 上。

[0329] 写入操作后的电阻值为 10³Ω 数量级,擦除操作后的电阻值为 10⁷Ω 数量级,两者电阻差约为 10⁴Ω。经验证在读出操作时可留有足够的余地。

[0330] (2) 第二实验例

[0331] 在第二实验例中,除了记录层由 ZnCr₂O₄ 制成外,采用同第一实验例中相同的样品。

[0332] 在写/擦操作之后的电阻值同第一实验例中一样为 10³Ω/10⁷Ω 数量级,两者的电阻差约为 10⁴Ω。经验证在读出操作时可留有足够的余地。

[0333] (3) 第三实验例

[0334] 在第三实验例中,除了记录层由 ZnMn₂O₄ 制成外,采用同第一实验例中相同的样品。

[0335] 在写/擦操作之后的电阻值同第一实验例中一样为 10³Ω/10⁷Ω 数量级,两者的电阻差约为 10⁴Ω。经验证在读出操作时可留有足够的余地。

[0336] (4) 第四实验例

[0337] 在第四实验例中,除了记录层由 ZnCo₂O₄ 制成外,采用同第一实验例中相同的样品。

[0338] 在写/擦操作之后的电阻值同第一实验例中一样为 10³Ω/10⁷Ω 数量级,两者的电阻差约为 10⁴Ω。经验证在读出操作时可留有足够的余地。

[0339] (5) 第五实验例

[0340] 在第五实验例中,除了记录层由 MgCr_2O_4 制成外,采用同第一实验例中相同的样品。

[0341] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0342] (6) 第六实验例

[0343] 在第六实验例中,除了记录层由 MgMn_2O_4 制成外,采用同第一实验例中相同的样品。

[0344] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0345] (7) 第七实验例

[0346] 在第七实验例中,除了记录层由 MgCo_nO_4 制成外,采用同第一实验例中相同的样品。

[0347] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0348] (8) 第八实验例

[0349] 在第八实验例中,除了记录层由 CoMn_nO_4 制成外,采用同第一实验例中相同的样品。

[0350] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0351] (9) 第九实验例

[0352] 在第九实验例中,除了记录层由 CaCr_nO_4 制成外,采用同第一实验例中相同的样品。

[0353] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0354] (10) 第十实验例

[0355] 在第十实验例中,除了记录层由 CaMn_nO_4 制成外,采用同第一实验例中相同的样品。

[0356] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0357] (11) 第十一实验例

[0358] 在第十一实验例中,除了记录层由 SrMn_nO_4 制成外,采用同第一实验例中相同的样品。

[0359] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0360] (12) 第十二实验例,

[0361] 在第十二实验例中,除了记录层由 $\text{Ba}_{0.25}\text{Mn}_2\text{O}_4$ 和 Ba 的叠层制成外,采用同第一实验例中相同的样品。 $\text{Ba}_{0.25}\text{Mn}_2\text{O}_4$ 用溅射技术形成, Ba 形成为厚度约 10nm。

[0362] 在写/擦操作之后的电阻值同第一实验例中一样为 $10^3 \Omega / 10^7 \Omega$ 数量级,两者的电阻差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0363] (13) 第十三实验例

[0364] 在第十三实验例中,除了记录层由 $Zn_{0.25}Mn_2O_4$ 和 Zn 的叠层制成外,采用同第一实验例中相同的样品。 $Zn_{0.25}Mn_2O_4$ 用溅射技术形成,Zn 形成为厚度约 10nm。

[0365] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 10^3 数量级 Ω ,此外,在擦除操作之后的电阻值为 $10^7 \Omega$ 数量级。写入操作和擦除操作间的电阻之差在 $10^4 \Omega$ 到 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0366] (14) 第十四实验例

[0367] 在第十四实验例中,除了记录层由 CuA_2 制成外,采用同第一实验例中相同的样品。

[0368] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 10^3 数量级 Ω ,此外,在擦除操作之后的电阻值为 $10^7 \Omega$ 数量级。写入操作和擦除操作间的电阻之差在 $10^3 \Omega$ 到 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0369] (15) 第十五实验例

[0370] 在第十五实验例中,除了记录层由 $MgCrO_3$ 制成外,采用同第一实验例中相同的样品。

[0371] 在初始状态的电阻值为 $10^7 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^6 \Omega$ 数量级。写入操作和擦除操作间的电阻之差在 $10^3 \Omega$ 到 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0372] (16) 第十六实验例

[0373] 在第十六实验例中,除了记录层由 $NiWN_2$ 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。 $NiWN_2$ 是采用溅射技术在大气压下和 95% Ar 和 35% NH_3 气氛中形成。

[0374] 在初始状态的电阻值为 $10^7 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^6 \Omega$ 数量级。写入操作和擦除操作间的电阻之差在 $10^2 \Omega$ 到 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0375] (17) 第十七实验例

[0376] 在第十七实验例中,除了记录层由 $Zn_{1.2}V_{1.8}O_4$ 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0377] 在初始状态的电阻值为 $10^6 \Omega$ 数量级,在写入操作之后的电阻值为 $10^2 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^6 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0378] (18) 第十八实验例

[0379] 在第十八实验例中,除了记录层由 $Zn_{1.2}Cr_{1.8}O_4$ 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0380] 在初始状态的电阻值为 $10^6 \Omega$ 数量级,在写入操作之后的电阻值为 $10^2 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^6 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^4 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0381] (19) 第十九实验例

[0382] 在第十九实验例中,除了记录层由 $ZnAl_{1.8}Cr_{0.2}O_4$ 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0383] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^8 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0384] (20) 第二十实验例

[0385] 在第二十实验例中,除了记录层由 $\text{ZnAl}_{1.8}\text{Mn}_{0.2}\text{O}_4$ 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0386] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^8 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0387] (21) 第二十一实验例

[0388] 在第二十一实验例中,除了记录层由 SiNi_2O_4 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0389] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^8 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0390] (22) 第二十二实验例

[0391] 在第二十二实验例中,除了记录层由 SeNi_2O_4 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0392] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^8 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0393] (23) 第二十三实验例

[0394] 在第二十三实验例中,除了记录层由 NiTiO_3 制成和保护层由 SnO_2 制成之外,采用同第一实验例中相同的样品。

[0395] 在初始状态的电阻值为 $10^8 \Omega$ 数量级,在写入操作之后的电阻值为 $10^3 \Omega$ 数量级,此外,在擦除操作之后的电阻值为 $10^8 \Omega$ 数量级。写入操作和擦除操作间的电阻之差约为 $10^5 \Omega$ 。经验证在读出操作时可留有足够的余地。

[0396] (24) 第二十四实验例

[0397] 第二十四实验例中的样品说明如下。

[0398] 记录层 22 由厚约 10nm 的 ZnMn_2O_4 和厚约 3nm 的 TiO_2 构成的叠层结构组成。

[0399] 在这种情况下,结果显示,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级。此外,经验证循环使用寿命能够达到等于或大于 100,000 循环数。

[0400] (25) 第二十五实验例

[0401] 第二十五实验例中的样品说明如下。

[0402] 记录层 22 由厚约 10nm 的 ZnMn_2O_4 和厚约 3nm 的 TiO_2 构成的叠层结构组成。

[0403] 在这种情况下,结果显示,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级。此外,经验证循环使用寿命能够达到等于或大于 100,000 循环数。

[0404] (26) 第二十六实验例

[0405] 第二十六实验例中的样品说明如下。

[0406] 记录层 22 由厚约 10nm 的 $MgMn_2O_4$ 和厚约 3nm 的 TiO_2 构成的叠层结构组成。

[0407] 在这种情况下,结果显示,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级。此外,经验证循环使用寿命能够达到等于或大于 100,000 循环数。

[0408] (27) 第二十七实验例

[0409] 第二十七实验例中的样品说明如下。

[0410] 记录层 22 由厚约 10nm 的 $ZnMn_2O_4$ 和厚约 3nm 的 ZrO_3 构成的叠层结构组成。

[0411] 在这种情况下,结果显示,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级。此外,经验证循环使用寿命能够达到等于或大于 100,000 循环数。

[0412] (28) 第二十八实验例

[0413] 第二十八实验例中的样品说明如下。

[0414] 记录层 22 由厚约 10nm 的 $SrMoO_3$ 和厚约 3nm 的 ReO_3 构成的叠层结构组成。

[0415] 在这种情况下,结果显示,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级。此外,经验证循环使用寿命能够达到等于或大于 100,000 循环数。

[0416] (29) 对照例

[0417] 对照例中的样品说明如下。

[0418] 记录层 22 仅由厚度约 10nm 的 $ZnMn_2O_4$ 构成。

[0419] 在这种情况下,重置状态的电阻值为 $10^7 \Omega$ 数量级,设置状态的电阻值为 $10^3 \Omega$ 数量级,与第一到第五实验例中的相同。

[0420] 然而,其循环使用寿命为 100 循环数的数量级,经验证根据本发明实施例的结构对反复的重写操作更为有效。

[0421] (30) 结论

[0422] 如上所述,在从第一到第二十八实验例的任何一个样品当中,可以实现基本的写入、擦除和读出操作。

[0423] 表 1 显示了从第一到第二十八实验例和对照例的验证结果汇总。

[0424] 表 1

[0425]

	记录层材料	晶体结构	保护层	初始电阻值 [Ω]	记录后电阻值 [Ω]	擦除后电阻值 [Ω]
第一实验例	ZnV_2O_4	尖晶石	DLC	10^7	10^3	10^7
第二实验例	$ZnCr_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第三实验例	$ZnMn_2O_4$	尖晶石 (锌黑锰矿 ⁺)	DLC	10^7	10^3	10^7
第四实验例	$ZnCo_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第五实验例	$MgCr_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第六实验例	$MgMn_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第七实验例	$MgCo_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第八实验例	$CoMn_2O_4$	尖晶石	DLC	10^7	10^3	10^7
第九实验例	$CaCr_2O_4$	黑钙锰矿 ⁺	DLC	10^7	10^3	10^7
第十实验例	$CaMn_2O_4$	黑钙锰矿 ⁺	DLC	10^7	10^3	10^7
第十一实验例	$SrMn_2O_4$	隐钾锰矿 ⁺	DLC	10^7	10^3	10^7
第十二实验例	$Ba_{0.25}Mn_2O_4+Ba$	隐钾锰矿 ⁺	DLC	10^7	10^3	10^7
第十三实验例	$Zn_{0.25}Mn_2O_4+Zn$	Ramsdelite	DLC	10^8	10^3	10^7
第十四实验例	$CuAlO_2$	铜铁矿 ⁺	DLC	10^8	10^3	10^6
第十五实验例	$MgCrO_3$	钛铁矿 ⁺	DLC	10^7	10^3	10^6
第十六实验例	$NiWN_3$	$LiMoN_2$	SnO_2	10^7	10^3	10^5

第十七实验例	$Zn_{1.2}V_{1.8}O_4$	尖晶石	SnO_2	10^6	10^2	10^6
第十八实验例	$Zn_{1.2}Cr_{1.8}O_4$	尖晶石	SnO_2	10^6	10^2	10^6
第十九实验例	$ZnAl_{1.8}Cr_{0.2}O_4$	尖晶石	SnO_2	10^8	10^3	10^8
第二十实验例	$ZnAl_{1.8}Mn_{0.2}O_4$	尖晶石	SnO_2	10^8	10^3	10^8
第二十一实验例	$SiNi_2O_4$	橄榄石	SnO_2	10^8	10^3	10^5
第二十二实验例	$SeNi_2O_4$	橄榄石	SnO_2	10^8	10^3	10^5
第二十三实验例	$NiTiO_3$	钛铁矿	SnO_2	10^8	10^3	10^5
第二十四实验例	$ZnMn_2O_4/TiO_2$	$\lambda MnO_2(TiO_2)$	DLC	10^7	10^3	10^7
第二十五实验例	$ZnMn_2O_4/ZrO_2$	$\lambda MnO_2(TiO_2)$	DLC	10^7	10^3	10^7
第二十六实验例	$MgMn_2O_4/TiO_2$	$\lambda MnO_2(TiO_2)$	DLC	10^7	10^3	10^7
第二十七实验例	$MgMn_2O_4/ZrO_2$	$\lambda MnO_2(TiO_2)$	DLC	10^7	10^3	10^7
第二十八实验例	$SrMoO_3/ReO_3$	$ReO_3(ReO_3)$	DLC	10^7	10^3	10^7
对照例	$ZnMn_2O_4$	尖晶石 (锌黑锰矿)	DLC	10^7	10^3	10^7

[0426] 6. 应用于闪存

[0427] (1) 结构

[0428] 本发明的实施例能够应用于闪存。

[0429] 图 16 显示了闪存的存储单元。

[0430] 闪存的存储单元由金属 - 绝缘体 - 半导体 (MIS) 晶体管组成。

[0431] 扩散层 42 形成于半导体基层 41 的表面区中。栅绝缘层 43 形成于扩散层 42 之间的沟道区上。根据本发明实施例的记录层 (RRAM: 电阻 RAM) 44 形成于栅绝缘层 43 上。控制栅电极 45 形成于记录层 44 上。

[0432] 半导体基层 41 可以是阱区域, 半导体基层 41 和扩散层 42 具有彼此相反的导电型。控制栅电极 45 作为字线获得, 并且由例如导电性多晶硅组成。

[0433] 记录层 44 由图 1、图 2 或图 3 所示的材料组成。

[0434] (2) 基本操作

[0435] 下面将结合图 16 描述基本操作。

[0436] 通过对控制栅电极 45 施加电势 V_1 、对半导体基层 41 施加电势 V_2 来执行设置 (写入) 操作。

[0437] 电势 V_1 和 V_2 之差要足够大使得记录层 44 产生相变或电阻变化, 但对其方向没有特别限制。

[0438] 也就是说, $V_1 > V_2$ 或 $V_1 < V_2$ 皆可。

[0439] 例如, 假定在初始态 (重置状态), 记录层 44 由绝缘体 (大电阻) 组成, 栅绝缘层 43 基本上变厚, 使得存储单元 (MIS 晶体管) 的阈值升高。

[0440] 当以这种状态施加电势 V_1 和 V_2 以使记录层 44 变为电导体 (小电阻) 时, 栅绝缘层 43 基本上变薄, 使得存储单元 (MIS 晶体管) 的阈值降低。

[0441] 虽然在半导体基层 41 上施加了电势 V_2 , 电势 V_2 反而会从扩散层 42 传送到存储单元的沟道区。

[0442] 通过对控制栅电极 45 施加电势 V_1' 、对扩散层 42 施加电势 V_3 , 以及对另一扩散层 42 施加电势 $V_4 (< V_3)$ 来执行重置 (擦除) 操作。

[0443] 电势 V_1' 设定为在设置态下超过存储单元的阈值的值。

[0444] 此时, 存储单元打到 ON, 电子从另一扩散层 42 流向扩散层 42, 同时产生热电子。由

于热电子是通过栅绝缘层 43 植入到记录层 44 中,记录层 44 的温度上升。

[0445] 以这种方式,记录层 44 从电导体(小电阻)变化为绝缘体(大电阻)。因此,绝缘层 43 基本上变厚,这样存储单元(MIS 晶体管)的阈值升高。

[0446] 以这种方式,由于存储单元阈值能够根据类似于闪存的原理变化,因而得以实际应用根据本发明实施例的信息记录/再现装置。

[0447] (3)NAND(与非)型闪存

[0448] 图 17 显示的是 NAND 单元元件的电路图。图 18 显示的是根据本发明实施例的 NAND 单元元件的结构。

[0449] N 型阱(N-well)区域 41b 和 P 型阱(P-well)区域 41c 形成于 P 型半导体基层 41a 中。根据本发明实施例的 NAND 单元形成于 P 型阱区域 41c 中。

[0450] NAND 单元元件的构成为:由多个串联的存储单元 MCs 组成的 NAND 串;和总共两个选择栅晶体管 ST,每个都与 NAND 串的两端相连。

[0451] 每个存储单元 MC 和选择晶体管 ST 具有相同的结构。具体说,这些元件每个配置为:N 型扩散层 42;位于 N 型扩散层 42 之间的沟道区上的栅绝缘层 43;位于栅绝缘层 43 上的记录层(PRAM)44;以及位于记录层 44 上的控制栅电极 45。

[0452] 存储单元 MC 的记录层 44 的状态(绝缘体/电导体)可根据上述基本操作而变化。相反,选择栅晶体管 ST 的记录层 44 被固定在设置态,即电导体(小电阻)。

[0453] 选择栅晶体管 STs 中的一个与源线 SL 相连,而另一个则与位线 BL 相连。

[0454] 假定在 NAND 单元元件中的所有存储单元在设置(写入)操作之前处于重置状态(大电阻)。

[0455] 设置(写入)操作以步进的方式从位于源线 SL 侧的存储单元 MC 到位于位线 BL 侧的存储单元顺序进行。

[0456] 将写入电势 V_1 (正电势)施加在所选字线 WL(控制栅电极)上,将转移电势 V_{pass} (存储单元 MC 打到 ON 时的电势)施加在未选择的字线 WL 上。

[0457] 位于源线 SL 侧的选择栅晶体管 ST 打到 OFF,位于位线 BL 侧的选择栅晶体管 ST 打到 ON,使得程序数据从位线 BL 被传送至所选的存储单元 MC 的沟道区。

[0458] 例如,当获得的程序数据是“1”时,将禁写电势(例如,基本等于 V_1 的电势)传送至所选存储单元 MC 的沟道区,以使所选存储单元 MC 的记录层 44 的电阻值从高电阻态变为低电阻态。

[0459] 此外,当获得的程序数据是“0”时,将 $V_2 (< V_1)$ 传送至所选存储单元 MC 的沟道区,以使所选存储单元 MC 的记录层 44 的电阻值从高电阻态变为低电阻态。

[0460] 在重置(擦除)操作中,例如, V_1' 被施加在所有的字线 WLs(控制栅电极)上,且在 NAND 单元元件中的所有存储单元 MCs 打到 ON。此外,两个选择栅晶体管 STs 被打到 ON,以使 V_3 施加在位线 BL 上以及 $V_4 (< V_3)$ 施加在源线 SL 上。

[0461] 此时,热电子被植入到 NAND 单元元件中所有的存储单元 MCs 的该记录层 44 中。因此,分批对 NAND 单元元件中的所有存储单元 MCs 进行重置操作。

[0462] 在图 18 的结构中,选择栅晶体管 ST 具有和存储单元 MC 相同的结构。然而,例如,如图 19 所示,选择栅晶体管 ST 也可形成为没有记录层的一般 MIS 晶体管。

[0463] 图 20 显示了 NAND 型闪存的改型实施例。

[0464] 该改型实施例的特点在于每个构成 NAND 串的的多个存储单元 MC 的栅绝缘层替换为 P 型半导体层 47。

[0465] 随着高集成度的进步,如果存储单元 MC 尺寸缩小,P 型半导体层 47 在无电压施加的状态下被耗尽层充填。

[0466] 在设置(写入)操作时,对所选存储单元 MC 的控制栅电极 45 施加正的写入电势(例如 3.5v),并对未选择的存储单元 MC 的控制栅电极 45 施加正的转移电势(例如 1V)。

[0467] 此时,NAND 串中的多个存储单元 MC 的 P 型阱区域 41c 的表面从 P 型转变为 N 型,并形成沟道。

[0468] 然后,如上所述,当位于位线 BL 侧的选择栅晶体管 ST 被打到 ON,以及程序数据“0”从位线 BL 转移到所选存储单元 MC 的沟道区时,得以进行设置操作。

[0469] 通过对所有的控制栅电极 45 施加负的擦除电势(如 -3.5V),能够分批地对构成 NAND 串的所有存储单元 MC 进行重置(擦除)操作,然后,施加接地电势(0V)到 P 型阱区域 41c 和 P 型半导体层 47 上。

[0470] 在读出操作时,对所选存储单元 MC 的控制栅电极 45 施加正的读出电势(例如 0.5V),并对未选择的存储单元 MC 的控制栅电极 45 施加转移电势(例如 1V),在该转移电势下,存储单元 MC 总是被打到 ON 而不论数据是“0”还是“1”。

[0471] 然而,存储单元 MC 在“1”态下的阈值电压 V_{th}^1 假定在 $0V < V_{th}^1 < 0.5V$ 的范围内,存储单元 MC 在“0”态下的阈值电压 V_{th}^0 假定在 $0.5V < V_{th}^0 < 1V$ 的范围内。

[0472] 此外,两个选择栅晶体管 ST 打到 ON,然后,向 NAND 串供给读出电流。

[0473] 当形成这种情况时,向 NAND 串供给的电流根据所选的存储单元 MC 中存储的数据的值变化。因此,能够通过检测这一变化读出数据。

[0474] 在该改型实施例中,要求 P 型半导体层 47 的孔穴掺杂量比 P 型阱区域 41c 的大,而 P 型半导体层 47 的费米能级比 P 型阱区域 41c 的深约 0.5V。

[0475] 这是因为,当对控制栅电极 45 施加正电势时,从位于 N 型扩散层 42 之间的 P 型阱区域 41c 的表面部分上发生了从 P 型向 N 型的逆转,并形成沟道。

[0476] 通过这样,例如,在写入操作时,仅在 P 型阱区域 41c 和 P 型半导体层 47 之间的界面上形成未选择的存储单元 MC 的沟道。在读出操作时,仅在 P 型阱区域 41c 和 P 型半导体层 47 之间的界面上形成 NAND 串中的多个存储单元 MC 的沟道。

[0477] 即,即使存储单元 MC 的记录层 44 是导电元件(在设置态下),扩散层 42 和控制栅电极 45 也不会短路。

[0478] (4)NOR(或非)型闪存

[0479] 图 21 显示的是 NOR 单元元件的电路图。图 22 显示的是根据本发明实施例的 NOR 单元元件的结构。

[0480] N 型阱区域 41b 和 P 型阱区域 41c 形成于 P 型半导体基层 41a 中。根据本发明实施例的 NOR 单元形成于 P 型阱区域 41c 中。

[0481] 每个 NOR 单元由在位线 D1 和源线 SL 间连接的一个存储单元(MIS 晶体管)MC 构成。

[0482] 每个存储单元 MCs 配置为:N 型扩散层 42;位于 N 型扩散层 42 之间的沟道上的栅绝缘层 43;位于栅绝缘层 43 上的记录层(PRAM)44;以及位于记录层 44 上的控制栅电极

45。

[0483] 存储单元 MCs 的记录层 44 的状态（绝缘体 / 电导体）可根据上述基本操作而变化。

[0484] (5) 2tr 单元型闪存

[0485] 图 23 显示的是 2tr 单元元件的电路图。图 24 显示的是根据本发明实施例的 2tr 单元元件的结构。

[0486] 2tr 单元元件已发展成为兼具 NAND 单元元件和 NOR 单元元件的特点的新单元结构。

[0487] N 型阱区域 41b 和 P 型阱区域 41c 形成于 P 型半导体基层 41a 中。根据本发明实施例的 2tr 单元元件形成于 P 型阱区域 41c 中。

[0488] 2tr 单元元件由一个存储单元 MC 和一个串联的选择栅晶体管 ST 组成。

[0489] 每个存储单元 MC 和选择栅晶体管 ST 具有相同的结构。具体说,这些元件每个配置为:N 型扩散层 42 ;位于 N 型扩散层 42 之间的沟道区上的栅绝缘层 43 ;位于栅绝缘层 43 上的记录层 (PRAM) 44 ;以及位于记录层 44 上的控制栅电极 45。

[0490] 存储单元 MC 的记录层 44 的状态（绝缘体 / 电导体）可根据上述基本操作而变化。相反,选择栅晶体管 ST 的记录层 44 被固定在设置态,即在电导体（小电阻）。

[0491] 选择栅晶体管 ST 与源线 SL 相连,而存储单元 MC 则与位线 BL 相连。

[0492] 存储单元 MC 的记录层 44 的状态（绝缘体 / 电导体）可根据上述基本操作而变化。

[0493] 在图 24 的结构中,选择栅晶体管 ST 具有和存储单元 MC 相同的结构。然而,例如,如图 25 所示,选择栅晶体管 ST 也可形成为没有记录层的一般 MIS 晶体管。

[0494] 7. 其它

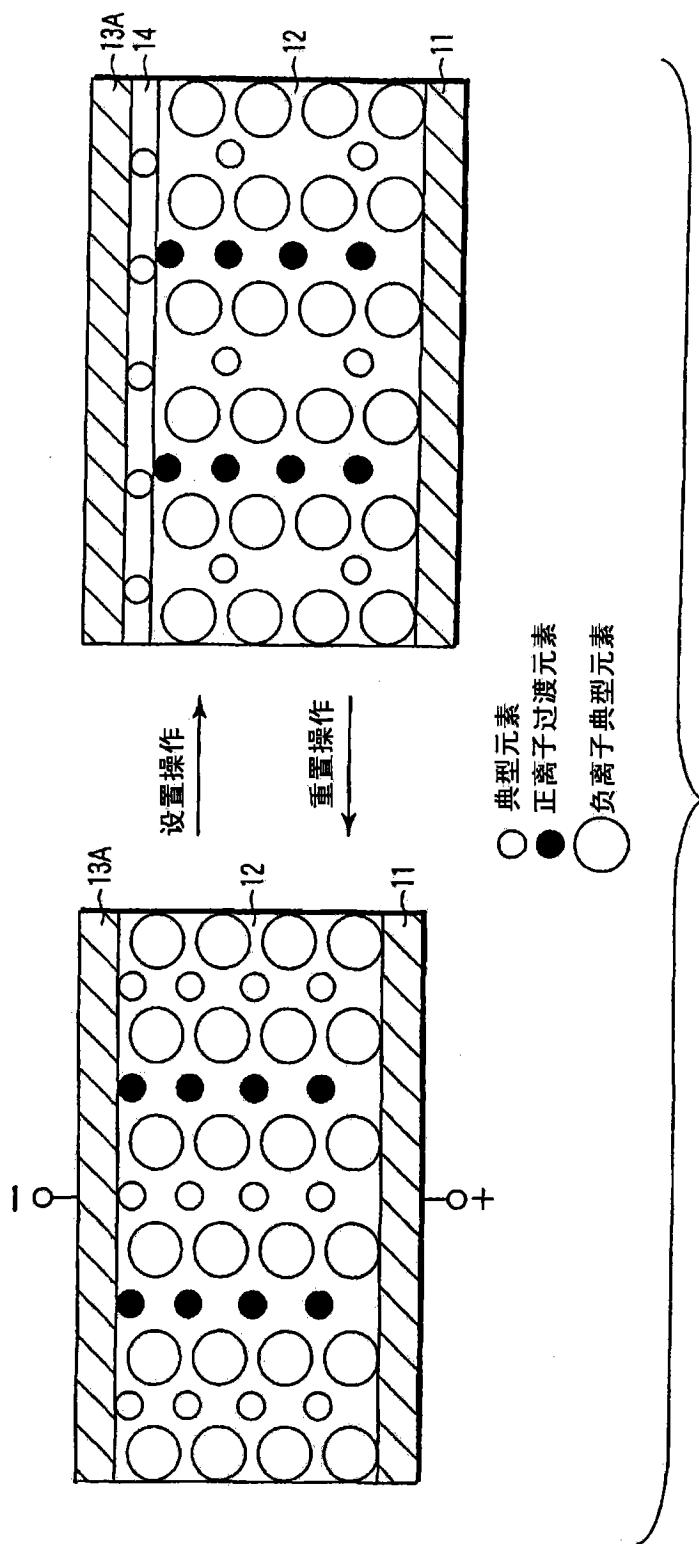
[0495] 根据本发明的实施例,仅在施加了电场的位置（记录单元）进行记录（写入）操作。因此,数据能够以非常低的电耗记录在非常小的区域。

[0496] 此外,擦除操作通过施加热量完成。然而,当使用本发明实施例中提出的材料时,几乎不发生结构变化,因此能够以非常低的电耗进行擦除操作。

[0497] 此外,根据本发明的实施例,初始态（绝缘体）能够以最稳定的能态存在。在写入操作之后,电导体部分形成在绝缘体中。因此,在读出操作时,电流集中在电导体部分流过,有可能实现具有非常高传感效率的记录原理。

[0498] 如上所述,根据本发明的实施例,尽管以非常简单的机构也能够进行现有技术中不能完成的记录密度的数据记录。因此,本发明的实施例具有作为下一代能够突破现有非易失存储器的记录密度的技术的巨大产业优势。

[0499] 其他的优点和改型对技术熟练人员来说是容易想到的。因此,本发明就较宽的方面而言,并不局限于这里显示和描述的典型实施方式和细节。因此,在不脱离所附的权利要求及其等同概念所定义的总的发明构思的宗旨和范围的情况下,可进行各种改进。



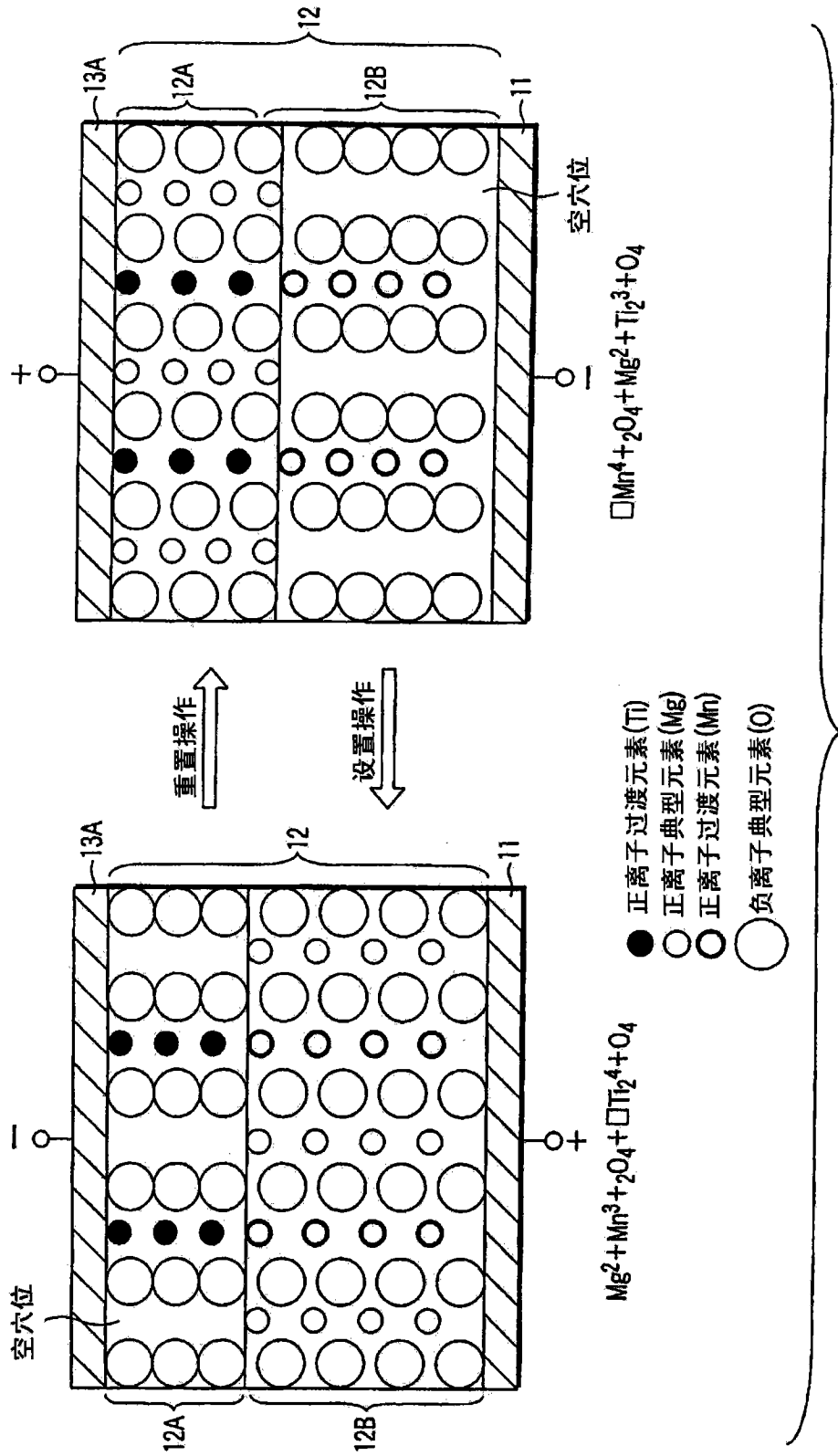


图 2

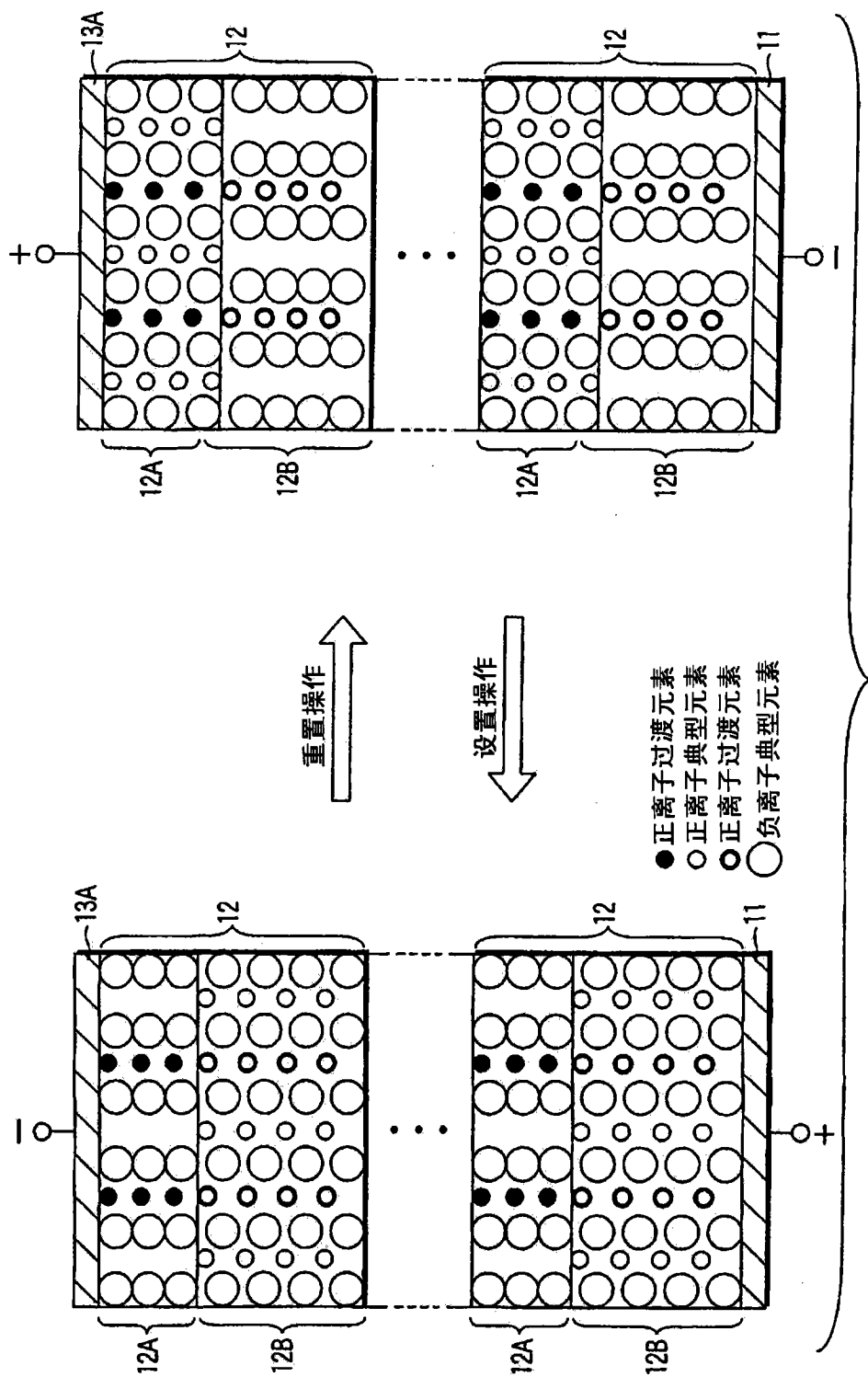


图 3

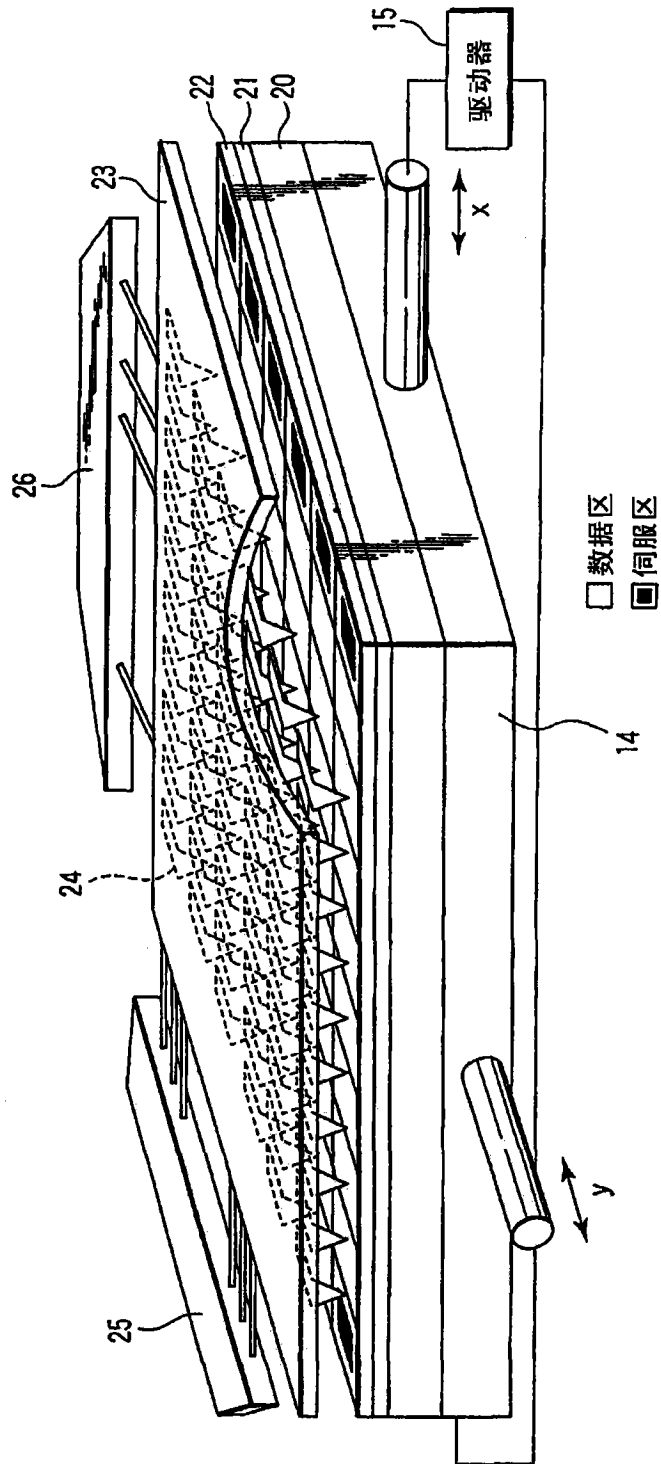


图 4

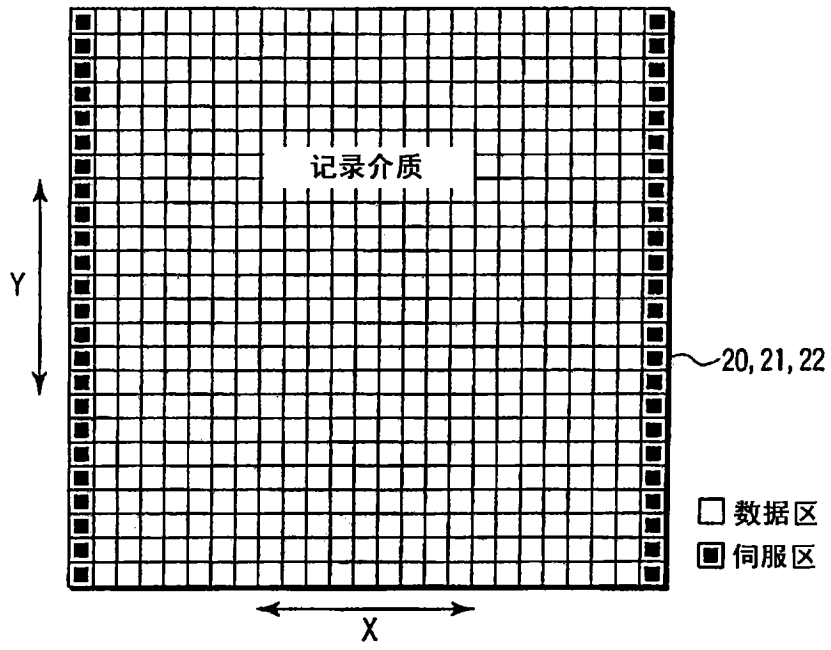


图 5

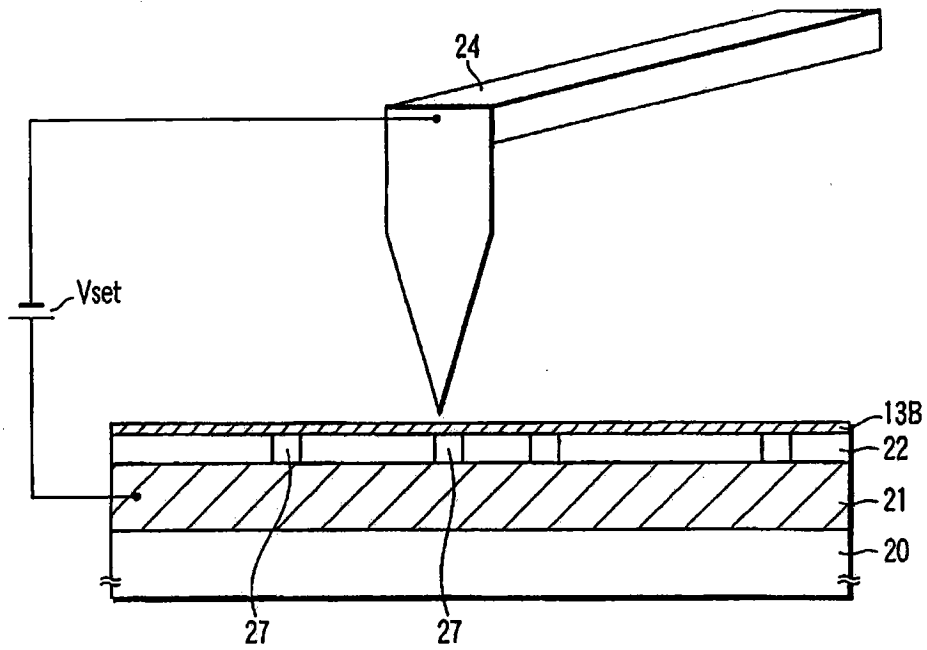


图 6

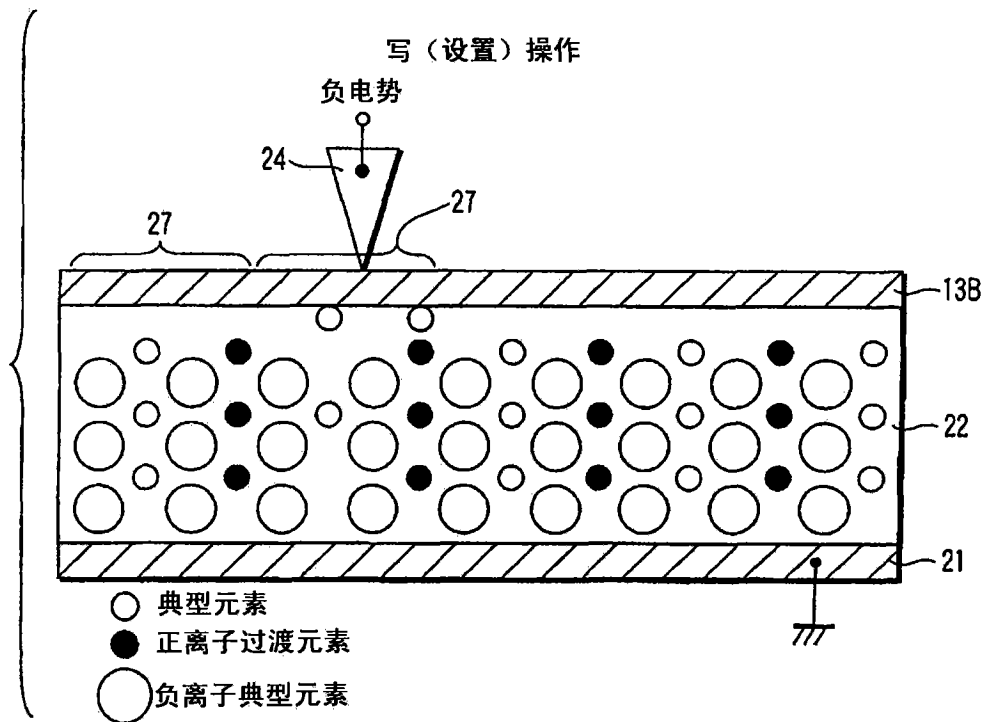


图 7

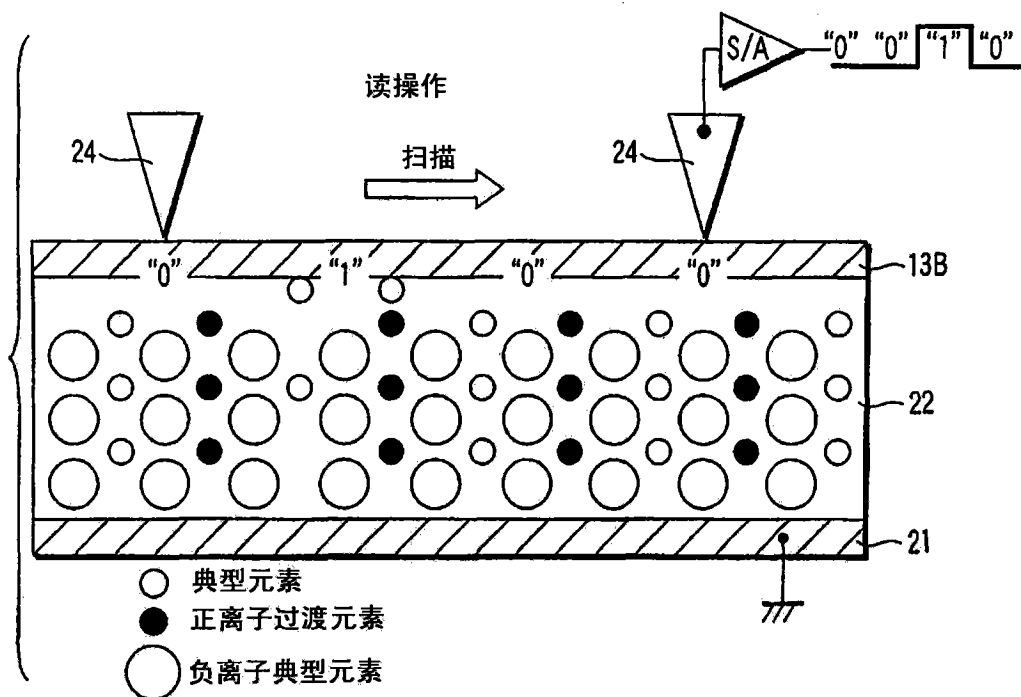


图 8

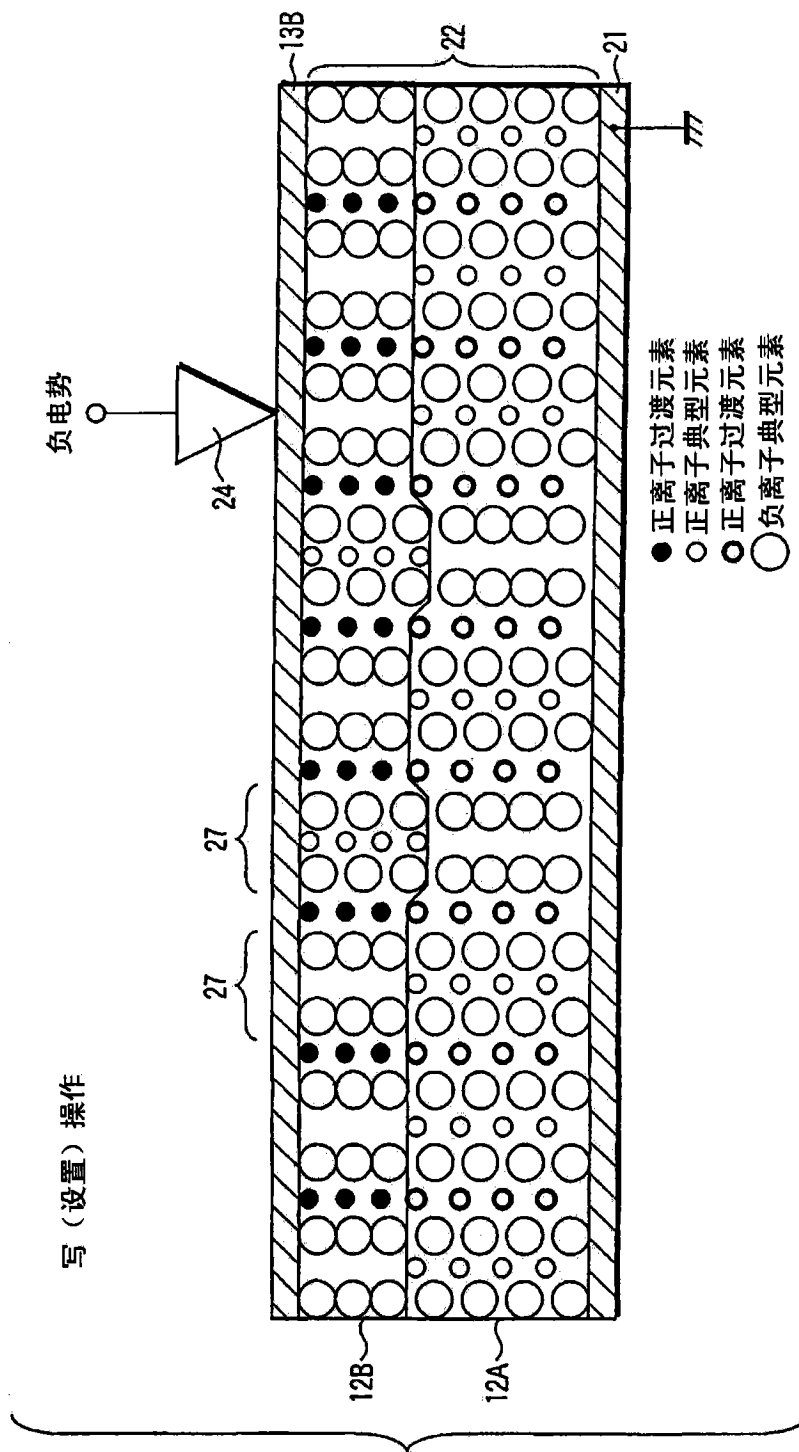


图9

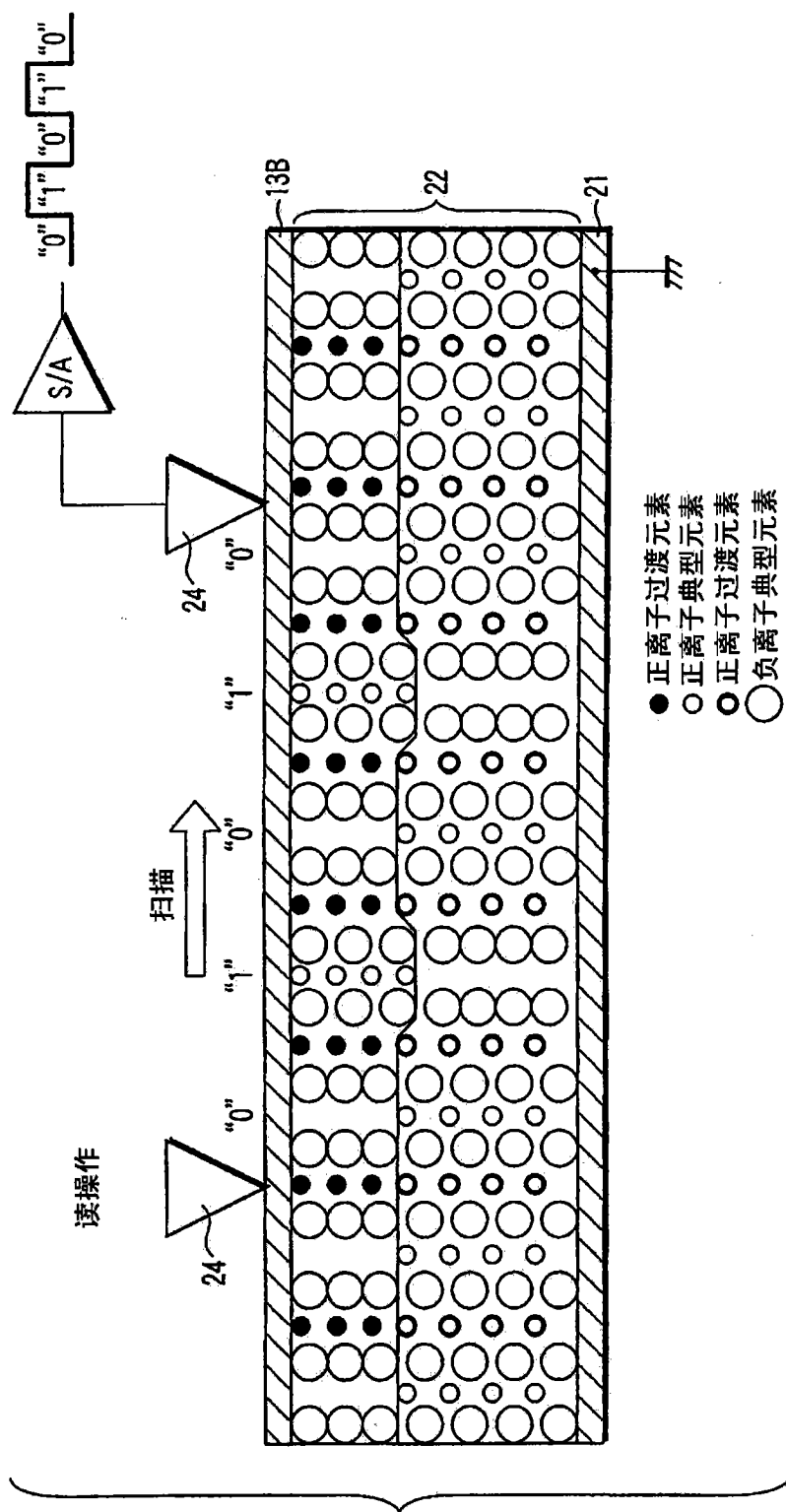


图 10

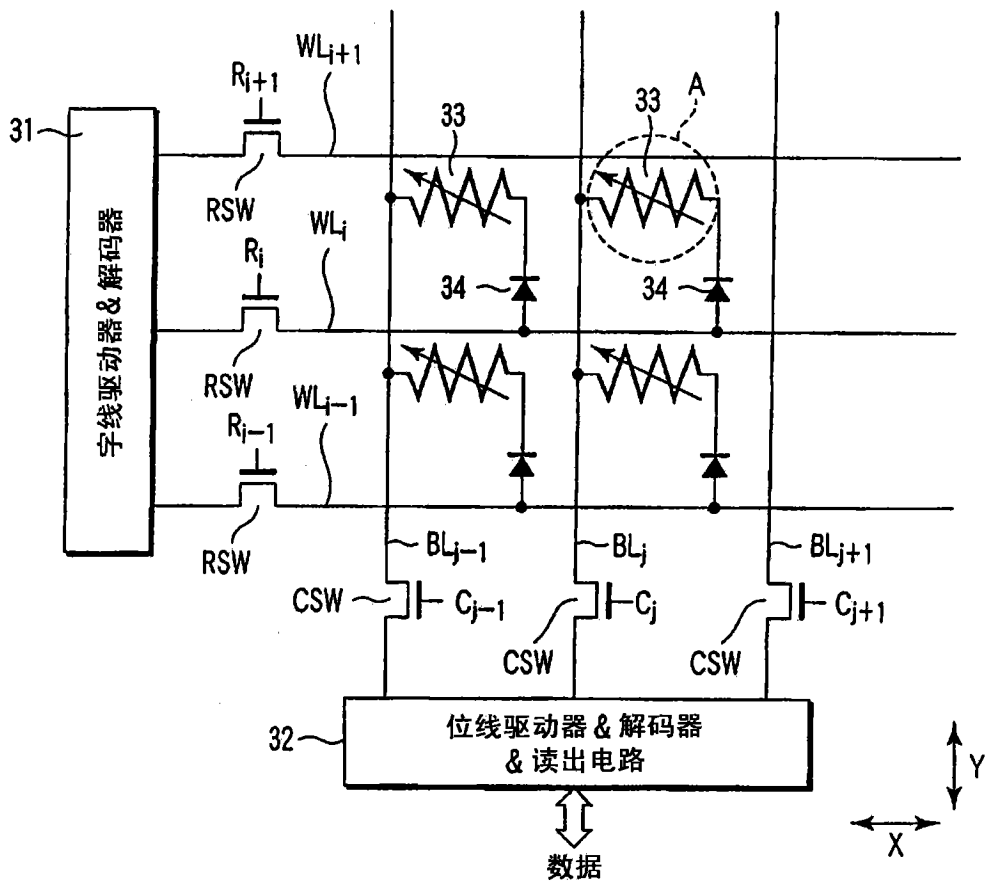


图 11

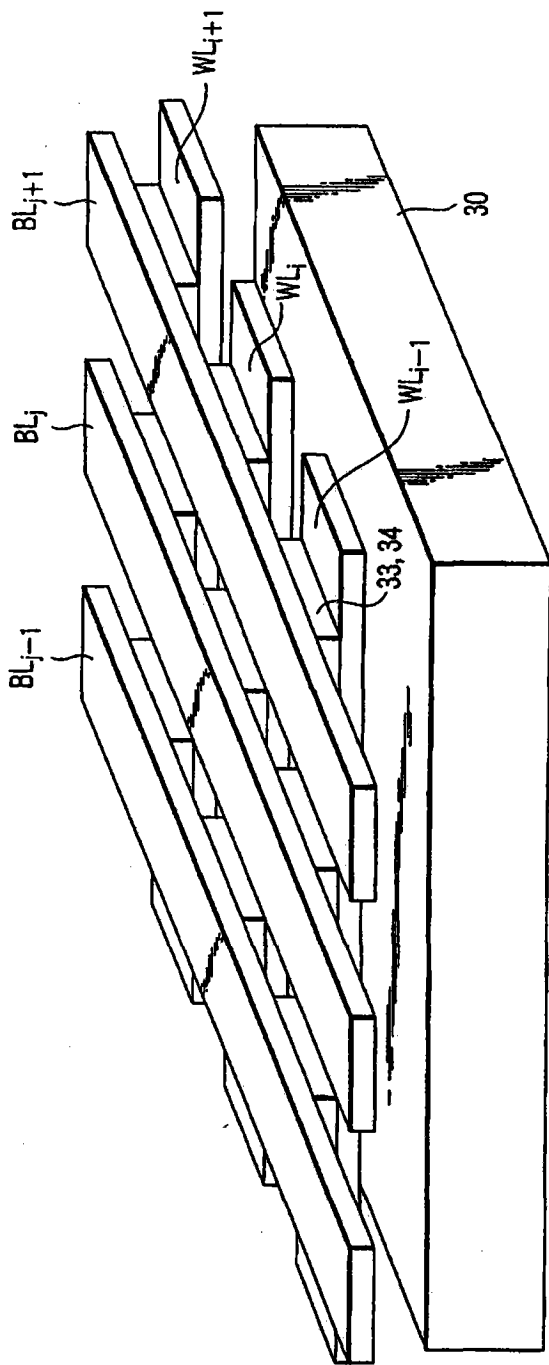


图 12

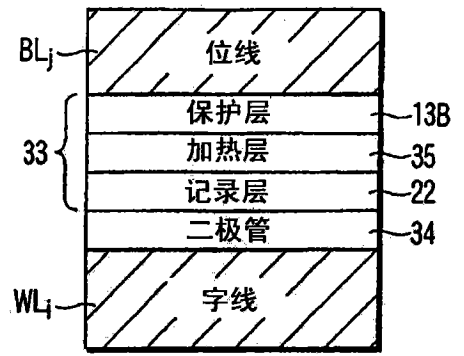


图 13

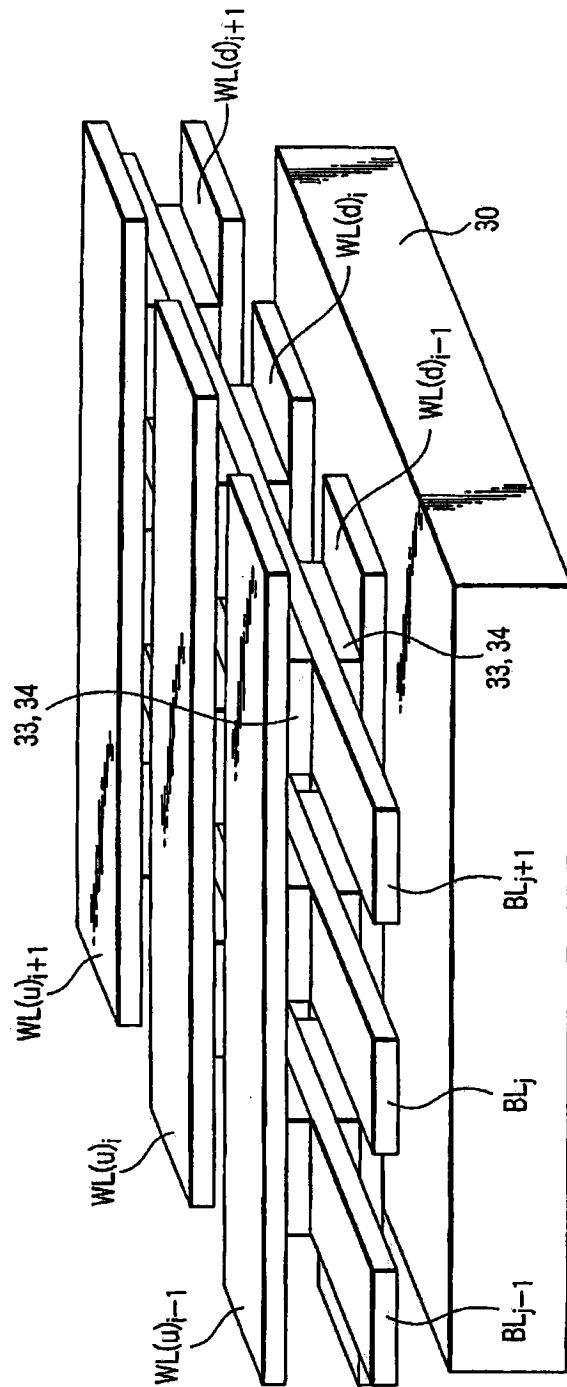


图 14

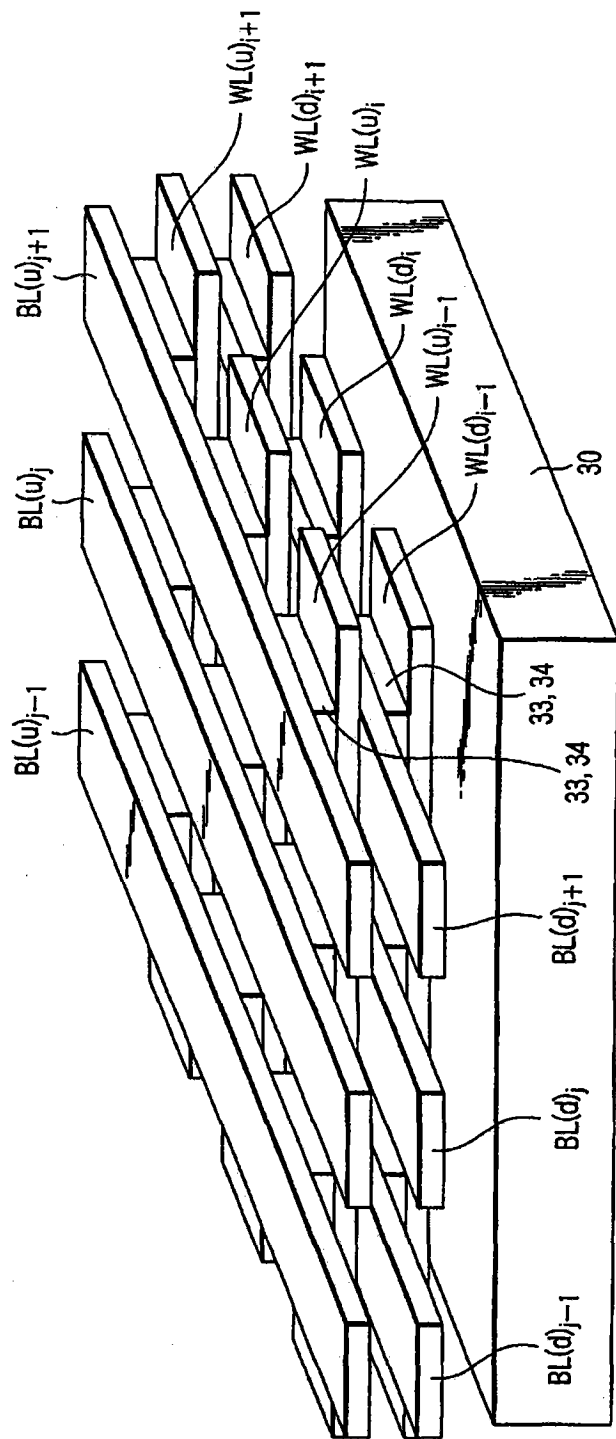


图 15

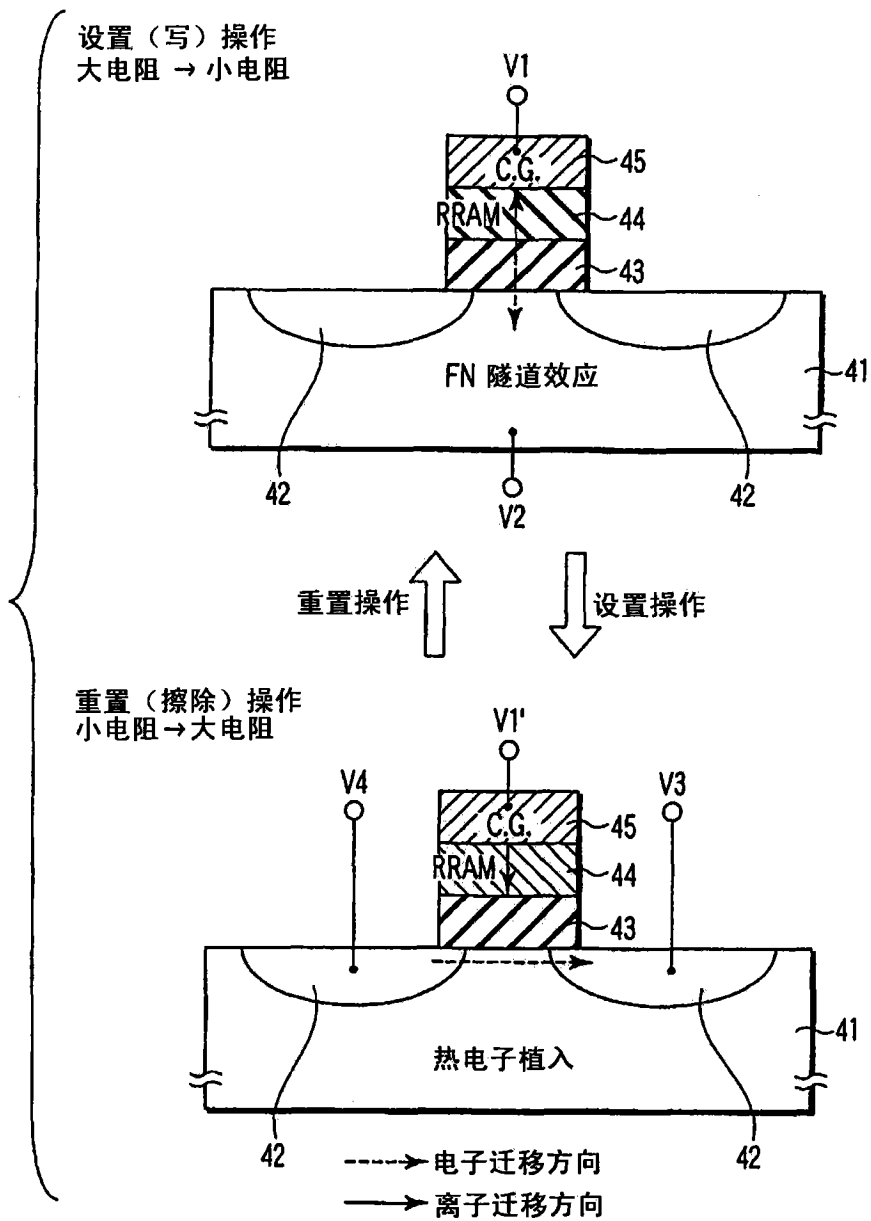


图 16

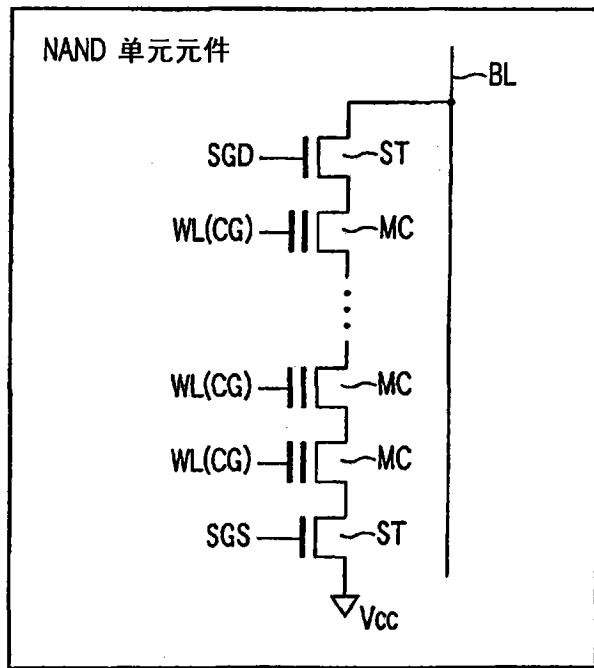


图 17

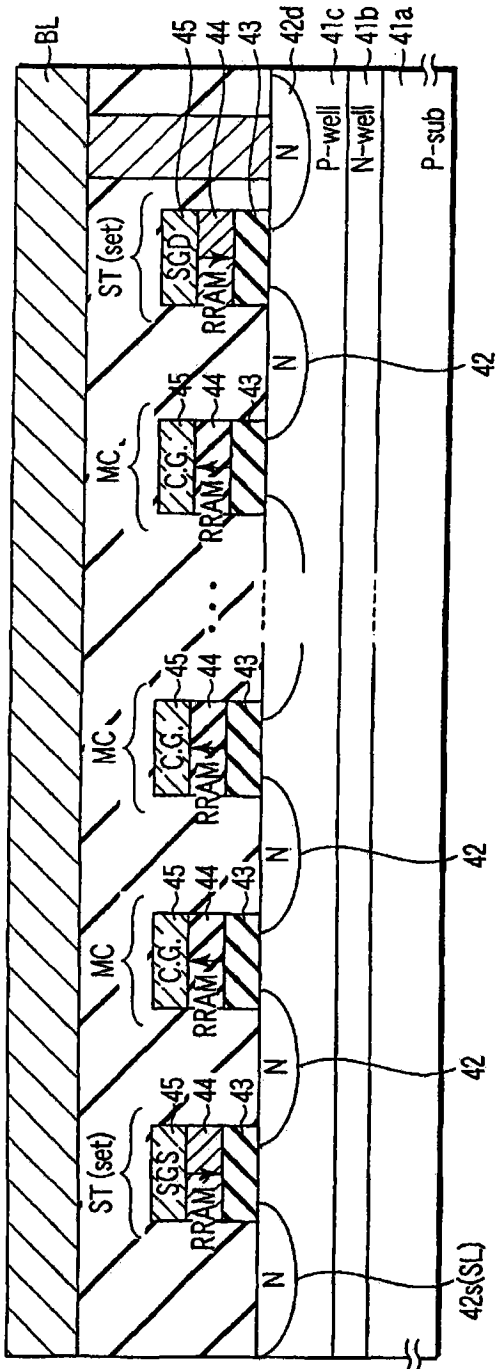


图 18

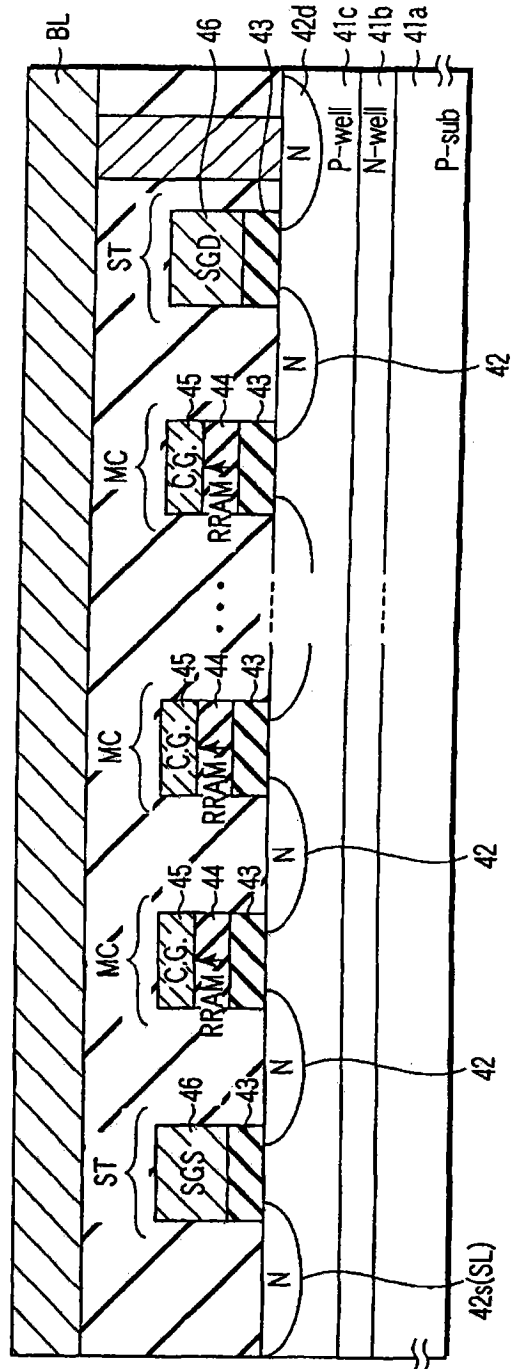


图 19

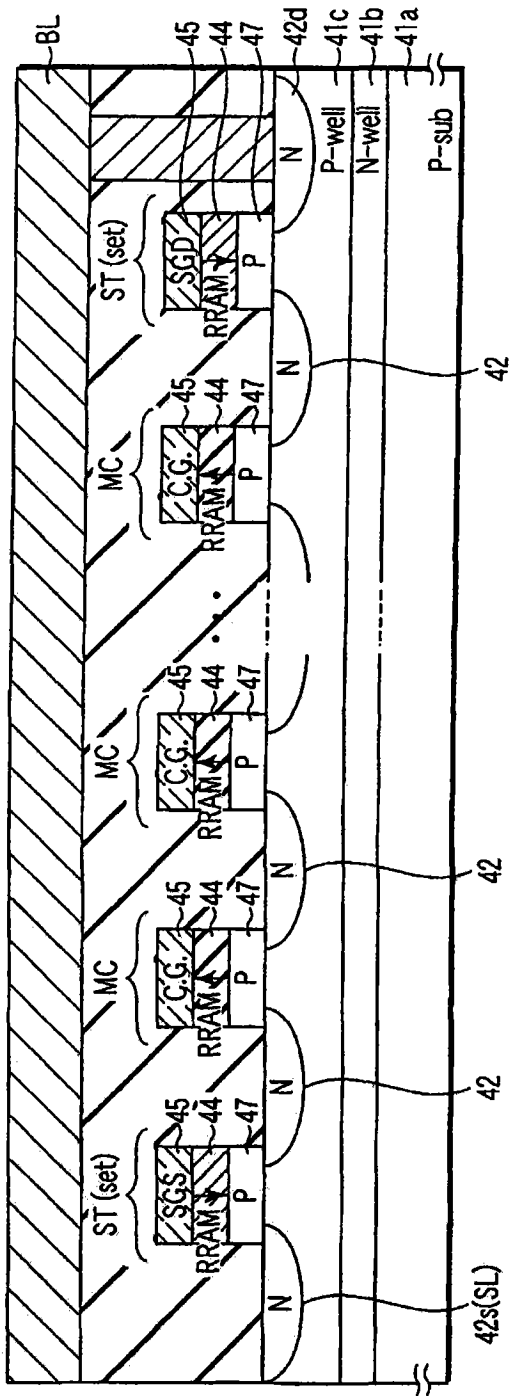


图 20

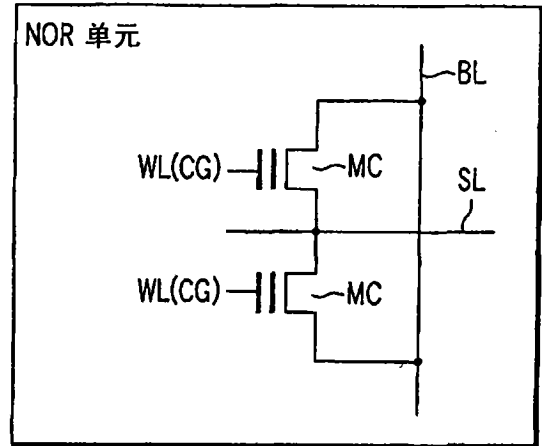


图 21

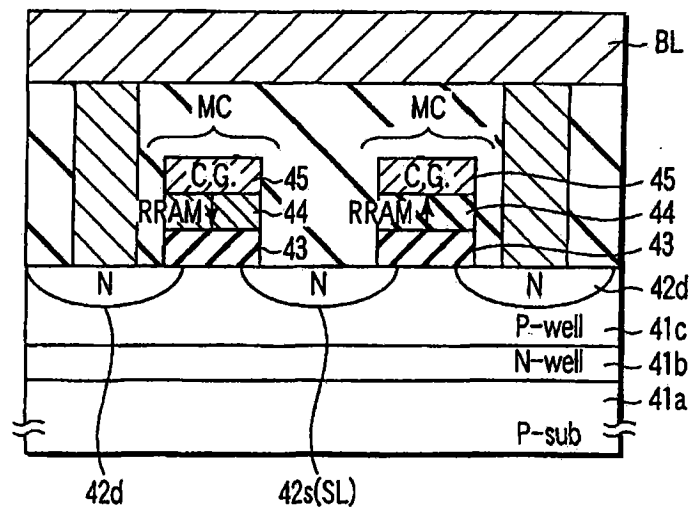


图 22

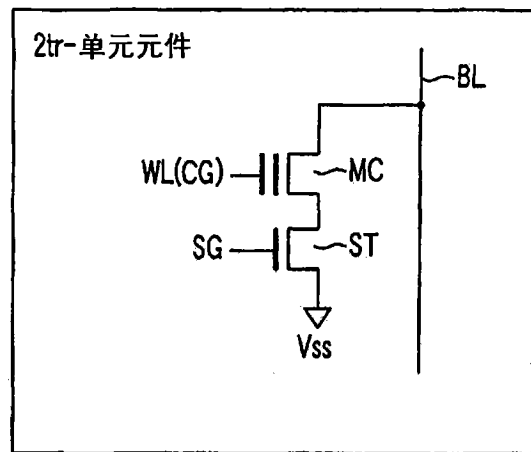


图 23

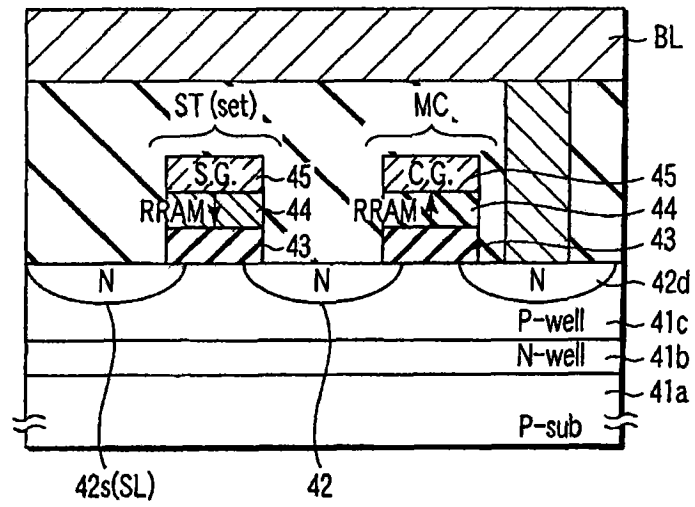


图 24

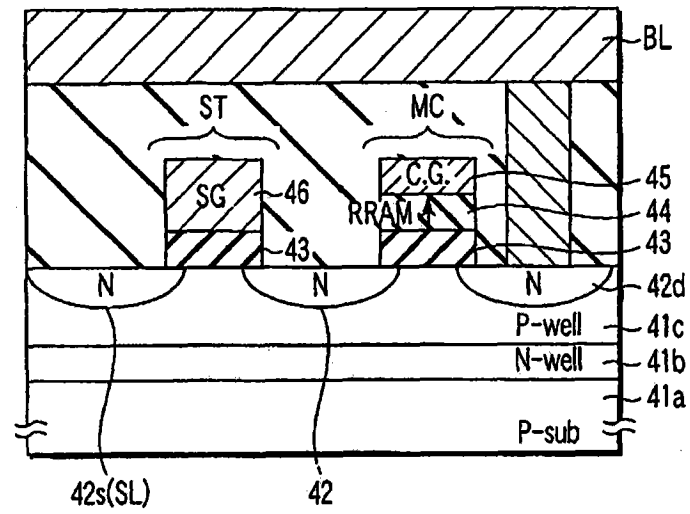


图 25