



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201804580 A

(43)公開日：中華民國 107 (2018) 年 02 月 01 日

(21)申請案號：105123657

(22)申請日：中華民國 105 (2016) 年 07 月 27 日

(51)Int. Cl.：

*H01L23/48 (2006.01)**H01L23/49 (2006.01)**H01L23/498 (2006.01)**H01L21/60 (2006.01)*

(71)申請人：華邦電子股份有限公司 (中華民國) WINBOND ELECTRONICS CORP. (TW)

臺中市大雅區科雅一路 8 號

(72)發明人：陳育民 CHEN, YU-MING (TW)

(74)代理人：葉璟宗；詹東穎；劉亞君

申請實體審查：有 申請專利範圍項數：17 項 圖式數：8 共 28 頁

(54)名稱

封裝體用基板、其製造方法以及封裝體

SUBSTRATE FOR PACKAGE AND MANUFACTURING METHOD THEREOF AND PACKAGE

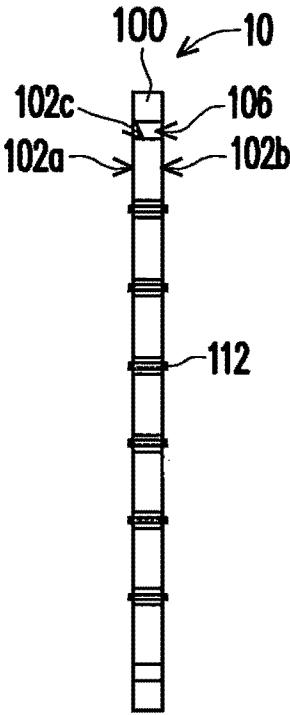
(57)摘要

一種封裝體用基板，包括載板、第一圖案化導體層、第二圖案化導體層與三維列印導線。載板具有第一表面、第二表面與第三表面。第一表面相對於第二表面，且第三表面連接於第一表面與第二表面之間。第一圖案化導體層設置於第一表面上。第二圖案化導體層設置於第二表面上。三維列印導線設置於第三表面上，且連接於第一圖案化導體層與第二圖案化導體層之間。

A substrate for a package including a carrier, a first patterned conductive layer, a second patterned conductive layer and a 3D-printing conductive wire. The carrier has a first surface, a second surface and a third surface. The first surface is opposite to the second surface, and the third surface is connected between the first surface and the second surface. The first patterned conductive layer is disposed on the first surface. The second patterned conductive layer is disposed on the second surface. The 3D-printing conductive wire is connected between the first patterned conductive layer and the second patterned conductive layer.

指定代表圖：

- 符號簡單說明：
- 10 . . . 封裝體用基板
 - 100 . . . 載板
 - 102a . . . 第一表面
 - 102b . . . 第二表面
 - 102c . . . 第三表面
 - 106 . . . 缺口
 - 112 . . . 三維列印導線



【圖3B】



申請日: 105. 7. 27

201804580

【發明摘要】

IPC分類: H01L 23/48 (2006.1)
H01L 23/49 (2006.1)
H01L 23/498 (2006.1)
H01L 21/60 (2006.1)

【中文發明名稱】

封裝體用基板、其製造方法以及封裝體

【英文發明名稱】

SUBSTRATE FOR PACKAGE AND MANUFACTURING METHOD
THEREOF AND PACKAGE

【中文】

一種封裝體用基板，包括載板、第一圖案化導體層、第二圖案化導體層與三維列印導線。載板具有第一表面、第二表面與第三表面。第一表面相對於第二表面，且第三表面連接於第一表面與第二表面之間。第一圖案化導體層設置於第一表面上。第二圖案化導體層設置於第二表面上。三維列印導線設置於第三表面上，且連接於第一圖案化導體層與第二圖案化導體層之間。

【英文】

A substrate for a package including a carrier, a first patterned conductive layer, a second patterned conductive layer and a 3D-printing conductive wire. The carrier has a first surface, a second surface and a third surface. The first surface is opposite to the second surface, and the third surface is connected between the first surface and the second surface. The first patterned conductive

layer is disposed on the first surface. The second patterned conductive layer is disposed on the second surface. The 3D-printing conductive wire is connected between the first patterned conductive layer and the second patterned conductive layer.

【指定代表圖】圖3B。

【代表圖之符號簡單說明】

10：封裝體用基板

102c：第三表面

100：載板

106：缺口

102a：第一表面

112：三維列印導線

102b：第二表面

【特徵化學式】

無。

【發明說明書】

【中文發明名稱】

封裝體用基板、其製造方法以及封裝體

【英文發明名稱】

SUBSTRATE FOR PACKAGE AND MANUFACTURING METHOD
THEREOF AND PACKAGE

【技術領域】

【0001】 本發明是有關於一種封裝體用基板、其製造方法以及封裝體，且特別是有關於一種利用三維列印技術所製作的封裝體用基板、其製造方法以及封裝體。

【先前技術】

【0002】 在半導體元件的封裝製程中，習知技術的導線架形式封裝往往受限於導線架單層結構與製造要求，無法自由進行導線架的線路設計。

【0003】 此外，採用可繞線設計的基板進行半導體封裝，就必須在基板上設計導通孔(via)以連接不同層間的線路。導通孔一般使用 CNC 機械或是雷射在基材上進行加工，其需要經由減薄、鑽孔、刷磨、沉積、電鍍與塞孔等多道製程才可實現導線互連。上述製造方法除了製造方法過於繁複外，更會造成對於材料使用的消耗和對環境產生的影響等缺點。

【發明內容】

【0004】 本發明提出一種封裝體用基板，包括載板、第一圖案化導體層、第二圖案化導體層與三維列印導線。載板具有第一表面、第二表面與第三表面。第一表面相對於第二表面，且第三表面連接於第一表面與第二表面之間。第一圖案化導體層設置於第一表面上。第二圖案化導體層設置於第二表面上。三維列印導線設置於第三表面上，且連接於第一圖案化導體層與第二圖案化導體層之間。

【0005】 本發明提出一種封裝體用基板的製造方法，包括下列步驟。提供載板。載板具有第一表面、第二表面與第三表面。第一表面相對於第二表面，且第三表面連接於第一表面與第二表面之間。於第一表面上形成第一圖案化導體層。於第二表面上形成第二圖案化導體層。使用三維列印法於第三表面上形成三維列印導線。三維列印導線連接於第一圖案化導體層與第二圖案化導體層之間。

【0006】 本發明提出一種封裝體，包括封裝體用基板與第一電子元件。封裝體用基板包括載板、第一圖案化導體層、第二圖案化導體層與三維列印導線。載板具有第一表面、第二表面與第三表面。第一表面相對於第二表面，且第三表面連接於第一表面與第二表面之間。第一圖案化導體層設置於第一表面上。第二圖案化導體層設置於第二表面上。三維列印導線設置於第三表面上，且

連接於第一圖案化導體層與第二圖案化導體層之間。第一電子元件設置於第一表面上，且電性連接於第一圖案化導體層。

【0007】基於上述，在本發明所提出的封裝體用基板及其製造方法中，由於三維列印技術具有可於立體表面進行列印的特性，所以能夠利用三維列印法在載板的第三表面列印出三維列印導線，因此無須採用導通孔製程，即可藉由簡易的方式來完成第一圖案化導體層與第二圖案化導體層線路之間的互連，且更可依據封裝產品特性要求，設計基板外型以進行封裝。此外，上述封裝體用基板的製造方法可有效地降低生產複雜度與所需耗材，因此可有效地降低封裝體用基板的製造時程與成本。另外，在本發明所提出的封裝體中，由於使用了上述封裝體用基板，因此可具有較佳的設計彈性。

【0008】為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0009】

圖 1A、圖 2A 與圖 3A 為本發明一實施例的封裝體用基板的製造流程上視圖。

圖 1B、圖 2B 與圖 3B 分別為圖 1A、圖 2A 與圖 3A 的右側視圖。

圖 1C、圖 2C 與圖 3C 分別為圖 1A、圖 2B 與圖 3A 的下視圖。

圖 2D 為沿圖 2A 中的 I-I'剖面線的三維列印導線與載板交界處的剖面圖。

圖 3D 為沿圖 3A 中的 II-II'剖面線的三維列印導線與載板交界處的剖面圖。

圖 4A 為本發明另一實施例的封裝體用基板的上視圖。

圖 4B 為圖 4A 的右側視圖。

圖 4C 為圖 4A 的下視圖。

圖 5A 為本發明另一實施例的封裝體用基板的上視圖。

圖 5B 為圖 5A 的右側視圖。

圖 5C 為圖 5A 的下視圖。

圖 6A 為本發明另一實施例的封裝體用基板的上視圖。

圖 6B 為圖 6A 的右側視圖。

圖 6C 為圖 6A 的下視圖。

圖 6D 為沿圖 6A 中的 III-III'剖面線的三維列印導線與載板交界處的剖面圖。

圖 7 為本發明一實施例的封裝體的剖面圖。

圖 8 為本發明另一實施例的封裝體的剖面圖。

【實施方式】

【0010】 圖 1A、圖 2A 與圖 3A 為本發明一實施例的封裝體用基板的製造流程上視圖。圖 1B、圖 2B 與圖 3B 分別為圖 1A、圖 2A 與圖 3A 的右側視圖。圖 1C、圖 2C 與圖 3C 分別為圖 1A、圖 2B 與圖 3A 的下

視圖。圖2D為沿圖2A中的I-I'剖面線的三維列印導線與載板交界處的剖面圖。圖3D為沿圖3A中的II-II'剖面線的三維列印導線與載板交界處的剖面圖。為了清楚地進行說明，在圖1B、圖2B與圖3B中省略繪示位於載板的第一表面與第二表面上的構件，在圖2D與圖3D中僅繪示出三維列印導線與載板。

【0011】 請參照圖1A至圖1C，提供載板100。載板100的材料可視封裝體的封裝要求而定。舉例來說，載板100的材料可為塑膠、陶瓷或玻璃等材料，以提供多樣化的封裝外型，且可用於各種半導體元件封裝。載板100具有第一表面102a、第二表面102b與第三表面102c。第一表面102a相對於第二表面102b，且第三表面102c連接於第一表面102a與第二表面102b之間。

【0012】 此外，載板100可選擇性地具有位於載板100中的開口104或位於載板100的邊緣的至少一個缺口106。開口104與缺口106的形成方法例如是機械鑽孔、雷射鑽孔或藉由射出成型直接形成。在圖1A與圖1C中的缺口106的數量僅為舉例說明，本發明並不以此為限。

【0013】 第三表面102c可為載板100中的開口104的表面、載板100邊緣的側面或載板100邊緣的缺口106的表面，但本發明並不以此為限。只要第三表面102c為連接於第一表面102a與第二表面102b之間的表面即屬於本發明所保護的範圍。在此實施例中，第三表面102c是以載板100中的開口104的表面與載板100的邊緣的缺口106的表面為例來進行說明。

【0014】 請參照圖2A至圖2D，於第一表面102a上形成圖案化導體層108。圖案化導體層108可包括接點108a與導線108b，其中接點108a連接於導線108b。圖案化導體層108的材料可為銅、銀、金或導電高分子等導電材料，且其形成方法例如是藉由三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法或平版印刷法將銅膏、銀膏、金膏或導電高分子等導電材料列印在第一表面102a上。圖案化導體層108的形成方法更包括對列印在第一表面102a上的導電材料進行烘烤製程，其中烘烤製程的溫度例如是80℃至260℃。

【0015】 於第二表面102b上形成圖案化導體層110。圖案化導體層110可包括接點110a與導線110b，其中接點110a連接於導線110b。圖案化導體層110的材料可為銅、銀、金或導電高分子等導電材料，且其形成方法例如是藉由三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法或平版印刷法將銅膏、銀膏、金膏或導電高分子等導電材料列印在第二表面102b上。圖案化導體層110的形成方法更包括對列印在第二表面102b上的導電材料進行烘烤製程，其中烘烤製程的溫度例如是80℃至260℃。

【0016】 使用三維列印法於第三表面102c上形成三維列印導線112。在此實施例中，三維列印導線112可形成於開口104的表面上與缺口106的表面上。三維列印導線三維列印導線112連接於圖案化導體層108與圖案化導體層110之間。詳細來說，圖案化導體層108可經由導線108b、三維列印導線112與導線110b而電性連接至

圖案化導體層110。三維列印導線112的材料可為銅、銀、金或導電高分子等導電材料，且其形成方法例如是藉由三維列印法將銅膏、銀膏、金膏或導電高分子等導電材料列印在第三表面102c上。三維列印導線112的形成方法更包括對列印在第三表面102c上的導電材料進行烘烤製程，其中烘烤製程的溫度例如是80℃至260℃。

【0017】 在此實施例中，藉由三維列印導線112突出於第一表面102a與第二表面102b，而使得三維列印導線112連接於圖案化導體層108與圖案化導體層110之間，但本發明並不以此為限。在另一實施例中，亦可藉由圖案化導體層108的導線108b突出於第一表面102a與圖案化導體層110的導線110b突出於第二表面102b，而使得三維列印導線112連接於圖案化導體層108與圖案化導體層110之間。於此技術領域具有通常知識者可依照製程需求來調整三維列印導線112連接於圖案化導體層108與圖案化導體層110之間的方式。

【0018】 此外，圖案化導體層108、圖案化導體層110與三維列印導線112可分別形成或同時形成。亦即，圖案化導體層108、圖案化導體層110與三維列印導線112的形成順序可根據製程需求而定。

【0019】 請參照圖3A至圖3D，可選擇性地於第一表面102a上形成防焊層114，可用以保護第一表面102a上的圖案化導體層108。防焊層114覆蓋圖案化導體層108且暴露出部分圖案化導體層108。舉

例來說，防焊層114可暴露出圖案化導體層108的接點108a。此外，防焊層114更可覆蓋三維列印導線112的上表面。防焊層114的材料例如是絕緣材料，且其形成方法例如是三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法、平版印刷法或對感光性絕緣材料照射UV光而進行圖案化。

【0020】 另外，可選擇性地於第二表面102b上形成防焊層116，可用以保護第二表面102b上的圖案化導體層110。防焊層116覆蓋圖案化導體層110且暴露出部分圖案化導體層110。舉例來說，防焊層116可暴露出圖案化導體層110的接點110a。此外，防焊層116更可覆蓋三維列印導線112的下表面。防焊層116的材料例如是絕緣材料，且其形成方法例如是三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法、平版印刷法或對感光性絕緣材料照射UV光而進行圖案化。此外，防焊層114與防焊層116可分別形成或同時形成。亦即，防焊層114與防焊層116的形成順序可根據製程需求而定。

【0021】 在此實施例中，由於三維列印導線112是形成在開口104與缺口106中，因此即使不在第三表面102c上形成覆蓋三維列印導線112的防焊層，三維列印導線112也不容易因受到外力而造成損壞。此外，不在缺口106的表面上形成覆蓋三維列印導線112的防焊層，可有利於在後續製程中進行電性測試。在另一實施例中，亦可於第三表面102c上形成覆蓋三維列印導線112的防焊層。

【0022】 以下，藉由圖3A至圖3D來說明本實施例的封裝體用基板。此外，本實施例的封裝體用基板的製造方法雖然是以上述製造方法為例進行說明，但本發明的封裝體用基板的製造方法並不以此為限。請參照圖3A至圖3D，封裝體用基板10包括載板100、圖案化導體層108、圖案化導體層110與三維列印導線112。載板100具有第一表面102a、第二表面102b與第三表面102c。第一表面102a相對於第二表面102b，且第三表面102c連接於第一表面102a與第二表面102b之間。圖案化導體層108設置於第一表面102a上。圖案化導體層110設置於第二表面102b上。三維列印導線112設置於第三表面102c上，且連接於圖案化導體層108與圖案化導體層110之間。此外，封裝體用基板10更可包括防焊層114與防焊層116。防焊層114覆蓋圖案化導體層108且暴露出部分圖案化導體層108。防焊層116覆蓋圖案化導體層110且暴露出部分圖案化導體層110。此外，封裝體用基板10的各構件的材料、設置方式、形成方法與功效已於上述圖1A至圖3D的製造方法中進行詳盡地說明，故於此不再贅述。

【0023】 基於上述實施例可知，在上述封裝體用基板10及其製造方法中，由於三維列印技術具有可於立體表面進行列印的特性，所以能夠利用三維列印法在載板100的第三表面102c列印出三維列印導線112，因此無須採用導通孔製程，即可藉由簡易的方式來完成圖案化導體層108與圖案化導體層110線路之間的互連，且更可依據封裝產品特性要求，設計基板外型以進行封裝。此外，上述封裝體用基板10的製造方法可有效地降低生產複雜度與所需

耗材，因此可有效地降低封裝體用基板 10 的製造時程與成本。

【0024】 圖4A為本發明另一實施例的封裝體用基板的上視圖。圖4B為圖4A的右側視圖。為了清楚地進行說明，在圖4B中省略繪示位於載板的第一表面與第二表面上的構件。圖4C為圖4A的下視圖。請同時參照圖3A至圖3D與圖4A至圖4C，封裝體用基板20與封裝體用基板10的差異如下。封裝體用基板20僅以缺口106的表面作為第三表面102c。亦即，封裝體用基板20的載板100不具有開口104，因此也不具有位於開口104的表面上的三維列印導線112。在封裝體用基板20中，圖案化導體層108與圖案化導體層110藉由位於缺口106的表面上的三維列印導線112進行連接。此外，封裝體用基板20與封裝體用基板10相同的構件以相同的符號表示，且於此不再重複說明。

【0025】 圖5A為本發明另一實施例的封裝體用基板的上視圖。圖5B為圖5A的右側視圖。為了清楚地進行說明，在圖5B中省略繪示位於載板的第一表面與第二表面上的構件。圖5C為圖5A的下視圖。請同時參照圖4A至圖5C，封裝體用基板30與封裝體用基板20的差異如下。封裝體用基板30的載板100不具有缺口106。封裝體用基板30是以載板100的邊緣的側面作為第三表面102c。亦即，三維列印導線112是位於載板100的邊緣的側面上。在封裝體用基板30中，圖案化導體層108與圖案化導體層110藉由位於載板100的邊緣的側面上的三維列印導線112進行連接。此外，更可選擇性地在第三表面102c上形成覆蓋三維列印導線112的防焊層118，可用以

保護第三表面102c上的三維列印導線112。此外，封裝體用基板30與封裝體用基板20相同的構件以相同的符號表示，且於此不再重複說明。

【0026】 圖6A為本發明另一實施例的封裝體用基板的上視圖。圖6B為圖6A的右側視圖。圖6C為圖6A的下視圖。圖6D為沿圖6A中的III-III'剖面線的三維列印導線與載板交界處的剖面圖。為了清楚地進行說明，在圖6B中省略繪示位於載板的第一表面與第二表面上的構件，且在圖6D中僅繪示出三維列印導線與載板。

【0027】 請同時參照圖3A至圖3D與圖6A至圖6D，封裝體用基板40與封裝體用基板10的差異如下。封裝體用基板40僅以開口104的表面作為第三表面102c。亦即，封裝體用基板40的載板100不具有缺口106，因此也不具有位於缺口106的表面上的三維列印導線112。在封裝體用基板40中，圖案化導體層108與圖案化導體層110藉由位於開口104的表面上的三維列印導線112進行連接。此外，封裝體用基板40與封裝體用基板10相同的構件以相同的符號表示，且於此不再重複說明。

【0028】 上述實施例的封裝體用基板10、20、30、40可應用於藉由黏晶或覆晶方式所進行的封裝製程。此外，上述實施例的封裝體用基板10、20、30、40亦可應用於單晶片封裝、雙晶片封裝或封裝堆疊封裝(Package on package；PoP)。

【0029】 接著，藉由下列實施例來舉例說明本發明的封裝體。

【0030】 圖7為本發明一實施例的封裝體的剖面圖。請參照圖4A至圖4C與圖7，封裝體50包括封裝體用基板20與第一電子元件200。封裝體用基板20的結構已於上述實施例進行詳盡地說明，故於此不再重複說明。在本實施例中，是以使用圖4A至圖4C的封裝體用基板20製作封裝體50為例來進行說明，但本發明並不以此為限。在另一實施例中，亦可使用圖5A至圖5C的封裝體用基板30製作進行封裝體50。

【0031】 第一電子元件200設置於封裝體用基板20的第一表面102a上，且電性連接於封裝體用基板20的圖案化導體層108(圖4A)。第一電子元件200例如是晶片，但本發明並不以此為限。第一電子元件200可藉由黏著劑202貼附到封裝體用基板20的第一表面102a上。第一電子元件200可藉由鉚線(bonding wire)204電性連接至封裝體用基板20的圖案化導體層108。

【0032】 此外，封裝體50更可包括鉚球(solder ball)206。鉚球206設置於封裝體用基板20的第二表面102b上，且電性連接於封裝體用基板20的圖案化導體層110(圖4C)。第一電子元件200可經由封裝體用基板20的圖案化導體層108、三維列印導線112與圖案畫導體層100(圖4A至圖4C)電性連接至鉚球206。

【0033】 另外，封裝體50更可包括封膠(encapsulation) 208。封膠208包覆第一電子元件200，可用以保護第一電子元件200。封膠208的材料例如是介電高分子材料。

【0034】 圖8為本發明另一實施例的封裝體的剖面圖。請參照圖3A至圖3D與圖8，封裝體60包括封裝體用基板10與第一電子元件300a、300b。封裝體用基板10的結構已於上述實施例進行詳盡地說明，故於此不再重複說明。在本實施例中，是以使用圖3A至圖4D的封裝體用基板10製作封裝體60為例來進行說明，但本發明並不以此為限。在另一實施例中，亦可使用圖6A至圖6D的封裝體用基板40製作進行封裝體60。

● 【0035】 第一電子元件300a、300b設置於封裝體用基板10的第一表面102a上，且分別電性連接於封裝體用基板10的圖案化導體層108(圖3A)。第一電子元件300a例如是驅動晶片(driver IC)，且第一電子元件300b例如是被動元件，但本發明並不以此為限。第一電子元件300a可藉由凸塊(bump)302電性連接至封裝體用基板10的圖案化導體層108。第一電子元件300b可藉由表面黏著技術(surface mount technology, SMT)裝配到封裝體用基板10的第一表面102a上。第一電子元件300b可藉由導電膠304電性連接至封裝體用基板10的圖案化導體層108。

● 【0036】 此外，封裝體60更可包括第二電子元件306與錫球308中的至少一者。第二電子元件306與錫球308設置於封裝體用基板10的第二表面102b上，且分別電性連接於封裝體用基板10的圖案化導體層110(圖3C)。封裝體用基板10的開口104暴露出設置於第二表面102b上的第二電子元件306。第二電子元件306例如是影像感測器，但本發明並不以此為限。第二電子元件306可藉由凸塊310電

性連接至封裝體用基板10的圖案化導體層110，且可藉由底膠312來保護凸塊310。第一電子元件300a、300b分別可經由封裝體用基板10的圖案化導體層108、三維列印導線112與圖案化導體層100(圖3A至圖3D)電性連接至第二電子元件306及/或鉚球308。

【0037】 另外，封裝體60更可包括透光板314，且光線可穿過透光板314而到達第二電子元件306。透光板314設置於封裝體用基板10的第一表面102a上且覆蓋開口104。透光板314的材料例如是玻璃。透光板314可藉由黏著劑316貼附於封裝體用基板10的第一表面102a上。

【0038】 基於上述實施例可知，藉由使用封裝體用基板 10、20、30、40 來製作封裝體 50、60，可使得封裝體 50、60 具有較佳的設計彈性。

【0039】 綜上所述，上述實施例的封裝體用基板及其製造方法無須採用導通孔製程，即可藉由簡易的方式來完成圖案化導體層與圖案化導體層線路之間的互連，且更可依據封裝產品特性要求，設計基板外型以進行封裝。此外，上述封裝體用基板的製造方法可有效地降低封裝體用基板的製造時程與成本。另外，在上述實施例的封裝體中，由於使用了上述封裝體用基板，因此可具有較佳的設計彈性。

【0040】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍

當視後附的申請專利範圍所界定者為準。

【符號說明】

【0041】

10、20、30、40：封裝體	114、116、118：防焊層
用基板	200、300a、300b：第一電
50、60：封裝體	子元件
100：載板	202、316：黏著劑
102a：第一表面	204：鐳線
102b：第二表面	206、308：鐳球
102c：第三表面	208：封膠
104：開口	302、310：凸塊
106：缺口	304：導電膠
108、110：圖案化導體層	306：第二電子元件
108a、110a：接點	312：底膠
108b、110b：導線	314：透光板
112：三維列印導線	

【發明申請專利範圍】

【第1項】一種封裝體用基板，包括：

一載板，具有一第一表面、一第二表面與一第三表面，其中該第一表面相對於該第二表面，且該第三表面連接於該第一表面與該第二表面之間；

一第一圖案化導體層，設置於該第一表面上；

一第二圖案化導體層，設置於該第二表面上；以及

一三維列印導線，設置於該第三表面上，且連接於該第一圖案化導體層與該第二圖案化導體層之間。

【第2項】如申請專利範圍第1項所述的封裝體用基板，其中該第三表面包括該載板中的一開口的表面、該載板邊緣的側面或該載板邊緣的至少一缺口的表面。

【第3項】如申請專利範圍第1項所述的封裝體用基板，更包括一第一防焊層，覆蓋該第一圖案化導體層且暴露出部分該第一圖案化導體層。

【第4項】如申請專利範圍第3項所述的封裝體用基板，更包括一第二防焊層，覆蓋該第二圖案化導體層且暴露出部分該第二圖案化導體層。

【第5項】如申請專利範圍第3項所述的封裝體用基板，更包括一第三防焊層，覆蓋該三維列印導線。

【第6項】一種封裝體用基板的製造方法，包括：

提供一載板，具有一第一表面、一第二表面與一第三表面，

其中該第一表面相對於該第二表面，且該第三表面連接於該第一表面與該第二表面之間；

於該第一表面上形成一第一圖案化導體層；

於該第二表面上形成一第二圖案化導體層；以及

使用三維列印法於該第三表面上形成一三維列印導線，其中該三維列印導線連接於該第一圖案化導體層與該第二圖案化導體層之間。

【第7項】如申請專利範圍第6項所述的封裝體用基板的製造方法，其中該第三表面包括該載板中的一開口的表面、該載板邊緣的側面或該載板邊緣的至少一缺口的表面。

【第8項】如申請專利範圍第6項所述的封裝體用基板的製造方法，其中該第一圖案化導體層的形成方法包括三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法或平版印刷法。

【第9項】如申請專利範圍第6項所述的封裝體用基板的製造方法，其中該第二圖案化導體層的形成方法包括三維列印法、網版印刷法、噴墨印刷法、凹版印刷法、彈性印刷法或平版印刷法。

【第10項】如申請專利範圍第6項所述的封裝體用基板的製造方法，更包括於該第一表面上形成一第一防焊層，其中該第一防焊層覆蓋該第一圖案化導體層且暴露出部分該第一圖案化導體層。

【第11項】如申請專利範圍第10項所述的封裝體用基板的製造方法，更包括於該第二表面上形成一第二防焊層，其中該第二防焊層覆蓋該第二圖案化導體層且暴露出部分該第二圖案化導體層。

【第12項】如申請專利範圍第10項所述的封裝體用基板的製造方法，更包括形成覆蓋該三維列印導線的一第三防焊層。

【第13項】一種封裝體，包括：

一封裝體用基板，包括：

一載板，具有一第一表面、一第二表面與一第三表面，其中該第一表面相對於該第二表面，且該第三表面連接於該第一表面與該第二表面之間；

一第一圖案化導體層，設置於該第一表面上；

一第二圖案化導體層，設置於該第二表面上；以及

一三維列印導線，設置於該第三表面上，且連接於該第一圖案化導體層與該第二圖案化導體層之間；以及

一第一電子元件，設置於該第一表面上，且電性連接於該第一圖案化導體層。

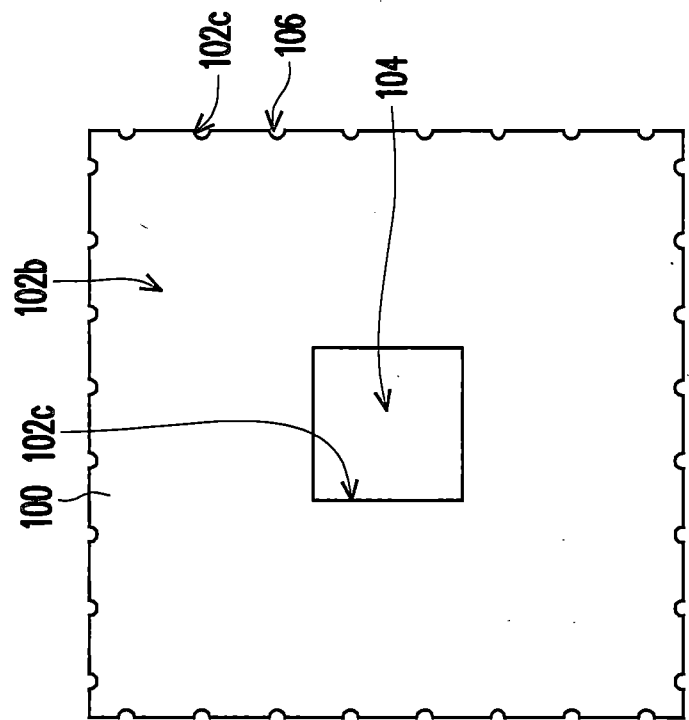
【第14項】如申請專利範圍第13項所述的封裝體，其中該第三表面包括該載板中的一開口的表面、該載板邊緣的側面或該載板邊緣的至少一缺口的表面。

【第15項】如申請專利範圍第13項所述的封裝體，更包括一第二電子元件，設置於該第二表面上，且電性連接於該第二圖案化導體層。

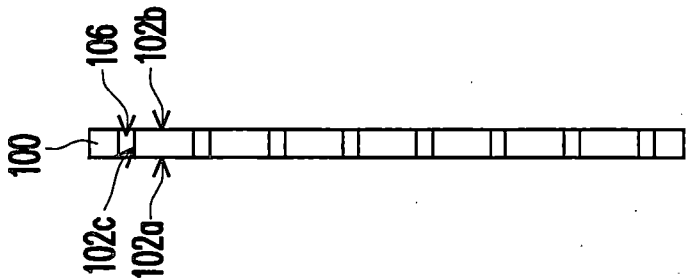
【第16項】如申請專利範圍第15項所述的封裝體，其中該載板具有一開口，且該開口暴露出設置於該第二表面上的該第二電子元件。

【第17項】如申請專利範圍第16項所述的封裝體，更包括一透光板，設置於該第一表面上且覆蓋該開口。

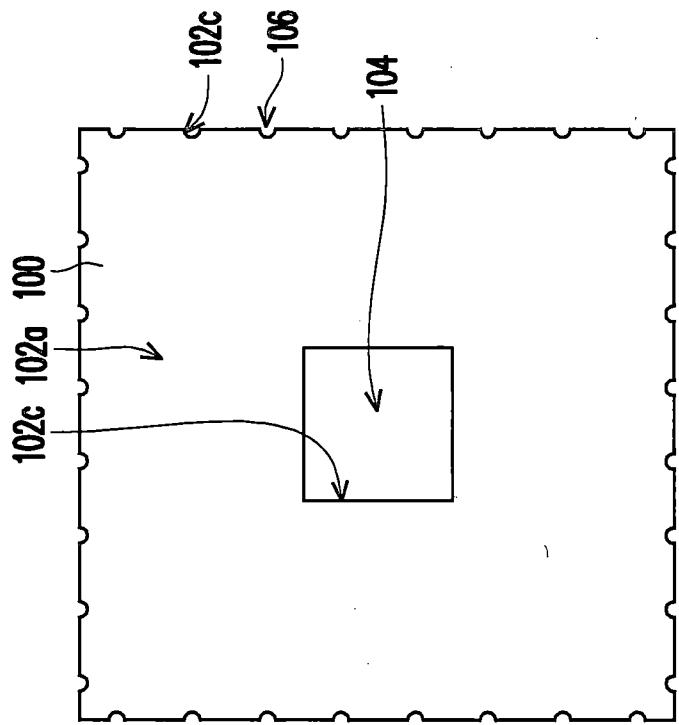
【發明圖式】



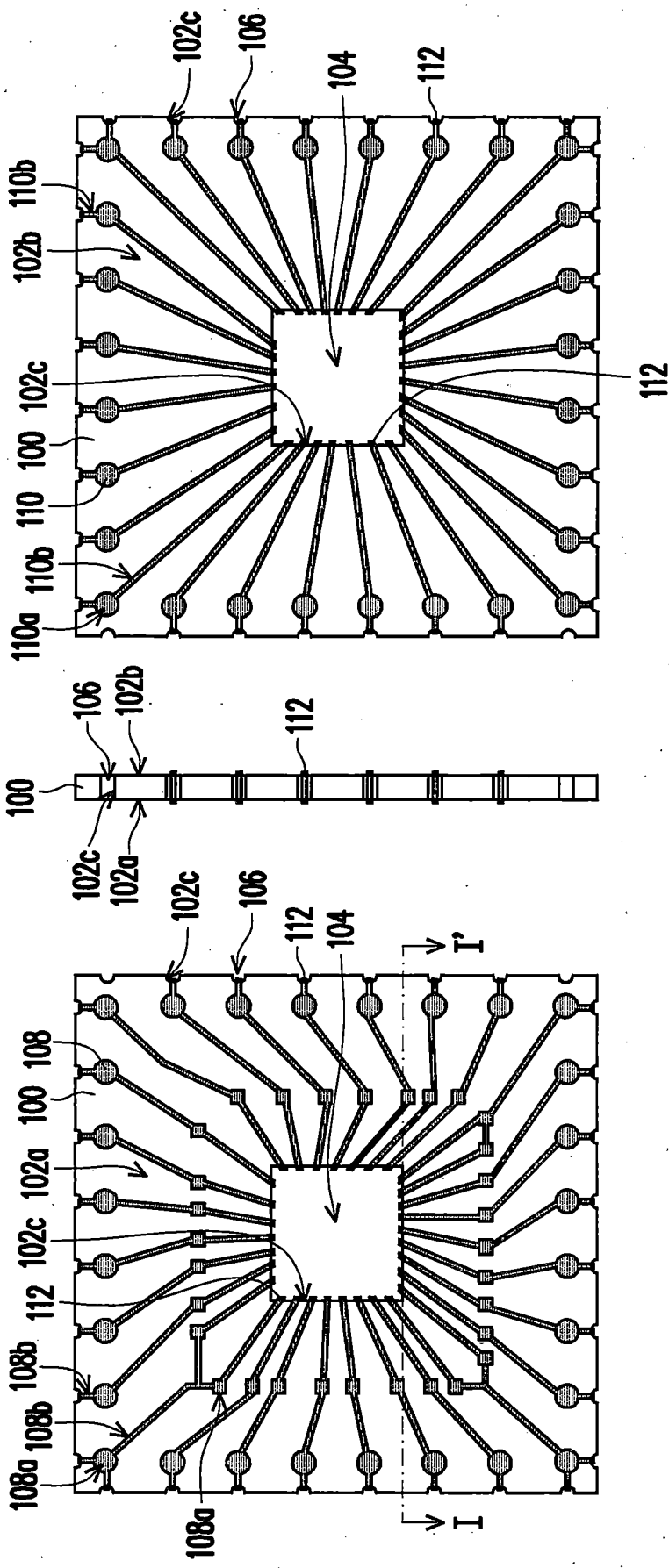
【圖1C】



【圖1B】



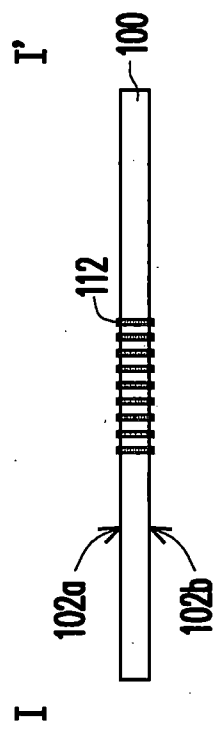
【圖1A】



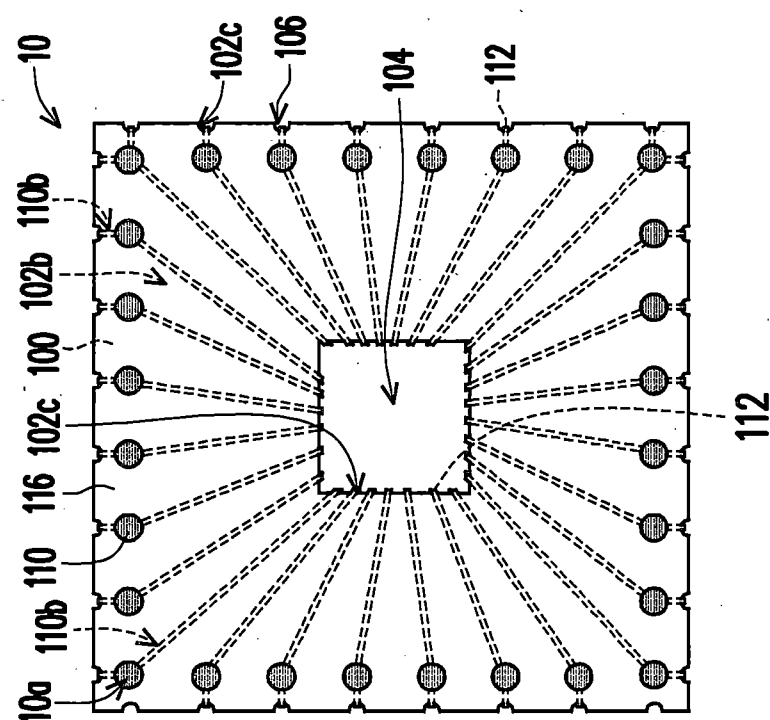
【圖2A】

【圖2B】

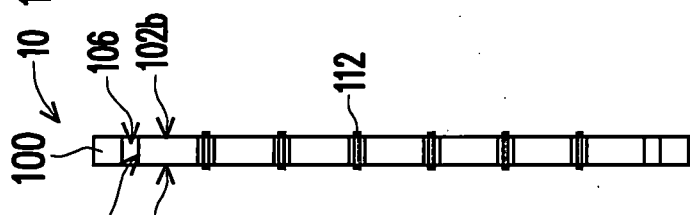
【圖2C】



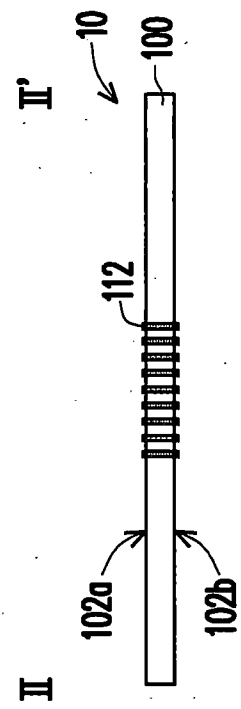
【圖2D】



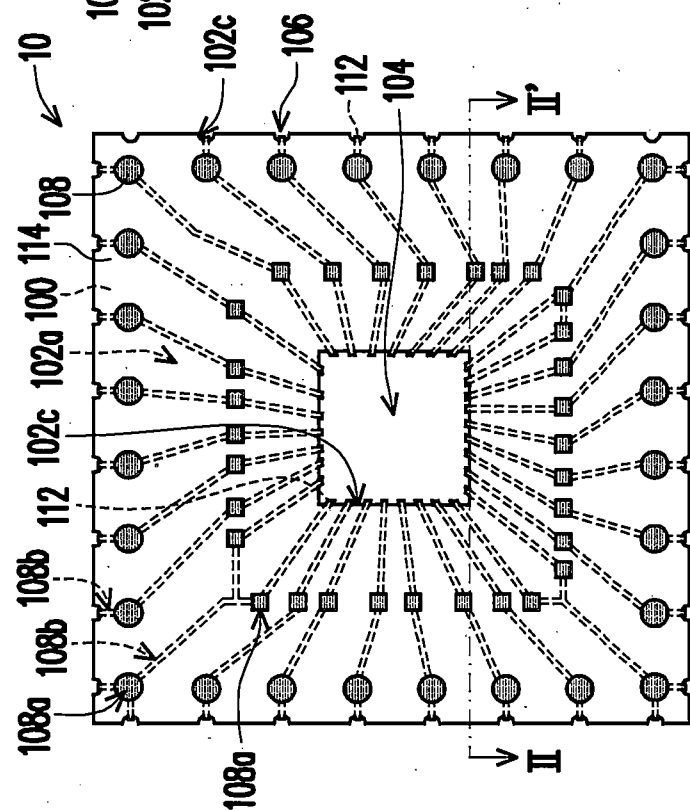
【圖3A】



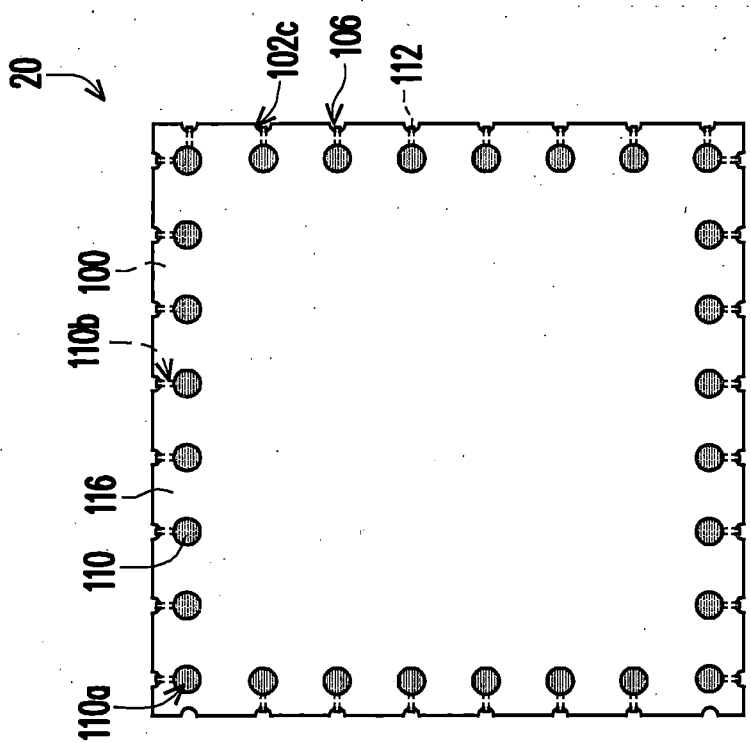
【圖3B】



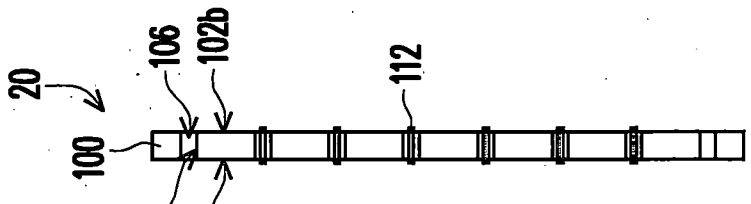
【圖3C】



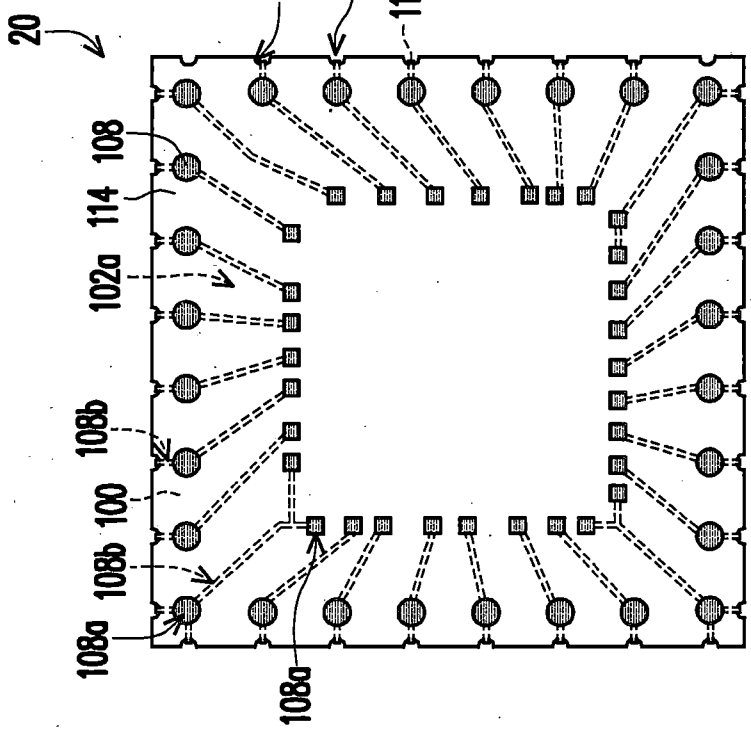
【圖3D】



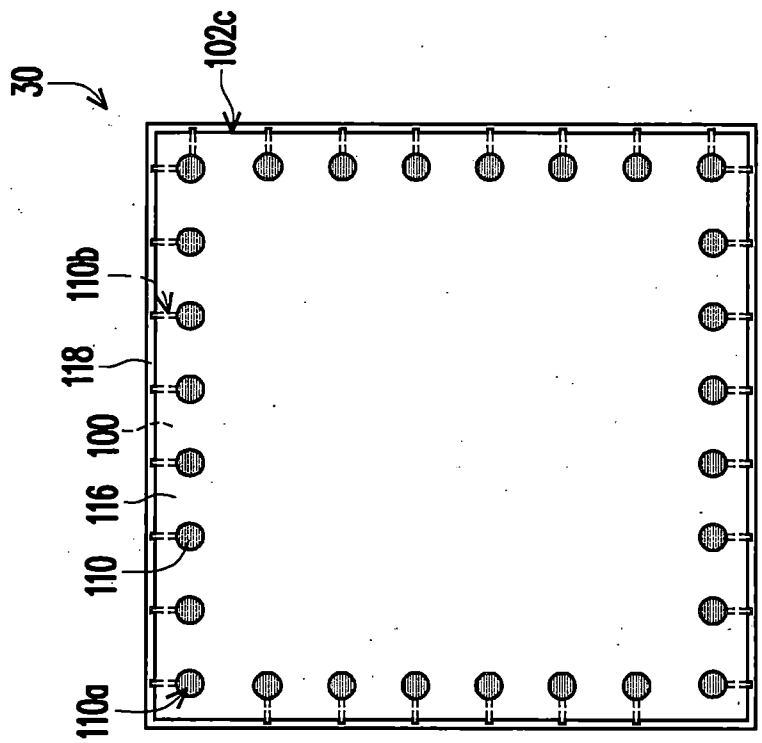
【圖4A】



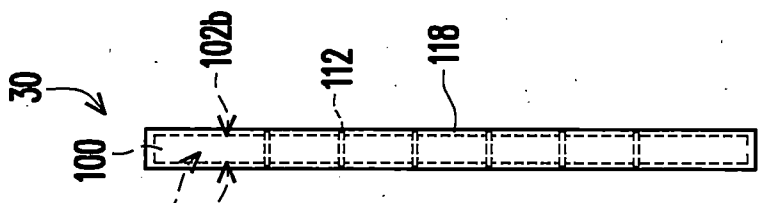
【圖4B】



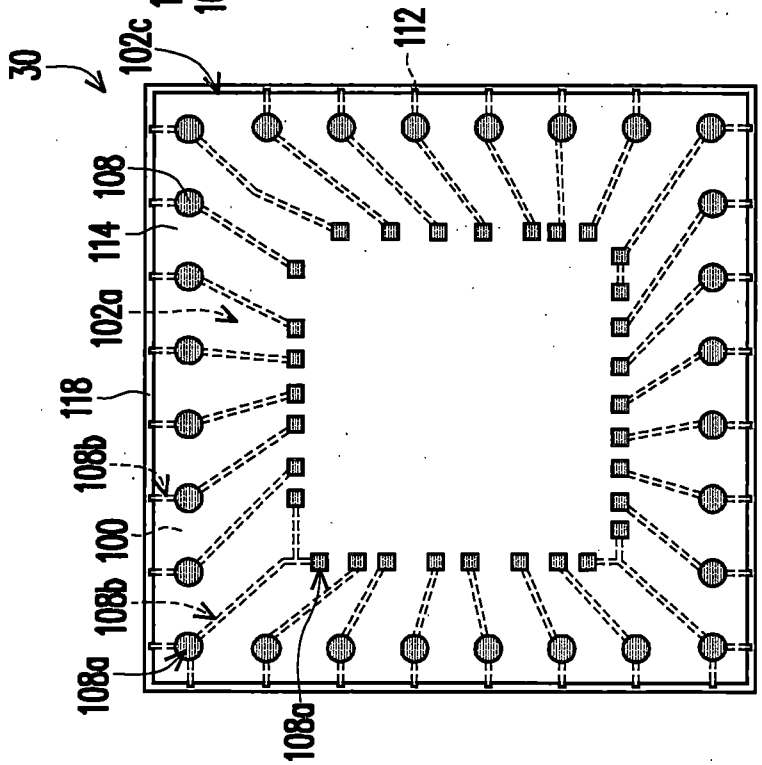
【圖4C】



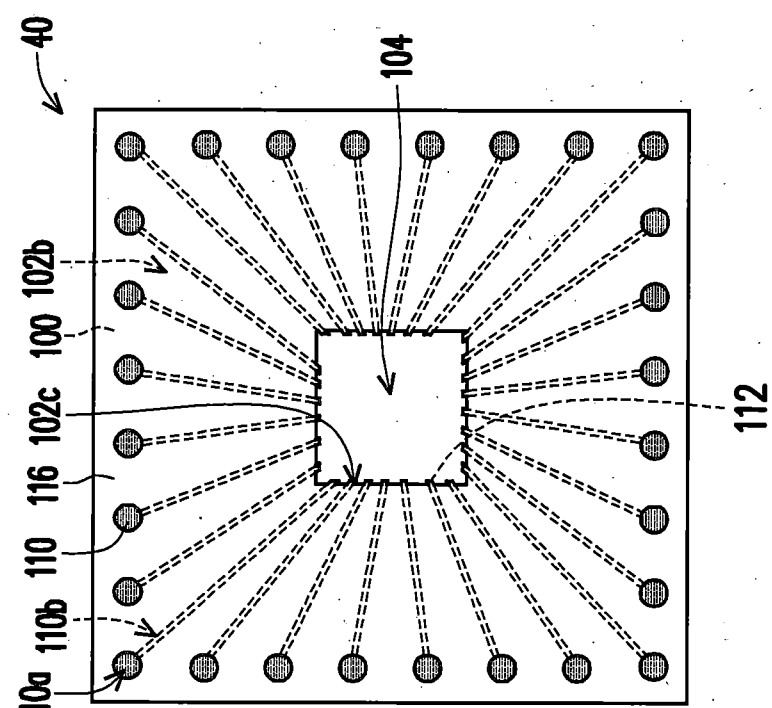
【圖5C】



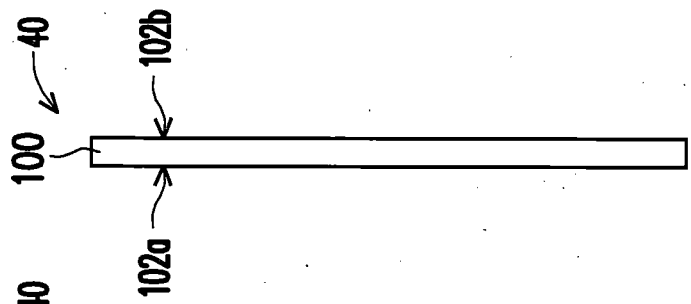
【圖5B】



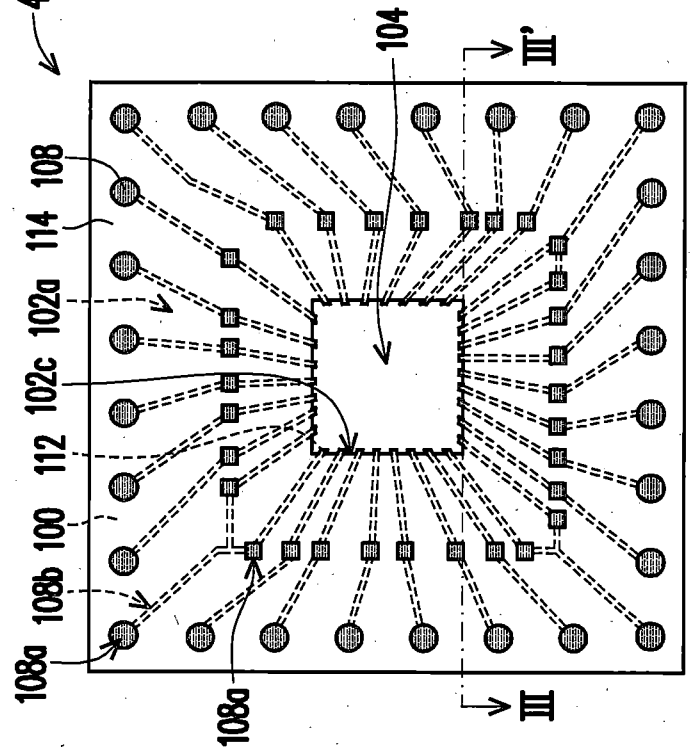
【圖5A】



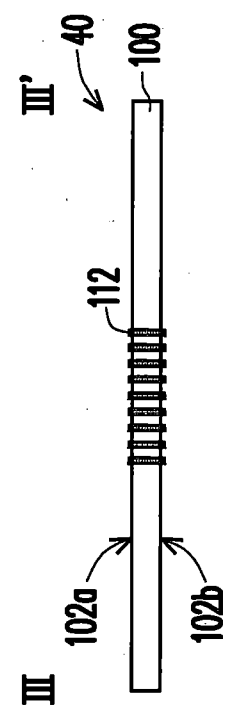
【圖6A】



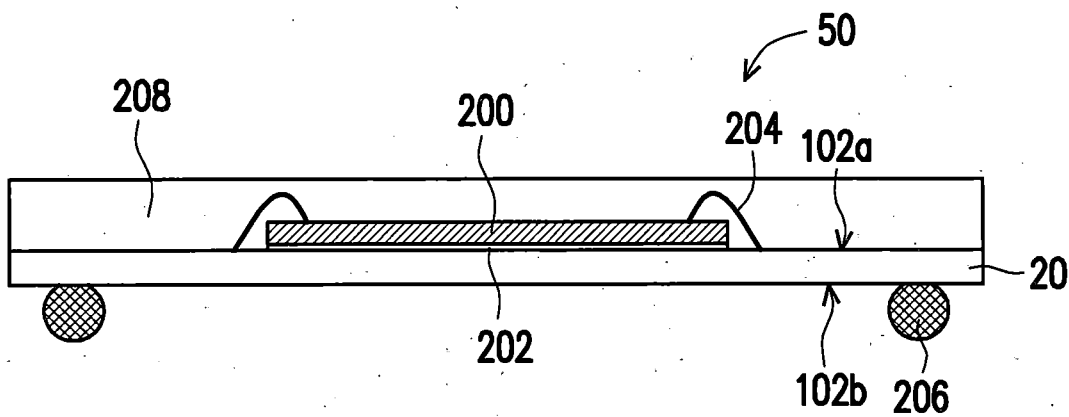
【圖6B】



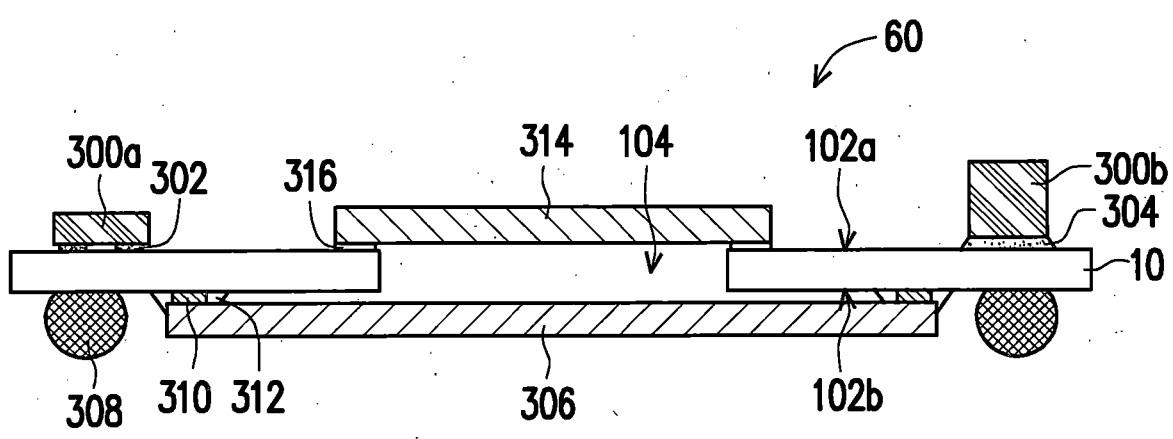
【圖6C】



【圖6D】



【圖7】



【圖8】