

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年8月23日(23.08.2018)



(10) 国際公開番号

WO 2018/150619 A1

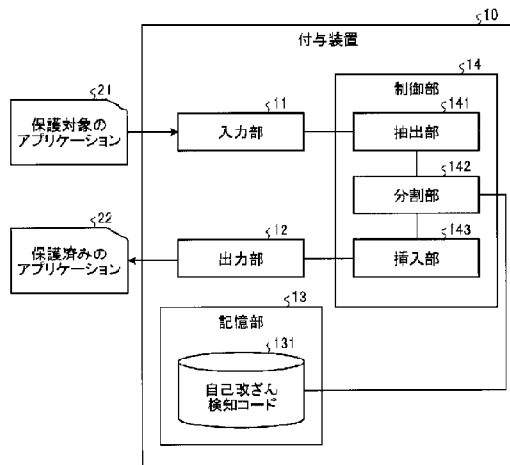
- (51) 国際特許分類:
G06F 21/51 (2013.01) G06F 21/12 (2013.01)
- (21) 国際出願番号: PCT/JP2017/034354
- (22) 国際出願日: 2017年9月22日(22.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-024901 2017年2月14日(14.02.2017) JP
- (71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).
- (72) 発明者: 金井 文宏 (KANEI, Fumihito); 〒1808585 東京都武蔵野市緑町3丁目9-1

1 NTT 知的財産センタ内 Tokyo (JP). 秋山 満昭(AKIYAMA, Mitsuaki); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 高田 雄太(TAKATA, Yuta); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 八木 毅(YAGI, Takeshi); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP).

- (74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: IMPARTING DEVICE, IMPARTING METHOD, AND IMPARTING PROGRAM

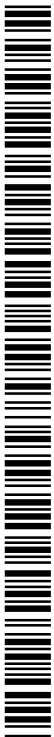
(54) 発明の名称: 付与装置、付与方法及び付与プログラム



- 10 Imparting device
- 11 Input unit
- 12 Output unit
- 13 Storage unit
- 14 Control unit
- 21 Application to be protected
- 22 Protected application
- 131 Self-falsification detection code
- 141 Extraction unit
- 142 Division unit
- 143 Insertion unit

(57) Abstract: An extraction unit (141) extracts a block at random from among blocks of a command sequence that constitutes byte code of a first program, and extracts a block to be certainly executed before the randomly extracted block when the first program is executed. A division unit (142) divides a command sequence that constitutes byte code of a second program for detecting falsification of the first program into a plurality of blocks. An insertion unit (143) inserts, into different positions in the block extracted by the extraction unit (141), the blocks divided by the division unit (142) while maintaining the execution order in the second program.

(57) 要約: 抽出部(141)は、第1のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、第1のプログラムが実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する。また、分割部(142)は、第1のプログラムの改ざんを検知する第2のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロックに分割する。また、挿入部(143)は、分割部(142)によって分割された複数のブロックを、抽出部(141)によって抽出されたブロック内のそれぞれ異なる位置に、第2のプログラムにおける実行順序を維持して挿入する。



CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：付与装置、付与方法及び付与プログラム

技術分野

[0001] 本発明は、付与装置、付与方法及び付与プログラムに関する。

背景技術

[0002] 従来、アプリケーションに、攻撃者による当該アプリケーションの改ざんを検知する自己改ざん検知機能を付与する技術が知られている。例えば、アプリケーションのバイトコードをクラス単位で暗号化しておき、実行時には復号ルーチンが必要に応じてバイトコードの復号、及び完全性検証を行う手法が知られている（例えば、非特許文献1を参照）。また、例えば、アプリケーションのソースコードに対して完全性検証を行う実行コードを多数自動挿入し、アプリケーション実行時にはそれらのコードが確率的に反応することで、攻撃者が全ての自己改ざん検知コードを無効化することを困難にする手法が知られている（例えば、非特許文献2を参照）。

先行技術文献

非特許文献

[0003] 非特許文献1：Mykola Protsenko, Sebastien Kreuter and Tilo Muller, “Dynamic Self-Protection and Tamperproofing for Android Apps using Native Code,” in Proceedings of the International Conference on Availability, Reliability and Security (ARES), p p. 129-138, 2015.

非特許文献2：Lannan Luo, Yu Fu, Dinghao Wu, Sencun Zhu, and Peng Liu “Repackage-proofing Android Apps,” in Proceedings of the International Conference on Dependable Systems and Networks (DSN), pp. 403-414, 2016.

発明の概要

発明が解決しようとする課題

[0004] しかしながら、従来の自己改ざん検知機能を付与する技術には、プログラムにおける自己改ざん検知機能の実装箇所が、攻撃者によって容易に発見されてしまう場合があるという問題があった。

[0005] 例えば、非特許文献1に記載の手法では、完全性検証処理を実装している箇所が固定位置であるため、当該箇所が容易に発見される場合があった。また、例えば、非特許文献2に記載の手法では、自己改ざん検知コードはソースコードの行単位で挿入される。このため、ソースコードがバイトコードにコンパイルされた際に、自己改ざん検知コードが挿入された複数の箇所に同じ命令列のブロックが現れることになり、シグネチャを用いたマッチングにより当該ブロックが容易に発見されてしまう場合があった。

課題を解決するための手段

[0006] 本発明の付与装置は、保護対象の第1のプログラムが改ざんされたことを検知する機能を、前記第1のプログラムに付与する付与装置であって、前記第1のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、前記第1のプログラムが実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する抽出部と、前記第1のプログラムの改ざんを検知する第2のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロックに分割する分割部と、前記分割部によって分割された複数のブロックを、前記抽出部によって抽出されたブロック内のそれぞれ異なる位置に、前記第2のプログラムにおける実行順序を維持して挿入する挿入部と、を有することを特徴とする。

[0007] 本発明の付与方法は、保護対象の第1のプログラムが改ざんされたことを検知する機能を、前記第1のプログラムに付与する付与装置で実行される付与方法であって、前記第1のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、前記第1のプログラムが実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する抽出工程と、前記第1のプログラムの改ざんを検知する第2のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロッ

クに分割する分割工程と、前記分割工程によって分割された複数のブロックを、前記抽出工程によって抽出されたブロック内のそれぞれ異なる位置に、前記第2のプログラムにおける実行順序を維持して挿入する挿入工程と、を含んだことを特徴とする。

発明の効果

[0008] 本発明によれば、プログラムにおける自己改ざん検知機能の実装箇所が、攻撃者によって容易に発見されないようにすることができる。

図面の簡単な説明

- [0009] [図1]図1は、第1の実施形態に係る付与装置の構成の一例を示す図である。
- [図2]図2は、第1の実施形態に係る自己改ざん検知コードの一例を示す図である。
- [図3]図3は、第1の実施形態に係る制御フローグラフの一例を示す図である。
- [図4]図4は、第1の実施形態に係る自己改ざん検知コードの分割について説明するための図である。
- [図5]図5は、第1の実施形態に係る自己改ざん検知コードの挿入について説明するための図である。
- [図6]図6は、第1の実施形態に係る付与装置の全体の処理の流れを示すフローチャートである。
- [図7]図7は、第1の実施形態に係る付与装置の抽出処理の流れを示すフローチャートである。
- [図8]図8は、第1の実施形態に係る付与装置の分割処理の流れを示すフローチャートである。
- [図9]図9は、第1の実施形態に係る付与装置の挿入処理の流れを示すフローチャートである。
- [図10]図10は、プログラムが実行されることにより付与装置が実現されるコンピュータの一例を示す図である。

発明を実施するための形態

[0010] 以下に、本願に係る付与装置、付与方法及び付与プログラムの実施形態を図面に基づいて詳細に説明する。なお、本発明は、以下に説明する実施形態により限定されるものではない。

[0011] [本発明の背景]

まず、実施形態の詳細な説明を行う前に、本発明の背景について説明する。本発明の保護対象のプログラムであって、改ざんの標的となるプログラムとして、例えば、Android（登録商標）が搭載された携帯電話端末上で実行されるアプリケーションがある。Androidでは、OS（Operating System）がオープンソースであり仕様が明確である点や、多くの解析ツールが公開されている点等から、リバースエンジニアリングを用いたアプリケーションの改ざんが容易である。

[0012] 攻撃者は、アプリケーション配布サイト（以下、マーケットと呼ぶ。）から取得した正規のアプリケーションに改ざんを行うことで、マルウェアや海賊版アプリケーションを作成する。例えば、攻撃者はマーケットから取得した人気のアプリケーションに対して、遠隔操作を行う機能を持った悪性コードを挿入することで、見かけ上は、元の正規アプリケーションのように動作するが、その裏で攻撃者からの指示を受け悪質な活動を行うようなマルウェアを作成することが可能である。

[0013] このようなアプリケーションの改ざんへの対策として、アプリケーションにあらかじめ自己改ざん検知機能を付与しておく対策が有効である。自己改ざん検知とはプログラム実行中に当該プログラムが自身の完全性を検証することで、第三者による改ざんを検知する技術である。改ざんが検知された際には、プログラムの動作を停止したり、プログラムを利用するユーザに対して警告を表示したりすることで、改ざんされたプログラムがユーザの環境上で動作することを防止する。

[0014] 一方で、このような対策は、アプリケーションの開発者が自発的に行う必要があり、自己改ざん検知機能をアプリケーションに実装する際にはアプリケーション改ざんに関する知識や、実装能力が要求される。そのため、個々

の開発者のセキュリティに対する意識や実装スキルに依存して、そもそも対策が付与されていない場合や、対策の強度が弱く攻撃者によって自己改ざん検知機能自体が容易に無効化可能である場合がある。

[0015] このような背景を踏まえ、アプリケーションに対して堅牢な自己改ざん検知機能を全自動で付与する技術が研究されている。しかしながら、前述の通り、従来技術には、プログラムにおける自己改ざん検知機能の実装箇所が攻撃者によって容易に発見されやすい場合があるという問題があった。そこで、本発明は、このような問題を解決することを目的としている。

[0016] 具体的に、本発明では、自己改ざん検知機能の実装箇所を発見されにくくするため、ソースコードの行単位よりもさらに細かい粒度であるバイトコードの命令単位で自己改ざん検知コードを挿入する。

[0017] また、本発明では、自己改ざん検知コードの挿入を自動化することによって、個々の開発者のセキュリティに対する意識や実装スキルによらない自己改ざん検知機能の付与を可能としている。

[0018] [第1の実施形態の構成]

まず、図1を用いて、本発明の第1の実施形態に係る付与装置の構成について説明する。図1は、第1の実施形態に係る付与装置の構成の一例を示す図である。図1に示すように、付与装置10は、入力部11、出力部12、記憶部13及び制御部14を有する。

[0019] なお、第1の実施形態においては、自己改ざん検知機能が付与されるプログラムが、Androidのアプリケーションである場合の例について説明するが、本発明の保護対象のプログラムは、Androidのアプリケーションに限られず、バイトコードであるか、又はバイトコードに変換可能な任意のプログラムとすることができる。

[0020] 入力部11は、ユーザからのデータの入力を受け付ける。入力部11は、例えば、マウスやキーボード等の入力装置である。出力部12は、画面の表示等により、データを出力する。出力部12は、例えば、ディスプレイ等の表示装置である。また、入力部11及び出力部12は、データの入出力のた

めのインタフェースであってもよい。

[0021] また、入力部 11 は、保護対象のアプリケーション 21 の入力を受け付ける。このとき、保護対象のアプリケーション 21 は、バイトコードである。なお、入力部 11 は、アプリケーションのソースコードの入力を受け付けてもよい。この場合、付与装置 10 は、ソースコードをバイトコードに変換する機能部をさらに有する。なお、保護対象のアプリケーション 21 は、第 1 のプログラムの一例である。

[0022] また、出力部 12 は、保護済みのアプリケーション 22 を出力する。保護済みのアプリケーション 22 は、保護対象のアプリケーション 21 に、自己改ざん検知機能が付与されたアプリケーションである。

[0023] 記憶部 13 は、HDD (Hard Disk Drive)、SSD (Solid State Drive)、光ディスク等の記憶装置である。なお、記憶部 13 は、RAM (Random Access Memory)、フラッシュメモリ、NVRAM (Non Volatile Static Random Access Memory) 等のデータを書き換え可能な半導体メモリであってもよい。記憶部 13 は、付与装置 10 で実行される OS や各種プログラムを記憶する。さらに、記憶部 13 は、プログラムの実行で用いられる各種情報を記憶する。また、記憶部 13 は、自己改ざん検知コード 131 を記憶する。

[0024] 自己改ざん検知コード 131 は、あらかじめ自己改ざん検知を行う機能が実装されたプログラムのテンプレートである。記憶部 13 は、複数種類の自己改ざん検知コード 131 を記憶していてもよい。

[0025] また、自己改ざん検知コード 131 に実装された自己改ざん検知を行う機能は、アプリケーションの完全性を検証できるものであればよい。例えば、自己改ざん検知を行う機能は、アプリケーションに付与された自己署名の値をハードコードされた値と比較することによって改ざんを検知するものであってもよいし、実行コードのハッシュ値を取得し、あらかじめ計算しておいたハッシュ値との比較によって改ざんを検知するものであってもよい。

[0026] ここで、図 2 を用いて、自己改ざん検知コード 131 について説明する。

図2は、第1の実施形態に係る自己改ざん検知コードの一例を示す図である。図2に示すように、自己改ざん検知コード131は、複数の行によって構成されたバイトコードである。なお、自己改ざん検知コード131は、第2のプログラムの一例である。

[0027] 制御部14は、付与装置10全体を制御する。制御部14は、例えば、CPU (Central Processing Unit)、MPU (Micro Processing Unit) 等の電子回路や、ASIC (Application Specific Integrated Circuit)、FPGA (Field Programmable Gate Array) 等の集積回路である。また、制御部14は、各種の処理手順を規定したプログラムや制御データを格納するための内部メモリを有し、内部メモリを用いて各処理を実行する。また、制御部14は、各種のプログラムが動作することにより各種の処理部として機能する。例えば、制御部14は、抽出部141、分割部142及び挿入部143を有する。

[0028] 抽出部141は、保護対象のアプリケーション21のバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、保護対象のアプリケーション21が実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する。

[0029] 具体的に、まず、抽出部141は、保護対象のアプリケーション21のバイトコードに含まれる関数ごとに制御フローグラフを構築する。制御フローグラフは、例えば、保護対象のアプリケーション21のバイトコードを入力として既存のバイトコード解析フレームワークを利用することで構築することができる。

[0030] 抽出部141は、保護対象のアプリケーション21に含まれる関数ごとの制御フローグラフのそれぞれから、ランダムに起点となるノードを抽出し、関数の実行開始から起点ノードまで状態が遷移する際に必ず通過するノード、すなわち、関数の実行開始から当該起点となるノードに至る経路上のノードである支配ノードを抽出する。このとき抽出された起点となるノード及び支配ノードに対応したバイトコードの命令列のブロックが、自己改ざん検知

コードの挿入候補地点である。

[0031] ここで、図3を用いて、制御フローグラフについて説明する。図3は、第1の実施形態に係る制御フローグラフの一例を示す図である。制御フローグラフ200は、保護対象のアプリケーション21に含まれる所定の関数に対応した制御フローグラフである。図3に示すように、制御フローグラフ200は、ノード201~207を有する。このとき、抽出部141は、起点ノードとして、ノード206を抽出する。なお、抽出部141は、起点ノードとして抽出するノードをランダムに決定する。

[0032] 次に、抽出部141は、関数の実行開始から起点ノードまで状態が遷移する際に必ず通過するノードであるノード201及び203を支配ノードとして抽出する。ここで、保護対象のアプリケーション21が実行される際、ノード206に状態が遷移する場合であれば、ノード201、203及び206については、ノード201、203、206の順で実行されることが保証されている。この場合、自己改ざん検知コードの挿入候補地点は、ノード201、203及び206に対応したバイトコードの命令列のブロックに含まれる。また、抽出部141は、保護対象のアプリケーション21に含まれる全ての関数について、起点ノード及び支配ノードの抽出を行う。

[0033] 分割部142は、保護対象のアプリケーション21の改ざんを検知する自己改ざん検知コード131のバイトコードを構成する命令列を、ランダムに複数のブロックに分割する。このとき、分割部142は、バイトコードである自己改ざん検知コード131上の1命令を最小単位として分割を行うことができる。

[0034] また、分割部142は、抽出部141によって起点ノード及び支配ノードの抽出が行われた関数ごとに、自己改ざん検知コード131の分割を行う。また、分割部142は、分割後のブロック数や、各ブロックに含めるバイトコードの命令数を、分割対象の関数ごとにランダムに決定する。

[0035] ここで、図4を用いて、自己改ざん検知コード131の分割について説明する。図4は、第1の実施形態に係る自己改ざん検知コードの分割について

説明するための図である。

なお、図4は、図2に示す自己改ざん検知コード131の分割の例を表している。自己改ざん検知コード131は、1行目～17行目のそれぞれが1つの命令列である。なお、自己改ざん検知コード131は、説明のため、実際の自己改ざん検知コードの一部を省略したものである。図4の例では、分割部142は、自己改ざん検知コード131をブロック132～138の7個のブロックに分割する。

[0036] このとき、分割部142は、自己改ざん検知コード131のバイトコードを構成する命令列のうち、あらかじめ設定された所定の条件を満たす連続する複数の命令列が同じブロックに含まれるように、分割を行ってもよい。例えば、分割部142は、連続して実行される必要がある命令列や条件分岐に依存して実行される命令列が同じブロックに含まれるように分割する。これにより、分割部142による分割に起因して、自己改ざん検知コード131によって実行される処理の挙動が想定されていたものと異なってしまふことを防止する。

[0037] 例えば、「invoke-virtual」で始まる命令列の次に「move-result」で始まる命令列があることを、前述の所定の条件として設定することができる。この場合、図4の例において、分割部142は、例えば1行目と2行目の命令列がいずれもブロック132に含まれるように分割を行う。なお、図4の1行目と2行目の命令列は、連続的に実行される必要がある命令列の一例である。

[0038] また、例えば「if-」と「return-void」の間に含まれることを前述の所定の条件として設定することができる。この場合、図4の例において、分割部142は、例えば15行目から17行目までの命令列がいずれもブロック138に含まれるように分割を行う。なお、図4の1行目と2行目の命令列は、条件分岐に依存して実行される命令列の一例である。

[0039] 挿入部143は、分割部142によって分割された複数のブロックを、抽出部141によって抽出されたブロック内のそれぞれ異なる位置に、自己改

ざん検知コード131における実行順序を維持して挿入する。具体的には、挿入部143は、制御フローグラフごとに、分割部142によって分割された複数のブロックを、起点となるノード及び支配ノードに対応するバイトコードのブロック内のそれぞれ異なる位置、すなわち自己改ざん検知コード131の挿入候補地点に挿入する。

[0040] 挿入部143は、分割部142によって分割された複数のブロックの挿入位置を、挿入候補地点の中からランダムに決定することができる。ただし、挿入部143は、挿入するブロックの実行順序が、自己改ざん検知コード131における実行順序と同一となるように挿入する。

[0041] ここで、図5を用いて、自己改ざん検知コード131の挿入について説明する。図5は、第1の実施形態に係る自己改ざん検知コードの挿入について説明するための図である。図5の例では、まず、挿入部143は、例えば、ノード201の2箇所を挿入位置として決定する。そして、挿入部143は、自己改ざん検知コード131における実行順序に従って、2箇所のうち先に実行される箇所にブロック132を挿入し、後に実行される箇所にブロック133を挿入する。同様に、挿入部143は、ブロック134～136をノード203の3箇所に挿入し、ブロック137及び138をノード206の2箇所に挿入する。

[0042] 挿入部143は、分割部142によって分割された複数のブロックを挿入する際に、例外処理の追加、又は変数保存領域の確保の少なくともいずれかを行う。例えば、挿入部143は、分割後のブロックに例外を発生させるコードが含まれていた場合、ブロックを挿入するとともに、例外処理を行うコードをさらに挿入する。また、分割後のブロックで一時的な変数が利用されている場合、挿入部143は、元々のバイトコード内で未使用の変数保存領域を利用するか、新たに追加した変数保存領域を利用するように当該ブロックを変更する。

[0043] なお、記憶部13には、複数種類の自己改ざん検知コード131を用意しておいてもよい。この場合、挿入部143は、関数ごとに異なる自己改ざん

検知コード131を挿入することができる。

[0044] [第1の実施形態の処理]

図6～9を用いて、付与装置10の処理について説明する。まず、図6を用いて、付与装置10の全体の処理の流れを説明する。図6は、第1の実施形態に係る付与装置の全体の処理の流れを示すフローチャートである。

[0045] 図6に示すように、まず、抽出部141は、自己改ざん検知コード131の挿入候補地点を抽出する(ステップS10)。ここで、挿入部143は、保護対象のアプリケーション21のバイトコードから、自己改ざん検知コード131の挿入候補地点が存在し、かつ、自己改ざん検知コード131が未挿入である関数を選択する(ステップS20)。次に、分割部142は、自己改ざん検知コード131の分割を行う(ステップS30)。そして、挿入部143は、選択した関数に、分割部142によって分割された自己改ざん検知コード131を挿入する(ステップS40)。

[0046] 対象となる関数に、自己改ざん検知コード131の挿入が行われていないものが残っている場合(ステップS50、No)、付与装置10はステップS20～S40の処理をさらに実行する。一方、全ての対象となる関数に、自己改ざん検知コード131の挿入が行われた場合(ステップS50、Yes)、付与装置10は処理を終了する。その後、付与装置10は、保護済みのアプリケーション22のバイトコードを出力することができる。

[0047] 次に、図7を用いて、抽出部141による自己改ざん検知コード131の挿入候補地点を抽出する処理(ステップS10)について詳細に説明する。図7は、第1の実施形態に係る付与装置の抽出処理の流れを示すフローチャートである。

[0048] 図7に示すように、抽出部141は、まず、保護対象のアプリケーション21のバイトコード内の全ての関数を取得する(ステップS101)。次に、抽出部141は、自己改ざん検知コード131の挿入候補地点が未抽出である関数を選択する(ステップS102)。次に、抽出部141は、選択した関数の制御フローグラフを構築する(ステップS103)。

- [0049] ここで、抽出部141は、構築した制御フローグラフ中の全ノードから、起点ノードをランダムに選択する（ステップS104）。そして、抽出部141は、起点ノード及び起点ノードの支配ノードを自己改ざん検知コード131の挿入候補地点として抽出する（ステップS105）。
- [0050] ここで、自己改ざん検知コード131の挿入候補地点の抽出が行われていない関数が残っている場合（ステップS106、No）、抽出部141はステップS102～S105の処理をさらに実行する。一方、全関数から自己改ざん検知コード131の挿入候補地点の抽出が行われている場合、抽出部141は処理を終了する（ステップS106、Yes）。
- [0051] 次に、図8を用いて、分割部142による自己改ざん検知コード131の分割処理（ステップS30）について詳細に説明する。図8は、第1の実施形態に係る付与装置の分割処理の流れを示すフローチャートである。
- [0052] 図8に示すように、分割部142は、まず、テンプレートとして記憶されている自己改ざん検知コード131を取得する（ステップS301）。次に、分割部142は、取得した自己改ざん検知コード131を複数のブロックにランダムに分割する（ステップS302）。
- [0053] 次に、図9を用いて、分割部142による自己改ざん検知コード131の挿入処理（ステップS40）について詳細に説明する。図9は、第1の実施形態に係る付与装置の挿入処理の流れを示すフローチャートである。
- [0054] 図9に示すように、挿入部143は、まず抽出部141によって抽出された、自己改ざん検知コード131の挿入候補地点を取得する（ステップS401）。次に、挿入部143は、分割部142による分割が行われた自己改ざん検知コード131を取得する（ステップS402）。そして、挿入部143は、自己改ざん検知コード131の挿入候補地点に、分割後の自己改ざん検知コード131を挿入する（ステップS403）。
- [0055] [第1の実施形態の効果]

抽出部141は、第1のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、第1のプログラムが実行される

際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する。また、分割部142は、第1のプログラムの改ざんを検知する第2のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロックに分割する。また、挿入部143は、分割部142によって分割された複数のブロックを、抽出部141によって抽出されたブロック内のそれぞれ異なる位置に、第2のプログラムにおける実行順序を維持して挿入する。

[0056] 抽出部141によって抽出されたブロックは、第1のプログラム、すなわち保護対象のプログラムが実行される際に必ず順序通りに実行されるようになっているため、第2のプログラム、すなわち自己改ざん検知コードを挿入した場合に、各ブロックを漏れなく順序通りに実行させることができる。

[0057] また、保護対象のプログラムに含まれる関数ごとに、自己改ざん検知コードをランダムに分割したうえで挿入しているため、保護済みプログラムから、自己改ざん検知コード全体を機械的に発見することは困難である。このため、第1の実施形態によれば、プログラムにおける自己改ざん検知機能の実装箇所が、攻撃者によって容易に発見されないようにすることが可能になる。

[0058] また、抽出部141は、第1のプログラムに含まれる関数ごとの制御フローグラフのそれぞれから、ランダムに起点となるノードを抽出し、関数の実行開始から当該起点となるノードに至る経路上のノードである支配ノードを抽出することができる。このとき、挿入部143は、制御フローグラフごとに、分割部142によって分割された複数のブロックを、起点となるノード及び支配ノードに対応するバイトコードのブロック内のそれぞれ異なる位置に挿入する。制御フローグラフは、既存のバイトコード解析フレームワークを利用することで構築することができるため、第1の実施形態によれば、自己改ざん検知コードの挿入を自動化し、開発者の知識や実装能力によらない自己改ざん検知機能の付与を可能にすることができる。

[0059] また、分割部142は、第2のプログラムのバイトコードを構成する命令列のうち、あらかじめ設定された所定の条件を満たす連続する複数の命令列

が同じブロックに含まれるように、分割を行ってもよい。これにより、自己改ざん検知コードを分割することによって、保護済みのプログラムで実行される自己改ざん検知処理の挙動が、想定されていたものと異なってしまうことを防止することができる。

[0060] 挿入部 143 は、分割部 142 によって分割された複数のブロックを挿入する際に、例外処理の追加、又は変数保存領域の確保の少なくともいずれかを行う。これにより、挿入部 143 によるブロックの挿入により、保護済みのアプリケーション 22 の実行に不整合が生じることを防止することができる。

[0061] [システム構成等]

また、図示した各装置の各構成要素は機能概念的なものであり、必ずしも物理的に図示のように構成されていることを要しない。すなわち、各装置の分散・統合の具体的形態は図示のものに限られず、その全部又は一部を、各種の負荷や使用状況等に応じて、任意の単位で機能的又は物理的に分散・統合して構成することができる。さらに、各装置にて行われる各処理機能は、その全部又は任意の一部が、CPU 及び当該 CPU にて解析実行されるプログラムにて実現され、あるいは、ワイヤードロジックによるハードウェアとして実現され得る。

[0062] また、本実施形態において説明した各処理のうち、自動的に行われるものとして説明した処理の全部又は一部を手動的に行うこともでき、あるいは、手動的に行われるものとして説明した処理の全部又は一部を公知の方法で自動的に行うこともできる。この他、上記文書中や図面中で示した処理手順、制御手順、具体的名称、各種のデータやパラメータを含む情報については、特記する場合を除いて任意に変更することができる。

[0063] [プログラム]

一実施形態として、付与装置 10 は、パッケージソフトウェアやオンラインソフトウェアとして上記の自己改ざん検知機能の付与を実行する付与プログラムを所望のコンピュータにインストールさせることによって実装できる

。例えば、上記の付与プログラムを情報処理装置に実行させることにより、情報処理装置を付与装置 10 として機能させることができる。ここで言う情報処理装置には、デスクトップ型又はノート型のパーソナルコンピュータが含まれる。また、その他にも、情報処理装置にはスマートフォン、携帯電話機や PHS (Personal Handyphone System) 等の移動体通信端末、さらには、PDA (Personal Digital Assistant) 等のスレート端末等がその範疇に含まれる。

[0064] また、付与装置 10 は、ユーザが使用する端末装置をクライアントとし、当該クライアントに上記の自己改ざん検知機能の付与に関するサービスを提供する付与サーバ装置として実装することもできる。例えば、付与サーバ装置は、保護対象のプログラムのバイトコードを入力とし、保護済みのプログラムを出力とする付与サービスを提供するサーバ装置として実装される。この場合、付与サーバ装置は、Webサーバとして実装することとしてもよいし、アウトソーシングによって上記の自己改ざん検知機能の付与に関するサービスを提供するクラウドとして実装することとしてもかまわない。

[0065] 図 10 は、プログラムが実行されることにより付与装置が実現されるコンピュータの一例を示す図である。コンピュータ 1000 は、例えば、メモリ 1010、CPU 1020 を有する。また、コンピュータ 1000 は、ハードディスクドライブインタフェース 1030、ディスクドライブインタフェース 1040、シリアルポートインタフェース 1050、ビデオアダプタ 1060、ネットワークインタフェース 1070 を有する。これらの各部は、バス 1080 によって接続される。

[0066] メモリ 1010 は、ROM (Read Only Memory) 1011 及び RAM 1012 を含む。ROM 1011 は、例えば、BIOS (Basic Input Output System) 等のブートプログラムを記憶する。ハードディスクドライブインタフェース 1030 は、ハードディスクドライブ 1090 に接続される。ディスクドライブインタフェース 1040 は、ディスクドライブ 1100 に接続される。例えば磁気ディスクや光ディスク等の着脱可能な記憶媒体が、デ

ィスクドライブ1100に挿入される。シリアルポートインタフェース1050は、例えばマウス1110、キーボード1120に接続される。ビデオアダプタ1060は、例えばディスプレイ1130に接続される。

[0067] ハードディスクドライブ1090は、例えば、OS1091、アプリケーションプログラム1092、プログラムモジュール1093、プログラムデータ1094を記憶する。すなわち、付与装置10の各処理を規定するプログラムは、コンピュータにより実行可能なコードが記述されたプログラムモジュール1093として実装される。プログラムモジュール1093は、例えばハードディスクドライブ1090に記憶される。例えば、付与装置10における機能構成と同様の処理を実行するためのプログラムモジュール1093が、ハードディスクドライブ1090に記憶される。なお、ハードディスクドライブ1090は、SSDにより代替されてもよい。

[0068] また、上述した実施形態の処理で用いられる設定データは、プログラムデータ1094として、例えばメモリ1010やハードディスクドライブ1090に記憶される。そして、CPU1020が、メモリ1010やハードディスクドライブ1090に記憶されたプログラムモジュール1093やプログラムデータ1094を必要に応じてRAM1012に読み出して実行する。

[0069] なお、プログラムモジュール1093やプログラムデータ1094は、ハードディスクドライブ1090に記憶される場合に限らず、例えば着脱可能な記憶媒体に記憶され、ディスクドライブ1100等を介してCPU1020によって読み出されてもよい。あるいは、プログラムモジュール1093及びプログラムデータ1094は、ネットワーク(LAN(Local Area Network)、WAN(Wide Area Network)等)を介して接続された他のコンピュータに記憶されてもよい。そして、プログラムモジュール1093及びプログラムデータ1094は、他のコンピュータから、ネットワークインタフェース1070を介してCPU1020によって読み出されてもよい。

符号の説明

- [0070] 1 0 付与装置
 - 1 1 入力部
 - 1 2 出力部
 - 1 3 記憶部
 - 1 4 制御部
 - 2 1 保護対象のアプリケーション
 - 2 2 保護済みのアプリケーション
 - 1 3 1 自己改ざん検知コード
 - 1 3 2、1 3 3、1 3 4、1 3 5、1 3 6、1 3 7、1 3 8 ブロック
 - 1 4 1 抽出部
 - 1 4 2 分割部
 - 1 4 3 挿入部
 - 2 0 0 制御フローグラフ
 - 2 0 1、2 0 2、2 0 3、2 0 4、2 0 5、2 0 6、2 0 7 ノード

請求の範囲

- [請求項1] 保護対象の第1のプログラムが改ざんされたことを検知する機能を、前記第1のプログラムに付与する付与装置であって、
- 前記第1のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、前記第1のプログラムが実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する抽出部と、
- 前記第1のプログラムの改ざんを検知する第2のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロックに分割する分割部と、
- 前記分割部によって分割された複数のブロックを、前記抽出部によって抽出されたブロック内のそれぞれ異なる位置に、前記第2のプログラムにおける実行順序を維持して挿入する挿入部と、
- を有することを特徴とする付与装置。
- [請求項2] 前記抽出部は、前記第1のプログラムに含まれる関数ごとの制御フローグラフのそれぞれから、ランダムに起点となるノードを抽出し、関数の実行開始から当該起点となるノードに至る経路上のノードである支配ノードを抽出し、
- 前記挿入部は、前記制御フローグラフごとに、前記分割部によって分割された複数のブロックを、前記起点となるノード及び前記支配ノードに対応するバイトコードのブロック内のそれぞれ異なる位置に挿入することを特徴とする請求項1に記載の付与装置。
- [請求項3] 前記分割部は、前記第2のプログラムのバイトコードを構成する命令列のうち、あらかじめ設定された所定の条件を満たす連続する複数の命令列が同じブロックに含まれるように、分割を行うことを特徴とする請求項1又は2に記載の付与装置。
- [請求項4] 前記挿入部は、前記分割部によって分割された複数のブロックを挿入する際に、例外処理の追加、又は変数保存領域の確保の少なくとも

いずれかを行うことを特徴とする請求項 1 から 3 のいずれか 1 項に記載の付与装置。

[請求項5] 保護対象の第 1 のプログラムが改ざんされたことを検知する機能を、前記第 1 のプログラムに付与する付与装置で実行される付与方法であって、

前記第 1 のプログラムのバイトコードを構成する命令列のブロックから、ランダムにブロックを抽出し、前記第 1 のプログラムが実行される際に、当該ランダムに抽出したブロックより前に必ず実行されるブロックを抽出する抽出工程と、

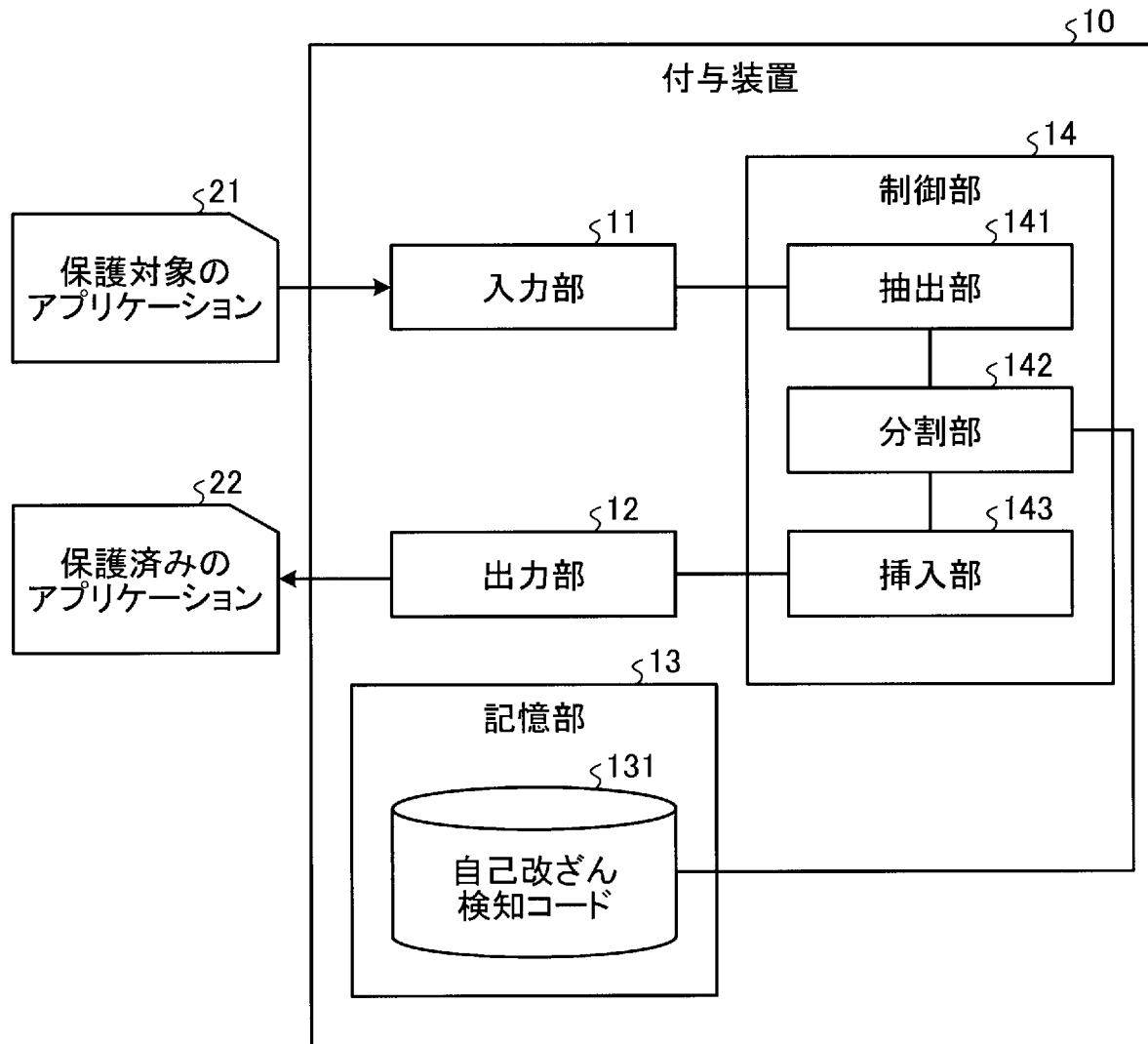
前記第 1 のプログラムの改ざんを検知する第 2 のプログラムのバイトコードを構成する命令列を、ランダムに複数のブロックに分割する分割工程と、

前記分割工程によって分割された複数のブロックを、前記抽出工程によって抽出されたブロック内のそれぞれ異なる位置に、前記第 2 のプログラムにおける実行順序を維持して挿入する挿入工程と、

を含んだことを特徴とする付与方法。

[請求項6] コンピュータを、請求項 1 から 4 のいずれか 1 項に記載の付与装置として機能させるための付与プログラム。

[図1]

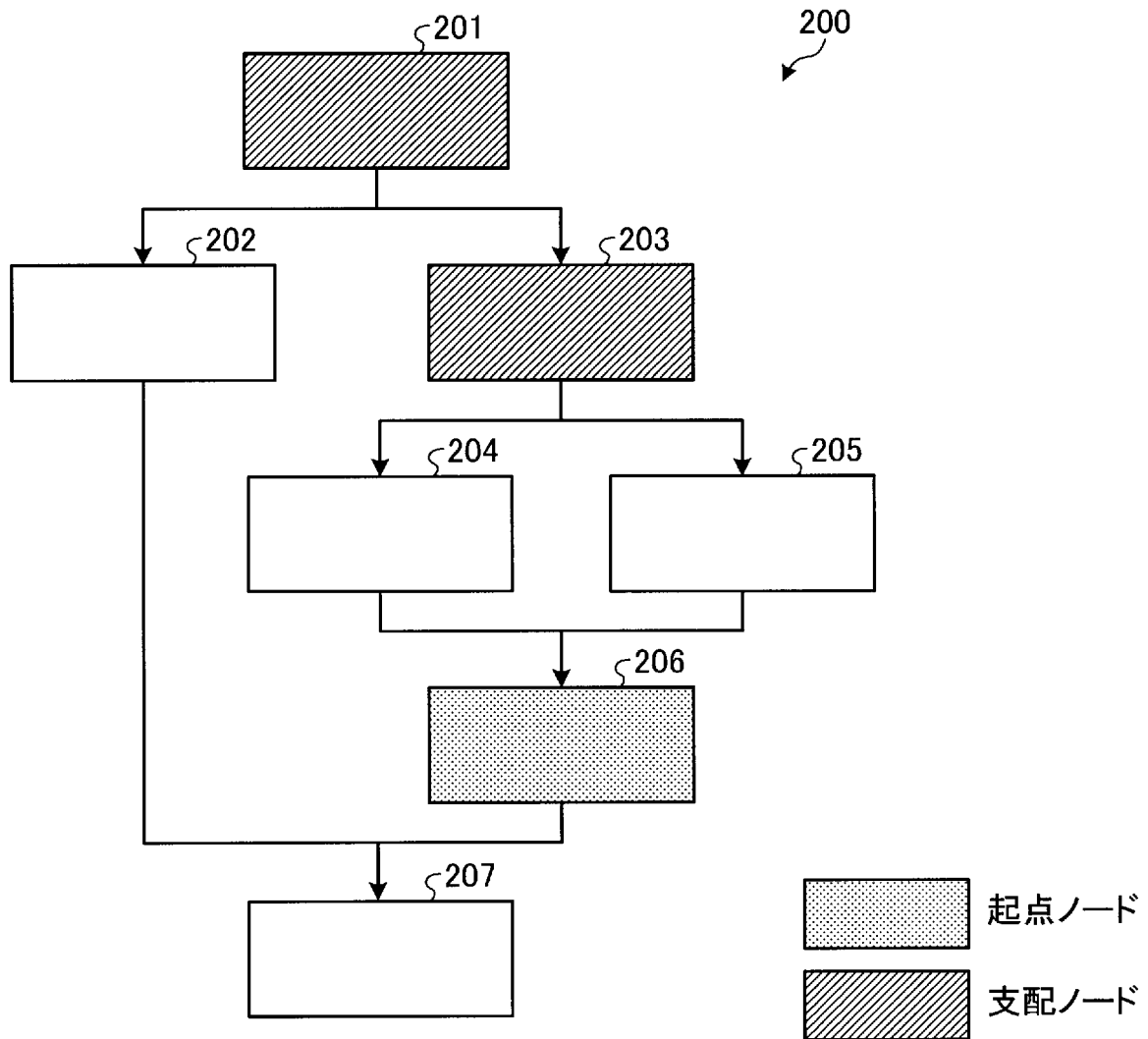


[図2]

§131

```
1 invoke-virtual {p0}, ... getPackageManager() ...
2 move-result-object v2
3 invoke-virtual {p0}, ... getPackageName() ...
4 move-result-object v1
5 const/4 v0, 0x0
6 const/16 v5, 0x40
7 invoke-virtual {v2, v1, v5}, ... getPackageInfo(...) ...
8 move-result-object v0
9 iget-object v5, v0, ... signatures:[Landroid/content/pm/Signature;
10 const/4 v6, 0x0
11 aget-object v3, v5, v6
12 invoke-virtual {v3}, ... hashCode() ...
13 move-result v4
14 const v5, -0x10e4a14f
15 if-eq v4, v5, :cond_0
16 invoke-static {}, ... detect() ...
17 :cond_0 return-void
```

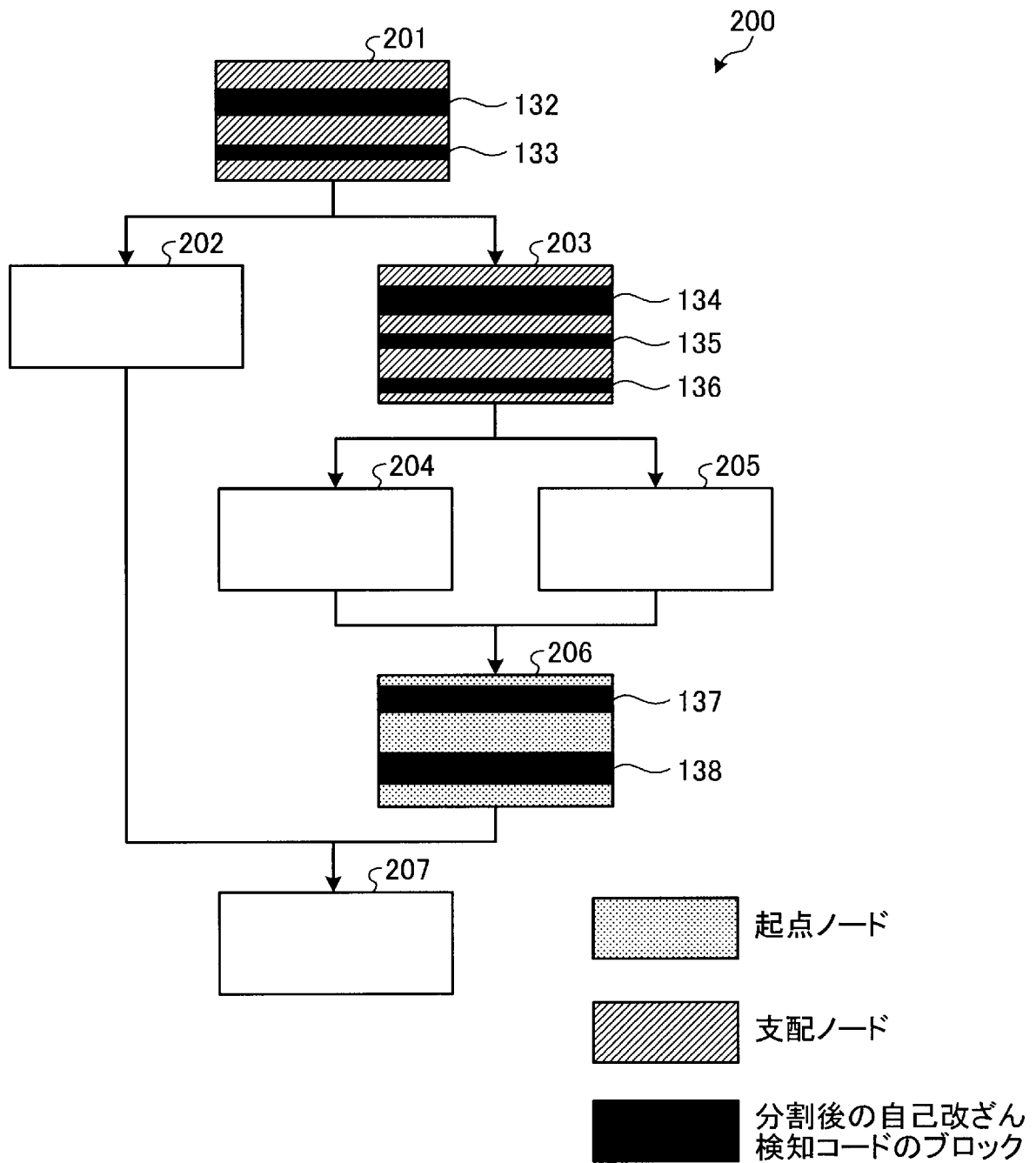
[図3]



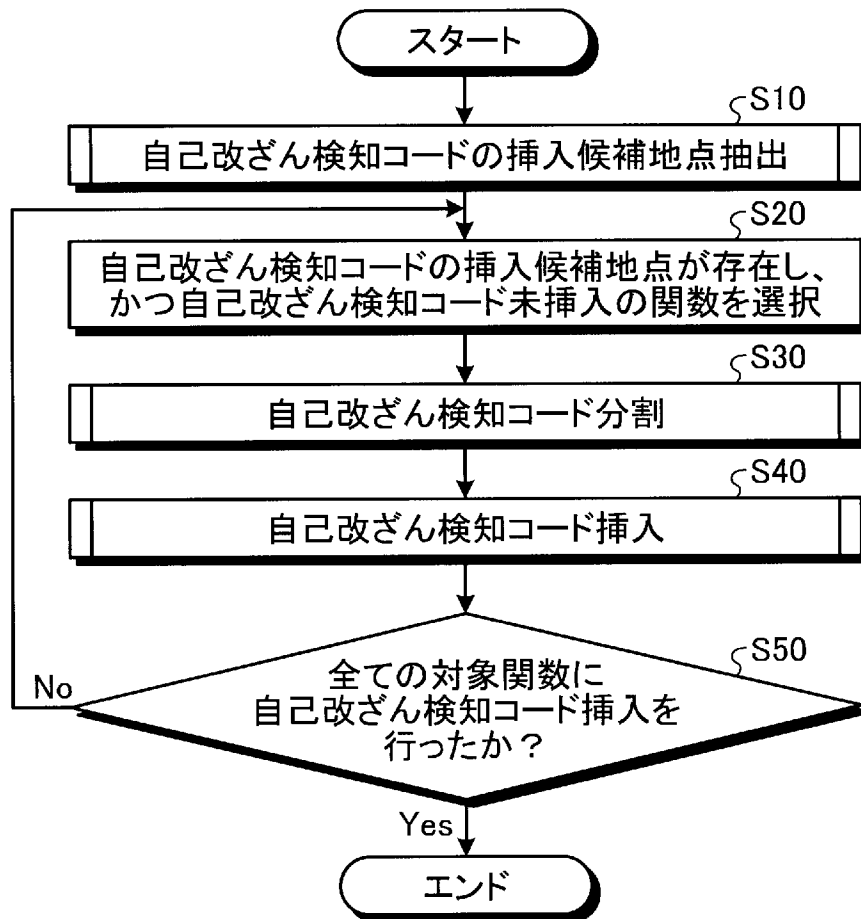
[図4]

1	invoke-virtual {p0}, ... getPackageManager() ...	
2	move-result-object v2	
3	invoke-virtual {p0}, ... getPackageName() ...	~ 132
4	move-result-object v1	
5	const/4 v0, 0x0	~ 133
6	const/16 v5, 0x40	
7	invoke-virtual {v2, v1, v5}, ... getPackageInfo(...) ...	~ 134
8	move-result-object v0	
9	iget-object v5, v0, ... signatures:[Landroid/content/pm/Signature;	
10	const/4 v6, 0x0	~ 135
11	aget-object v3, v5, v6	~ 136
12	invoke-virtual {v3}, ... hashCode() ...	
13	move-result v4	~ 137
14	const v5, -0x10e4a14f	
15	if-eq v4, v5, :cond_0	
16	invoke-static {}, ... detect() ...	
17	:cond_0 return-void	~ 138

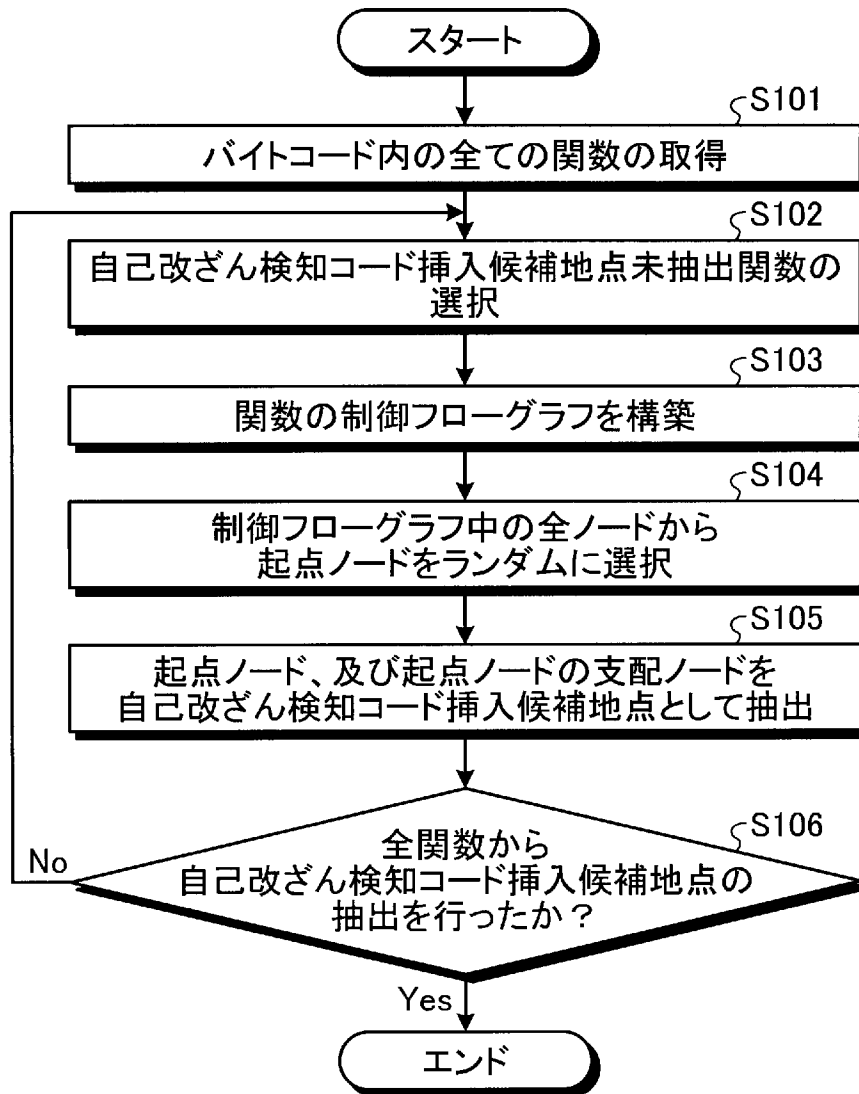
[図5]



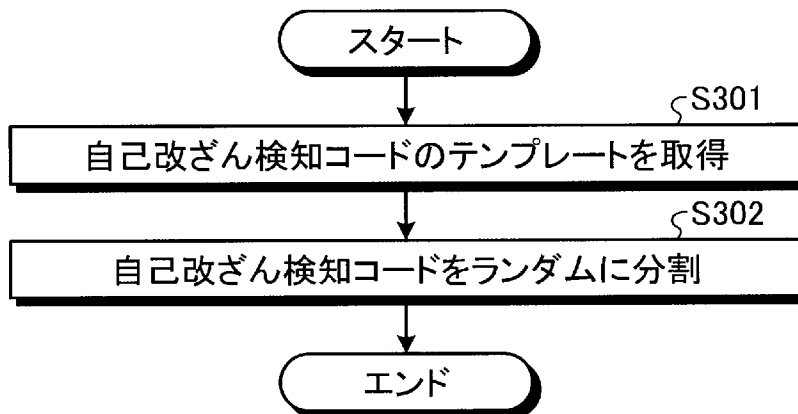
[図6]



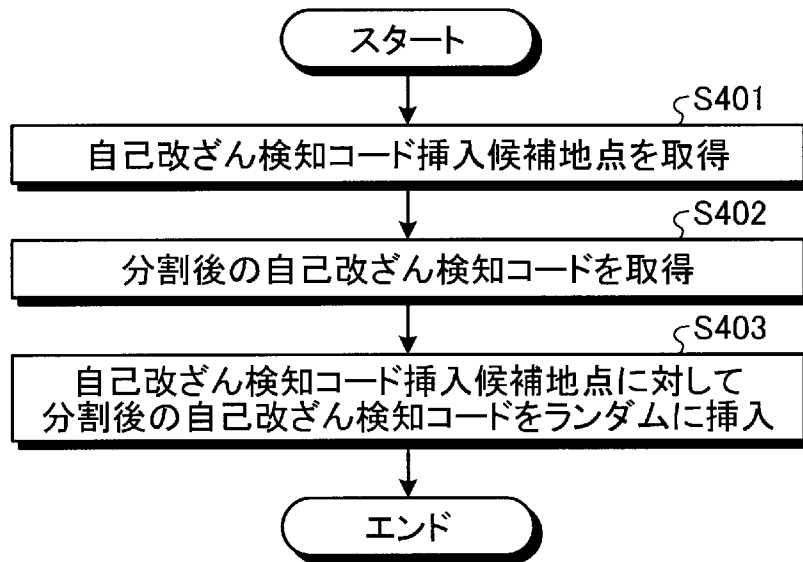
[図7]



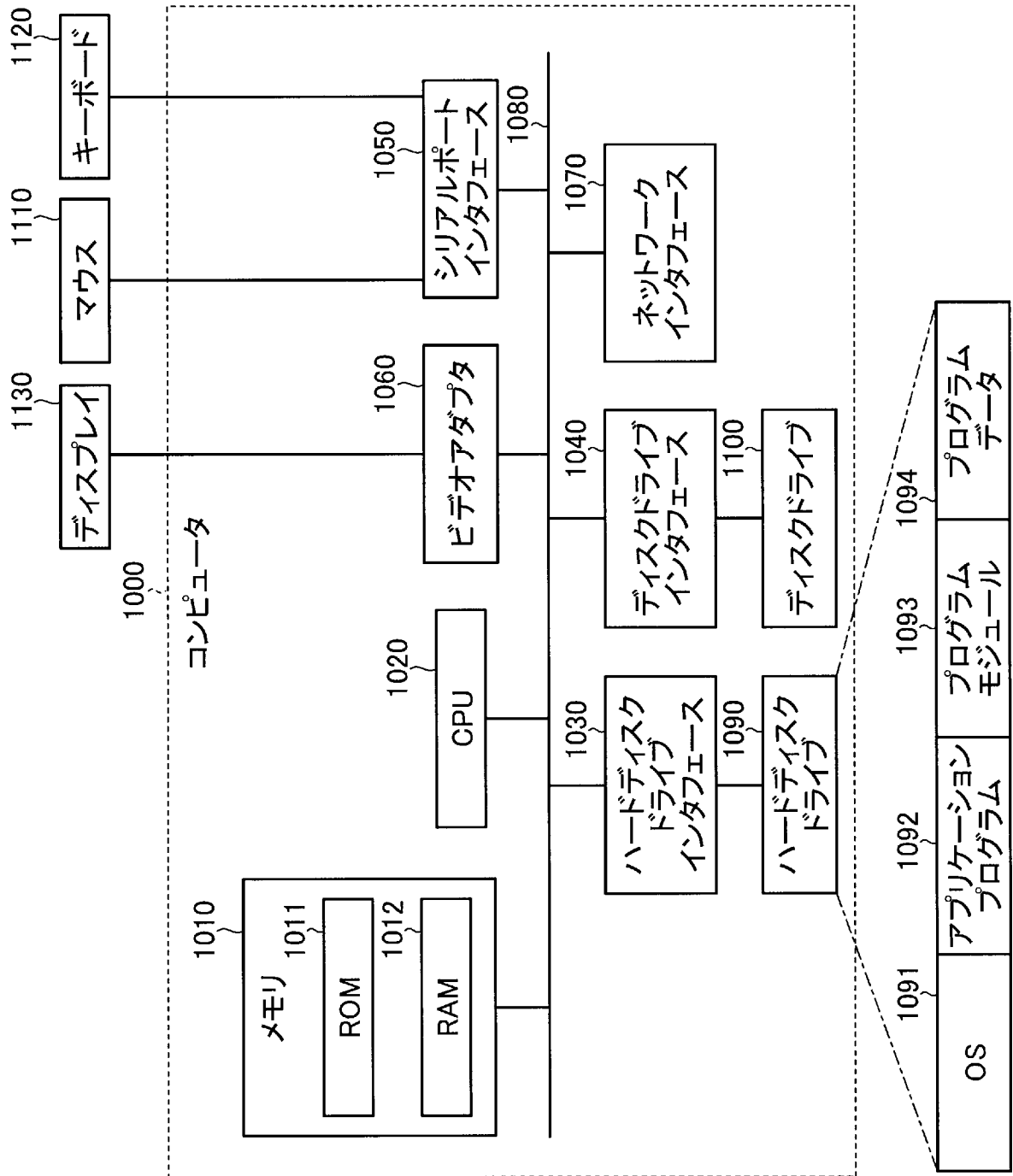
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/034354

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. G06F21/51 (2013.01) i, G06F21/12 (2013.01) i According to International Patent Classification (IPC) or to both national classification and IPC													
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. G06F21/51, G06F21/12 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2017 Registered utility model specifications of Japan 1996-2017 Published registered utility model applications of Japan 1994-2017 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)													
C. DOCUMENTS CONSIDERED TO BE RELEVANT													
<table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>金井文宏, Android アプリケーションの自動リパッケージに対する耐性評価, 情報処理学会論文誌 (ジャーナル), (KANEI, Fumihito, Evaluating Resistance of Android Applications to Automated Repackaging, Transactions of Information Processing Society of Japan) vol. 56, no. 12 [online], 15 December 2015, vol. 56, pp. 2275-2288</td> <td>1-6</td> </tr> <tr> <td>A</td> <td>JP 2008-84275 A (FUJITSU LTD.) 10 April 2008, abstract (Family: none)</td> <td>1-6</td> </tr> <tr> <td>A</td> <td>WO 2008/010508 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 24 January 2008, paragraphs [0539]-[0546], fig. 16, 18 & US 2009/0177873 A1, paragraphs [0630]-[0637], fig. 16, 18 & CN 101490693 A</td> <td>1-6</td> </tr> </tbody> </table>	Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	金井文宏, Android アプリケーションの自動リパッケージに対する耐性評価, 情報処理学会論文誌 (ジャーナル), (KANEI, Fumihito, Evaluating Resistance of Android Applications to Automated Repackaging, Transactions of Information Processing Society of Japan) vol. 56, no. 12 [online], 15 December 2015, vol. 56, pp. 2275-2288	1-6	A	JP 2008-84275 A (FUJITSU LTD.) 10 April 2008, abstract (Family: none)	1-6	A	WO 2008/010508 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 24 January 2008, paragraphs [0539]-[0546], fig. 16, 18 & US 2009/0177873 A1, paragraphs [0630]-[0637], fig. 16, 18 & CN 101490693 A	1-6	<input type="checkbox"/> Further documents are listed in the continuation of Box C.
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.											
A	金井文宏, Android アプリケーションの自動リパッケージに対する耐性評価, 情報処理学会論文誌 (ジャーナル), (KANEI, Fumihito, Evaluating Resistance of Android Applications to Automated Repackaging, Transactions of Information Processing Society of Japan) vol. 56, no. 12 [online], 15 December 2015, vol. 56, pp. 2275-2288	1-6											
A	JP 2008-84275 A (FUJITSU LTD.) 10 April 2008, abstract (Family: none)	1-6											
A	WO 2008/010508 A1 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 24 January 2008, paragraphs [0539]-[0546], fig. 16, 18 & US 2009/0177873 A1, paragraphs [0630]-[0637], fig. 16, 18 & CN 101490693 A	1-6											
<input type="checkbox"/> See patent family annex.	<table border="1"> <tbody> <tr> <td>* Special categories of cited documents:</td> <td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td> </tr> <tr> <td>"A" document defining the general state of the art which is not considered to be of particular relevance</td> <td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td> </tr> <tr> <td>"E" earlier application or patent but published on or after the international filing date</td> <td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td> </tr> <tr> <td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td> <td>"&" document member of the same patent family</td> </tr> <tr> <td>"O" document referring to an oral disclosure, use, exhibition or other means</td> <td></td> </tr> <tr> <td>"P" document published prior to the international filing date but later than the priority date claimed</td> <td></td> </tr> </tbody> </table>	* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	"O" document referring to an oral disclosure, use, exhibition or other means		"P" document published prior to the international filing date but later than the priority date claimed	
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention												
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone												
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art												
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family												
"O" document referring to an oral disclosure, use, exhibition or other means													
"P" document published prior to the international filing date but later than the priority date claimed													
Date of the actual completion of the international search 14 December 2017 (14.12.2017)	Date of mailing of the international search report 26 December 2017 (26.12.2017)												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.												

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G06F21/51(2013.01)i, G06F21/12(2013.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G06F21/51, G06F21/12		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2017年 日本国実用新案登録公報 1996-2017年 日本国登録実用新案公報 1994-2017年		
国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	金井 文宏 FUMIHIRO KANEI, Androidアプリケーションの自動リパッケージに対する耐性評価 Evaluating Resistance of Android Applications to Automated Repackaging, 情報処理学会論文誌（ジャーナル） Vol. 56 No. 12 [online], 2015.12.15, 第56巻, pp.2275~2288	1-6
A	JP 2008-84275 A（富士通株式会社）2008.04.10, 要約（ファミリーなし）	1-6
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 14.12.2017	国際調査報告の発送日 26.12.2017	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 岸野 徹 電話番号 03-3581-1101 内線 3546	5S 3983

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2008/010508 A1 (松下電器産業株式会社) 2008.01.24, [0539]-[0546], 図 16, 18 & US 2009/0177873 A1, [0630]-[0637], FIG. 16, 18 & CN 101490693 A	1-6