



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월15일
(11) 등록번호 10-1286211
(24) 등록일자 2013년07월09일

(51) 국제특허분류(Int. Cl.)

H01L 33/22 (2010.01)

(21) 출원번호 10-2012-0015703

(22) 출원일자 2012년02월16일

심사청구일자 2012년02월16일

(56) 선행기술조사문헌

KR1020120063894 A*

KR1020110111939 A

KR1020100104718 A

KR1020090104931 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

고려대학교 산학협력단

서울 성북구 안암동5가 1

(72) 발명자

김태근

경기도 성남시 분당구 이매동 122 금강아파트
103-1301

김경현

서울특별시 강동구 둔촌동 둔촌 주공 아파트 427
동 803호

(74) 대리인

특허법인주원

전체 청구항 수 : 총 12 항

심사관 : 이용배

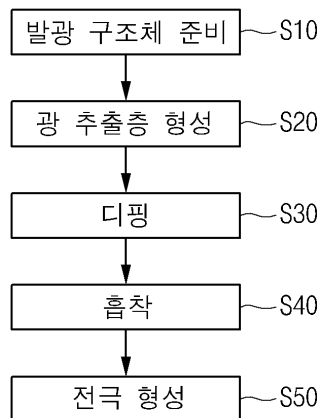
(54) 발명의 명칭 발광 소자 제조 방법 및 이를 이용하여 제조된 발광 소자

(57) 요약

본 발명은 제조 비용을 줄이면서 대면적에서 나노 패턴의 형성을 가능하게 하고 광 추출 효율을 높일 수 있는 발광 소자 제조 방법 및 이를 이용하여 제조된 발광 소자에 관한 것이다.

일례로, 순차적으로 형성된 제 1 도전형 반도체층, 활성층 및 제 2 도전형 반도체층을 포함하는 발광 구조체를 준비하는 발광 구조체 준비 단계; 상기 제 2 도전형 반도체층의 상부를 요철 패턴을 가지는 광 추출층으로 형성하는 광 추출층 형성 단계; 상기 광 추출층이 형성된 상기 발광 구조체를 나노 물질들이 분산된 용액에 디핑하는 디핑 단계; 및 상기 나노 물질들을 상기 광 추출층 상에 흡착시키는 흡착 단계를 포함하며, 상기 흡착 단계에서 상기 나노 물질들이 상기 광 추출층에 부분적으로 흡착되어 상기 광 추출층 상에 복수의 요철을 형성하는 나노 패턴이 형성되는 것을 특징으로 하는 발광 소자 제조 방법이 개시된다.

대표도 - 도1



특허청구의 범위

청구항 1

순차적으로 형성된 제 1 도전형 반도체층, 활성층 및 제 2 도전형 반도체층을 포함하는 발광 구조체를 준비하는 발광 구조체 준비 단계;

상기 제 2 도전형 반도체층의 상부를 요철 패턴을 가지는 광 추출층으로 형성하는 광 추출층 형성 단계;

상기 광 추출층이 형성된 상기 발광 구조체를 나노 물질들이 분산된 용액에 디핑하는 디핑 단계; 및

상기 발광 구조체를 용액으로부터 꺼내고 용액을 증발시켜 상기 나노 물질들을 상기 광 추출층 상에 흡착시키는 흡착 단계를 포함하며,

상기 흡착 단계에서 상기 나노 물질들이 상기 광 추출층에 부분적으로 흡착되어 상기 광 추출층 상에 복수의 요철을 형성하는 나노 패턴이 형성되는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 2

제 1 항에 있어서,

상기 흡착 단계는 열처리 방법에 의해 이루어지는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 3

제 1 항에 있어서,

상기 디핑 단계는 상기 나노 물질들로 투명 물질을 사용하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 4

제 3 항에 있어서,

상기 나노 물질들은 탄소 나노 튜브 또는 그래핀(graphene)인 것을 특징으로 하는 발광 소자 제조 방법.

청구항 5

제 1 항에 있어서,

상기 요철 패턴의 철 부분은 삼각뿔 형상인 것을 특징으로 하는 발광 소자 제조 방법.

청구항 6

제 1 항에 있어서,

상기 흡착 단계 후 상기 광 추출층 상에 전극을 형성하는 전극 형성 단계를 더 포함하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 7

삭제

청구항 8

삭제

청구항 9

제 1 도전형 반도체층;

상기 제 1 도전형 반도체층 상에 형성되는 활성층;

상기 활성층 상에 형성되며, 상부에 요철 패턴을 가지는 광추출층을 포함하는 제 2 도전형 반도체층; 및

상기 광 추출층 상에 나노 물질들이 부분적으로 흡착되어 형성되는 나노 패턴을 포함하며,
상기 나노 패턴은 상기 광 추출층 상에 복수의 요철을 형성하고,
상기 나노 물질들은 탄소 나노 튜브 또는 그래핀(graphene)인 것을 특징으로 하는 발광 소자.

청구항 10

삭제

청구항 11

삭제

청구항 12

제 9 항에 있어서,
상기 요철 패턴의 철 부분은 삼각뿔 형상인 것을 특징으로 하는 발광 소자.

청구항 13

제 9 항에 있어서,
상기 광 추출층 상에 형성되는 전극을 더 포함하는 것을 특징으로 하는 발광 소자.

청구항 14

제 13 항에 있어서,
상기 제 1 도전형 반도체층 중 상기 활성층이 형성된 면의 반대 면으로 차례대로 형성되는 투명 도전층과 반사층을 더 포함하는 것을 특징으로 하는 발광 소자.

청구항 15

제 14 항에 있어서,
상기 반사층 중 상기 투명 도전층이 형성된 면의 반대 면으로 차례대로 형성되는 접착층과 지지 기판을 더 포함하는 것을 특징으로 하는 발광 소자.

청구항 16

제 9 항에 있어서,
상기 제 1 도전형은 p형이며, 상기 제 2 도전형은 n형인 것을 특징으로 하는 발광 소자.

명 세 서

기술 분야

[0001] 본 발명은 발광 소자 제조 방법 및 이를 이용하여 제조된 발광 소자에 관한 것으로, 특히 제조 비용을 줄이면서 대면적에 나노 패턴의 형성을 가능하게 하고 광 추출 효율을 높일 수 있는 발광 소자 제조 방법 및 이를 이용하여 제조된 발광 소자에 관한 것이다.

배 경 기 술

[0002] 발광 소자는 전기 에너지를 빛 에너지로 변환하여 빛을 외부로 방출하는 소자이다. 이러한 발광 소자의 예로 발광 다이오드(light emitting diode; LED)가 있다.

[0003] 상기 발광 다이오드는 전압이 가해지면 p형 및 n형 반도체의 접합 부분에서 정공과 전자의 재결합에 의해 다양한 색상의 빛을 발생시킬 수 있는 반도체 장치이다. 상기 발광 다이오드는 1993년도 일본의 나카무라에 의해 질화 갈륨계 공정 기술을 적용하여 청색 발광 다이오드가 개발된 이래로 2000년도부터 고휘도 및 백색광 조명 등의 생활 전반에 사용되기 시작하였다. 이러한 발광 다이오드의 핵심 기술은 빛의 추출을 향상시키는 것이며, 발

광 다이오드의 칩에서 빛의 추출을 향상시키는 연구는 에피택셜 공정 및 칩 공정 기술에 따라 최적화되고 있다. 여기서, 백색 발광 다이오드의 성능 지수가 150 lm/W 이상을 이루기 위해서는, 백색 발광 다이오드가 90% 이상의 광 추출 효율을 가져야 한다. 그런데, 광 추출 효율 향상에 있어서 근본적인 문제는 발광 다이오드의 칩 내부의 활성층에서 발생한 빛이 주변층의 굴절률 차이에 의해 전반사되는 것이다. 이렇게 빛이 전반사하면 원하지 않게 칩 내부에 흡수되어 열에너지로 변환되어 빛이 손실된다. 이에 따라, 빛의 전반사를 방지하는 연구가 계속적으로 요구되고 있다.

[0004] 이러한 빛의 전반사를 줄이기 위한 기술로는 표면 거칠기(surface roughness) 기술과, 광자의 추출을 원활하게 하기 위해 질화물 반도체 위에 증착되는 층의 굴절률 매칭을 점차 감소시켜 내부에서 생성된 빛의 대부분을 외부로 추출시키는 굴절률 매칭(index matching) 기술 등이 개발되고 있다.

[0005] 표면 거칠기 기술의 예로는, 금속 클러스터(metal cluster), 실리카 나노파티클(silica nanoparticle), 폴리스티렌 비드(Polystyrene bead) 등의 나노 입자 물질을 합성하여 투명 전극의 표면을 거칠게 하거나, 레이저 홀로 리소그래피(laser holo lithography) 공정으로 형성된 패턴을 에칭하여 투명 전극의 표면을 거칠게 하여, 투명 전극과 외부 공기와의 경계에서의 전반사를 감소시켜 광 추출 효율을 향상시키는 방법이 주목받고 있다. 투명전극 표면에 거칠기 패턴을 형성한 종래 기술의 일 예가 대한민국 특허공개 제 2009-0087529 호에 공개되어 있다. 그런데, 레이저 홀로 리소그래피 방법에서는 나노 사이즈의 패턴이 형성되기 어렵고, 나노 입자 합성 방법에서는 나노 입자가 대면적에서 자가 정렬되기 어려운 점이 있다. 또한, 표면 거칠기 기술의 또 다른 예로, 수백 나노 사이즈의 나노 임프린트 기술을 이용하여 투명 전극의 표면을 거칠게 하는 방법이 있다. 그런데, 나노 임프린트 기술에서는 균일한 나노 크기의 거칠기를 형성하는 데 어려움이 있다.

[0006] 굴절률 매칭 기술의 예로는, Ga이 도핑된 나노 팁(nano tip)이나 액체 상 증착(liquid phase deposition) 기술을 이용한 반구 형태의 SiO₂ 증착을 통하여 투명 전극의 굴절률을 변화시키는 기술이 있다. 여기서, 투명 전극으로는 일반적으로 빛의 투과율이 높은 ITO(Indium Tin Oxide)가 사용되고 있다. 그런데, ITO는 2.0의 높은 굴절률을 가지기 때문에, 1.0의 굴절률을 가지는 외부 공기와의 굴절률 차이를 크게 만든다. 이러한 큰 굴절률의 차이는 빛의 전반사를 일으켜 광 추출 효과를 감소시키는 문제가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 목적은 제조 비용을 줄이면서 대면적에서 나노 패턴의 형성을 가능하게 하고 광 추출 효율을 높일 수 있는 발광 소자 제조 방법 및 이를 이용하여 제조된 발광 소자를 제공하는 데 있다.

과제의 해결 수단

[0008] 상기의 목적을 달성하기 위한 본 발명의 실시예에 따른 발광 소자 제조 방법은 순차적으로 형성된 제 1 도전형 반도체층, 활성층 및 제 2 도전형 반도체층을 포함하는 발광 구조체를 준비하는 발광 구조체 준비 단계; 상기 제 2 도전형 반도체층의 상부를 요철 패턴을 가지는 광 추출층으로 형성하는 광 추출층 형성 단계; 상기 광 추출층이 형성된 상기 발광 구조체를 나노 물질들이 분산된 용액에 디핑하는 디핑 단계; 및 상기 나노 물질들을 상기 광 추출층 상에 흡착시키는 흡착 단계를 포함하며, 상기 흡착 단계에서 상기 나노 물질들이 상기 광 추출층에 부분적으로 흡착되어 상기 광 추출층 상에 복수의 요철을 형성하는 나노 패턴이 형성되는 것을 특징으로 한다.

[0009] 상기 흡착 단계는 열처리 방법에 의해 이루어질 수 있다.

[0010] 상기 디핑 단계는 상기 나노 물질들로 투명 물질을 사용할 수 있다.

[0011] 상기 나노 물질들은 탄소 나노 튜브 또는 그래핀(graphene)일 수 있다.

[0012] 상기 요철 패턴의 철 부분은 삼각뿔 형상일 수 있다.

[0013] 또한, 본 발명의 실시예에 따른 발광 소자 제조 방법은 상기 흡착 단계 후 상기 광 추출층 상에 전극을 형성하는 전극 형성 단계를 더 포함할 수 있다.

[0014] 삭제

- [0015] 삭제
- [0016] 또한 상기의 목적을 달성하기 위한 본 발명의 실시예에 따른 발광 소자 제조 방법에 의해 제조되는 발광 소자는 제 1 도전형 반도체층; 상기 제 1 도전형 반도체층 상에 형성되는 활성층; 상기 활성층 상에 형성되며, 상부에 요철 패턴을 가지는 광추출층을 포함하는 제 2 도전형 반도체층; 및 상기 광 추출층 상에 나노 물질들이 부분적으로 흡착되어 형성되는 나노 패턴을 포함하며, 상기 나노 패턴은 상기 광 추출층 상에 복수의 요철을 형성하는 것을 특징으로 한다.
- [0017] 상기 나노 물질들은 투명 물질일 수 있다.
- [0018] 상기 나노 물질들은 탄소 나노 튜브 또는 그래핀(graphene)일 수 있다.
- [0019] 상기 요철 패턴의 철 부분은 삼각뿔 형상일 수 있다.
- [0020] 또한 본 발명의 실시예에 따른 발광 소자 제조 방법에 의해 제조되는 발광 소자는 상기 광 추출층 상에 형성되는 전극을 더 포함할 수 있다.
- [0021] 또한 본 발명의 실시예에 따른 발광 소자 제조 방법에 의해 제조되는 발광 소자는 상기 제 1 도전형 반도체층 중 상기 활성층이 형성된 면의 반대 면으로 차례대로 형성되는 투명 도전층과 반사층을 더 포함할 수 있다.
- [0022] 또한 본 발명의 실시예에 따른 발광 소자 제조 방법에 의해 제조되는 발광 소자는 상기 반사층 중 상기 투명 도전층이 형성된 면의 반대 면으로 차례대로 형성되는 집착층과 지지 기판을 더 포함할 수 있다.
- [0023] 상기 제 1 도전형은 p형이며, 상기 제 2 도전형은 n형일 수 있다.

발명의 효과

- [0024] 본 발명의 실시예에 따른 발광 소자 제조 방법 및 이를 이용하여 제조되는 발광 소자는 나노 물질들이 분산된 용액에 발광 구조체를 디핑하는 디핑 단계와 열처리 방법에 의해 수행되는 흡착 단계를 이용하여 나노 물질들이 광 추출층 상에 부분적으로 흡착되게 함으로써, 광 추출층 상에 나노 패턴이 용이하게 형성되게 할 수 있으며, 요철 패턴의 광 추출층에 의한 굴절 포인트에 더하여 나노 패턴에 의한 굴절 포인트를 더 형성되게 할 수 있다.
- [0025] 따라서, 본 발명의 실시예에 따른 발광 소자 제조 방법 및 이를 이용하여 제조되는 발광 소자는 대면적 발광 소자에 나노 패턴의 형성을 가능하게 할 수 있으며, 활성층으로부터 발생하는 빛의 광 추출 효율을 더욱 향상시키게 할 수 있다.
- [0026] 또한, 본 발명의 실시예에 따른 발광 소자 제조 방법 및 이를 이용하여 제조되는 발광 소자는 나노 물질들로 투명하고 우수한 전도성을 가지며 굴절률이 1.5 내지 1.6이고 휘어짐 특성이 있는 물질, 예를 들어 탄소 나노 튜브 또는 그래핀을 선택하여 나노 패턴을 형성하게 할 수 있다.
- [0027] 따라서, 본 발명의 실시예에 따른 발광 소자 제조 방법 및 이를 이용하여 제조되는 발광 소자는 전극의 형성을 최소화하거나 생략하게 할 수 있으며, 전류를 빠르게 전달하여 전류를 한곳에 집중시키지 않고 분배하여 발광 소자의 열적 안정성을 유지하게 할 수 있고, 기존에 2.0의 굴절률을 가지는 ITO를 사용한 경우에 비해 활성층으로부터 발생하는 빛의 전반사를 줄여 빛의 광 추출 효율을 더욱 향상시키고 플렉서블한 발광 소자의 구현을 가능하게 할 수 있다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 일 실시예에 따른 발광 소자 제조 방법의 흐름도이다.
- 도 2a 내지 도 2e는 도 1의 발광 소자 제조 방법을 설명하기 위한 사시도들이다.
- 도 3은 본 발명의 일 실시예에 따른 발광 소자의 단면도이다.
- 도 4는 도 3의 'A' 부분의 단면도이다.
- 도 5는 도 3의 발광 소자의 다른 예를 보여주는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하 도면을 참조하면서 본 발명의 실시예를 통해 본 발명을 상세히 설명하기로 한다.
- [0030] 도 1은 본 발명의 일 실시예에 따른 발광 소자 제조 방법의 흐름도이고, 도 2a 내지 도 2e는 도 1의 발광 소자 제조 방법을 설명하기 위한 사시도들이다.
- [0031] 도 1을 참조하면, 본 발명의 일 실시예에 따른 발광 소자 제조 방법은 발광 구조체 준비 단계(S10), 광 추출층 형성 단계(S20), 디핑 단계(S30), 흡착 단계(S40), 및 전극 형성 단계(S50)를 포함한다.
- [0032] 도 2a를 참조하면, 상기 발광 구조체 준비 단계(S10)는 순차적으로 형성된 제 1 도전형 반도체층(110), 활성층(120) 및 제 2 도전형 반도체층(130)을 포함하는 발광 구조체(100)를 준비하는 단계이다.
- [0033] 상기 제 1 도전형 반도체층(110)은 예를 들어 p형 반도체층으로 구현될 수 있다. 상기 p형 반도체층은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질, 예를 들어 InAlGaN , GaN , AlGaN , AlInN , InGaN , AlN , InN 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다.
- [0034] 상기 활성층(120)은 제 1 도전형 반도체층(110) 상에 형성되며, 예를 들어 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 가지는 반도체 물질을 포함하여 형성할 수 있으며, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW : Multi Quantum Well), 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있다.
- [0035] 상기 활성층(120)은 제 1 도전형 반도체층(110) 및 제 2 도전형 반도체층(130)의 정공 및 전자의 재결합(recombination) 과정에서 발생하는 에너지에 의해 빛을 생성할 수 있다.
- [0036] 상기 제 2 도전형 반도체층(130)은 활성층(120) 상에 형성되며, 예를 들어 n형 반도체층으로 구현될 수 있다. 상기 n형 반도체층은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGaN , GaN , AlGaN , AlInN , InGaN , AlN , InN 등에서 선택될 수 있으며, Si, Ge, Sn 등의 n형 도펀트가 도핑될 수 있다.
- [0037] 삭제
- [0038] 도 2b를 참조하면, 상기 광 추출층 형성 단계(S20)는 제 2 도전형 반도체층(130)의 상부를 요철 패턴을 가지는 광 추출층(131)으로 형성하는 단계이다. 상기 광 추출층 형성 단계(S20)는 제 2 도전형 반도체층(130)의 상면을 텍스처링하는 텍스처링 방법 또는 제 2 반도체층(130)의 상부를 식각하는 식각 방법에 의해 이루어질 수 있다. 여기서, 상기 광 추출층(131)의 요철 패턴 중 철 부분은 삼각뿔 형상을 가질 수 있으나, 본 발명을 이러한 형상으로 한정하는 것은 아니다. 상기 광 추출층(131)의 요철 패턴은 활성층(120)에서 발생하는 빛이 전반사되지 않고 외부로 방출될 수 있는 굴절 포인트를 만들어 빛의 방출 효과를 향상시킨다.
- [0039] 도 2c를 참조하면, 상기 디핑 단계(S30)는 광 추출층(131)이 형성된 발광 구조체(100)를 나노 물질들(30)이 분산된 용액(20)에 디핑하는 단계이다. 여기서, 상기 용액(20)은 수용액일 수 있으며 미리 용기(10)에 채워진다. 그리고, 상기 나노 물질들(30)은 투명 물질, 예를 들어 탄소 나노 튜브(Carbene nano tube) 또는 그래핀(Graphene)일 수 있다. 상기 탄소 나노 튜브(Carbene nano tube)와 그래핀(Graphene)은 투명하고 우수한 전도성을 가지며 1.5 내지 1.6의 낮은 굴절률을 가진다. 이러한 탄소 나노 튜브(Carbene nano tube)와 그래핀(Graphene)은 전극(170)의 형성을 최소화거나 생략하게 할 수 있으며, 전류를 빠르게 전달하여 전류를 한곳에 집중시키지 않고 분배시켜 발광 소자의 열적 안정성을 유지하게 할 수 있고, 활성층(120)에서 발생하는 빛이 공기중으로 방출될 때 빛의 전반사를 줄이는 완충 역할을 하여 광 추출 효율을 높이며, 잘 휘어지는 특성에 의해 발광 소자가 플렉서블 전자 소자에 적용 가능하게 할 수 있다.
- [0040] 도 2d를 참조하면, 상기 흡착 단계(S40)는 나노 물질들(30)을 광 추출층(131) 상에 흡착시키는 단계이다.
- [0041] 상기 흡착 단계(S40)는 구체적으로 나노 물질들(30)이 분산된 용액(20)으로부터 발광 구조체(100)를 꺼내고 열처리 방법에 의해 열처리하여 발광 구조체(100)로부터 용액을 증발시킨다. 그럼, 나노 물질들(30)이 발광 구조체(100) 중 삽입되기 쉬운 위치인 요철 패턴의 광 추출층(131) 상에 부분적으로 흡착된다. 이렇게 나노 물질들(30)이 요철 패턴의 광 추출층(131) 상에 부분적으로 흡착되어 형성되는 나노 패턴(160)은 요철 패턴의 광 추출층(131) 상에 복수의 요철을 형성하여, 요철 패턴의 광 추출층(131)에 의한 굴절 포인트 외에 추가적인 굴절 포인트를 형성하게 한다. 이에 따라, 활성층(120)에서 발생하는 빛의 광 추출 효율이 더욱 향상될 수 있다.

- [0042] 도 2e를 참조하면, 상기 전극 형성 단계(S50)는 광 추출층(131) 상에 전극(170)을 형성하는 단계이다. 상기 전극(170)은 제 2 도전층 반도체층(130)에 전류를 공급하기 위한 전도성 물질, 예를 들어 Ti, Cr, Al, Cu 및 Au로 구성된 그룹으로부터 선택된 물질로 이루어진 단일층 또는 복수층으로 형성될 수 있다.
- [0043] 삭제
- [0044] 상기와 같이 본 발명의 일 실시예에 따른 발광 소자 제조 방법은 나노 물질들(30)이 분산된 용액(20)에 발광 구조체(100)를 디핑하는 디핑 단계(S30)와 열처리 방법에 의해 수행되는 흡착 단계(S40)를 이용하여 나노 물질들(30)이 광 추출층(131) 상에 부분적으로 흡착되게 함으로써, 광 추출층(131) 상에 나노 패턴(160)이 용이하게 형성되게 할 수 있으며, 요철 패턴의 광 추출층(131)에 의한 굴절 포인트에 더하여 나노 패턴(160)에 의한 굴절 포인트를 더 형성되게 할 수 있다.
- [0045] 따라서, 본 발명의 일 실시예에 따른 발광 소자 제조 방법은 대면적 발광 소자에 나노 패턴(160)의 형성을 가능하게 할 수 있으며, 활성층(120)으로부터 발생하는 빛의 광 추출 효율을 더욱 향상시키게 할 수 있다.
- [0046] 또한, 본 발명의 일 실시예에 따른 발광 소자 제조 방법은 나노 물질들(30)로 투명하고 우수한 전도성을 가지며 굴절률이 1.5 내지 1.6이고 휘어짐 특성이 있는 물질, 예를 들어 탄소 나노 튜브 또는 그래핀을 선택하여 나노 패턴(160)을 형성하게 할 수 있다.
- [0047] 따라서, 본 발명의 일 실시예에 따른 발광 소자 제조 방법은 전극(170)의 형성을 최소화거나 생략하게 할 수 있으며, 전류를 빠르게 전달하여 전류를 한곳에 집중시키지 않고 분배하여 발광 소자의 열적 안정성을 유지하게 할 수 있고, 기존에 2.0의 굴절률을 가지는 ITO를 사용한 경우에 비해 활성층(120)으로부터 발생하는 빛의 전반사를 줄여 빛의 광 추출 효율을 더욱 향상시키고 플렉서블한 발광 소자의 구현을 가능하게 할 수 있다.
- [0048] 다음은 본 발명의 일 실시예에 따른 발광 소자 제조 방법에 의해 제조되는 발광 소자(200)에 대해 설명하기로 한다.
- [0049] 도 3은 본 발명의 일 실시예에 따른 발광 소자의 단면도이고, 도 4는 도 3의 'A' 부분의 단면도이고, 도 5는 도 3의 발광 소자의 다른 예를 보여주는 단면도이다.
- [0050] 도 3을 참조하면, 상기 발광 소자(200)는 제 1 반도체층(110), 활성층(120), 제 2 반도체층(130), 투명 전도층(140), 반사층(150), 나노 패턴(160), 전극(170), 접착층(180) 및 지지 기판(190)을 포함한다.
- [0051] 상기 제 1 반도체층(110)은 예를 들어 p형 반도체층으로 구현될 수 있다. 상기 p형 반도체층은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질, 예를 들어 InAlGa_N, Ga_N, AlGa_N, AlIn_N, InGa_N, Al_N, In_N 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다.
- [0052] 상기 활성층(120)은 제 1 반도체층(110) 상에 형성되며, 예를 들어 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 가지는 반도체 물질을 포함하여 형성될 수 있으며, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW : Multi Quantum Well), 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있다. 상기 활성층(120)은 제 1 도전형 반도체층(110) 및 제 2 도전형 반도체층(130)으로부터 제공되는 정공 및 전자의 재결합(recombination) 과정에서 발생하는 에너지에 의해 빛을 생성할 수 있다.
- [0053] 상기 제 2 반도체층(130)은 활성층(120) 상에 형성되며, 예를 들어 n형 반도체층으로 구현될 수 있다. 상기 n형 반도체층은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료, 예를 들어 InAlGa_N, Ga_N, AlGa_N, AlIn_N, InGa_N, Al_N, In_N 등에서 선택될 수 있으며, Si, Ge, Sn 등의 n형 도펀트가 도핑될 수 있다. 상기 제 2 반도체층(130)은 상면에 요철 패턴의 광 추출층(131)을 포함한다. 상기 광 추출층(131)은 요철 패턴을 통해 활성층(120)에서 발생한 빛이 전사되지 않고 외부로 방출될 수 있는 굴절 포인트를 형성한다. 여기서, 상기 광 추출층(131)의 요철 패턴 중 철 패턴은 삼각뿔 형태를 가질 수 있다.
- [0054] 상기 투명 전도층(140)은 제 1 도전형 반도체층(110) 중 활성층(120)이 형성된 면의 반대 면에 형성된다. 상기 제 1 도전형 반도체층(110)으로 전류가 균일하게 흐르게 하는 경로로, 투명 전도성 박막층인 인듐(In), 주석(Sn), 또는 아연(Zn) 금속을 모체로 하는 투명 전도성 산화물(transparent conducting oxide : TCO)로 형성될 수 있다.

130: 제 2 반도체층

140: 투명 전도층

150: 반사층

160: 나노 패턴

170: 전극

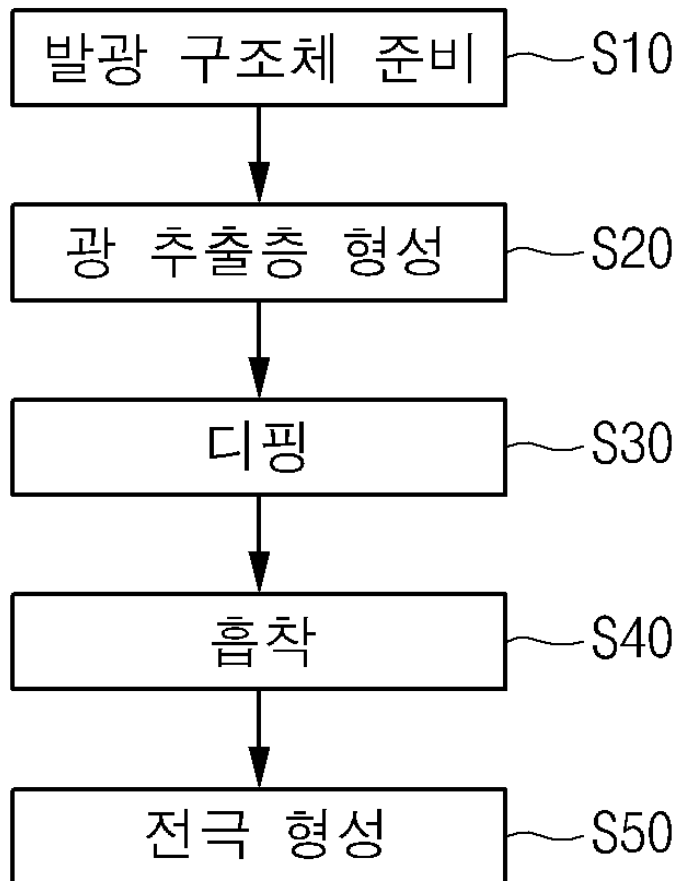
180: 집착층

190: 지지 기판

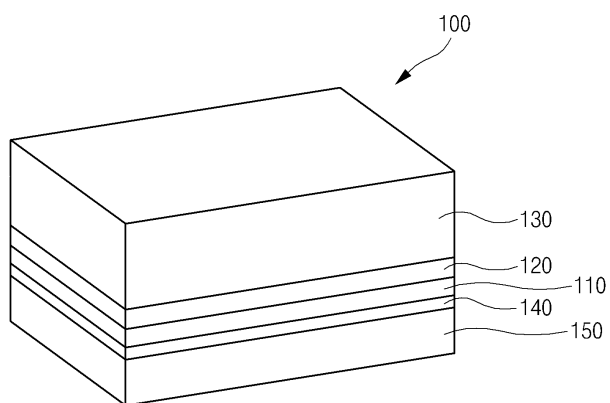
200: 발광 소자

도면

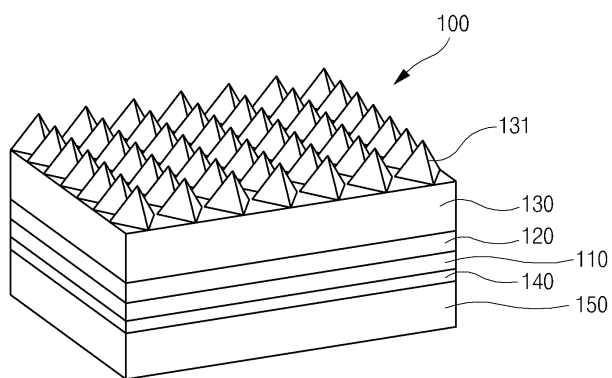
도면1



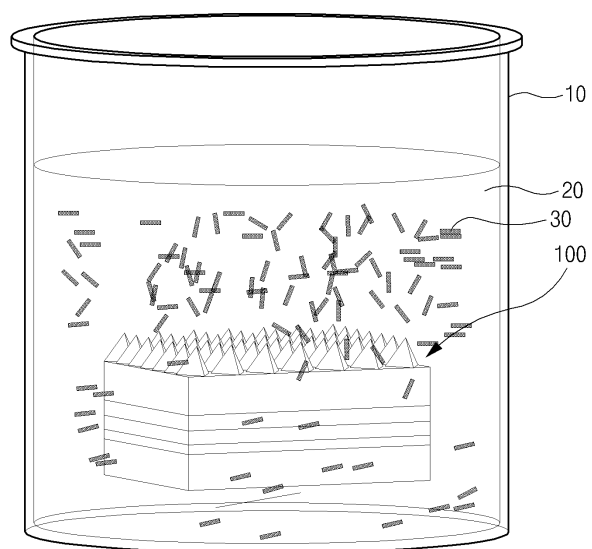
도면2a



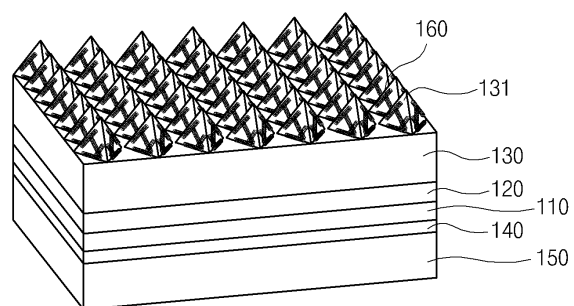
도면2b



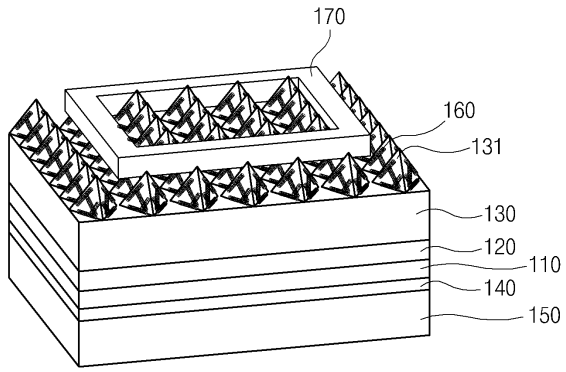
도면2c



도면2d



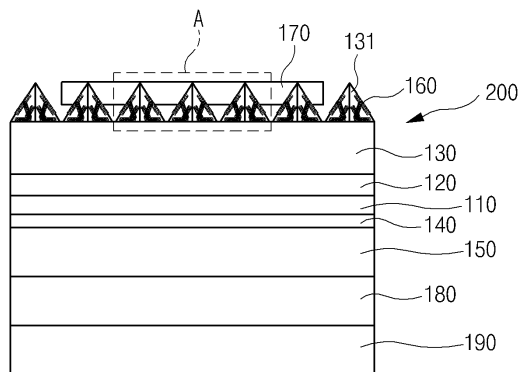
도면2e



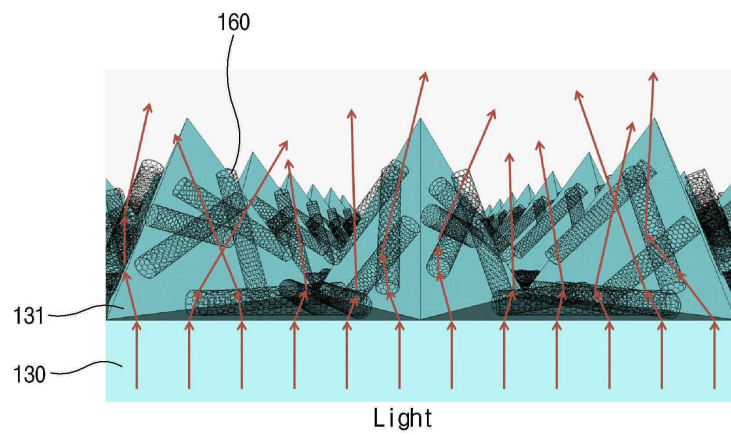
도면2f

삭제

도면3



도면4



도면5

