



Patent dodatkowy
do patentu nr _____

Zgłoszono: 27.09.74 (P. 174423)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 24.04.76

Opis patentowy opublikowano: 31.12.1977

MKP G11c 7/00

Int. Cl. ² G11C 7/00

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Janusz Książek

Uprawniony z patentu: Wrocławskie Zakłady Elektroniczne „Mera-El-wro”, Wrocław (Polska)

Układ transformatorowego sterowania tranzystora wywołującego narastanie prądu zakazu w pamięciach ferrytowych

1

Przedmiotem wynalazku jest układ transformatorowego sterowania tranzystora wywołującego narastanie prądu zakazu w pamięciach ferrytowych.

W znanych rozwiązaniach pamięci ferrytowych prąd zakazu generowany jest przez dwa odrębne układy. Jeden z nich wywołuje narastanie prądu zakazu, sterując uzwojenie zakazu wyższym napięciem, drugi określa wartość prądu w części płaskiej impulsu, korzystając ze znacznie niższego napięcia. Takie rozwiązanie gwarantuje minimalny pobór mocy ze źródeł zasilających do generacji prądu zakazu. Aby amplituda prądu zakazu w części płaskiej impulsu była stała, czas wysterowania generatora wywołującego narastanie prądu zakazu musi być ściśle określony i powtarzalny dla wszystkich generatorów pracujących w danej pamięci.

Generatorem wywołującym narastanie prądu zakazu jest zwykle tranzystor średniej mocy, który na określony czas jest sterowany w obwodzie baza-emiter do nasycenia. W większości rozwiązań tranzystor taki poprzez odpowiedni transformator podaje napięcie zasilania na uzwojenie zakazu w czasie wysterowania go do nasycenia. Sterowanie tranzystora odbywa się z generatora napięcia poprzez rezystor w bazie, zatykanie — poprzez specjalny mikroukład scalony, który małą opornością wyjściową likwiduje szybko prąd przewodzenia bazy tranzystora.

2

Rozwiązanie to można stosować tylko w układach odczyt-zapis akceptujących pracę tranzystora generującego narastanie prądu zakazu w układzie wspólnego emitera, z polaryzacją emitera poziomem 0V, co jest poważną wadą rozwiązania.

Celem wynalazku jest zrealizowanie układu, w którym: emiter i kolektor tranzystora generującego narastanie prądu zakazu mogą być spolaryzowane dowolnym poziomem w stosunku do masy układu 0V, a zatykanie tego tranzystora odbywa się małą opornością przy niższym napięciu.

Cel ten osiągnięto poprzez zrealizowanie układu, w którym tranzystor generujący narastanie prądu zakazu sterowany jest w obwodzie baza-emiter wtórnym uzwojeniem transformatora. W szereg z wtórnym uzwojeniem transformatora włączona jest dioda. Pomiedzy bazę i emiter tranzystora generującego narastanie prądu zakazu włączony jest tranzystor wyłączający. Kolektor tego tranzystora połączony jest z bazą tranzystora generującego narastanie prądu zakazu, a emiter — z emitern tranzystora generującego narastanie prądu zakazu. Tranzystor wyłączający sterowany jest przerzutem napięciowym z transformatora.

Rozwiązanie będące przedmiotem wynalazku umożliwia dowolne włączenie tranzystora generującego do układu: emitern do napięcia ujemnego lub kolektorem do napięcia dodatniego. Tranzystor generujący nie posiada żadnej elektrody polaryzowanej napięciem 0V, co stanowi zasadniczą za-

tę w porównaniu ze znanymi rozwiązaniami. Zatykanie tranzystora generującego odbywa się małą opornością przy niższym napięciu, co pozwala na stosowanie tranzystorów z dużym rozrzutem współczynnika h_{21E} . Rozwiązanie to umożliwia także zastąpienie specjalnych mikroukładów scalonych mikroukładami standardowymi.

Wynalazek został objaśniony na przykładzie wykonania na rysunku, na którym przedstawiono schemat układu sterowania tranzystora wywołującego narastanie prądu zakazu. Do wejścia 8 podłączony jest mikroukład pobudzający 1 serii TTL, którego wyjście łączy się z końcem uzwojenia pierwotnego transformatora 2. Początek uzwojenia pierwotnego tego transformatora poprzez rezystor 3 łączy się z punktem zasilania +5V. Początek pierwszego uzwojenia wtórnego transformatora 2 poprzez szeregowo włączoną diodę 4 łączy się z bazą tranzystora generującego 7, a koniec tego uzwojenia połączony jest z emitern tranzystora generującego 7. Równolegle do pierwszego uzwojenia wtórnego transformatora 2 włączony jest rezystor 6.

Początek drugiego uzwojenia wtórnego transformatora 2 łączy się z emitern tranzystora wyłączającego 5, a koniec tego uzwojenia łączy się z bazą tranzystora wyłączającego 5. Kolektor tego tranzystora połączony jest z bazą tranzystora generującego 7, a emiter tranzystora wyłączającego 5 z emitern tranzystora generującego 7. Wyjście układu (punkty 9 i 10 na rysunku) stanowią:

Kolektor tranzystora generującego 7 oraz emiter tranzystorów wyłączającego 5 i generującego 7. Wyjście układu jest odseparowane od jakiegokolwiek poziomu transformatorem 2. Układ sterowany jest z wejścia 8 impulsem napięciowym o poziomach typowych dla układów TTL. Z chwilą podania na wejście 8 dodatniego impulsu napięciowego na wyjściu mikroukładu pobudzającego 1 potencjał zmienia się z +5V do około 0,4V.

Amplituda prądu płynącego przez pierwotne uzwojenie transformatora 2 określona jest różnicą potencjałów: +5V — potencjał wyjścia mikroukładu pobudzającego 1, sumą napięć: diody 4 i złącza baza-emiter tranzystora generującego 7 oraz wartością rezystora 3. Przez wtórne uzwojenie transformatora 2, diodę 4 i złącze baza-emiter tranzystora generującego 7 płynie prąd o takiej samej wartości amplitudy, jak prądu płynącego przez pierwotne uzwojenie transformatora 2, ponieważ transformator 2 posiada przełożenie 1:1. Prąd ten wprowadza tranzystor generujący 7 w stan nasycenia.

Tranzystor generujący 7 przewodzi od punktu 9 do punktu 10. Kiedy kończy się sterowanie wejścia 8 dodatnim impulsem, wyjście mikroukładu pobudzającego 1 przechodzi do poziomu +5V plus spadek napięcia w obwodzie baza-emiter tranzystora wyłączającego 5. Takie podwyższenie po-

mu dla mikroukładu pobudzającego 1 jest całkowicie bezpieczne. Przerzut napięcia, jaki indukuje się w transformatorze nietłumionym, separowany jest diodą 4 od złącza baza-emiter tranzystora generującego 7, wysterowuje natomiast tranzystor wyłączający 5 drugim wtórnym uzwojeniem, którego koniec połączony jest z bazą tranzystora wyłączającego 5.

Tranzystor ten sterowany przerzutem napięcia z transformatora 2 wchodzi w stan nasycenia, likwidując prąd przewodzenia bazy tranzystora generującego 7. Ze względu na małą oporność złącza kolektor-emiter tranzystora wyłączającego 5 w stanie nasycenia, tranzystor generujący 7 wychodzi z nasycenia w bardzo krótkim czasie. Złącze baza-emiter tranzystora wyłączającego 5 zabezpiecza wyjście mikroukładu pobudzającego 1 przed napięciem większym od +5V plus spadek napięcia w obwodzie baza-emiter tranzystora wyłączającego 5.

Prąd magnesowania transformatora 2 (indukcyjność główna) jest tak dobrany, aby prąd przerzutowy bazy tranzystora wyłączającego 5 posiadał odpowiednią wartość. W czasie sterowania tranzystora generującego 7 w transformatorze 2 magazynuje się energia odpowiadająca sumie napięć diody 4 i złącza baza-emiter tranzystora generującego 7. Rozładowanie tej energii odbywa się na poziomie potencjału złącza baza-emiter tranzystora wyłączającego 5.

Napięcie diody 4 jest porównywalne z napięciem baza-emiter tranzystora wyłączającego 5 i tranzystora generującego 7. Zatem czas wysterowania tranzystora 5 będzie około dwa razy dłuższy od czasu sterowania tranzystora generującego 7. Ponieważ w tym czasie trwa jeszcze generacja części płaskiej impulsu zakazu, nie jest to niekorzystne dla tego układu.

Zastrzeżenie patentowe

Układ transformatorowego sterowania tranzystora wywołującego narastanie prądu zakazu w pamięciach ferrytowych, posiadający tranzystor pracujący z nasyceniem, które określa czas narastania prądu zakazu, **znamienny tym**, że pierwsze uzwojenie wtórne transformatora (2) poprzez szeregowo włączoną diodę (4) łączy się z bazą tranzystora generującego (7), natomiast między bazę i emiter tranzystora generującego (7) włączony jest tranzystor wyłączający (5) w ten sposób, że kolektor tranzystora wyłączającego (5) połączony jest z bazą tranzystora generującego (7), a emiter tranzystora wyłączającego (5) z emitern tranzystora generującego (7), przy czym baza tranzystora wyłączającego (5) połączona jest z końcem drugiego uzwojenia wtórnego transformatora (2), a emiter tranzystora wyłączającego (5) — z początkiem drugiego uzwojenia wtórnego transformatora (2).

92713

