



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I801572 B

(45) 公告日：中華民國 112 (2023) 年 05 月 11 日

(21) 申請案號：108114965

(22) 申請日：中華民國 108 (2019) 年 04 月 29 日

(51) Int. Cl. : G01S17/89 (2020.01)

G01S7/486 (2020.01)

G04F10/00 (2006.01)

(30) 優先權：2018/07/24 美國

62/702,891

2018/09/24 美國

16/140,529

(71) 申請人：南韓商三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓(72) 發明人：王 一兵 米歇爾 WANG, YIBING MICHELLE (US)；石 立龍 SHI, LILONG
(CA)；奧夫相尼科夫 伊利亞 OVSIANNIKOV, ILIA (US)

(74) 代理人：林孟閔；盧珮君；陳怡如

(56) 參考文獻：

CN 102947726A

CN 103502839A

JP 2010-32425A

US 9516244B2

US 2017/0052065A1

審查人員：黃鴻杰

申請專利範圍項數：20 項 圖式數：30 共 130 頁

(54) 名稱

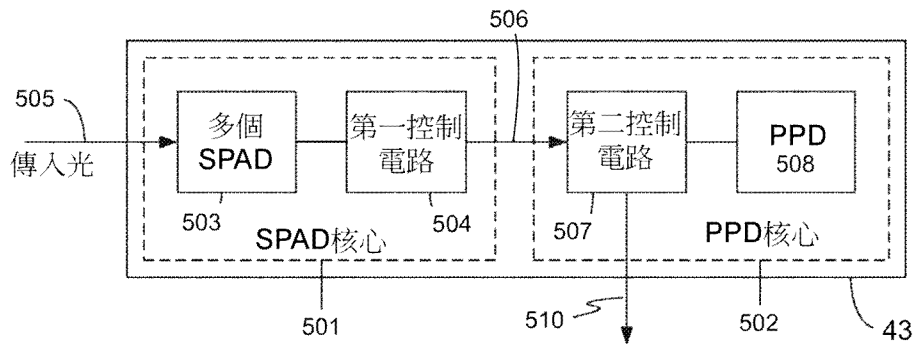
影像感測器、成像單元及生成灰階影像的方法

(57) 摘要

一種影像感測器包括時間分辨感測器和處理器。所述時間分辨感測器回應於探測到從物體反射的一個或多個光子而輸出一對第一訊號與第二訊號。第一訊號的振幅對所述第一訊號的所述振幅和第二訊號的振幅的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例。第二訊號的振幅對第一訊號的振幅和所述第二訊號的所述振幅的和的第二比率與所探測到的所述一個或多個光子的所述飛行時間成比例。所述處理器基於所述一對第一訊號與第二訊號來確定反射光脈衝的物體的表面反射率且可生成灰階影像。也提供一種成像單元和一種生成灰階影像的方法。

An image sensor includes a time-resolving sensor and a processor. The time-resolving sensor outputs a first signal and a second signal pair in response detecting one or more photons that have been reflected from an object. A first ratio of a magnitude of the first signal to a sum of the magnitude of the first signal and a magnitude of the second signal is proportional to a time of flight of the one or more detected photons. A second ratio of the magnitude of the second signal to the sum of the magnitude of the first signal and the magnitude of the second signal is proportional to the time of flight of the one or more detected photons. The processor determines a surface reflectance of the object where the light pulse has been reflected based on the first signal and the second signal pair and may generate a grayscale image. An imaging unit and a method to generate a greyscale image are provided.

指定代表圖：



【圖5】

符號簡單說明：

43:畫素

501:SPAD 核心/SPAD 核心部分

502:PPD 核心/PPD 核心部分

503:SPAD

504:第一控制電路

505:傳入光

506:輸出/SPAD 輸出/
數位 SPAD 輸出/
SPAD 專有數位輸出/
訊號/輸出訊號

507:第二控制電路

508:PPD

510:畫素專有類比輸
出/畫素專有輸出資料
線/畫素輸出資料線/畫
素專有輸出/PIXOUT
訊號/PIXOUT 資料線/
PIXOUT 線/Pixout 線



公告本

I801572

【發明摘要】

【中文發明名稱】影像感測器、成像單元及生成灰階影像的方法

【英文發明名稱】IMAGE SENSOR, IMAGING UNIT AND

METHOD TO GENERATE A GREYSCALE IMAGE

【中文】一種影像感測器包括時間分辨感測器和處理器。所述時間分辨感測器回應於探測到從物體反射的一個或多個光子而輸出一對第一訊號與第二訊號。第一訊號的振幅對所述第一訊號的所述振幅和第二訊號的振幅的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例。第二訊號的振幅對第一訊號的振幅和所述第二訊號的所述振幅的和的第二比率與所探測到的所述一個或多個光子的所述飛行時間成比例。所述處理器基於所述一對第一訊號與第二訊號來確定反射光脈衝的物體的表面反射率且可生成灰階影像。也提供一種成像單元和一種生成灰階影像的方法。

【英文】An image sensor includes a time-resolving sensor and a processor. The time-resolving sensor outputs a first signal and a second signal pair in response detecting one or more photons that have been reflected from an object. A first ratio of a magnitude of the first signal to a sum of the magnitude of the first signal and a magnitude of the second signal is proportional to a time of flight of

the one or more detected photons. A second ratio of the magnitude of the second signal to the sum of the magnitude of the first signal and the magnitude of the second signal is proportional to the time of flight of the one or more detected photons. The processor determines a surface reflectance of the object where the light pulse has been reflected based on the first signal and the second signal pair and may generate a grayscale image. An imaging unit and a method to generate a greyscale image are provided.

【指定代表圖】圖5。

【代表圖之符號簡單說明】

43：畫素

501：SPAD 核心/SPAD 核心部分

502：PPD 核心/PPD 核心部分

503：SPAD

504：第一控制電路

505：傳入光

506：輸出/SPAD 輸出/數位 SPAD 輸出/SPAD 專有數位輸出/
訊號/輸出訊號

507：第二控制電路

508：PPD

510：畫素專有類比輸出/畫素專有輸出資料線/畫素輸出資料
線/畫素專有輸出/ PIXOUT 訊號/PIXOUT 資料線/PIXOUT 線
/Pixout 線

【特徵化學式】

無

【發明說明書】

【中文發明名稱】影像感測器、成像單元及生成灰階影像的方法

【英文發明名稱】IMAGE SENSOR, IMAGING UNIT AND

METHOD TO GENERATE A GREYSCALE IMAGE

[相關申請的交叉參考]

【0001】 本申請主張在 2018 年 7 月 24 日提出申請的美國臨時申請第 62/702,891 號的優先權利，所述美國臨時申請的揭露內容全文併入本文中供參考。

【技術領域】

【0002】 本文所揭露主題總體來說涉及影像感測器。更具體來說，本文所揭露主題涉及一種也可從累加光子探測事件中生成灰階影像的飛行時間（Time-of-Fight，TOF）影像感測器。

【先前技術】

【0003】 三維（Three-dimensional，3D）成像系統越來越多地用於各種各樣的應用，例如工業生產、視頻遊戲、電腦圖形、機器人外科手術、消費型顯示器、監控視頻、3D 建模、房地產銷售等。現有的 3D 成像技術可例如包括基於飛行時間（TOF）的範圍成像、立體視覺系統和結構光（structured light，SL）方法。

【0004】 在 TOF 方法中，基於已知的光速來分辨到 3D 物體的距離—通過針對影像的每一點測量光訊號在照相機與 3D 物體之間

行進所花費的往返時間。TOF 照相機可使用無掃描方法來以每一個雷射脈衝或光脈衝俘獲整個場景。TOF 方法的一些示例性應用可包括先進汽車應用，例如基於即時距離影像進行主動行人安全或碰撞前探測；例如在與視頻遊戲機上的遊戲交互期間跟蹤人類的移動；在工業機器視覺中對物體進行分類並說明機器人找到物品（例如傳送帶上的物品），等等。

【0005】 在立體成像系統或立體視覺系統中，使用彼此水平移位的兩個照相機來獲得關於場景或關於場景中的 3D 物體的兩個不同的視圖。通過對這兩個影像進行比較，可獲得 3D 物體的相對深度資訊。立體視覺在例如機器人學等領域中是非常重要的，以提取關於自主系統/機器人附近的 3D 物體的相對位置的資訊。機器人學的其他應用包括物體辨別，在所述物體辨別中，立體深度資訊使得機器人系統能夠將機器人原本可能無法區分為兩個單獨物體的遮掩影像分量分開—例如一個物體在另一物體的前方而使得部分地或完全地隱藏所述另一物體。3D 立體顯示器也用於娛樂系統和自動化系統。

【0006】 在 SL 方法中，可使用所投射光圖案和成像照相機來測量物體的 3D 形狀。在 SL 方法中，將已知的光圖案（通常為閘格或水平條或者由平行條帶形成的圖案）投射到場景或場景中的 3D 物體上。所投射圖案在射到 3D 物體的表面上時可發生變形或移位。這種變形可使得 SL 視覺系統能夠計算物體的深度資訊和表面資訊。因此，將窄光帶投射到 3D 表面上可產生照射線，所述照射線從除投影儀的視角以外的視角來看可顯現為失真的且可用於對被照射的表面形狀進行幾何重構。基於 SL 的 3D 成像可用于不同

的應用，例如，由員警用於拍攝 3D 場景中的指紋、在生產過程期間對元件進行線上檢驗、在醫療保健中用於對人體形狀和/或人類皮膚的微結構進行現場測量。

技術問題

【0007】 本發明的目標是提供用於感測以脈衝方式從物體反射的光以生成 3D 影像與二維（two-dimensional，2D）影像兩者的裝置和方法。

【發明內容】

【0008】 示例性實施例提供一種可包括時間分辨感測器和處理器的影像感測器。所述時間分辨感測器可包括至少一個畫素且可回應於通過所述至少一個畫素探測到與朝物體投射的光脈衝對應的一個或多個光子而輸出一對的第一訊號與第二訊號，所述一個或多個光子是從所述物體反射，其中所述一對中的所述第一訊號的振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的振幅的的第一比率可與所探測到的所述一個或多個光子的飛行時間成比例，且其中所述一對中的所述第二訊號的所述振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的所述振幅的所述和的第二比率可與所探測到的所述一個或多個光子的所述飛行時間成比例。所述處理器可基於所述一對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。所述處理器還可基於所述一對的第一訊號與第二訊號來確定到所述物體的距離。在一個實施例中，所述時間分辨感測器可回應於對於朝所述物體投射的多個光脈衝而言在所

述畫素處探測到從所述物體反射的一個或多個光子而輸出多對的第一訊號與第二訊號，其中每一對的第一訊號與第二訊號可與相應光脈衝對應，且所述處理器可基於多對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。

【0009】 示例性實施例提供一種可包括光源、時間分辨感測器和處理器的成像單元。所述光源可以朝物體的表面投射的一系列光脈衝照射所述物體。所述時間分辨感測器可包括至少一個畫素，可與所述光源同步且響應於在所述至少一個畫素處探測到與光脈衝對應的一個或多個光子而輸出一對的第一訊號與第二訊號，所述一個或多個光子是從所述物體的所述表面反射，其中所述一對中的所述第一訊號的振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的振幅的和的第一比率可與所探測到的所述一個或多個光子的飛行時間成比例，且其中所述一對中的所述第二訊號的所述振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的所述振幅的所述和的第二比率可與所探測到的所述一個或多個光子的所述飛行時間成比例。所述處理器可基於所述一對的第一訊號與第二訊號來確定到所述物體的距離且可基於所述一對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。在一個實施例中，所述時間分辨感測器可回應於在所述畫素處探測到從所述物體反射的一個或多個光子而輸出多對的第一訊號與第二訊號，其中每一對的第一訊號與第二訊號可與朝所述物體投射的多個光脈衝中的相應光脈衝對應。所述處理器還可基於對應的一對的第一訊號與第二訊號來確定反射每一個相應光脈衝的所述物體的多個表面反

射率。在一個實施例中，所述處理器還可基於所述多個表面反射率來生成所述物體的灰階影像。

【0010】 示例性實施例提供一種生成物體的灰階影像的方法，其中所述方法可包括：從光源朝物體的表面投射一系列光脈衝；在畫素處探測與光脈衝對應的一個或多個光子，所述一個或多個光子是從所述物體的所述表面反射；由時間分辨感測器響應於探測到所述一個或多個光子而生成一對的第一訊號與第二訊號，其中所述時間分辨感測器可與所述光源同步，其中所述一對中的所述第一訊號的振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的振幅的和的第一比率可與所探測到的所述一個或多個光子的飛行時間成比例，且所述一對中的所述第二訊號的所述振幅對所述一對中的所述第一訊號的所述振幅和所述一對中的所述第二訊號的所述振幅的和的第二比率可與所探測到的所述一個或多個光子的所述飛行時間成比例；由處理器基於所述一對的第一訊號與第二訊號來確定到所述物體的距離；以及由所述處理器基於所述一對的第一訊號與第二訊號來確定反射所述一個或多個光子的所述物體的表面反射率。在一個實施例中，所述方法還可包括對於朝所述物體投射的多個光脈衝而言在所述畫素處探測從所述物體反射的一個或多個光子，其中每一對第一訊號與第二訊號可與所述多個光脈衝中的一個光脈衝對應；以及由所述處理器基於至少一對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。在一個實施例中，所述方法還可包括由所述處理器生成通過所述多個畫素中的預定畫素探測到的光子的抵達時間的至少一個長條圖以生成所述灰階影像。

發明有益效果

【0011】 根據本發明，通過向物體投射光脈衝以感測從所述物體反射的光脈衝，所轉移的電荷量被轉換成第一訊號。剩餘電荷量被轉換成第二訊號。基於第一訊號和第二訊號計算光脈衝的飛行時間並根據飛行時間計算距離以生成 3D 影像。基於第一訊號和第二訊號計算所反射的光脈衝的功率並根據所計算出的功率和所計算出的距離計算物體的反射率以生成所述物體的 2D 灰階影像。

【圖式簡單說明】

【0012】 在以下部分中，將參照在各圖中所示的示例性實施例來闡述本文所揭露主題的各個方面，在各圖中：

圖 1 繪示根據本文所揭露主題的影像感測器系統的高度簡化局部配置。

圖 2 繪示根據本文所揭露主題的圖 1 中的影像感測器系統的示例性操作配置。

圖 3 繪示根據本文所揭露主題的可如何執行 3D 深度測量的示例性實施例的流程圖。

圖 4 繪示根據本文所揭露主題，可如何執行示例性點掃描來進行 3D 深度測量。

圖 5 繪示根據本文所揭露主題的畫素的示例性實施例的框圖。

圖 6A 到圖 6C 分別繪示根據本文所揭露主題的畫素陣列架構的三個不同實例。

圖 7 繪示根據本文所揭露主題的畫素的示例性實施例的電路

細節。

圖 8 是示例性時序圖，其提供對根據本文所揭露主題的圖 7 所示畫素中的調變式電荷轉移機制的概述。

圖 9 是根據本文所揭露主題的當在畫素陣列中使用圖 7 所示實施例中的畫素來測量 TOF 值時，圖 1 和圖 2 所示影像感測器系統中的不同訊號的示例性時序的時序圖。

圖 10 示出根據本文所揭露主題，可如何在畫素中實現邏輯單元。

圖 11 繪示示出根據本文所揭露主題的可如何在圖 1 和圖 2 所示影像感測器系統中確定 TOF 值的示例性流程圖。

圖 12 是根據本文所揭露主題的影像感測器單元的一部分的示例性佈局。

圖 13 繪示根據本文所揭露主題的畫素的另一示例性實施例。

圖 14 是根據本文所揭露主題的當在畫素陣列中使用圖 13 中所繪示實施例中的畫素來測量 TOF 值時，圖 1 和圖 2 所示影像感測器系統中的不同訊號的示例性時序的時序圖。

圖 15 繪示根據本文所揭露主題的時間分辨感測器的示例性實施例的框圖。

圖 16 繪示根據本文所揭露主題的圖 15 所示時間分辨感測器的單光子雪崩二極體（single-photon avalanche diode，SPAD）電路的示例性實施例的示意圖。

圖 17 繪示根據本文所揭露主題的圖 15 所示時間分辨感測器的邏輯電路的示例性實施例的示意圖。

圖 18 繪示根據本文所揭露主題的圖 15 所示時間分辨感測器

的釘紮光電二極體（**pinned photodiode**，**PPD**）電路的示例性實施例的示意圖。

圖 19 繪示根據本文所揭露主題的圖 15 所示時間分辨感測器的示例性相對訊號時序圖。

圖 20 繪示根據本文所揭露主題的時間分辨感測器的另一個示例性實施例的框圖。

圖 21 繪示根據本文所揭露主題的圖 20 所示時間分辨感測器的第二 **PPD** 電路的示例性實施例的示意圖。

圖 22 繪示根據本文所揭露主題的圖 20 所示時間分辨感測器的示例性相對訊號時序圖。

圖 23 繪示根據本文所揭露主題的時間分辨感測器的再一個示例性實施例的框圖。

圖 24 繪示根據本文所揭露主題的圖 23 所示時間分辨感測器的示例性相對訊號時序圖。

圖 25 繪示根據本文所揭露主題的使用圖 23 所示時間分辨感測器來分辨時間的方法的流程圖。

圖 26A 繪示從 **SPAD** 輸出的示例性觸發波形。

圖 26B 繪示根據本文所揭露主題的示例性畫素的光子探測時間所可形成的的示例性長條圖。

圖 26C 繪示根據本文所揭露主題的示例性長條圖，其中指示表示所投射脈衝(未示出)的半峰全寬(**full width at half-maximum**，**FWHM**)的視窗寬度，可在其中確定事件計數最大值。

圖 26D 繪示根據本文所揭露主題的示例性長條圖，其中從 **SPAD**（圖 26A）輸出的觸發波形與所述長條圖進行卷積以確定事

件計數最大值。

圖 27 繪示根據本文所揭露主題的示例性畫素的示例性長條圖。

圖 28 繪示根據本文所揭露主題的生成場景的深度圖或範圍圖以及灰階影像的示例性方法的流程圖。

圖 29A 繪示示例性場景。

圖 29B 和圖 29C 分別繪示根據本文所揭露主題的圖 29A 中所繪示場景所已形成的示例性深度圖和示例性灰階影像。

圖 30 繪示根據本文所揭露主題的圖 1 和圖 2 中所繪示成像系統的總體佈局的示例性實施例。

【實施方式】

【0013】 在以下詳細說明中，闡述許多具體細節來提供對揭露內容的透徹理解。然而，所屬領域中的技術人員應理解，無需這些具體細節也可實踐所揭露的各個方面。在其他情形中，未詳細闡述眾所周知的方法、流程、元件和電路，以免使本文所揭露的主題模糊不清。另外，可實現所闡述的各個方面以在任何成像裝置或系統中執行低功率 3D 深度測量，所述成像裝置或系統包括但不限於智慧手機、使用者設備（User Equipment，UE）和/或膝上型電腦。

【0014】 本說明書通篇中所提及的“一個實施例（one embodiment）”或“實施例（an embodiment）”意指結合所述實施例所闡述的特定特徵、結構或特性可包括在本文所揭露的至少一個實施例中。因此，在本說明書通篇中各處出現的短語“在一個

實施例中 (in one embodiment)” 或 “在實施例中 (in an embodiment)” 或者 “根據一個實施例 (according to one embodiment)” (或具有相似含義的其他短語) 可能未必均指同一實施例。此外，在一個或多個實施例中，特定特徵、結構或特性可以任何適合的方式進行組合。就此來說，本文所用的詞 “示例性 (exemplary)” 意指 “用作實例、例子或例示”。本文被闡述為 “示例性” 的任何實施例不應被視為與其他實施例相比必定是優選的或有利的。另外，在一個或多個實施例中，可以任何適合的方式來組合特定特徵、結構或特性。另外，根據本文中的論述的上下文而定，單數用語可包括對應的複數形式且複數用語可包括對應的單數形式。類似地，帶連字號的用語 (例如， “二維 (two-dimensional)” 、 “預定 (pre-determined)” 、 “畫素專有 (pixel-specific)” 等) 偶爾可與對應的未帶連字號的版本 (例如， “二維 (two dimensional)” 、 “預定 (predetermined)” 、 “畫素專有 (pixel specific)” 等) 可互換地使用，且大寫詞條 (例如， “逆時針 (Counter Clock)” 、 “列選擇 (Row Select)” 、 “PIXOUT” 等) 可與對應的非大寫版本 (例如， “逆時針 (counter clock)” 、 “列選擇 (row select)” 、 “pixout” 等) 可互換地使用。這種偶爾的可互換使用不應被視為彼此不一致。

【0015】 另外，根據本文中的論述的上下文而定，單數用語可包括對應的複數形式且複數用語可包括對應的單數形式。還應注意，本文中所示和所論述的各個圖 (包括元件圖) 僅是出於說明性目的，而並非按比例繪製。相似地，各種波形和時序圖是僅出於說明性目的而示出。舉例來說，為清晰起見，可相對於其他元

件誇大元件中的一些元件的尺寸。另外，在適當情況下，在各個圖中重複使用參考編號來指示對應的元件和/或類似元件。

【0016】 本文所用術語僅是用於闡述一些示例性實施例的目的，而非旨在限制所主張的主題。除非上下文另外清楚地指明，否則本文所用單數形式“一（a、an）”和“所述（the）”旨在也包括複數形式。還應理解，當在本說明書中使用用語“包括（comprises 和/或 comprising）”時，是指明所陳述特徵、整數、步驟、操作、元件和/或元件的存在，但不排除一個或多個其他特徵、整數、步驟、操作、元件、元件和/或其群組的存在或添加。本文所用用語“第一（first）”、“第二（second）”等被用作位於所述用語後面的名詞的標籤，且除非明確定義，否則所述用語並不隱含著任何類型的次序（例如，空間的、時間的、邏輯的等）。此外，在兩個或更多個圖中可使用相同的參考編號來指代具有相同或相似的功能的部件、元件、區塊、電路、單元或模組。然而，這種用法僅是為了使說明簡潔且易於論述起見；所述用法並不隱含著這種元件或單元的構造細節或架構細節在所有實施例中是相同的或者這些通常提及的部件/模組是實現本文所揭露示例性實施例中的一些示例性實施例的唯一方式。

【0017】 應理解，當稱一元件或層位於另一元件或層上、“連接到”或“耦合到”另一元件或層時，所述元件可直接位於所述另一元件或層上、直接連接到或直接耦合到所述另一元件或層，抑或可存在中間元件或層。相比之下，當稱一元件“直接位於”另一元件或層“上”、“直接連接到”或“直接耦合到”另一元件或層時，不存在中間元件或層。通篇中相同的編號指代相同的元

件。本文所用用語“和/或”包含相關聯列出項中的一個或多個項的任意和所有組合。

【0018】 本文所用用語“第一”、“第二”等用作位於所述用語後面的名詞的標籤，且除非明確定義，否則所述用語並不暗含著任何類型的次序（例如，空間的、時間的、邏輯的等）。此外，在兩個或更多個圖中可使用相同的參考編號來指代具有相同或相似的功能的部件、元件、區塊、電路、單元或模組。然而，這種用法僅是為了使說明簡潔且易於論述起見；所述用法並不隱含著這種元件或單元的構造細節或架構細節在所有實施例中是相同的或者這些通常提及的部件/模組是實現本文所揭露示例性實施例中的一些示例性實施例的唯一方式。

【0019】 在本文中，為便於說明，可使用例如“在……之下（beneath）”、“在……下面（below）”、“下方的（lower）”、“在……之上（above）”、“上方的（upper）”等空間相對性用語來闡述圖中所示的一個元件或特徵與另一（其他）元件或特徵的關係。應理解，這些空間相對性用語旨在除圖中所繪示取向以外還包含裝置在使用或操作中的不同取向。舉例來說，如果圖中裝置被翻轉，則被闡述為在其他元件或特徵“下面”或“之下”的元件此時將被取向為在其他元件或特徵“之上”。因此，用語“在……下面”可包含上方與下方兩種取向。所述裝置可具有其他取向（旋轉 90 度或其他取向），且本文所用空間相對性描述語將相應地進行解釋。

【0020】 除非另外定義，否則本文所用所有用語（包括技術和科學用語）的含義均與本主題所屬領域中的一般技術人員所通常理

解的含義相同。還應理解，用語（例如在常用詞典中所定義的用語）應被解釋為具有與其在相關技術的上下文中的含義一致的含義，且除非在本文中明確定義，否則不應將其解釋為具有理想化或過於正式的意義。

【0021】 本文所用用語“模組”指代用以結合模組提供本文所述功能的軟體、韌體和/或硬體的任意組合。所述軟體可實施成軟體封裝、代碼和/或指令集或指令，且本文所述任何實現方案中所用用語“硬體”可單獨地或以任意組合方式包括例如硬體電路系統、可程式化電路系統、狀態機電路系統和/或儲存由可程式化電路系統執行的指令的韌體。所述模組可共同地或單獨地實施成電路系統，所述電路系統形成較大系統的一部分，例如（但不限於）積體電路（integrated circuit，IC）、系統級晶片（system on-chip，SoC）等。

【0022】 早先所提及的 3D 技術具有許多缺點。舉例來說，基於 TOF 的 3D 成像系統可能需要高的功率以使光閘或電閘工作。這些系統通常在幾米到幾十米的範圍內工作，但這些系統的解析度在短距離內的測量時降低，從而使得在約一米的距離內進行 3D 成像幾乎是不實際的。因此，TOF 系統對於其中主要在近距離處拍攝照片的手機照相機應用而言可能是不合意的。TOF 感測器可能還需要具有大的畫素尺寸（一般大於 7 微米（ μm ））的專有畫素。這些畫素還可能易於受環境光影響。

【0023】 立體成像方法通常僅對紋理化表面有效。立體成像方法由於需要在物體的立體影像對之間使各特徵匹配並找出對應性而具有高計算複雜度。這需要高系統功率，而高系統功率在需要節

能的應用中（例如在智慧手機中）是不期望的屬性。此外，立體成像需要兩個常規的高位分辨感測器以及兩個透鏡，從而使整個裝配不適合應用于如其中裝置佔用面積珍貴的手機或平板電腦（tablet）等可攜式裝置中。

【0024】 SL 方法引入距離多義性（distance ambiguity），而且也需要高系統功率。對於 3D 深度測量，SL 方法可能需要具有多個圖案的多個影像—所有這些會增大計算複雜度和功耗。此外，SL 成像還可能需要具有高位解析度的常規影像感測器。因此，基於結構光的系統可能不適合於智慧手機中的低成本低功率小型影像感測器。

【0025】 與以上提及的 3D 技術相比，本文所揭露的一些實施例提供用以在例如智慧手機、平板電腦、UE 等可攜式電子裝置上實現低功率 3D 成像系統。根據本文所揭露的一些實施例的 2D 成像感測器在能夠在 3D 深度測量期間抑制環境光的同時，可利用可見光雷射掃描同時俘獲 2D 紅綠藍（red, green, blue, RGB）影像與 3D 深度測量值兩者。應注意，儘管以下論述可頻繁將可見光雷射稱為用於點掃描的光源且將 2D RGB 感測器稱為影像/光俘獲裝置，然而這種說法僅是出於說明性的目的和論述上的一致。以下所論述的基於可見雷射和 RGB 感測器的實例可應用于例如智慧手機、平板電腦或 UE 等具有照相機的低功率消費級移動電子裝置中。然而，應理解，本文所揭露主題並不僅限於以下提及的基於可見雷射 RGB 感測器的實例。確切來說，根據本文所揭露的一些實施例，可使用 2D 感測器與雷射光源（用於點掃描）的許多不同組合來執行基於點掃描的 3D 深度測量和環境光抑制方法，所述組

合例如為（但不限於）：（i）2D 彩色（RGB）感測器與可見光雷射源，其中雷射源可為紅（R）光、綠（G）光或藍（B）光雷射、或者產生這些光的組合的雷射源；（ii）可見光雷射與具有紅外線（Infrared，IR）截止濾光器的 2D RGB 彩色感測器；（iii）近紅外線（Near Infrared，NIR）雷射與 2D IR 感測器；（iv）NIR 雷射與 2D NIR 感測器；（v）NIR 雷射與 2D RGB 感測器（不具有 IR 截止濾光器）；（vi）NIR 雷射與 2D RGB 感測器（不具有 NIR 截止濾光器）；（vii）2D RGB-IR 感測器與可見雷射或 NIR 雷射；（viii）2D 紅綠藍白（red, green, blue, white，RGBW）與可見雷射或 NIR 雷射；等等。

【0026】 在 3D 深度測量期間，整個感測器可結合雷射掃描而作為二元感測器來工作以重構 3D 內容。在一些實施例中，所述感測器的畫素尺寸可小至 1 μm 。此外，由於位元解析度較低，因此根據本文所揭露的一些實施例的影像感測器中的模數轉換器（analog-to-digital converter，ADC）單元需要的處理功率可顯著低於傳統 3D 成像系統中的高位解析度感測器所需的處理功率。由於需要較小的處理功率，因此根據本文所揭露主題的 3D 成像模組可需要較低的系統功率且因此，可相當適合於包含在如智慧手機等低功率裝置中。

【0027】 在一些實施例中，本文所揭露主題使用三角測量和點掃描，所述三角測量和點掃描是利用一組線感測器（line sensor）、使用雷射光源進行 3D 深度測量。雷射掃描平面與成像平面是使用對極幾何形狀來取向。根據本文所揭露的一個實施例的影像感測器可使用時間戳記來去除三角測量方法中的多義性，從而降低深

度計算量和系統功率。在正常 2D（RGB 彩色或非 RGB）成像模式與 3D 雷射掃描模式中可使用相同的影像處理器—即所述影像處理器中的每一個畫素。然而，在雷射掃描模式中，影像感測器中的 ADC 的解析度降低為二元輸出（僅 1 位解析度），從而使讀出速度提高且使例如因在 ADC 單元中（在包含影像感測器和相關聯處理單元的晶片中）進行開關而造成的功耗降低。點掃描方法可使得系統能夠一遍完成所有測量，從而降低深度測量延時且減少運動模糊。

【0028】 如上所述，在一些實施例中，整個影像感測器可用于利用例如環境光進行例行 2D RGB 彩色成像以及利用可見雷射掃描進行 3D 深度成像。同一照相機單元的這種雙重用途可節約移動裝置的空間和成本。在特定應用中，與近紅外線（NIR）雷射相比，用於 3D 應用的可見雷射可更能保證用戶眼睛的安全。所述感測器在可見光譜下的量子效率可比在 NIR 光譜下的量子效率高，從而使光源的功耗降低。在一個實施例中，兩用影像感測器可作為常規 2D 感測器以線性操作模式工作來進行 2D 成像。然而，對於 3D 成像，感測器可在中等照明條件下以線性模式工作且在強環境光下以對數模式工作，以便通過抑制強環境光來促進可見雷射源的繼續使用。例如，如果與 RGB 感測器一起採用的 IR 截止濾光器的通帶頻寬不夠窄，則在 NIR 雷射的情形中也可能需要進行環境光抑制。

【0029】 總之，本揭露使用畫素中的釘紮光電二極體（PPD）作為時間到電荷轉換器（time-to-charge converter，TCC）以確定 TOF，所述時間到電荷轉換器的振幅調變電荷轉移操作是通過來自

畫素中的多個鄰近 SPAD 的輸出來控制。當環境光高時，SPAD 可由環境光子而不是（舉例來說，反射脈衝 37 中的）反射光子觸發的可能性高。依靠這種觸發可能導致範圍測量誤差。因此，在本發明中，僅當兩個或更多個 SPAD 在極短的預定義時間間隔內被觸發時（例如當電子光閘接通時），PDD 電荷轉移才被停止以記錄 TOF。因此，根據本揭露的教示內容的全天候自主導航系統可在困難的駕駛條件（例如（舉例來說），低光照、霧天、不好的天氣、強環境光等等）下為駕駛員提供改善的視覺。在一些實施例中，根據本揭露的教示內容的導航系統可具有高達 100 千勒克斯（100 kLux）的高環境光抑制水平。在一些實施例中，具有較小畫素尺寸的高空間解析度畫素架構可以 1:1 的 SPAD/PPD 比提供。在一些實施例中，SPAD 可偏置成低於其擊穿電壓，並且可以雪崩光電二極體（avalanche photodiode，APD）模式來使用。

【0030】 圖 1 繪示根據本文所揭露主題的成像系統 15 的高度簡化局部配置。系統 15 可包括成像模組 17，成像模組 17 耦合到處理器模組或主機 19 且與處理器模組或主機 19 通訊。系統 15 還可包括耦合到處理器模組 19 的記憶體模組 20，以儲存例如從成像模組 17 接收的影像資料等資訊內容。在一些實施例中，整個系統 15 可被包封在單個積體電路（IC）或晶片中。作為另一選擇，模組 17、19 和 20 中的每一個可在單獨的晶片中實現。記憶體模組 20 可包括多於一個記憶體晶片，且處理器模組 19 也可包括多個處理晶片。關於對圖 1 中的模組的封裝以及所述模組是如何被製作或實現—在單個晶片中還是在多個離散晶片中—的細節與本論述無關，且因此，本文中不提供這類細節。

【0031】 系統 15 可為根據本文所揭露主題而針對 2D 照相機應用和 3D 照相機應用配置的任何低功率電子裝置。系統 15 可為可攜式或非可攜式的。系統 15 的可攜式版本的一些實例可包括大眾化的消費型電子器件，例如（但不限於）移動裝置、手機、智慧手機、使用者設備（UE）、平板電腦、數位照相機、膝上型電腦或桌上型電腦、電子智慧手錶、機器對機器（Machine-to-Machine，M2M）通訊單元、虛擬實境（Virtual Reality，VR）設備或模組、機器人等等。另一方面，系統 15 的非可攜式版本的一些實例可包括電子遊戲室中的遊戲機、互動式視頻終端、汽車、機器視覺系統、工業機器人，VR 設備、在車輛中安裝在駕駛員側的照相機（舉例來說，用於監視駕駛員是否清醒）等。本文所揭露的 3D 成像功能可用于許多應用，例如（但不限於），汽車應用（例如全天候自主導航和在低光照或惡劣天氣條件下的駕駛員輔助）、人機界面和遊戲應用、機器視覺和機器人學應用。

【0032】 在本文所揭露的一些實施例中，成像模組 17 可包括投影儀模組（或光源模組）22 和影像感測器單元 24。投影儀模組 22 中的光源可為紅外線（IR）雷射，例如（舉例來說）近紅外線（NIR）雷射或短波紅外線（Short Wave Infrared，SWIR）雷射，以使照明不顯眼。在其他實施例中，光源可為可見光雷射。影像感測器單元 24 可包括如圖 2 中所繪示的畫素陣列和輔助處理電路。

【0033】 在一個實施例中，處理器模組 19 可為中央處理器（central processing unit，CPU），其可為通用微處理器。本文所用用語“處理器”和“CPU”可互換地使用。然而，應理解，作為 CPU 的替代或補充，處理器模組 19 可含有任何其他類型的處理器，

例如（但不限於）微控制器、數位訊號處理器（Digital Signal Processor，DSP）、圖形處理單元（Graphics Processing Unit，GPU）、特定應用專用積體電路（Application Specific Integrated Circuit，ASIC）處理器等。在一個實施例中，處理器模組/主機 19 可包括多於一個 CPU，所述多於一個 CPU 可在分散式處理環境中工作。處理器模組 19 可被配置成根據特定指令集架構（Instruction Set Architecture，ISA）（例如（但不限於），x86 指令集架構（32 位版本或 64 位版本）、PowerPC® ISA、或不具有聯鎖流水線級的微處理器（Microprocessor without Interlocked Pipeline Stages，MIPS）指令集架構，所述不具有聯鎖流水線級的微處理器指令集架構依賴於精簡指令集電腦（Reduced Instruction Set Computer，RISC）ISA）來執行指令並處理資料。在一個實施例中，處理器模組 19 可為除 CPU 功能以外還具有功能的系統級晶片（SoC）。

【0034】 在一些實施例中，記憶體模組 20 可為動態隨機存取記憶體（Dynamic Random Access Memory，DRAM）（例如（但不限於）同步動態隨機存取記憶體（Synchronous DRAM，SDRAM））或基於 DRAM 的三維堆疊（Three-Dimensional Stack，3DS）記憶體模組（例如（但不限於）高頻寬記憶體（High Bandwidth Memory，HBM）模組或混合記憶體立方體（Hybrid Memory Cube，HMC）記憶體模組）。在其他實施例中，記憶體模組 20 可為固態驅動器（Solid-State Drive，SSD）、非 3DS DRAM 模組或任何其他基於半導體的儲存系統，例如（但不限於）靜態隨機存取記憶體（Static Random Access Memory，SRAM）、相變隨機存取記憶體（Phase-Change Random Access Memory，PRAM 或 PCRAM）、電

阻式隨機存取記憶體 (Resistive Random Access Memory, RRAM 或 ReRAM)、導電橋接隨機存取記憶體 (Conductive-Bridging RAM, CBRAM)、磁性隨機存取記憶體 (Magnetic RAM, MRAM) 或自旋轉移力矩磁性隨機存取記憶體 (Spin-Transfer Torque MRAM, STT-MRAM)。

【0035】 圖 2 繪示根據本文所揭露主題的圖 1 中的成像系統 15 的示例性操作配置。系統 15 可用於獲得物體 (例如物體 26) 的範圍資訊或深度資訊 (沿 Z 軸), 所述物體可為單獨的物體或者場景 (未示出) 內的物體。系統 15 可為其中 (畫素陣列的) 每影像幀可使用單個脈衝的直接 TOF 成像器。在一些實施例中, 可將短脈衝發射到物體 26 上。在一個實施例中, 可由處理器模組 19 基於從影像感測器單元 24 接收的掃描資料來確定範圍/深度資訊。在另一實施例中, 可由影像感測器單元 24 確定範圍/深度資訊。在一些實施例中, 深度資訊可由處理器模組 19 用作 3D 使用者介面的一部分, 以使系統 15 的使用者能夠與物體的 3D 影像交互或者使用物體的 3D 影像作為在系統 15 上運行的遊戲或另一應用 (例如自主導航應用) 的一部分。根據本文所揭露主題的 3D 成像也可用於其他目的或應用, 且可應用於實質上任何場景或 3D 物體。

【0036】 在圖 2 中, X 軸被視為沿系統 15 的前部的水平方向, Y 軸是垂直方向 (在此視圖中超出頁面), 並且 Z 軸在被成像的物體 26 的總體方向上遠離系統 15 延伸。對於深度測量, 模組 22 的光軸和模組 24 的光軸可平行於 Z 軸。可使用其它光學排列來實現本文所闡述的原理, 並且這些替代排列被視為在本文所揭露主題的範圍內。

【0037】 投影儀（或光源）模組 22 可如箭頭所指示在光學視場（field of view，FOV）28 和 29 內照射物體 26，光學視場 28 和 29 與對應的照射路徑 30 和 31 相關聯，虛線表示可用於對物體 26 進行點掃描的光束或光學輻射的照射路徑 30 和 31。可使用光學輻射源來對物體表面執行逐列點掃描，在一個實施例中，光學輻射源可為由雷射控制器 34 操作和控制的雷射光源 33。在雷射控制器 34 的控制下，來自雷射源 33 的光束可通過投影光學裝置 35 在 X - Y 方向上橫跨物體 26 的表面進行點掃描。點掃描可沿掃描線在物體的表面上投射光點，如參考圖 4 更詳細地論述。投影光學裝置 35 可為聚焦透鏡、玻璃/塑膠表面或其他將來自雷射 33 的雷射光束集中為物體 26 的表面上的點或斑點的圓柱形光學元件。在圖 2 中所繪示的實施例中，凸出結構被示為聚焦透鏡 35。然而，可為投影光學裝置 35 選擇任何其他適合的透鏡設計。物體 26 可放置在聚焦位置，來自光源 33 的照射光在聚焦位置被投影光學裝置 35 聚焦為光點。因此，在點掃描中，可通過來自投影光學裝置 35 的聚焦光束依序照射物體 26 的表面上的點或窄區域/斑點。

【0038】 在一些實施例中，光源（或照射源）33 可為二極體雷射、或發出可見光的發光二極體（Light Emitting Diode，LED）、NIR 雷射、點光源、可見光譜中的單色照射源（例如，白燈與單色器的組合）、或任何其他類型的雷射光源。雷射 33 可固定在系統 15 的殼體內的一個位置中，但可在 X - Y 方向上旋轉。雷射 33 可為 X - Y 可定址的（舉例來說，通過雷射控制器 34），以對 3D 物體 26 執行點掃描。在一個實施例中，可見光可為實質上綠色的光。來自雷射源 33 的可見光照射可使用鏡（未示出）投射到 3D 物體 26

的表面上，或者點掃描可為完全無鏡式。在一些實施例中，光源模組 22 可包括比圖 2 中所繪示的示例性實施例中所示的元件多或少的元件。

【0039】 在圖 2 所示實施例中，從對物體 26 的點掃描反射的光可沿由箭頭以及虛線指示的收集路徑 36、37、38 和 39 行進。光收集路徑可攜載在從雷射源 33 接收到照射時從物體 26 的表面反射或由物體 26 的表面散射的光子。此處，應注意，圖 2 中（以及圖 4 中，如果適用的話）使用實線箭頭和虛線繪示各種傳播路徑僅是出於說明性目的，且所述繪示不應被理解為繪示任何實際的光訊號傳播路徑。實際上，照射訊號路徑和收集訊號路徑可不同於圖 2 中所示路徑，且可不像圖 2 中繪示的那樣被清晰地界定。

【0040】 從被照射物體 26 接收的光可通過影像感測器單元 24 中的收集光學裝置 44 聚焦到 2D 畫素陣列 42 的一個或多個畫素上。如同投影光學裝置 35，收集光學裝置 44 可為聚焦透鏡、玻璃/塑膠表面或其他將從物體 26 接收的反射光集中到陣列 42 中的一個或多個畫素上的圓柱形光學元件。在圖 2 中所繪示的實施例中，凸出結構被示為聚焦透鏡 44。然而，可為收集光學裝置 44 選擇任何其他適合的透鏡設計。儘管畫素陣列 42 被繪示成僅為圖 2 中的 3×3 畫素陣列，然而應理解，現代的畫素陣列可含有數千個或甚至數百萬個畫素。畫素陣列 42 可為 RGB 畫素陣列，其中不同畫素可收集不同顏色的光訊號。在一些實施例中，畫素陣列 42 可為任何 2D 感測器，例如（但不限於）具有 IR 截止濾光器的 2D RGB 感測器、2D IR 感測器、2D NIR 感測器，2D RGBW 感測器、2D RGB-IR 感測器。系統 15 可使用相同的畫素陣列 42 來對物體 26

（或含有所述物體的場景）進行 2D RGB 彩色成像以及對物體 26 進行 3D 成像（涉及深度測量）。

【0041】 畫素陣列 42 可將所接收的光子轉換成對應的電訊號，所述電訊號接著由相關聯的畫素處理單元 46 處理以確定物體 26 的 3D 深度影像。在一個實施例中，畫素處理單元 46 可使用三角測量來進行深度測量。隨後參照圖 4 論述三角測量方法。畫素處理單元 46 還可包括用於控制畫素陣列 42 的操作的電路。

【0042】 處理器 19 可控制光源模組 22 和影像感測器單元 24 的操作。舉例來說，系統 15 可具有模式開關（未示出），所述模式開關可由使用者控制以從 2D 成像模式切換到 3D 成像模式。如果使用者使用模式開關選擇 2D 成像模式，則處理器 19 可啟動影像感測器單元 24，但可不啟動光源模組 22，這是因為 2D 成像可使用環境光。另一方面，如果使用者使用模式開關選擇 3D 成像模式，則處理器 19 可啟動模組 22 和 24 兩者，且舉例來說，如果環境光太強而被線性模式抑制（如以下進一步闡述），則處理器 19 也可觸發畫素處理單元 46 中的重置（RST）訊號的準位的變化以從線性模式切換到對數成像模式。從畫素處理單元 46 接收的經處理影像資料可由處理器 19 儲存在記憶體 20 中。處理器 19 還可在系統 15 的顯示幕（未示出）上顯示使用者選擇的 2D 影像或 3D 影像。處理器 19 可以軟體或韌體被程式化，以實施本文中所闡述的各種處理任務。作為另一選擇或另外，處理器 19 可包括用於實施處理器 19 的功能中的一些或全部的可程式化硬體邏輯電路。在一些實施例中，記憶體 20 可儲存程式碼、查找表和/或中間計算結果，以使處理器 19 能夠提供處理器 19 的功能。

【0043】 圖 3 繪示根據本文所揭露主題的可如何執行 3D 深度測量的示例性實施例的流程圖 50。圖 3 中所繪示的各種操作可由系統 15 中的單個模組或者模組或系統元件的組合執行。將特定任務闡述為由特定模組或系統元件執行僅是用來舉例。其他模組或系統元件可被適合地配置成執行這類任務。

【0044】 在圖 3 中，在操作 52 處，系統 15（更具體來說，處理器 19）可使用光源（例如光源模組 22）沿掃描線對 3D 物體（例如圖 2 中的物體 26）執行一維（one-dimensional，1D）點掃描。作為點掃描的一部分，可通過例如處理器 19 來配置光源模組 22，以逐列方式在 3D 物體 26 的表面上投射一系列光點。在操作 54 處，系統 15 中的畫素處理單元 46 可選擇影像感測器（例如 2D 畫素陣列 42）中的一行畫素。影像感測器 42 可具有排列成 2D 陣列從而形成影像平面的多個畫素，所選擇的一行畫素在影像平面上形成掃描線的對極線（epipolar line）（在操作 52 處）。以下參照圖 4 提供對對極幾何形狀的簡要論述。在操作 56 處，可由處理器 19 操作地配置畫素處理單元 46 以使用所述一行畫素中的對應畫素來探測每一個光點。應注意，例如，如果從被照射斑點反射的光被收集光學裝置 44 聚焦到兩個或更多個鄰近畫素上，則可通過單個畫素或多於一個畫素來探測從被照射光點反射的光。還有一種可能是，可在 2D 畫素陣列 42 中的單個畫素處收集從兩個或更多個光點反射的光。可使用基於時間戳記的方法去除由相同畫素對兩個不同斑點的成像或由兩個不同畫素對單個斑點的成像所造成的與深度計算有關的多義性。在操作 58 處，畫素處理單元 46（如由處理器 19 適合地配置）可回應於對所述一系列光點（在操作 52

處的點掃描中)中的對應光點的畫素專有探測(在操作 56 處)而生成畫素專有輸出。因此,在操作 60 處,畫素處理單元 46 可至少基於畫素專有輸出(在操作 58 處)以及光源投射對應光點(在操作 52 處)所使用的掃描角度來確定到 3D 物體的表面上的對應光點的 3D 距離(或深度)。參照圖 4 更詳細地論述深度測量。

【0045】 圖 4 繪示根據本文所揭露主題,可如何執行示例性點掃描來進行 3D 深度測量。在圖 4 中,雷射源 33 的 X-Y 旋轉能力由箭頭 62 和 64 指示,箭頭 62 和 64 繪示雷射在 X 方向(具有角度 β)和 Y 方向(具有角度 α)上的角運動。在一個實施例中,雷射控制器 34 可基於從處理器 19 接收的掃描指令/輸入來控制雷射源 33 的 X-Y 旋轉。舉例來說,如果使用者選擇 3D 成像模式,則處理器 19 可配置和控制雷射控制器 34 以啟動對面向投影光學裝置 35 的物體表面的 3D 深度測量。作為響應,雷射控制器 34 可通過雷射光源 33 的 X-Y 運動來啟動對物體表面的 1D X-Y 點掃描。如圖 4 中所繪示,雷射 33 可通過沿 1D 水平掃描線(其中的兩條掃描線 S_R 66 和 S_{R+1} 68 由圖 4 中的虛線指示)投射光點來對物體 26 的表面進行點掃描。由於物體 26 的表面的曲率,光點 70 到 73 可形成圖 4 中的掃描線 S_R 66。形成掃描線 S_{R+1} 68 的光點未使用參考編號指示。舉例來說,雷射 33 可沿列 R、R+1 等在從左到右的方向上一次一個斑點地掃描物體 26。R、R+1 等的值是參照 2D 畫素陣列 42 中的畫素列且是已知的。舉例來說,在圖 4 中的 2D 畫素陣列 42 中,畫素列 R 是使用參考編號 75 指示且列 R+1 是使用參考編號 76 指示。應理解,從所述多個畫素列中選擇列 R 和 R+1 僅是出於說明性目的。

【0046】 含有 2D 畫素陣列 42 中的畫素列的平面可稱為影像平面，而含有掃描線（例如線 S_R 和 S_{R+1} ）的平面可稱為掃描平面。在圖 4 中所繪示的實施例中，使用對極幾何形狀對影像平面和掃描平面進行取向，使得 2D 畫素陣列 42 中的每一個畫素列 R 、 $R+1$ 等形成對應掃描線 S_R 、 S_{R+1} 等的對極線。如果（掃描線中的）被照射斑點在影像平面上的投影可沿一條線（也就是列 R 本身）形成不同的點，則畫素列 R 可被視為是對應掃描線 S_R 的對極。舉例來說，在圖 4 中，箭頭 78 指示由雷射 33 照射光點 71，而箭頭 80 指示由聚焦透鏡 44 沿列 R 75 成像或投射的光點 71。儘管圖 4 中未示出，然而光點 70 到 73 中的所有光點將通過列 R 中的對應畫素成像。因此，在一個實施例中，雷射 33 和畫素陣列 42 的物理排列（例如位置和取向）可為使得可通過畫素陣列 42 中的對應列中的畫素俘獲或探測物體 26 的表面上的掃描線中的被照射光點，其中此畫素列形成掃描線的對極線。

【0047】 2D 畫素陣列 42 中的畫素可排列成列和行。被照射光點可通過畫素陣列 42 中的對應的列和行來引用。舉例來說，在圖 4 中，掃描線 S_R 中的光點 71 被指定為 $X_{R,i}$ 以指示斑點 71 可通過畫素陣列 42 中的列 R 和行 i (C_i) 成像。行 C_i 是由虛線 82 指示。其它被照射斑點可以相似的方式來識別。如前所述，可能的是，從兩個或更多個光點反射的光可被一行中的單個畫素接收，或者作為另一選擇，從單個光點反射的光可被一畫素列中的多於一個畫素接收。可使用基於時間戳記的方法去除由這類多重投影或重疊投影引起的深度計算中的多義性。

【0048】 在圖 4 所示繪示中，具有參考編號 84 的箭頭表示光點

71 相對於沿著系統 15 的前部的 X 軸（例如圖 2 中所指示的 X 軸）的深度或距離 Z（沿 Z 軸）。在圖 4 中，具有參考編號 86 的虛線表示這種軸，其可被想像成包含在也含有投影光學裝置 35 和收集光學裝置 44 的垂直平面中。然而，為便於對基於三角測量的方法進行解釋，在圖 4 中將雷射源 33 示為位於 X 軸 86 上而不是投影光學裝置 35 上。在基於三角測量的方法中，可使用以下方程式確定 Z 的值：

$$Z = \frac{hd}{q - h \tan \theta} \quad (1)$$

【0049】 其中 h 是收集光學裝置 44 與影像感測器 42 之間沿 Z 軸的距離，影像感測器 42 被假定為位於收集光學裝置 44 後面的垂直平面中； d 是光源 33 與和影像感測器單元 24 相關聯的收集光學裝置 44 之間的偏移距離； q 是收集光學裝置 44 與探測對應光點的畫素之間的偏移距離（在圖 4 所示實例中，探測/成像畫素 i 是由與光點 $X_{R,i}$ 71 相關聯的行 C_i 表示）；並且 θ 是所考慮到的光點（在圖 4 所示實例中，為光點 71）的光源的掃描角度或束角度。作為另一選擇， q 也可被視為在畫素陣列 42 的視場內光點的偏移。圖 4 中也指示方程式（1）中的參數。

【0050】 應從方程式（1）中看出，僅參數 θ 和 q 對於給定的點掃描是可變的，且 h 和 d 基本上是基于系統 15 的物理幾何形狀而預定的或固定的。由於列 R 75 是掃描線 S_R 的對極線，因此物體 26 的深度差或深度輪廓可通過水平方向上的影像移位元（如由被成像的不同光點的 q 的值表示）來反映。可使用基於時間戳記的方法來尋找所俘獲光點的畫素位置與雷射源 33 的對應掃描角度之間的對應關係。也就是說，時間戳記可表示 q 的值與 θ 的值之間

的關聯。因此，根據掃描角度 θ 的已知值和被成像的光點的對應位置（如由 q 表示），可使用三角測量方程式（1）來確定到此光點的距離 Z 。用於距離測量的三角測量在相關文獻中也有所闡述，所述相關文獻包括例如頒予布朗（Brown）等人的美國專利申請揭露案第 2011/0102763 A1 號（布朗）。因此，與基於三角測量的距離測量有關的布朗揭露案的揭露內容全文併入本文中供參考。

【0051】 圖 5 繪示根據本文所揭露主題的畫素（例如圖 2 所示畫素陣列 42 中的畫素 43）的示例性實施例的方塊圖。對於 TOF 測量，畫素 43 可作為時間分辨感測器來工作。如圖 5 中所繪示，畫素 43 可包括電連接到 PPD 核心部分 502 的 SPAD 核心部分 501。圖 6A 到圖 6C 中繪示如本文所揭露的畫素中的 SPAD 核心排列和 PPD 核心排列的不同示例性配置。SPAD 核心部分 501 可包括可操作地連接到第一控制電路 504 的兩個或更多個 SPAD 503。SPAD 503 中的一個或多個可接收傳入光 505 並生成對應的 SPAD 專有電訊號，所述 SPAD 專有電訊號由第一控制電路 504 處理以生成 SPAD 專有數位輸出。所有這類 SPAD 專有數位輸出在圖 5 中由箭頭 506 共同地、符號化地繪示。PPD 核心 502 可包括耦合到 PPD 508 的第二控制電路 507。第二控制電路 507 可接收 SPAD 輸出 506 並作為回應而控制從 PPD 508 進行的電荷轉移以生成畫素專有類比輸出（PIXOUT）資料線 510。更具體來說，如以下更詳細地論述，僅當畫素 43 中的鄰近 SPAD 503 中的兩個或多個在預定時間間隔內探測到傳入光 505 中的（反射）光子時，從 PPD 508 進行的電荷轉移才被第二控制電路 507 停止以便記錄 TOF 值和到 3D 物體 26 的對應範圍。換句話說，至少兩個鄰近 SPAD 503 的輸出之間

的時空相關性被用來控制 PPD 508 的操作。對於畫素 43，SPAD 503 執行感光功能，而 PPD 508 用作 TCC 而非感光元件。（返回光脈衝 37 的）反射光子與所傳輸的脈衝 28 相關（與不相關的環境光子相比），因此控制從 PPD 508 進行的電荷轉移是基於在預定時間間隔內觸發兩個或更多個鄰近 SPAD，使得通過抑制環境光子而在強環境光條件下提供影像感測器單元 24 的改善性能，從而實質上防止範圍測量誤差。

【0052】 圖 6A 到圖 6C 分別繪示根據本文所揭露主題的畫素陣列架構的三個不同實例。圖 6A 到圖 6C 中所示的畫素陣列架構中的任意一個畫素陣列架構可用於實現圖 2 所示畫素陣列 42。圖 6A 中繪示示例性 2×2 畫素陣列架構 600A，其中每一個畫素 601 到 604（在一些實施例中可表示圖 5 中的畫素 43）包括一個畫素專有 PPD 核心和四個畫素專有 SPAD 核心。為簡單起見，僅識別畫素 601 的 PPD 核心和 SPAD 核心，其中 PPD 核心是由參考編號 605 指示且 SPAD 核心是由參考編號 606 到 609 指示。

【0053】 由於每一個畫素在給定尺寸的半導體裸晶上佔用物理空間，因此圖 6A 中所繪示的架構 600A 可被視為低（空間）解析度架構。因此，與圖 6B 中所繪示的示例性架構 600B 相比，可在裸晶上的畫素陣列中形成相對更少的畫素數量，示例性架構 600B 提供較高解析度 3×3 畫素陣列架構。在圖 6B 中的較高解析度架構 600B 中，一個 SPAD 核心由四個（2×2）鄰近 PPD 核心共用。舉例來說，在圖 6B 中，SPAD 核心 625 被繪示為由鄰近畫素 621 到 624 的 PPD 核心共用（在一些實施例中，畫素 621 到 624 中的每一個畫素可表示圖 5 中的畫素 43）。為簡單起見，不以參考編號來

識別圖 6B 中的畫素陣列架構 600B 中的其他組件。圖 6B 中的畫素陣列架構 600B 的配置提供畫素中的 PPD 與和所述畫素相關聯的 SPAD 之間的有效比 1:1，在畫素陣列架構 600B 中，其中四個鄰近畫素之間共用一個 SPAD。

【0054】 如圖 6C 中的畫素陣列架構 600C 所繪示，這種共用可擴展為 3×3 共用或更多。圖 6B 中所繪示的 SPAD 共用配置 600B 為畫素陣列提供高（空間）解析度架構，這是因為如果每一個 SPAD 在裸晶上的相鄰畫素之間被共用，則在畫素陣列中可形成更多的畫素，從而在裸晶上騰出更多可用的空間以容納更多的畫素。另外，由於圖 6B 中的畫素陣列架構 600B 中的畫素具有與呈 2×2 配置的四個 SPAD 核心相關聯的單個 PPD 核心，因此每一個畫素可探測多達四個重合光子（即每 SPAD 一個光子）。

【0055】 圖 6A 和圖 6B 繪示示例性畫素陣列架構，在所述示例性畫素陣列架構中，PPD 和 SPAD 可在單個裸晶中實現。也就是說，SPAD 與 PPD 在裸晶中處於相同的水平高度。相反，圖 6C 繪示示例性 4×4 畫素陣列架構 600C，在 4×4 畫素陣列架構 600C 中，畫素可在堆疊裸晶中實現。舉例來說，SPAD 核心可在上部裸晶中實現，且 PPD 核心（和讀出電路）可在下部裸晶中實現。因此，PPD 和 SPAD 可位於兩個不同的裸晶上，這兩個不同的裸晶可進行堆疊且這些裸晶上的電路元件（PPD、SPAD、電晶體等）可通過導線或金屬凸塊電連接。如同圖 6B 中的架構 600B，圖 6C 中的畫素陣列架構 600C 也可提供高解析度架構，在所述高解析度架構中，單個 SPAD 核心可由九個（3×3）鄰近 PPD 核心共用。等效地，如圖 6C 中所示，單個 PPD 核心（例如 PPD 核心 641）可與九個 SPAD

核心（例如 SPAD 核心 642 到 650）相關聯以形成單個畫素。SPAD 核心 642 到 650 也可由其他畫素共用。為簡單起見，不以圖 6C 中的參考編號指示其他畫素、它們的 PPD 核心和相關聯的 SPAD 核心。另外，由於圖 6C 中的畫素陣列架構 600C 中的畫素具有與呈 3×3 配置的九個 SPAD 核心相關聯的單個 PPD 核心，因此每一個畫素可探測多達九個重合光子（即每 SPAD 一個光子）。

【0056】 圖 7 繪示根據本文所揭露主題的畫素 700 的示例性實施例的電路細節。圖 7 中所繪示的畫素 700 可為圖 2 和圖 5 中所繪示的更一般的畫素 43 的實例。可向每一個畫素提供電子光閘訊號 701（如隨後參照圖 8、圖 9 和圖 14 中的時序圖更詳細地論述），以使畫素 700 能夠以時間相關方式俘獲由返回光脈衝 37 造成的畫素專有光電子。更一般來說，畫素 700 可被視為具有電荷轉移觸發部分、電荷生成與轉移部分和電荷收集與輸出部分。電荷轉移觸發部分可包括 SPAD 核心 501 和邏輯單元 702。電荷生成與轉移部分可包括 PPD 508、第一 N 通道金屬氧化物半導體場效電晶體（N-channel Metal Oxide Semiconductor Field Effect Transistor，NMOSFET 或 NMOS 電晶體）703、第二 NMOS 電晶體 704 和第三 NMOS 電晶體 705。電荷收集與輸出部分可包括第三 NMOS 電晶體 705、第四 NMOS 電晶體 706 和第五 NMOS 電晶體 707。在一些實施例中，圖 7 中的畫素 700 中的 PPD 核心和圖 13 中的畫素 1300 可由 P 通道金屬氧化物半導體場效電晶體（P-channel Metal Oxide Semiconductor Field Effect Transistor，PMOSFET 或 PMOS 電晶體）或者其他不同類型的電晶體或電荷轉移裝置形成。另外，本文所述畫素 700 的各個部分僅是出於說明性目的和論述目的。

在一些實施例中，與本文所述電路元件相比，所述部分可包括更多、更少和/或不同的電路元件。

【0057】 PPD 508 可與電容器相似地儲存電荷。在一個實施例中，PPD 508 可被覆蓋且因此不對光作出回應。因此，PPD 508 可用作 TCC 而非感光元件。然而，如前所述，感光功能可通過 SPAD 核心 501 中的 SPAD 來實現。在一些實施例中，在圖 7 和圖 13 所示畫素配置中可使用光閘或其它半導體裝置（具有適合的修改）來代替 PPD。

【0058】 電荷轉移觸發部分可在電子光閘訊號 701 的控制下生成轉移使能（Transfer Enable，TXEN）訊號 708，以觸發儲存在 PPD 508 中的電荷的轉移。SPAD 可探測從物體（例如圖 2 中的物體 26）發射和反射的光脈衝中的光子（本文稱為“光子探測事件”）並輸出脈衝訊號，所述脈衝訊號可在光閘訊號 701 的操作控制下鎖存以供邏輯單元 702 進行後續處理。邏輯單元 702 可包括邏輯電路，所述邏輯電路用於當例如在光閘訊號 701 為現用的同時在預定義時間間隔內從至少兩個鄰近 SPAD 接收到輸出 506 時處理所有數位 SPAD 輸出 506 以生成 TXEN 訊號 708。

【0059】 在電荷生成與轉移部分中，可結合第三電晶體 705 而使用重置（RST）訊號 709 首先將 PPD 508 設定成其滿阱容量（full well capacity）。第一電晶體 703 可在第一電晶體 703 的汲極端子處接收轉移電壓（VTX）訊號 710 且在第一電晶體 703 的閘極端子處接收 TXEN 訊號 708。TX 訊號 711 可在第一電晶體 703 的源極端子處獲得並被施加到第二電晶體 704 的閘極端子。如所繪示，第一電晶體 703 的源極端子可連接到第二電晶體 704 的閘極端子。

VTX 訊號 710（或等效地，TX 訊號 711）可用作振幅調變訊號，以控制將從 PPD 508 轉移的電荷，PPD 508 可連接到電晶體 704 的源極端子。第二電晶體 704 可將 PPD 508 上的電荷從第二電晶體 704 的源極端子轉移到第二電晶體 704 的汲極端子，第二電晶體 704 的汲極端子可連接到第四電晶體 706 的閘極端子並形成在本文中被稱為浮動擴散（floating diffusion，FD）節點/結 712 的電荷“收集位點”。在一些實施例中，從 PPD 508 轉移的電荷可取決於由振幅調變訊號 710（或等效地，TX 訊號 711）提供的調變。在圖 7 和圖 13 所示實施例中，所轉移的電荷是電子。然而，本文所揭露的主題並不限於本揭露，且可使用具有不同設計的 PPD，在所述不同設計中，所轉移的電荷可為電洞（hole）。

【0060】 在電荷收集與輸出部分中，第三電晶體 705 可在第三電晶體 705 的閘極端子處接收 RST 訊號 709 且在第三電晶體 705 的汲極端子處接收畫素電壓（VPIX）訊號 713。電晶體 705 的源極端子可連接到浮動擴散節點/結 712。在一個實施例中，VPIX 訊號 713 的電壓準位可等於通用電源電壓 VDD 的電壓準位，且可處於 2.5 伏（V）到 3.0 V 的範圍中。第四電晶體 706 的汲極端子也可接收 VPIX 訊號 713。在一些實施例中，第四電晶體 706 可作為 NMOS 源極跟隨器工作以充當緩衝放大器。第四電晶體 706 的源極端子可連接到第五電晶體 707 的汲極端子，第五電晶體 707 可與源極跟隨器 706 共源共閘且在第五電晶體 707 的閘極端子處接收選擇（SEL）訊號 715。從 PPD 508 轉移並在浮動擴散節點/結 712 處被收集的電荷可在第五電晶體 707 的源極端子處顯現為畫素專有輸出（PIXOUT）資料線 510。

【0061】 從 PPD 508 轉移到 FD 節點/結 712 的電荷是由 VTX 訊號 710（和 TX 訊號 711）控制。到達浮動擴散節點/結 712 的電荷量是由 TX 訊號 711 調變。在一個實施例中，轉移電壓（VTX）訊號 710（和 TX 訊號 711）可斜變以逐漸地將電荷從 PPD 508 轉移到浮動擴散節點/結 712。因此，所轉移的電荷量可為振幅調變的 TX 訊號 711 的函數，且 TX 訊號 711 的斜變為時間的函數。因此，從 PPD 508 轉移到浮動擴散節點/結 712 的電荷量也為時間的函數。如果在電荷從 PPD 508 轉移到浮動擴散節點/結 712 期間，第二電晶體 704 因邏輯單元 702 在 SPAD 核心 501 中的至少兩個鄰近 SPAD 發生光子探測事件時生成 TXEN 訊號 708 而被關斷，則電荷從 PPD 508 到浮動擴散節點/結 712 的轉移停止。因此，轉移到浮動擴散節點/結 712 的電荷量和 PPD 508 中剩餘的電荷量均為傳入光子的 TOF 的函數。結果是時間到電荷轉換和單端到差分訊號轉換。因此，PPD 508 作為時間到電荷轉換器（TCC）工作。轉移到浮動擴散節點/結 712 的電荷越多，則在浮動擴散節點/結 712 上電壓就降低越多，且在 PPD 508 上電壓就增大越多。

【0062】 浮動擴散節點/結 712 處的電壓可隨後通過第五電晶體 707 作為 PIXOUT 訊號被轉移到模數轉換器（analog-to-digital converter，ADC）單元（未示出），且被轉換成適當的數位訊號/值以供進一步處理。參照對圖 9 的論述來提供圖 7 中的各種訊號的時序和操作的更多細節。在圖 7 所示實施例中，第五電晶體 707 可接收用於選擇畫素 700 的 SEL 訊號 715，以讀出浮動擴散節點/結 712 中的電荷作為 PIXOUT1（或畫素輸出 1）電壓並在 PPD 508 中的剩餘電荷被完全轉移到浮動擴散節點/結 712 之後讀出 PPD

508 中的剩餘電荷作為 PIXOUT2 (或畫素輸出 2) 電壓，其中浮動擴散節點/結 712 將 PPD 508 上的電荷轉換成電壓，且畫素輸出資料線 510 依序輸出 PIXOUT1 訊號和 PIXOUT2 訊號，如隨後參照圖 10 所論述。在另一個實施例中，可讀出 PIXOUT1 訊號或 PIXOUT2 訊號，但不可同時讀出兩者。

【0063】 圖 8 是示例性時序圖 800，其提供對根據本文所揭露主題的圖 7 所示畫素 700 中的調變式電荷轉移機制的概述。圖 8 中 (以及圖 9 和圖 14) 所示的波形本質上得以簡化且僅出於說明性目的；視電路實現方案而定，實際波形可在時序以及形狀上不同。圖 7 和圖 8 之間所共有的訊號是使用相同的參考編號來識別，且包括 VPIX 訊號 713、RST 訊號 709、電子光閘訊號 701 和振幅調變訊號 710。圖 8 中還繪示兩個附加波形 801 和 802，以分別示出在電荷轉移期間當振幅調變訊號 710 被施加時 PPD 508 中的電荷的狀態和浮動擴散節點/結 712 中的電荷的狀態。在圖 8 所示實施例中，VPIX 訊號 713 可以低邏輯電壓 (舉例來說，邏輯 0 或 0 V) 而開始以將畫素 700 初始化，且在畫素 700 的操作期間切換成高邏輯電壓 (舉例來說，邏輯 1 或 3 V)。重置 (RST) 訊號 709 可在畫素 700 的初始化期間以高邏輯電壓脈衝 (舉例來說，從邏輯 0 變為邏輯 1 且變回邏輯 0 的脈衝) 開始，以將 PPD 508 中的電荷設定成其滿阱容量並將浮動擴散節點/結 712 中的電荷設定成零庫倫 (0 C)。浮動擴散節點/結 712 的重置電壓準位可為邏輯 1 準位。在範圍 (TOF) 測量操作期間，浮動擴散節點/結 712 從 PPD 508 接收到的電子越多，則浮動擴散節點/結 712 上的電壓就變得越低。電子光閘訊號 701 可在畫素 700 的初始化期間以低邏輯電壓

(舉例來說，邏輯 0 或 0 V) 開始，在畫素 700 的操作期間與最小測量範圍對應的時間切換成邏輯 1 準位(舉例來說，3 V)以使 SPAD 核心 501 中的 SPAD 503 能夠探測返回光脈衝 37 中的光子，且接著在與最大測量範圍對應的時間切換成邏輯 0 準位 (舉例來說，0 V)。因此，光閘訊號 701 的邏輯 1 準位的持續時間可提供預定義時間間隔/視窗，使得在此時間間隔期間從鄰近 SPAD 接收到的輸出具有時空相關性。PPD 508 中的電荷在初始化期間以完全充滿而開始，且隨著 VTX 訊號 710 從 0 V 優選地以線性方式斜變到更高電壓而減小。在振幅調變的 VTX 訊號 710 的控制下的 PPD 電荷準位在圖 8 中由具有參考編號 801 的波形繪示。PPD 電荷減少可為 VTX 訊號的斜變時間的函數，這使得一定量的電荷從 PPD 508 轉移到浮動擴散節點/結 712。因此，如圖 8 中由具有參考編號 801 的波形所繪示，浮動擴散節點/結 712 中的電荷以低電荷 (舉例來說，0 C) 而開始且隨著 VTX 訊號 710 從 0 V 斜變到更高電壓而增加，這部分地將一定量的電荷從 PPD 508 轉移到浮動擴散節點/結 712。所述電荷轉移是 VTX 訊號 710 的斜變時間的函數。

【0064】 如前所述，資料線 510 上的畫素專有輸出 (PIXOUT) 源於轉移到浮動擴散節點/結 712 的 PPD 電荷。因此，PIXOUT 訊號 510 可被視為通過振幅調變的 VTX 電壓 710 (或等效地，TX 電壓 711) 而被隨時間進行振幅調變。這樣一來，通過使用振幅調變的 VTX 訊號 710 (或等效地，TX 訊號 711) 對畫素專有輸出 510 進行振幅調變而提供 TOF 資訊。在一些實施例中，用於生成 VTX 訊號 710 的調變函數可為單調的。在圖 8、圖 9 和圖 14 中所繪示的示例性實施例中，可使用斜坡函數來生成振幅調變訊號，且因

此，所述振幅調變訊號被示為具有斜坡型波形。然而，在其他實施例中，可使用不同類型的類比波形/函數作為調變訊號。

【0065】 在一個實施例中，一個畫素輸出（舉例來說，PIXOUT1）對所述兩個畫素輸出的和（此處，PIXOUT1+PIXOUT2）的比率可與 T_{tof} 值和 T_{dly} 值的時間差成比例， T_{tof} 值和 T_{dly} 值例如示出在圖 9 中且隨後在以下更詳細地加以論述。在畫素 700 的情形中，舉例來說，參數 T_{tof} 可為由 SPAD 核心 501 中的兩個或更多個 SPAD 接收的光訊號的畫素專有 TOF 值，且延遲時間參數 T_{dly} 可為從光訊號 28 首先被發射時直到 VTX 訊號 710 開始斜變時的時間。如果光脈衝 28 是在 VTX 訊號 710 開始斜變之後被發射，則延遲時間 T_{dly} 可為負的（此通常可在電子光閘 701 打開時發生）。比例關係可由以下表示：

$$\frac{Pixout1}{Pixout1+Pixout2} \propto (T_{tof} - T_{dly}) \quad (2)$$

【0066】 然而，本文所揭露主題並不限於方程式（2）所示的關係。如以下所論述，方程式（2）中的比率可用於計算物體的深度或距離，且如果 $Pixout1+Pixout2$ 並非始終相同，則所述比率對畫素間變化不那麼敏感。

【0067】 為方便起見，可使用用語“P1”來指代如本文所用的“ $Pixout1$ ”且可使用用語“P2”來指代如本文所用的“ $Pixout2$ ”。從方程式（2）中的關係可看出，畫素專有 TOF 值可被確定為畫素專有輸出值 P1 與 P2 的比率。在一些實施例中，一旦如此確定出畫素專有 TOF 值，便可通過下式給出到物體（例如圖 2 中的物體 26）或所述物體上的特定位置的畫素專有距離 D 或範圍 R ：

$$D = T_{tof} * \frac{c}{2} \quad (3)$$

【0068】 其中 c 為光速。作為另一選擇，在其中例如調變訊號（例如圖 7 中的 VTX 訊號 710（或 TX 訊號 711））在光閘視窗內是線性的一些實施例中，可如下來計算範圍/距離：

$$D = \frac{c}{2} * \left(\frac{P_1}{P_1 + P_2} + T_{dly} \right) \quad (4)$$

【0069】 因此，TOF 系統 15 可基於如以上所給出的方程式而確定的畫素專有範圍值來生成物體（例如物體 26）的 3D 影像。

【0070】 對畫素內的 PPD 電荷分佈進行的基於振幅調變的操縱或控制使得範圍測量和解析度也為可控制的。對 PPD 電荷的畫素級振幅調變可與電子光閘一同起作用，所述電子光閘可為例如互補金屬氧化物半導體（complementary metal oxide semiconductor，CMOS）影像感測器中的滾動光閘或者例如電荷耦合裝置（charge coupled device，CCD）影像感測器中的全域光閘。儘管本文的揭露內容可主要在單脈衝 TOF 成像系統（如圖 1 和圖 2 中的系統 15）的上下文中提供，然而本文所論述的畫素級內部振幅調變方法的原理可在作出適合修改（如果需要）的情況下在連續波調變 TOF 成像系統或非 TOF 系統以及畫素 43（圖 5）中實現。

【0071】 圖 9 是根據本文所揭露主題的當在畫素陣列（例如圖 2 和圖 12 中的畫素陣列 42）中使用圖 7 所示實施例中的畫素 700 時，圖 1 和圖 2 所示系統 15 中的不同訊號的示例性時序的時序圖 900。在圖 9 中使用相同的參考編號來識別圖 2 和圖 7 所示實施例中所繪示的各種訊號，例如所發射的脈衝 28、VPIX 訊號 713、TXEN 訊號 708 等。在論述圖 9 之前，應注意，在圖 9 的上下文中（以及在圖 14 的情形中），參數 T_{dly} 指代所投射脈衝 28 的上升邊緣與

VTX 訊號 710 開始斜變時的時間例子之間的時間延遲，如參考編號 901 所指示；參數 T_{tof} 指代通過所投射脈衝 28 的上升邊緣與所接收脈衝 37 的上升邊緣之間的延遲所測量的畫素專有 TOF 值，如參考編號 902 所指示；且參數 T_{sh} 指代電子光閘的打開與關閉之間的時間週期，如參考編號 903 所指示且通過光閘訊號 701 的指派（舉例來說，邏輯 1 或接通）和解除指派（或解除啟動）（舉例來說，邏輯 0 或關斷）給出。因此，電子光閘 701 被視為在週期 T_{sh} 期間為現用，此也使用參考編號 904 來加以識別。在一些實施例中，延遲 T_{dly} 可為預定和固定的，而不管工作條件如何。在其他實施例中，視例如外部天氣條件而定，延遲 T_{dly} 可在執行時間調節。此處，應注意，高訊號準位或低訊號準位與畫素 700 的設計有關。基於例如所使用的電晶體或其他電路元件的類型，圖 9 中所示的訊號極性或偏壓準位在其他類型的畫素設計中可為不同的。

【0072】 如前所述，圖 9（以及圖 14）中所示的波形本質上得以簡化且僅出於說明性目的；視電路實現方案而定，實際波形可在時序以及形狀上不同。如圖 9 中所示，返回脈衝 37 可為所投射脈衝 28 的在時間方面延遲的版本。在一些實施例中，所投射脈衝 28 可具有極短持續時間，例如（舉例來說），在約 5 納秒（ns）到約 10 ns 的範圍中。返回脈衝 37 可使用畫素 700 中的兩個或更多個 SPAD 來感測。電子光閘訊號 701 可對 SPAD 進行使能以俘獲所接收光 37 中的畫素專有光子。電子光閘訊號 701 可具有閘控延遲（參照所投射脈衝 28），以避免光散射到達畫素陣列 42。所投射脈衝 28 的光散射可例如因惡劣天氣而發生。

【0073】 除了各種外部訊號（例如 VPIX 訊號 713、RST 訊號 709 等）和內部訊號（舉例來說，TX 訊號 711、TXEN 訊號 708 和浮動擴散節點/結 712 的電壓）之外，圖 9 中的時序圖 900 還識別以下事件或時間週期：(i) 當 RST 訊號、VTX 訊號、TXEN 訊號和 TX 訊號為高而 VPIX 訊號 713 和光閘訊號 701 為低時的 PPD 預設事件 905；(ii) 從 TX 訊號為低時直到 RST 訊號從高變低時的第一浮動擴散重置事件 906；(iii) 延遲時間 T_{dly} 901；(iv) 飛行時間 T_{tof} 902；(v) 電子光閘接通或現用週期 T_{sh} 903；以及 (vi) 在 RST 訊號 709 第二次為邏輯 1 時的持續時間內的第二 FD 重置事件 907。圖 9 還說明電子光閘何時首先被關閉或關斷（此由參考編號 908 指示）、電子光閘何時打開或接通（此由參考編號 904 指示）、首先被轉移到浮動擴散節點/結 712 的電荷何時通過 PIXOUT 資料線 510 被讀出（此由參考編號 909 指示）、浮動擴散節點/結 712 的電壓何時在 907 處第二次被重置、以及 PPD 508 中的剩餘電荷何時被轉移到浮動擴散節點/結 712 並在事件 910 處再次被讀出（舉例來說，作為輸出而輸出到 PIXOUT 510）。在一個實施例中，光閘接通週期 T_{sh} 可小於或等於 VTX 訊號 710 的斜變時間。

【0074】 參照圖 9，在圖 7 中的畫素 700 的情形中，PPD 508 可在初始化階段處被填充電荷而達到其滿阱容量（舉例來說，PPD 預設事件 905）。在 PPD 預設事件 905 期間，RST 訊號 709、VTX 訊號 710、TXEN 訊號 708 和 TX 訊號 711 可為高的，而 VPIX 訊號 713 和光閘訊號 701 可為低的，如圖所示。接著，VTX 訊號 710（和 TX 訊號 711）可變低以切斷第二電晶體 704，且 VPIX 訊號 713 可變高以開始從充滿電荷的 PPD 508 進行電荷轉移。在一些實

施例中，畫素陣列 42 中一畫素列中的所有畫素可一次被一起選擇，且所選擇列中的所有畫素中的 PPD 可使用 RST 訊號 709 被一起重置。所選擇的畫素列中的每一個畫素可被單獨地讀取，且基於類比的 pixout 訊號可由對應的行 ADC 單元（未示出）轉換成數位值。在一個實施例中，RST 線可對未選擇的畫素列保持高位或接通，以防止光暈（blooming）。

【0075】 在圖 9 中所示實施例中，除 TXEN 訊號 708 外的所有訊號均以邏輯 0 或低準位開始，如圖所示。首先，當 RST 訊號 709、VTX 訊號 710、TXEN 訊號 708 和 TX 訊號 711 變為邏輯 1 準位且 VPIX 訊號 713 保持為低時，PPD 508 被預設。此後，當 VTX 訊號 710 和 TX 訊號 711 變成邏輯 0 且 VPIX 訊號 713 變成高（或邏輯 1）時，浮動擴散節點/結 712 在 RST 訊號 709 為邏輯 1 的同時被重置。為方便起見，使用相同的參考編號 712 來指代圖 7 中的浮動擴散節點/結和圖 9 所示時序圖中的相關聯電壓波形。在浮動擴散節點/結 712 被重置成高（舉例來說，電荷域中的 0 C）之後，VTX 訊號 710 在 TXEN 訊號 708 為邏輯 1 的同時斜變。飛行時間 T_{tof} 持續時間 901 是從脈衝光 28 被發射時直到返回光 37 被接收時，且也是其間電荷從 PPD 508 部分地轉移到浮動擴散節點/結 712 的時間。VTX 訊號 710（和 TX 訊號 711）可在光閘 701 接通或打開的同時斜變。此可使 PPD 508 中的一定量的電荷被轉移到浮動擴散節點/結 712，此量可為 VTX 的斜變時間的函數。當所發射的脈衝 28 從物體 26 反射且由畫素 700 的 SPAD 核心 501 中的至少兩個 SPAD 接收時，所生成的 SPAD 輸出 506 可由邏輯單元 702 處理，邏輯單元 702 又可使 TXEN 訊號 708 變成靜態邏輯 0。因此，

至少兩個鄰近 SPAD 以時間相關的方式（即當光閘接通或為現用時）對返回脈衝 37 的探測可由 TXEN 訊號 708 的邏輯 0 準位指示。TXEN 訊號 708 的邏輯低準位使電晶體 703 和電晶體 704 關斷，這會停止電荷從 PPD 508 到浮動擴散節點/結 712 的轉移。當電子光閘訊號 701 變成邏輯 0 且 SEL 訊號 715（圖 9 中未示出）變成邏輯 1 時，浮動擴散節點/結 712 中的電荷作為電壓 PIXOUT1 被輸出到 PIXOUT 線 510 上。接著，浮動擴散節點/結 712 可以邏輯高的 RST 脈衝 709 再次被重置（如參考編號 907 所指示）。此後，當 TXEN 訊號 708 變成邏輯 1 時，PPD 508 中的剩餘電荷實質上完全被轉移到浮動擴散節點/結 712 且作為電壓 PIXOUT2 被輸出到 PIXOUT 線 510 上。如早先所提及，PIXOUT1 和 PIXOUT2 訊號可由適當的 ADC 單元（未示出）轉換成對應的數位值 P1 和 P2。在某些實施例中，可在方程式（3）或方程式（4）中使用這些 P1 和 P2 值來確定畫素 700 與物體 26 之間的畫素專有距離/畫素專有範圍。

【0076】 在一個實施例中，邏輯單元 702 可包括邏輯電路（未示出），以基於 $G(\)$ 函數（參照圖 10 示出並論述）生成輸出並接著對所述輸出與在內部生成的訊號（例如與圖 14 中所示 TXRMD 訊號 1401 相似的訊號）進行邏輯或（OR）運算以獲得最終的 TXEN 訊號 708。此種在內部生成的訊號可在電子光閘接通的同時保持為低，但可被指派成高以使得 TXEN 訊號 708 變成邏輯 1，從而促進 PPD 中的剩餘電荷的轉移（在圖 9 中的事件 910 處）。在一些實施例中，TXRMD 訊號或相似的訊號可為從外部供應的。

【0077】 圖 10 示出根據本文所揭露主題的邏輯單元（例如邏輯

單元 702 (圖 7) 或邏輯單元 1319 (圖 13) 可如何在畫素 (例如畫素 700 (圖 7) 或畫素 1300 (圖 13)) 中實現。圖 10 示出具有與呈如圖 6A 或圖 6B 中所繪示的 2×2 架構配置的四個 SPAD 核心 1002 到 1005 相關聯的 PPD 核心 1001 的畫素 1000 (畫素 1000 可表示畫素 700 或 1300 中的任意一個畫素) 的高度簡化圖。四個 SPAD 的可用性使得能夠探測多達四個時間上和空間上相關的重合光子。在一些實施例中, 畫素 1000 中的邏輯單元 (未示出) 可包括實現圖 10 中所繪示函數 $F(x,y)$ 和 $G(a,b,c,d)$ 的邏輯電路 (未示出)。圖 10 中的框 1006 到 1009 繪示實現 $F(x,y)$ 函數的邏輯電路的輸入和輸出。因此, 框 1006 到 1009 可被視為表示這類邏輯電路並共同形成畫素 1000 的邏輯單元的一部分。為易於論述, 可將這些框稱為 $F(x,y)$ 框。儘管為方便起見在 PPD 核心 1001 外部示出框 1006 到 1009, 然而應理解, 實現框 1006 到 1009 的功能的邏輯電路可為 PPD 核心 1001 中的邏輯單元 (未示出) 的一部分。

【0078】 如圖所示, 每一個 $F(x,y)$ 框 1006 到 1009 可接收兩個輸入 x 和 y , 即從其兩個相關聯的 SPAD 核心中的每一個 SPAD 核心接收一個輸入。在圖 5 和 7 的上下文中, 這類輸入的形式可為來自 SPAD 核心 501 的輸出訊號 506。在圖 13 的上下文中, SPAD 輸出 1310 和 1318 可表示邏輯單元 1319 中這類 $F(x,y)$ 框所必需的 x 、 y 輸入。對於具有與 PPD 核心相關聯的多於四個 SPAD 核心的畫素 (例如 (舉例來說), 圖 6C 中的畫素陣列配置 600C), 可每對 SPAD 核心提供相似的雙輸入 (two-input) $F(x,y)$ 框。在一些實施例中, 所有的 $F(x,y)$ 框 1006 到 1009 可通過 PPD 核心 1001 中的單個 $F(x,y)$ 單元來整合和實現, 所述 $F(x,y)$ 單元含有邏輯電路, 所述

邏輯電路被配置成對不同的 SPAD 輸出對（作為其 x 和 y 輸入）進行操作以實現單獨的 $F(x,y)$ 框 1006 到 1009 的功能。如前所述，本文所揭露的 TOF 測量可基於畫素中的至少兩個 SPAD 對空間上和時間上相關的光子的探測。因此，如圖 10 中所示，每一個 $F(x,y)$ 框 1006 到 1009（更具體來說， $F(x,y)$ 框中的邏輯電路）可被配置成執行以下預定義操作：(i) 對其各自的輸入 x 和 y 進行邏輯與非（NAND）運算（由 $x*y$ 給出）以探測兩個或四個重合光子，以及 (ii) 對其各自的輸入 x 和 y 進行邏輯或非（NOR）運算（由 $x+y$ 給出）以探測三個重合光子。因此，當來自 SPAD 核心 1002 到 1005 的訊號 506（圖 5）指示兩個（或全部四個）SPAD 在光閘接通週期期間檢測到光子時，實現 $F(x,y)$ 框 1006 到 1009 的邏輯電路可執行邏輯 NAND 運算。相似地，當來自 SPAD 核心 1002 到 1005 的訊號 506 指示三個 SPAD 在光閘接通週期期間檢測到光子時，可選擇邏輯 NOR 運算。在圖 10 中的示例性繪示中示出三個脈衝 1010 到 1012，以表示當所述三個 SPAD 核心 1003 到 1005 中的每一個 SPAD 核心探測到傳入光（例如返回脈衝 37（圖 2））時對三個重合光子進行探測的情形。

【0079】 重新參照圖 10，每一個 $F(x,y)$ 框 1006 到 1009 的輸出是使用對應的參考字母 a 、 b 、 c 和 d 繪示。PPD 核心 1001 中的邏輯單元（未示出）還可包括用於接收和處理輸出 a 到 d 的附加邏輯電路（未示出）。邏輯電路可接收所有這四個輸出作為對所述邏輯電路的輸入，並根據預定義邏輯函數 $G(a,b,c,d)$ 對它們進行操作。舉例來說，如圖 10 中所繪示，在對兩個重合光子進行探測的情形中， $G()$ 函數可對其所有四個輸入 a 到 d 執行邏輯 NAND 運算（由

($a*b*c*d$)給出)。另一方面，在對三個或四個重合光子進行探測的情形中， $G()$ 函數可對其所有四個輸入 a 到 d 執行邏輯 NOR 運算（由 $(a+b+c+d)$ 給出）。在一個實施例中，TXEN 訊號（例如圖 7 中的 TXEN 訊號 708 或圖 13 中的 TXEN 訊號 1325）可為實現 $G()$ 函數的邏輯電路的輸出。在另一個實施例中，可對用於 $G()$ 函數的邏輯電路的輸出與在內部生成的訊號（例如圖 14 中的 TXRMD 訊號 1401）進行 OR 運算，以獲得最終 TXEN 訊號。

【0080】 圖 11 繪示出根據本文所揭露主題的可如何在圖 1 和圖 2 中所示系統 15 中確定 TOF 值的示例性流程圖 1100。圖 11 中所指示的各種步驟可由系統 15 中的單個模組或者模組或系統元件的組合執行。在本文的論述中，將特定任務闡述為由特定模組或系統元件執行僅是用來舉例。其他模組或系統元件也可被適合地配置成執行這類任務。如在操作 1101 處所述，首先，系統 15（更具體來說，投影儀模組 22）可將雷射脈衝（例如圖 2 中的脈衝 28）投射到物體（如圖 2 中的物體 26）上。在操作 1102 處，處理器 19（或者在某些實施例中為畫素處理單元 46）可將振幅調變訊號（例如圖 7 中的 VTX 訊號 710）施加到畫素中的 PPD（例如圖 7 中的畫素 700 中的 PPD 508）。畫素 700 可為圖 2 中的畫素陣列 42 中的畫素 43 中的任意一個畫素。在操作 1103 處，畫素處理單元 46 可基於從振幅調變訊號 710 接收到的調變而啟動對儲存在 PPD 508 中的電荷的一部分的轉移。為啟動這種電荷轉移，畫素處理電路 46 可以圖 9 所示示例性時序圖中所繪示的邏輯準位向畫素 700 提供各種外部訊號，例如電子光閘訊號 701、VPIX 訊號 713 和 RST 訊號 709。在操作 1104 處，可使用畫素 700 中的多個 SPAD 來探

測返回脈衝，例如返回脈衝 37。如早先所提及，返回脈衝 37 可為從物體 26 反射的所投射脈衝 28，且畫素 700 中的(SPAD 核心 501 中的) 每一個 SPAD 可操作以將從返回脈衝接收到的照射轉換成對應的 (SPAD 專有) 電訊號。

【0081】 對於每一個接收照射的 SPAD，畫素 700 中的 SPAD 核心 501 中的第一控制電路 504 可處理對應的 (SPAD 專有) 電訊號以從其生成 SPAD 專有數位輸出 (操作 1105)。在圖 5 和圖 7 中，所有這類 SPAD 專有數位輸出都由具有參考編號 506 的箭頭共同表示。如參照對圖 9 的論述所述，邏輯單元 702 可處理輸出 506，且只要所述輸出在時間上和空間上是相關的，則可將 TXEN 訊號 708 置於邏輯 0 (低) 狀態。TXEN 訊號 708 的邏輯 0 準位使畫素 700 中的第一電晶體 703 和第二電晶體 704 關斷，這會停止電荷從 PPD 508 到浮動擴散節點/結 712 的轉移。因此，在操作 1106 處，第二控制電路 507 可在以預定時間間隔 (例如在圖 9 中的光閘接通週期 904 內) 生成至少兩個 SPAD 專有數位輸出時終止早先啟動的對電荷的所述部分的轉移 (在操作 1103 處)。

【0082】 如早先參照圖 7 所論述，轉移到浮動擴散點/結 712 (直到在操作 1106 處轉移終止為止) 的電荷的所述部分可作為 Pixout1 訊號被讀出並被轉換成適當的數位值 P1，數位值 P1 可與 (Pixout2 訊號的) 隨後生成的數位值 P2 一起用於從比率 $P1/(P1+P2)$ 獲得 TOF 資訊。因此，在操作 1107 處，系統 15 中的畫素處理單元 46 或處理器 19 可基於在終止時 (在操作 1106 處) 所轉移的類比電荷的所述部分而確定返回脈衝 37 的 TOF 值。

【0083】 圖 12 是根據本文所揭露主題的影像感測器單元 1200 的

一部分的示例性佈局。影像感測器單元 1200 可對應於圖 1 和圖 2 中所繪示的影像感測器單元 24。圖 12 中所示影像感測器單元 1200 的所述部分可與提供俘獲返回光並生成 P1 和 P2 值以對 TOF 值(來自方程式 (2)) 進行後續計算所必需的訊號且在需要時生成物體 26 的 3D 影像有關。如在圖 2 所示情形中，為方便起見，圖 12 中的影像感測器單元 1200 中的畫素陣列 1201 被示出為具有排列成 3×3 陣列的九個畫素。實際上，畫素陣列可含有呈多個列和行的數十萬個或數百萬個畫素。在一些實施例中，畫素陣列 1201 中的每一個畫素可具有相同的配置，且因此，如圖 12 中所示，使用相同的參考編號 1202 來識別每一個畫素。在圖 12 所示實施例中，2D 畫素陣列 1201 可為互補金屬氧化物半導體 (CMOS) 陣列，其中每一個畫素 1202 可為圖 13 中所示畫素 1300。儘管圖 12 中的示例佈局是參照圖 13 所示畫素配置，然而應理解，當每一個畫素 1202 具有圖 7 中所示的配置時，可對圖 12 中的影像感測器單元 1200 適合地加以修改。在一些實施例中，畫素 1202 可具有與圖 7 和圖 13 中所示配置不同的配置，且可對圖 12 中的輔助處理單元(例如列解碼器/驅動器 1203、行解碼器 1204 等) 適合地修改成以所期望的畫素配置運行。

【0084】 除了畫素陣列 1201 之外，圖 12 中所繪示的實施例中的影像感測器單元 1200 還可包括列解碼器/驅動器 1203、行解碼器 1204 和畫素行單元 1205，畫素行單元 1205 包括用於相關雙採樣 (Correlated Double Sampling, CDS) 的電路以及將在 2D 成像和 3D 成像期間使用的行專用模數轉換器 (ADC)。在一個實施例中，每行畫素可有一個 ADC。在一些實施例中，處理單元 1203、1204

和 1205 可為圖 2 中所示畫素處理單元 46 的一部分。在圖 12 所示實施例中，列解碼器/驅動器 1203 被示為將六個不同的訊號作為輸入提供到畫素列中的每一個畫素 1202，以控制畫素陣列 1201 中的畫素的操作且從而能夠生成行專用 pixout 訊號 1206 到 1208。圖 12 中的箭頭 1209 到 1211 中的每一個說明將作為輸入被施加到對應列中的每一個畫素 43 的這些訊號的列專有集合。這些訊號可包括：重置（RST）訊號、第二轉移（TX2）訊號、電子光閘（SH）訊號、轉移電壓（VTX）訊號、畫素電壓（VPIX）訊號和列選擇（SEL）訊號。圖 13 繪示可如何將這些訊號施加到畫素。圖 14 繪示包含這些訊號中的許多訊號的示例時序圖。

【0085】 在一個實施例中，列選擇（SEL）訊號可被指派成選擇適當的畫素列。列解碼器/驅動器 1203 可例如從處理器 19 接收將通過列位址/控制輸入 1212 選擇的列的位址或控制資訊。列解碼器/驅動器 1203 可對所接收的輸入 1212 進行解碼以使列解碼器/驅動器 1203 能夠使用 SEL 訊號選擇適當的列，且還將對應的 RST 訊號、VTX 訊號和其它訊號提供到所選擇/經解碼的列。以下參照對圖 13 和圖 14 的論述提供對這些訊號（當作為畫素輸入被施加時）的更詳細論述。在一些實施例中，列解碼器/驅動器 1203 還可接收例如來自處理器 19 的控制訊號（未示出），以配置列解碼器/驅動器 1203 對在箭頭 1209 到 1211 處所指示的 SEL 訊號、RST 訊號、VTX 訊號、SH 訊號和各種其他訊號施加適當的電壓準位。

【0086】 畫素行單元 1205 可從所選擇的列中的畫素接收 PIXOUT 訊號 1206 到 1208，並處理它們以生成可從中獲得 TOF 測量值的畫素專有訊號值。所述訊號值可為早先所闡述的 P1 和

P2 值，如由圖 12 中的箭頭 1213 所指示。每一個行專有 ADC 單元可處理所接收的輸入（pixout 訊號）以生成對應的數位資料輸出（P1/P2 值）。以下參照圖 14 提供由畫素行單元 1205 中的 CDS 電路和 ADC 電路（未示出）提供的 CDS 操作和 ADC 操作的更多細節。在圖 12 中所繪示的實施例中，行解碼器 1204 被繪示為耦合到畫素行單元 1205。行解碼器 1204 可針對將結合給定列選擇（SEL）訊號而被選擇的行而從例如處理器 19 接收行位址/控制輸入 1214。行選擇可為依序的，從而使得能夠從由對應的 SEL 訊號所選擇的列中的每一個畫素依序接收畫素輸出。處理器 19 可提供適當的列位址輸入以選擇畫素列，且還可將適當的行位址輸入提供到行解碼器 1204 以使得畫素行單元 1205 能夠從所選擇的列中的單獨的畫素接收輸出（pixout）。

【0087】 圖 13 繪示根據本文所揭露主題的畫素 1300 的另一示例性實施例。圖 13 中的畫素 1300 是圖 2 中所繪示的更一般的畫素 43 的另一實例。畫素 1300 可包括多個 SPAD 核心（即 SPAD 核心 1 到 SPAD 核心 N，其中 $N \geq 2$ ）來作為畫素 1300 的 SPAD 核心的一部分。圖 13 中繪示兩個此類 SPAD 核心 1301A 和 1301N 的一些電路細節。應注意，在一些實施例中，可對圖 7 中的畫素 700 中的 SPAD 核心採用相似的電路。SPAD 核心 1301A 可包括 SPAD 1302，SPAD 1302 通過電阻元件（例如電阻器）1304 接收 SPAD 工作電壓 VSPAD 1303。然而，SPAD 的配置可不限於圖 13 中所繪示的配置。在一個實施例中，電阻器 1304 與 SPAD 1302 可交換位置。在 SPAD 核心 1301A 中，SPAD 1302 對光作出回應。當 SPAD 1302 接收到光子時，SPAD 1302 輸出從 VSPAD 的準位變為 0 V 且

變回 VSPAD 的脈衝。來自 SPAD 1302 的輸出可通過電容器 1305 過濾並被施加到反相器 1306(反相器 1306 可用作緩衝器與栓鎖器的組合)。在一個實施例中，可省略電容器 1305。SPAD 核心 1301A 可包括 PMOS 電晶體 1307，PMOS 電晶體 1307 在其閘極端子處接收電子光閘訊號 1308，而電晶體 1307 的汲極端子連接到電容器 (和反相器 1306 的輸入)，且電晶體 1307 的源極端子可接收電源電壓 VDD 1309 (或者在一些實施例中為 VPIX 電壓)。當電子光閘訊號 1308 被關斷(舉例來說，邏輯 0 或低準位)時，電晶體 1307 導通且反相器 1306 的輸出 1310 均可保持在固定電壓準位(舉例來說，處於邏輯低或邏輯 0 狀態)，而不管從 SPAD 1302 接收的任何輸出的狀態如何。僅當電子光閘訊號 1308 被接通或為現用時，來自 SPAD 核心 1301A 的輸出才可被施加到 PPD 核心 1311。當光閘為現用(舉例來說，邏輯 1 準位)時，電晶體 1307 被關斷且 SPAD 所生成的輸出可(通過耦合電容器 1305)被發射到反相器 1306 且可在輸出線 1310 上顯現為正脈衝(低到高)。

【0088】 SPAD 核心 1301N 可在電路細節上與 SPAD 核心 1301A 相同，且因此，不提供 SPAD 核心 1301N 的操作細節。如圖所示，SPAD 核心 1310N 可包括核心專有 SPAD 1312、電阻元件 1313、耦合電容器 1315、反相器 1316 和 PMOS 電晶體 1317，VSPAD 電壓 1303 通過電阻元件 1313 被供應到 SPAD 1312，反相器 1316 用於鎖定和輸出由 SPAD 1312 生成的輸出，PMOS 電晶體 1317 用於通過光閘輸入 1308 控制反相器 1316 的操作。反相器 1316 的輸出 1318 可被提供到 PPD 核心 1311 以供進一步處理。在一些實施例中，訊號 VSPAD 1303、VDD 1309 和光閘 1308 可從外部單元(例

如圖 12 中所繪示的列解碼器/驅動器 1203) 或圖 2 中的畫素處理單元 46 (或處理器 19) 中的任何其他模組 (未示出) 被供應到每一個 SPAD 核心 1301A 和 1301N。SPAD 核心專有輸出 1310 和 1318 中的所有 SPAD 核心專有輸出可共同形成在圖 5 中使用參考編號 506 來識別的訊號。

【0089】 因此，電子光閘訊號 1308 確保來自 SPAD 核心 1301A 和 1301N 的輸出 1310 和 1318 除了由於畫素 1300 中的 SPAD 核心 1301A 和 1301N 的位置鄰近而在空間上相關之外，也在時間上 (或在時間方面) 相關。在圖 6A 到圖 6C 所示示例性實施例中示出附加的畫素幾何形狀。

【0090】 如同圖 7 中的畫素 700，圖 13 中的畫素 1300 也包括 PPD 508、邏輯單元 1319、第一 NMOS 電晶體 1320、第二 NMOS 電晶體 1321、第三 NMOS 電晶體 1322、第四 NMOS 電晶體 1323、第五 NMOS 電晶體 1324；生成內部輸入 TXEN 1325；接收外部輸入 RST 訊號 1326、VTX 訊號 1327 (和 TX 訊號 1328)、VPIX 訊號 1329 和 SEL 訊號 1330；具有浮動擴散 (FD) 節點/結 1331；且輸出 PIXOUT 訊號 510。然而，不同於圖 7 中的畫素 700，圖 13 中的畫素 1300 還生成第二 TXEN 訊號 (TXENB) 1333，第二 TXEN 訊號 (TXENB) 1333 可為 TXEN 訊號 1325 的補數且可被供應到第六 NMOS 電晶體 1334 的閘極端子。第六 NMOS 電晶體 1334 的汲極端子可連接到第一電晶體 1320 的源極端子，且第六 NMOS 電晶體 1334 的源極端子可連接到地 (GND) 電勢 1335。TXENB 訊號 1333 可用於將 GND 電勢帶至 TX 電晶體 1321 的閘極端子。在沒有 TXENB 訊號 1333 的情況下，當 TXEN 訊號 1325 變低時，

TX 電晶體 1321 的閘極可為浮動的，且從 PPD 508 進行的電荷轉移可不完全被終止。可使用 TXENB 訊號 1333 來改善這種情況。另外，畫素 1300 還可包括儲存擴散（storage diffusion，SD）電容器 1336 和第七 NMOS 電晶體 1337。SD 電容器 1336 可連接在電晶體 1321 的汲極端子與電晶體 1337 的源極端子的結處，且可在所述結處形成 SD 節點 1338。NMOS 電晶體 1337 可在其閘極端子處接收不同的第二轉移（TX2）訊號 1339 作為輸入。電晶體 1337 的汲極可如所繪示連接到 FD 節點 1331。

【0091】 在一些實施例中，RST 訊號、VTX 訊號、VPIX 訊號、TX2 訊號和 SEL 訊號可從外部單元（例如圖 12 中所繪示的列解碼器/驅動器 1203）被供應到畫素 1300。在一些實施例中，SD 電容器 1336 可並非是額外的電容器，而可僅為 SD 節點 1338 的結電容。圖 5 與圖 13 的對比示出，在畫素 1300 中，SPAD 核心 1301A、1301N 等中的所有 SPAD 可共同形成圖 5 中的 SPAD 503；來自每一個 SPAD 核心 1301A、1301N 等的所有非 SPAD 電路元件可共同形成圖 5 中的第一控制電路 504；並且 PPD 核心 502 中的所有非 PPD 電路元件可形成圖 5 中的第二控制電路 507。

【0092】 在畫素 1300 中，電荷轉移觸發部分可包括 SPAD 核心 1301A 和 1301N（和其它此類核心）以及邏輯單元 1319。電荷生成與轉移部分可包括 PPD 508、NMOS 電晶體 1320 到 1322、1334 和 1337 以及 SD 電容器 1336。電荷收集與輸出部分可包括 NMOS 電晶體 1322 到 1324。此處，應注意，將各種電路元件分成相應部分僅是出於說明性目的和論述目的。在一些實施例中，與此處所列的電路元件相比，這類部分可包括更多或更少或者不同的電路

元件。

【0093】 如前所述，除了基於 CDS 的電荷收集與輸出部分之外，圖 13 中的畫素配置與圖 7 中的畫素配置實質上相似。因此，為方便起見，此處不論述圖 7 和圖 13 中的實施例之間共有的電路部分和訊號，例如電晶體 1320 到 1324 以及如 RST、SEL、VPIX 等相關聯輸入。應理解，CDS 是一種用於以使得能夠去除非期望偏移的方式測量電值（例如畫素/感測器輸出電壓（pixout））的雜訊減少技術。在一些實施例中，可在畫素行單元 1205（圖 12）中採用行專有 CDS 單元（未示出）來執行相關雙採樣。在 CDS 中，可對畫素（例如圖 13 中的畫素 1300）的輸出進行兩次測量；一次是在已知條件下且一次是在未知條件下。接著，可自從未知條件測量的值減去從已知條件測量的值，以生成與所測量的物理量（即表示所接收光的畫素專有部分的 PPD 電荷）具有已知關係的值。使用 CDS，可通過在每次電荷轉移結束時從畫素的訊號電壓去除畫素的參考電壓（例如（舉例來說），畫素在其被重置之後的電壓）來減少雜訊。因此，在 CDS 中，在畫素的電荷作為輸出被轉移之前，對重置值/參考值進行採樣，接著，從畫素的電荷被轉移之後的值扣除所述重置值/參考值。

【0094】 在圖 13 所示實施例中，SD 電容器 1336（或相關聯的 SD 節點 1338）在 PPD 電荷轉移到浮動擴散節點 1331 之前儲存所述 PPD 電荷，從而使得能夠在任何電荷被轉移到浮動擴散節點 1331 之前在浮動擴散節點 1331 處建立適當的重置值（並對所述適當的重置值進行採樣）。因此，每一個畫素專有輸出（Pixout1 和 Pixout2）可在畫素行單元 1205（圖 12）中的行專有 CDS 單元（未

示出) 被處理, 以獲得一對畫素專有 CDS 輸出。隨後, 畫素專有 CDS 輸出可由畫素行單元 1205 中的相應行專有 ADC 單元 (未示出) 轉換成數位值 (例如在圖 12 中由箭頭 1213 所指示的 P1 和 P2 值)。圖 13 中的電晶體 1334 和 1337 以及 TXENB 訊號 1333 和 TX2 訊號 1339 提供促進基於 CDS 的電荷轉移所需的輔助電路元件。在一個實施例中, 可使用例如一對相同的 ADC 電路作為行專有 ADC 單元的一部分來並行地生成 P1 和 P2 值。因此, pixout1 訊號和 pixout2 訊號的重置準位與 pixout1 訊號和 pixout2 訊號的對應 PPD 電荷準位之間的差可由行並行 ADC 轉換成數位值並作為畫素專有訊號值 (即 P1 和 P2) 而被輸出, 以使得能夠基於方程式 (2) 而針對畫素 1300 計算返回脈衝 37 的畫素專有 TOF 值。如早先所述, 這種計算可由畫素處理單元 46 執行或由系統 15 中的處理器 19 執行。因此, 還可使用例如方程式 (3) 或方程式 (4) 來確定到物體 26 (圖 2) 的畫素專有距離。可對畫素陣列 42 中的所有畫素列重複地進行逐畫素電荷收集操作。基於畫素陣列 42 中的畫素 43 的所有畫素專有距離值或畫素專有範圍值, 可例如由處理器 19 生成並在與系統 15 相關聯的適當顯示介面或使用者介面上顯示物體 26 的 3D 影像。舉例來說, 當未計算出範圍值時或當不管範圍值的可用性如何均需要 2D 影像時, 可通過簡單地將 P1 值和 P2 值相加來生成物體 26 的 2D 影像。在一些實施例中, 舉例來說, 當使用 IR 雷射時, 這種 2D 影像簡單地可為灰階影像。

【0095】 應記住, 圖 7 和圖 13 中所示畫素配置僅為實例。其他類型的具有多個 SPAD 的基於 PPD 的畫素也可用于實現本文所揭露的主題。這類畫素可包括例如具有單個輸出的畫素 (例如圖 7

和圖 13 所示實施例中的 PIXOUT 線 510)或者具有雙輸出的畫素，其中 Pixout1 和 Pixout2 訊號可通過畫素中的不同輸出而輸出。

【0096】 圖 14 是時序圖 1400，其示出根據本文所揭露主題的當在畫素陣列（例如圖 2 和圖 12 中的畫素陣列 42）中使用圖 13 中所繪示實施例中的畫素 1300 來測量 TOF 值時，圖 1 和圖 2 所示系統 15 中的不同訊號的示例性時序。圖 14 中的時序圖 1400 與圖 9 中的時序圖 900 相似，尤其在 VTX 訊號、光閘訊號、VPIX 訊號和 TX 訊號的波形以及對各種時序間隔或事件（例如（舉例來說），PPD 重置事件、光閘接通週期、時間延遲週期 T_{dly} 等）的識別方面。由於早先對圖 9 中的時序圖 900 的廣泛論述，為方便起見，僅對圖 14 中的時序圖 1400 中的有區別的特徵提供簡要的論述。

【0097】 在圖 14 中，各種從外部供應的訊號（例如 VPIX 訊號 1329、RST 訊號 1326、電子光閘訊號 1308、振幅調變訊號 VTX 1327 和 TX2 訊號 1339）以及在內部生成的 TXEN 訊號 1325 是使用與圖 13 中所使用的參考編號相同的參考編號來識別。相似地，為方便起見，使用相同的參考編號 1331 來指代圖 13 中的浮動擴散節點 1331 和圖 14 所示時序圖中的相關聯的電壓波形。在圖 14 中示出轉移模式（TXRMD）訊號 1401，但在圖 13 中或早先在圖 10 所示的時序圖中未示出。在一些實施例中，TXRMD 訊號 1401 可由邏輯單元 1319 在內部生成或由列解碼器/驅動器（例如圖 12 中的列解碼器/驅動器 1203）從外部供應到邏輯單元 1319。在一個實施例中，邏輯單元 1319 可包括邏輯電路（未示出），以基於 $G()$ 函數生成輸出（圖 10）且接著對所述輸出與在內部生成的訊號（例如 TXRMD 訊號 1401）進行邏輯 OR 運算，以獲得最終 TXEN 訊

號 1325。如圖 14 中所示，在一個實施例中，這種在內部生成的 TXRMD 訊號 1401 可在電子光閘接通的同時保持為低，但之後可被指派成高，以使得 TXEN 訊號 1325 變成邏輯 1，從而促進 PPD 中的剩餘電荷的轉移（圖 14 中的事件 1402 處）。

【0098】 應注意，圖 14 中的 PPD 預設事件 1403、延遲時間 T_{dly} 1404、TOF 週期 T_{tof} 1405、光閘關斷間隔 1406 和光閘接通或現用週期 T_{sh} 1407 或 1408 以及 FD 重置事件 1409 與圖 9 中所示的對應的事件或時間週期相似。因此，不對這些參數提供附加論述。首先，FD 重置事件 1409 使得 FD 訊號 1331 變高，如圖所示。在 PPD 508 被預設成低之後，SD 節點 1338 被重置成高。更具體來說，在 PPD 預設事件 1403 期間，TX 訊號 1328 可為高，TX2 訊號 1339 可為高，RST 訊號 1326 可為高，且 VPIX 訊號 1329 可為低，以將電子填充到 PPD 508 並將 PPD 508 預設成零伏。此後，TX 訊號 1328 可變低，但 TX2 訊號 1339 和 RST 訊號 1326 可短暫地保持為高，這連同高 VPIX 訊號 1329 一起可將 SD 節點 1338 重置成高並從 SD 電容器 1336 去除電子。同時，FD 節點 1331 被重置（在 FD 重置事件 1409 之後）。圖 14 中未示出 SD 節點 1338 或 SD 重置事件處的電壓。

【0099】 與圖 7 和圖 9 中的實施例相比，在圖 13 和圖 14 中所繪示的實施例中，當光閘 1308 為現用且 VTX 訊號 1327 向上斜變（如在 TX 波形 1328 上所示）時，PPD 電荷被振幅調變且首先被轉移到 SD 節點 1338（通過 SD 電容器 1336）。在畫素 1300（圖 13）中的至少兩個 SPAD 在光閘接通週期 1408 期間探測到光子時，TXEN 訊號 1325 變低，且從 PPD 508 到 SD 節點 1338 的初始電荷

轉移停止。在第一讀出週期 1412 期間，儲存在 SD 節點 1338 處之所轉移電荷可在 Pixout 線 510 上被讀出（作為 Pixout1 輸出）。在第一讀出週期 1412 期間，RST 訊號 1326 可在電子光閘 1308 被解除啟動或關斷之後短暫地被指派成高，以將浮動擴散節點 1331 重置。此後，TX2 訊號 1339 可以脈衝方式變成高，以在 TX2 1339 訊號為高的同時將電荷從 SD 節點 1338 轉移到浮動擴散節點 1331。浮動擴散電壓波形 1331 繪示電荷轉移操作。接著，可在第一讀出週期 1412 期間使用 SEL 訊號 1330（圖 14 中未示出）通過 Pixout 線 510 來讀出所轉移電荷（作為 Pixout1 電壓）。

【0100】 在第一讀出間隔 1412 期間，在初始電荷從 SD 節點轉移到 FD 節點且 TX2 訊號 1339 返回到邏輯低準位之後，TXRMD 訊號 1401 可被指派成（以脈衝方式變成）高，以在 TXEN 輸入 1325 上生成高脈衝，這又可在 TX 輸入 1328 上生成高脈衝，以使得 PPD 508 中的剩餘電荷能夠轉移到 SD 節點 1338（通過 SD 電容器 1336），如圖 14 中的參考編號 1402 所指示。此後，當 RST 訊號 1326 再次短暫地被指派成高時，FD 節點 1331 可再次被重置。第二 RST 高脈衝可界定第二讀出週期 1413，其中 TX2 訊號 1339 可再次以脈衝方式變成高，以在 TX2 為高的同時將 PPD 508 上的剩餘電荷從 SD 節點 1338 轉移（在事件 1402 處）到浮動擴散節點 1331。浮動擴散電壓波形 1331 繪示第二電荷轉移操作。接著，可在第二讀出週期 1413 期間使用 SEL 訊號 1332（圖 14 中未示出）通過 Pixout 線 510 讀出所轉移的剩餘電荷（作為 Pixout2 電壓）。如早先所提及，PIXOUT1 訊號和 PIXOUT2 訊號可由適當的 ADC 單元（未示出）轉換成對應的數位值 P1 和 P2。在某些實施例中，

可在方程式 (3) 或方程式 (4) 中使用這些值 P1 和 P2 來確定畫素 1300 與物體 26 之間的畫素專有距離/畫素專有範圍。圖 14 中所繪示的基於 SD 的電荷轉移使得能夠生成一對畫素專有 CDS 輸出，如早先參照對圖 13 的論述所述。基於 CDS 的訊號處理實現附加雜訊減少。

【0101】 圖 15 繪示根據本文所揭露主題的時間分辨感測器 1500 的示例性實施例的框圖。時間分辨感測器 1500 可包括 SPAD 電路 1501、邏輯電路 1503 和 PPD 電路 1505。

【0102】 SPAD 電路 1501 可包括 SPAD、第一輸入、第二輸入、第三輸入和輸出，SPAD 用於探測光子，所述第一輸入用於接收 VSPAD 電壓，所述第二輸入用於接收光閘訊號以控制電子光閘的打開和關閉，所述第三輸入用於接收 V_{DD} 電壓，所述輸出用於輸出探測事件 (DE) 訊號。回應於接收到光子，SPAD 電路 1501 輸出脈衝訊號，所述脈衝訊號從 VSPAD 電壓快速變為低於 SPAD 擊穿電壓的電壓且接著更緩慢地返回到 VSPAD 電壓。

【0103】 邏輯電路 1503 可包括第一輸入、第二輸入和輸出，所述第一輸入連接到從 SPAD 電路 1501 輸出的 DE 訊號，所述第二輸入用於接收 TXRMD 訊號以將在 PPD 電路 1505 的 PPD 中剩餘的電荷完全轉移到 FD 節點，所述輸出用於輸出 TXEN 訊號。

【0104】 PPD 電路 1505 可包括第一輸入、第二輸入、第三輸入、第四輸入、第五輸入和 PIXOUT 輸出，所述第一輸入連接到從邏輯電路 1503 輸出的 TXEN 訊號，所述第二輸入用於接收 VTX 訊號以將電荷部分地或完全地從 PPD 電路 1505 的 PPD 轉移到 PPD 電路 1505 中的 FD 節點，所述第三輸入用於接收 RST 訊號以將 FD

節點中的電荷重置以及對 PPD 中的電荷進行預設，所述第四輸入用於接收 PPD 電路 1505 的 VPIX 電壓，所述第五輸入用於接收 SEL 訊號以使得能夠讀出 PIXOUT1 訊號(表示 FD 節點上的電荷)或 PIXOUT2 訊號(表示 PPD 中剩餘的電荷)，所述 PIXOUT 輸出用於回應於 SEL 訊號而輸出 PIXOUT1 訊號和 PIXOUT2 訊號。

【0105】 圖 16 繪示根據本文所揭露主題的時間分辨感測器 1500 的 SPAD 電路 1501 的示例性實施例的示意圖。在一個實施例中，SPAD 電路 1501 可包括電阻器 1601、SPAD 1603、電容器 1605、p 型 MOSFET 電晶體 1607 和緩衝器 1609。電阻器 1601 可包括第一端子和第二端子，所述第一端子用於接收 VSPAD 電壓。SPAD 1603 可包括陽極和陰極，所述陽極與地電勢連接，所述陰極與電阻器 1601 的第二端子連接。在另一個實施例中，電阻器 1601 與 SPAD 1603 可交換位置。SPAD 1603 可對光作出回應。回應於接收到光子，SPAD 1603 輸出脈衝訊號，所述脈衝訊號從 VSPAD 電壓快速變為低於擊穿電壓的電壓且接著更緩慢地返回到 VSPAD 電壓。在一個實施例中，擊穿電壓可為特定閾值電壓。

【0106】 電容器 1605 可包括第一端子和第二端子，所述第一端子連接到 SPAD 1603 的陰極。在替代實施例中，可省略電容器 1605。p 型 MOSFET 電晶體 1607 可包括第一 S/D (源極/汲極) 端子、閘極和第二 S/D 端子，所述第一 S/D 端子連接到電容器 1605 的第二端子，所述閘極用於接收光閘訊號，所述第二 S/D 端子用於接收 VPIX 電壓 (V_{DD})。緩衝器 1609 可包括輸入和輸出，所述輸入連接到電容器 1605 的第二端子，所述輸出用於輸出 DE 訊號。DE 訊號可對應於 SPAD 電路 1501 的 DE 輸出。在替代實施例中，

緩衝器 1609 可為反相器。

【0107】 圖 17 繪示根據本文所揭露主題的時間分辨感測器 1500 的邏輯電路 1503 的示例性實施例的示意圖。邏輯電路 1503 可包括栓鎖器 1701 和雙輸入 OR 閘 1703。

【0108】 栓鎖器 1701 可包括輸入和輸出，所述輸入連接到從 SPAD 電路 1501 輸出的 DE 訊號。響應於 DE 訊號，栓鎖器 1701 輸出例如從邏輯 1 變為邏輯 0 且保持處於邏輯 0 的邏輯訊號。換句話說，栓鎖器 1701 將脈衝型訊號轉換成從邏輯 1 變為邏輯 0 且在重置之前保持處於邏輯 0 而不會返回到邏輯 1 的訊號。栓鎖器輸出可被 DE 訊號的前沿觸發，其中視 SPAD 電路 1501 的設計而定，前沿可為正向或負向。

【0109】 雙輸入 OR 閘 1703 可包括第一輸入、第二輸入和輸出，所述第一輸入連接到栓鎖器 1701 的輸出，所述第二輸入用於接收 TXRMD 訊號，所述輸出用於輸出 TXEN 訊號。雙輸入 OR 閘 1703 執行邏輯 OR 函數且輸出結果作為 TXEN 訊號。具體來說，如果光子是在光閘訊號為邏輯 1 時由 SPAD 電路 1501 接收到或者如果 TXRMD 訊號為邏輯 1，則雙輸入 OR 閘 1703 的輸出變為邏輯 1，這是在 PPD 電路 1505 的 PPD 中剩餘電荷將完全轉移到 FD 節點以被讀出為 PIXOUT2 訊號時發生。

【0110】 圖 18 繪示根據本文所揭露主題的時間分辨感測器 1500 的 PPD 電路 1505 的示例性實施例的示意圖。PPD 電路 1505 可包括 PPD 1801、第一電晶體 1803、第二電晶體 1805、第三電晶體 1807、第四電晶體 1809 和第五電晶體 1811。

【0111】 PPD 1801 可包括陽極和陰極，所述陽極連接到地電勢。

PPD 1801 可以與電容器相似的方式儲存電荷。在一個實施例中，PPD 1801 可被覆蓋且因此不對光作出回應，且可用作 TCC 而非感光元件。

【0112】 第一電晶體 1803 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到邏輯電路 1503 的 TXEN 訊號輸出，所述第一 S/D 端子用於接收 VTX 訊號。第一電晶體 1803 可接收 VTX 訊號且可使 VTX 訊號能夠在 TXEN 訊號的控制下通過第一電晶體 1803，以在第一電晶體 1803 的第二 S/D 端子處輸出 TX 訊號。

【0113】 第二電晶體 1805 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到第一電晶體 1803 的第二 S/D 端子，所述第一 S/D 端子連接到 PPD 1801 的陰極。第二電晶體 1805 可在閘極端子上接收 TX 訊號並將源極端子上的 PPD 1801 上的電荷轉移到與 FD 節點連接的汲極端子。在 FD 節點與地之間可存在寄生電容，其未在圖 18 中指示。在一個實施例中，在 FD 節點與地之間還可連接有實體電容。

【0114】 第三電晶體 1807 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 RST 訊號，所述第一 S/D 端子用於接收 VPIX 電壓，所述第二 S/D 端子連接到第二電晶體 1805 的第二 S/D 端子。

【0115】 第四電晶體 1809 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到第二電晶體 1805 的第二 S/D 端子，所述第一 S/D 端子連接到第三電晶體 1807 的第一 S/D 端子。

【0116】 第五電晶體 1811 可包括閘極端子、第一 S/D 端子和第

二 S/D 端子，所述閘極端子用於接收 SEL 訊號，所述第一 S/D 端子連接到第四電晶體 1809 的第二 S/D 端子，所述第二 S/D 端子是 PPD 電路 1505 的 PIXOUT 輸出。第五電晶體 1811 可接收 SEL 訊號以選擇畫素來讀出 FD 節點中的電荷（作為 PIXOUT1）或 PPD 1801 中的剩餘電荷（作為 PIXOUT2）。

【0117】 從 PPD 1801 轉移到 FD 節點的電荷受到 TX 訊號的控制。在一個實施例中，VTX 訊號通過第一電晶體 1803 進行耦合以變為 TX 訊號。VTX 訊號向上斜變以越來越快地將電荷從 PPD 1801 轉移到 FD 節點。從 PPD 1801 轉移到 FD 節點的電荷量可為 TX 訊號的準位的函數，且 TX 訊號的斜變可為時間的函數。因此，從 PPD 1801 轉移到 FD 節點的電荷可為時間的函數。如果在電荷從 PPD 1801 轉移到 FD 節點期間第二電晶體 1805 響應於 SPAD 電路 1501 探測到傳入光子而關斷，則電荷從 PPD 1801 到 FD 節點的轉移停止。轉移到 FD 節點的電荷量與 PPD 1801 中剩餘的電荷量兩者可均與傳入光子的 TOF 有關。基於 TX 訊號以及基於探測到傳入光電而進行的電荷從 PPD 1801 到 FD 節點的轉移可被考慮以提供電荷到時間的單端到差分轉換。

【0118】 第四電晶體 1809 運行以將儲存在 FD 節點上的電荷轉換成第四電晶體 1809 的第二 S/D 端子處的電壓。SEL 訊號用於選擇畫素來讀出與已被轉移到 FD 節點的電荷對應的 PIXOUT1 訊號或者隨後讀出與在已將 PPD 1801 中的剩餘電荷轉移到 FD 節點之後在 PPD 1801 中剩餘的電荷對應的 PIXOUT2 訊號。在一個實施例中，PIXOUT1 訊號對 PIXOUT1 訊號加上 PIXOUT2 訊號的和的比率與由畫素接收的光訊號的 TOF 和延遲時間之間的差成比例，如

方程式（2）中的比率所表達。在其中光脈衝在 VTX 訊號開始向上斜變之後被發射的實施例中，延遲時間可為負的。

【0119】 對於時間分辨感測器 1500，可使用方程式（2）中所表達的比率來確定物體的深度或範圍，且如果 $PIXOUT1+PIXOUT2$ 不因測量到測量而異，則所述比率對於測量到測量之間的變化不太敏感。在一個實施例中，VTX 訊號可理想地為線性的，且可理想地在 TOF 畫素陣列的所有不同畫素中為均勻的。然而，實際上，可被施加到 TOF 畫素陣列的不同畫素的 VTX 訊號可因畫素到畫素而異，從而在範圍測量中引入誤差，所述誤差取決於畫素到畫素之間的 VTX 訊號的變化且還可因測量到測量而異。

【0120】 在一個實施例中，第一電晶體 1803、第二電晶體 1805、第三電晶體 1807、第四電晶體 1809 和第五電晶體 1811 可分別為 n 型 MOSFET 或 p 型 MOSFET。然而，本文所揭露主題並不限於使用 n 型 MOSFET 或 p 型 MOSFET，這是因為可使用任何其他適合的電晶體。

【0121】 圖 19 繪示根據本文所揭露主題的圖 15 所示時間分辨感測器 1500 的示例性相對訊號時序圖 1900。在圖 19 中，在光閘關斷（初始化）週期期間，RST 訊號、VTX 訊號和 TX 訊號分別變高（邏輯 1），接著返回到 0（邏輯 0）以將 PPD 電路 1505 重置。TXEN 訊號為高。在此初始化週期處，PPD 1801 可被電荷填充到其滿阱容量。VTX 訊號和 TX 訊號變低以關斷 PPD 電路 1505 的第二電晶體 1805。VPIX 電壓變高，從而使 FD 節點重置。當 RST 訊號返回到 0 時或者此後不久，朝物體發射光脈衝。VTX 訊號接著開始向上斜變且光閘訊號變高以開始光閘接通週期。

【0122】 隨著 VTX 訊號向上斜變，TX 訊號也向上斜變且 FD 節點上的電荷響應於 TX 訊號而開始減少。返回的光脈衝使 TXEN 訊號變低（邏輯 0），從而停止電荷在 FD 節點與 PPD 1801 之間的轉移。

【0123】 延遲時間 T_{aly} 表示開始發射光脈衝與 TX 訊號開始向上斜變的時間之間的時間。飛行時間 T_{tof} 表示開始發射光脈衝與接收到返回訊號的時間之間的時間。電子光閘時間 T_{sh} 表示從電子光閘打開時到電子光閘關閉時的時間（光閘接通週期）。在一個實施例中，電子光閘時間 T_{sh} 可小於或等於 VTX 訊號的斜變時間。

【0124】 已轉移的電荷在讀取電荷轉移週期期間被讀出為 PIXOUT1 訊號。在光閘訊號為低的同時，RST 訊號第二次變高以將 FD 節點上的電荷重置，接著 TXRMD 訊號、TXEN 訊號和 TX 訊號變高以將 PPD 1801 上的剩餘電荷轉移到 FD 節點以被讀出為 PIXOUT2 訊號。

【0125】 圖 20 繪示根據本文所揭露主題的時間分辨感測器 2000 的另一個示例性實施例的框圖。時間分辨感測器 2000 可包括 SPAD 電路 2001、邏輯電路 2003 和第二 PPD 電路 2005。

【0126】 SPAD 電路 2001 可包括 SPAD、第一輸入、第二輸入、第三輸入和輸出，SPAD 用於探測光子，所述第一輸入用於接收 VSPAD 電壓，所述第二輸入用於接收光閘訊號以控制電子光閘的打開和關閉，所述第三輸入用於接收 VDD 電壓（ V_{DD} ），所述輸出用於輸出探測事件（DE）訊號。回應於接收到光子，SPAD 電路 2001 輸出脈衝訊號，所述脈衝訊號從 VSPAD 快速變為 0 且緩慢地返回到 VSPAD。在一個實施例中，SPAD 電路 2001 可與圖 15

中所繪示的 SPAD 電路 1501 相同。

【0127】 邏輯電路 2003 可包括第一輸入、第二輸入和輸出，所述第一輸入連接到 SPAD 電路 2001 的 DE 輸出，所述第二輸入用於接收 TXRMD 訊號以將在第二 PPD 電路 2005 的 PPD 中剩餘的電荷完全轉移，所述輸出用於輸出 TXEN 訊號。在一個實施例中，邏輯電路 2003 可與圖 15 中所繪示邏輯電路 1503 相同。

【0128】 第二 PPD 電路 2005 可包括第一輸入、第二輸入、第三輸入、第四輸入、第五輸入和第六輸入，所述第一輸入連接到從邏輯電路 2003 輸出的 TXEN 訊號，所述第二輸入連接到邏輯電路 2003 的第二輸入以接收 TXRMD 訊號，所述第三輸入用於接收 VTX 訊號以將電荷部分地或完全地從第二 PPD 電路 2005 的 PPD 轉移到第二 PPD 電路 2005 中的第一浮動擴散 (FD1) 節點，所述第四輸入用於接收 RST 訊號以將 FD1 節點中的電荷重置以及對 PPD 中的電荷進行預設，所述第五輸入用於接收第二 PPD 電路 2005 的 VPIX 電壓，所述第六輸入用於接收 SEL 訊號以使得能夠在 PIXOUT1 輸出上讀出與 FD1 節點上的電荷對應的 PIXOUT1 訊號且使得能夠在 PIXOUT2 輸出上讀出與在第二 PPD 電路 2005 的 PPD 中剩餘的電荷對應的 PIXOUT2 訊號。

【0129】 圖 21 繪示根據本文所揭露主題的時間分辨感測器 2000 的第二 PPD 電路 2005 的示例性實施例的示意圖。第二 PPD 電路 2005 可包括 PPD 2101、第一電晶體 2103、第二電晶體 2105、第三電晶體 2107、第四電晶體 2109、第五電晶體 2111、第六電晶體 2113、第七電晶體 2115、第八電晶體 2117 和第九電晶體 2119。

【0130】 PPD 2101 可包括陽極和陰極，所述陽極連接到地電勢。

PPD 2101 可以與電容器相似的方式儲存電荷。在一個實施例中，PPD 2101 可被覆蓋且因此不對光作出回應，且可用作 TCC 而非感光元件。

【0131】 第一電晶體 2103 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到邏輯電路 2003 的輸出以接收 TXEN 訊號輸出，所述第一 S/D 端子用於接收 VTX 電壓以控制電荷從 PPD 2101 的轉移。

【0132】 第二電晶體 2105 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到第一電晶體 2103 的第二 S/D 端子以接收 TX 訊號來從 PPD 2101 轉移電荷，所述第一 S/D 端子連接到 PPD 2101 的陰極，所述第二 S/D 端子連接到第一浮動擴散節點 FD1，電荷從 PPD 2101 轉移到第一浮動擴散 (FD1) 節點。FD1 節點可具有第一電容。在 FD1 節點與地之間可存在寄生電容，其未在圖 21 中指示。在一個實施例中，在 FD1 節點與地之間還可連接有實體電容。通過第二電晶體 2105 從 PPD 2101 轉移到 FD1 節點的電荷受 TX 訊號控制。

【0133】 第三電晶體 2107 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 FD1 節點且連接到第二電晶體 2105 的第二 S/D 端子，第一 S/D 端子用於接收 VPIX 電壓。第三電晶體 2107 可運行以將儲存在 FD1 節點上的電荷轉換成第三電晶體 2107 的第二 S/D 端子處的電壓。

【0134】 第四電晶體 2109 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 RST 訊號以對 FD1 節點的電荷準位進行指派，所述第一 S/D 端子用於接收 VPIX 電壓，所述第

二 S/D 端子連接到第二電晶體 2105 的第二 S/D 端子。

【0135】 第五電晶體 2111 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 SEL 訊號以讀出 FD1 節點上的電荷，所述第一 S/D 端子連接到第三電晶體 2107 的第二 S/D 端子，所述第二 S/D 端子連接到畫素輸出 PIXOUT1 資料線以輸出與 FD1 節點上的電荷對應的電壓作為 PIXOUT1 訊號。

【0136】 第六電晶體 2113 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 TXRMD 訊號以將 PPD 2101 中剩餘的電荷完全轉移到第二浮動擴散節點 FD2，所述第一 S/D 端子連接到 PPD 2101 的陰極，所述第二 S/D 端子連接到 FD2 節點。FD2 節點可具有第二電容。在 FD2 節點與地之間可存在寄生電容，其未在圖 21 中指示。在一個實施例中，在 FD2 節點與地之間還可連接有實體電容。在一個實施例中，FD2 節點的第二電容可等於 FD1 節點的第一電容。PPD 2101 中的任何剩餘電荷均可通過第六電晶體 2113 轉移到 FD2 節點。

【0137】 第七電晶體 2115 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到第六電晶體 2113 的第二 S/D 端子且連接到 FD2 節點，所述第一 S/D 端子用於接收 VPIX 電壓。第七電晶體 2115 可運行以將儲存在 FD2 節點上的電荷轉換成第七電晶體的第二 S/D 端子處的電壓。

【0138】 第八電晶體 2117 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 RST 訊號以對 FD2 節點的電荷準位進行指派，所述第一 S/D 端子用於接收 VPIX 訊號，所述第二 S/D 端子連接到第六電晶體 2113 的第二 S/D 端子。

【0139】 第九電晶體 2119 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子用於接收 SEL 訊號以選擇畫素來讀出與 FD2 節點中的電荷對應的電壓，所述第一 S/D 端子連接到第七電晶體 2115 的第二 S/D 端子，所述第二 S/D 端子連接到畫素輸出 PIXOUT2 資料線以輸出與 FD2 節點上的電荷對應的電壓作為 PIXOUT2 訊號。

【0140】 在一個實施例中，VTX 訊號（和 TX 訊號）可向上斜變以將電荷從 PPD 2101 轉移到 FD1 節點。從 PPD 2101 轉移到 FD 節點的電荷量可為 TX 訊號的準位的函數，且 TX 訊號的斜變可為時間的函數。因此，從 PPD 2101 轉移到 FD1 節點的電荷可為時間的函數。如果在電荷從 PPD 2101 轉移到 FD1 節點期間，第二電晶體 2105 響應於 SPAD 電路 2001 探測到傳入光子而關斷，則電荷從 PPD 2101 到 FD1 節點的轉移停止，且轉移到 FD1 節點的電荷量與在 PPD 2101 中剩餘的電荷量兩者均與傳入光子的 TOF 有關。基於 TX 訊號以及基於探測到傳入光子而進行的電荷從 PPD 2101 到 FD1 節點的轉移提供電荷到時間的單端到差分轉換。

【0141】 對於時間分辨感測器 2000，可使用方程式（2）中所表達的比率來確定物體的深度或範圍，且如果 $PIXOUT1+PIXOUT2$ 不因測量到測量而異，則所述比率對於測量到測量之間的變化不太敏感。在一個實施例中，VTX 訊號可理想地為線性的，且可理想地在 TOF 畫素陣列的所有不同畫素中為均勻的。然而，實際上，可被施加到 TOF 畫素陣列的不同畫素的 VTX 訊號可因畫素到畫素而異，從而在範圍測量中引入誤差，所述誤差取決於畫素到畫素之間的 VTX 訊號的變化且還可因測量到測量而異。

【0142】 在一個實施例中，第一電晶體 2103、第二電晶體 2105、第三電晶體 2107、第四電晶體 2109、第五電晶體 2111、第六電晶體 2113、第七電晶體 2115、第八電晶體 2117 和第九電晶體 2119 可各自為 n 型 MOSFET 或 p 型 MOSFET；然而，可使用任何其他適合的電晶體。

【0143】 圖 22 繪示根據本文所揭露主題的時間分辨感測器 2000 的示例性相對訊號時序圖 2200。圖 22 所示訊號時序圖與圖 19 所示訊號時序圖相似且相似之處已參照圖 19 加以闡述。圖 22 所示訊號時序圖的不同之處在於：包括 FD2 訊號，且在光閘接通週期結束處，PPD 2101 上的剩餘電荷通過 TXRMD 訊號的操作被轉移到 FD2 節點。另外，可同時讀出 PIXOUT1 訊號和 PIXOUT2 訊號。

【0144】 應注意，第二 PPD 電路 2005 依賴于不變的滿阱容量來確定最大範圍；然而，時間分辨感測器 2000 的實際實現方式可基於不同的第二 PPD 電路 2005 之間的熱雜訊而經歷 PPD 2101 的滿阱變化。另外，VTX 訊號可基於畫素陣列中畫素的位置而具有不同的斜坡（斜率）。也就是說，畫素處的 VTX 訊號的斜坡（斜率）可視畫素與 VTX 訊號的來源的靠近程度而異。

【0145】 圖 23 繪示根據本文所揭露主題的時間分辨感測器 2300 的再一個示例性實施例的框圖。時間分辨感測器 2300 可包括一個或多個 SPAD 電路 2301a 到 2301n、邏輯電路 2303 和第三 PPD 電路 2305。

【0146】 在一個實施例中，所述一個或多個 SPAD 電路 2301a 到 2301n 中的每一個可包括 SPAD 2311a 到 2311n、電阻器 2313a 到 2313n、電容器 2315a 到 2315n、p 型 MOSFET 電晶體 2317a 到 2317n

和緩衝器 2319a 到 2319n。SPAD 2311a 到 2311n 可包括陽極和陰極，所述陽極連接到地電勢。電阻器 2313a 到 2313n 可包括第一端子和第二端子，所述第一端子用於接收 VSPAD 電壓，所述第二端子連接到 SPAD 2311a 到 2311n 的陰極。在另一個實施例中，SPAD 2311a 到 2311n 與電阻器 2313a 到 2313n 可交換位置。SPAD 2311a 到 2311n 可對光作出回應。回應於接收到光子，SPAD 2311a 到 2311n 輸出脈衝訊號，所述脈衝訊號從 VSPAD 電壓快速變為低於擊穿電壓的電壓且接著更緩慢地返回到 VSPAD 電壓。

【0147】 電容器 2315a 到 2315n 可包括第一端子和第二端子，所述第一端子連接到 SPAD 2311a 到 2311n 的陰極。在替代實施例中，可省略電容器 2315a 到 2315n。p 型 MOSFET 電晶體 2317a 到 2317n 可包括第一 S/D 端子、閘極和第二 S/D 端子，所述第一 S/D 端子連接到電容器 2315a 到 2315n 的第二端子，所述閘極用於接收光閘訊號，所述第二 S/D 端子用於接收 VPIX 電壓 (V_{DD})。緩衝器 2319a 到 2319n 可包括輸入和反相輸出，所述輸入連接到電容器 2315a 到 2315n 的第二端子，所述反相輸出可輸出與 SPAD 電路 2301a 到 2301n 的輸出對應的 DE 訊號。在替代實施例中，緩衝器 2319a 到 2319n 可為非反相的。

【0148】 邏輯電路 2303 可包括輸入和輸出，所述輸入連接到所述一個或多個 SPAD 電路 2301a 到 2301n 中的每一個 SPAD 電路的 DE 訊號輸出，所述輸出輸出 TXEN 訊號和 TXENB 訊號，TXENB 訊號可為 TXEN 訊號的反相。

【0149】 第三 PPD 電路 2305 可包括電容裝置 SC、第一電晶體 2351、第二電晶體 2353、第三電晶體 2355、第四電晶體 2357、第

五電晶體 2359、第六電晶體 2361、第七電晶體 2363、第八電晶體 2365、第九電晶體 2367、第十電晶體 2369、第十一電晶體 2371、第十二電晶體 2373 和第十三電晶體 2375。

【0150】 電容裝置 SC 可包括第一端子和第二端子，所述第一端子連接到地電勢。電容裝置 SC 可以與電容器相似的方式儲存電荷。在一個實施例中，電容裝置 SC 可為電容器。在另一個實施例中，電容裝置 SC 可為 PPD，所述 PPD 可被覆蓋以使其不對光作出回應。在這兩個實施例中的任一個實施例中，電容裝置 SC 均可用作 TCC 的一部分。

【0151】 第一電晶體 2351 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 RST 訊號，所述第一 S/D 端子連接到地電勢，所述第二 S/D 端子連接到電容裝置 SC 的第二端子。

【0152】 第二電晶體 2353 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXA 訊號，所述第一 S/D 端子連接到第一浮動擴散 FD1 節點，所述第二 S/D 端子連接到第一電晶體 2351 的第二 S/D 端子和電容裝置 SC 的第二端子。第一浮動擴散 FD1 節點在圖 23 中以電容器符號表示。在 FD1 節點與地之間可存在寄生電容，其未在圖 23 中指示。在一個實施例中，在 FD1 節點與地之間還可連接有實體電容。

【0153】 第三電晶體 2355 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 FD1 節點和第二電晶體 2353 的第一 S/D 端子，所述第一 S/D 端子連接到 VPIX 電壓。第三電晶體 2355 可運行以將 FD1 節點上的電荷轉換成第三電晶體 2355 的第二 S/D 端子處的電壓。

【0154】 第四電晶體 2357 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 RST 訊號，第一 S/D 端子連接到 VPIX 電壓，所述第二 S/D 端子連接到第一電晶體 2351 的第二 S/D 端子和電容裝置 SC 的第二端子。

【0155】 第五電晶體 2359 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXEN 訊號，所述第一 S/D 端子連接到 VTX 訊號，所述第二 S/D 端子連接到第二電晶體 2353 的閘極端子。

【0156】 第六電晶體 2361 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXENB 訊號，所述第一 S/D 端子連接到地電勢，所述第二 S/D 端子連接到第二電晶體 2353 的閘極端子和第五電晶體 2359 的第二 S/D 端子。

【0157】 第七電晶體 2363 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 SEL 訊號，所述第一 S/D 端子連接到第三電晶體 2355 的第二 S/D 端子，所述第二 S/D 端子連接到畫素輸出線 PIXA。

【0158】 第八電晶體 2365 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXB 訊號，所述第一 S/D 端子連接到第二浮動擴散 FD2 節點，所述第二 S/D 端子連接到第一電晶體 2351 的第二 S/D 端子、電容裝置 SC 的第二端子和第二電晶體 2353 的第二 S/D 端子。第二浮動擴散 FD2 節點在圖 23 中以電容器符號表示。在 FD2 節點與地之間可存在寄生電容，其未在圖 23 中指示。在一個實施例中，在 FD2 節點與地之間還可連接有實體電容。

【0159】 第九電晶體 2367 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 FD2 節點和第八電晶體 2365 的第一 S/D 端子，所述第一 S/D 端子連接到 VPIX 電壓。第九電晶體 2367 可運行以將 FD2 節點上的電荷轉換成第九電晶體 2367 的第二 S/D 端子處的電壓。

【0160】 第十電晶體 2369 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 RST 訊號，所述第一 S/D 端子連接到 VPIX 電壓，所述第二 S/D 端子連接到第一電晶體 2351 的第二 S/D 端子、電容裝置 SC 的第二端子和第八電晶體 2365 的第二 S/D 端子。

【0161】 第十一電晶體 2371 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXENB 訊號，所述第一 S/D 端子連接到 VTX 訊號，所述第二 S/D 端子連接到第八電晶體 2365 的閘極端子。

【0162】 第十二電晶體 2373 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 TXEN 訊號，所述第一 S/D 端子連接到地電勢，所述第二 S/D 端子連接到第八電晶體 2365 的閘極端子和第十一電晶體 2371 的第二 S/D 端子。

【0163】 第十三電晶體 2375 可包括閘極端子、第一 S/D 端子和第二 S/D 端子，所述閘極端子連接到 SEL 訊號，所述第一 S/D 端子連接到第九電晶體 2367 的第二 S/D 端子，所述第二 S/D 端子連接到畫素輸出線 PIXB。

【0164】 圖 24 繪示根據本文所揭露主題的時間分辨感測器 2300 的示例性相對訊號時序圖 2400。圖 24 所示訊號時序圖與圖 19 和

圖 22 所示訊號時序圖相似且相似之處已參照圖 19 加以闡述。圖 24 所示訊號時序圖與圖 22 所示訊號時序圖的不同之處在於不包括 TXRMD 訊號和 TX 訊號，而是包括 TXENB 訊號、TXA 訊號和 TXB 訊號。

【0165】 在圖 24 所示訊號時序圖中，TXENB 訊號是 TXEN 訊號的反相。當光閘訊號為現用高時，TXEN 訊號為現用且 VTX 訊號通過第五電晶體 2359，從而使 TXA 訊號為現用。電容裝置 SC 上的電荷通過第二電晶體 2353 轉移到 FD1 節點。同時，地電勢通過第十二電晶體 2373，從而使 TXB 訊號非現用。

【0166】 當發生探測事件（DE）時，TXEN 訊號變為非現用且 TXENB 訊號變為現用。當 TXEN 訊號變為非現用時，TXA 訊號也變為非現用且電荷停止通過第二電晶體 2353 從電容裝置 SC 轉移到 FD1 節點。當 TXENB 訊號變為現用時，TXB 訊號變為現用且電荷通過第八電晶體 2365 從電容裝置 SC 轉移到 FD2 節點。

【0167】 當光閘訊號結束時，TXB 訊號變為非現用且電荷停止通過第八電晶體 2365 從電容裝置 SC 轉移到 FD2 節點。與 FD1 節點和 FD2 節點上的電荷相關聯的各個電壓是從 PIXA 輸出線和 PIXB 輸出線讀出。

【0168】 應注意，VTX 訊號的斜率的變化和畫素到畫素之間電容裝置 SC 的電容的變化不會造成範圍測量誤差，只要第二電晶體 2353（TXA）和第八電晶體 2365（TXB）在現用光閘訊號期間以線性模式運行即可。

【0169】 圖 25 繪示根據本文所揭露主題的使用時間分辨感測器 2300 來分辨時間的方法 2500 的流程圖。所述方法在 2501 處開始。

在 2502 處，生成現用光閘訊號。在 2503 處，在現用光閘訊號期間探測入射在至少一個 SPAD 電路 2301a 到 2301n 上的一個或多個光子（探測事件（DE）），其中所探測到的所述一個或多個光子是從物體反射。在 2504 處，基於探測事件（DE）生成輸出訊號。在 2505 處，基於關於探測事件（DE）的輸出訊號生成第一使能訊號（例如，TXEN）和第二使能訊號（例如，TXENB）。在一個實施例中，第一使能訊號響應於現用光閘訊號的開始而變為現用且回應於輸出訊號而變為非現用，且第二使能訊號回應於輸出訊號而變為現用且回應於現用光閘訊號的結束而變為非現用。

【0170】 在 2506 處，如果第一使能訊號為現用，則將電容裝置 SC 上的電荷轉移到第一浮動擴散（FD1）節點以在第一浮動擴散（FD1）節點上形成第一電荷。在 2507 處，如果第二使能訊號為現用，則將電容裝置 SC 上的剩餘電荷轉移到第二浮動擴散（FD2）節點以在第二浮動擴散（FD2）節點上形成第二電荷。在 2508 處，輸出第一電壓和第二電壓，所述第一電壓是基於第一電荷，所述第二電壓是基於第二電荷。第一電壓對第一電壓和第二電壓的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例，且第二電壓對第一電壓和第二電壓的和的第二比率與所探測到的所述一個或多個光子的飛行時間成比例。在 2509 處，所述方法結束。

【0171】 在一個實施例中，轉移第一電荷和第二電荷還包括根據斜坡函數改變 VTX 訊號（或驅動訊號），其中 VTX 訊號（或驅動訊號）回應于從中探測到所探測到的所述一個或多個光子的光脈衝的開始時間而開始改變，直到現用光閘訊號結束。另外，將電

容裝置上的電荷轉移到第一浮動擴散 (FD1) 節點以在第一浮動擴散 (FD1) 節點上形成第一電荷還可基於當第一使能訊號為現用時 VTX 訊號 (或驅動訊號) 的準位, 且將電容裝置上的剩餘電荷轉移到第二浮動擴散 (FD2) 節點以在第二浮動擴散 (FD2) 節點上形成第二電荷還可基於當第二使能訊號為現用時 VTX 訊號 (或驅動訊號) 的準位。

【0172】 在另一個實施例中, 第一電壓對第一電壓和第二電壓的和的第一比率還可與所探測到的所述一個或多個光子的飛行時間減去延遲時間成比例。相似地, 第二電壓對第一電壓和第二電壓的和的第二比率還可與所探測到的所述一個或多個光子的飛行時間減去延遲時間成比例, 所述延遲時間包括光脈衝的傳輸時間的開始到 VTX 訊號 (或驅動訊號) 開始改變的時間之間的時間。

【0173】 使用 SPAD 的 LiDAR (光探測和範圍測量) 系統通常不提供基於光強度的成像能力。強度成像與範圍資訊一起可顯著改善先進駕駛員輔助系統 (advanced driver-assistance system, ADAS) 和自主駕駛應用中的物體辨別性能。本文所揭露主題提供一種提供範圍資訊和強度成像資訊兩者的成像系統。範圍影像和強度影像均是從同一來源生成, 因此不存在影像對準問題和/或不需要複雜的融合演算法。本文所揭露的畫素的實施例被配置成 TCC。另外, 也可使用被配置成時間到數位轉換器 (time-to-digital converter, TDC) 的畫素, 但可提供具有小於被配置成 TCC 的畫素的空間解析度的影像。也就是說, 被配置成 TCC 的畫素較小且可提供具有比使用被配置成 TDC 的畫素的畫素陣列更高的解析度的畫素陣列。

【0174】 可提供範圍資訊和光強度資訊的成像系統的一個示例性實施例是圖 1 中所繪示的成像系統 15。畫素陣列 42 可包括本文所揭露的 TCC 畫素的實施例，例如圖 5 中所繪示的畫素 43、圖 7 中所繪示的畫素 700、圖 13 中所繪示的畫素 1300、圖 21 中所繪示的畫素 2100 和/或圖 23 中所繪示的畫素 2300。光源 22 被控制成提供點掃描（例如結合圖 3 和圖 4 所揭露），所述點掃描與畫素處理單元 46 同步。可重複進行多次點掃描，以對範圍資訊和光強度資訊兩者提供統計平均。光強度資訊可用于確定成像系統 15 的視場中的物體的反射率。在替代實施例中，光源 22 可被控制成照射整個場景。如果投射並俘獲多個光脈衝，則可為每一個畫素形成一長條圖，且通過對長條圖中的峰值附近的組（bin）進行求和，可產生灰階影像，所述灰階影像可用於顯著改善 ADAS 和自主駕駛應用中的物體辨別性能。應記住，替代實施例可使用被配置成提供 TDC 輸出的畫素。

【0175】 影像感測器單元 24 所俘獲的每一個斑點的反射率可基於所述斑點的距離和灰階值來確定。也可在不存在雷射脈衝的情況下生成灰階影像。通過將多個幀相加在一起，影像感測器單元 24 可如同每畫素每幀最多俘獲一個光子的量子影像感測器那樣運行。當將多個位平面（即幀）相加在一起時，可實現高動態範圍成像。通過使用從同一影像感測器單元生成的 3D 影像和 2D 影像兩者進行物體辨別，可避免複雜的影像融合處理且可改善辨別性能。

【0176】 在一個實施例中，可直接使用由畫素所探測到的光子的抵達時間（即探測時間）長條圖的峰值來生成畫素的灰階值。窗

口寬度可與所投射的雷射或光、脈衝的半峰全寬 (FWHM) 相同。可形成光子探測時間的長條圖，且可使用與所探測到的光子的峰數對應的組來估測物體在已反射光脈衝的點處的表面反射率 S 。作為另一選擇，可對畫素的長條圖與從 SPAD 輸出的觸發波形進行卷積，且接著選擇最大所探測光子計數。

【0177】 圖 26A 繪示從 SPAD 輸出的示例性觸發波形 2600。圖 26A 的橫坐標為相對時間 (無單位)，且圖 26A 的縱坐標為相對振幅 (無單位)。圖 26B 繪示根據本文所揭露主題的示例性畫素的光子探測時間所可形成的示例性長條圖 2601。圖 26B 的橫坐標是相對歸一化時間，且縱坐標是光子探測事件計數。

【0178】 圖 26C 繪示示例性長條圖 2602，其中在 2602a 處指示表示所投射脈衝 (未示出) 的 FWHM 的視窗寬度，以指示可在其中確定事件計數最大值的視窗。圖 26D 繪示示例性長條圖 2603，其中從 SPAD (圖 26A) 輸出的觸發波形與所述長條圖進行卷積以確定事件計數最大值。

【0179】 表面反射率 S 可從以下方程式開始估測：

$$P = \alpha * S * L \quad (5)$$

其中 P 是畫素值； α 是將勒克斯 (lux) 轉換為畫素值的系統相依常數； S 是表面反射率， L 是光強度。光強度 L 可由 $L_{amb} + L_{laser}$ 表示，其分別是抵達感測器的環境光強度和雷射強度。

【0180】 因此，表面反射率 S 可被估測為

$$S = \frac{P}{[\alpha * (L_{amb} + L_{laser})]} \quad (6)$$

環境光強度 L_{amb} 可被表達成

$$L_{amb} = [(\beta * M / D) / N] * L_{laser} \quad (7)$$

其中 N 是從光脈衝中探測到的事件的數量， M 是在探測到光脈衝之前（即從環境中）探測到的事件的數量， D 是所估測距離，且 β 是另一個可被校準的系統相依變數。

【0181】 圖 27 繪示根據本文所揭露主題的示例性畫素的示例性長條圖 2700。長條圖 2700 的橫坐標為相對時間（無單位），且長條圖 2700 的縱坐標為光子探測事件的計數。在 2701 處指示在探測到光脈衝之前所探測到的事件 M 的數量。在 2702 處指示在光脈衝內探測到的事件 N 的數量。

【0182】 發射雷射功率（由 I_{laser} 表示）與接收雷射功率 L_{laser} 之間的關係可為：

$$L_{laser} = \gamma * (1/D^2) * I_{laser} \quad (8)$$

其中 γ 為系統常數。

【0183】 接著，對位置 (x,y) 處的反射率 S 的估測可被表達成：

$$S(x,y) = f(D(x,y)) * P / I_{laser} \quad (9)$$

其中 $f(D)$ 為距離相依函數，即如以上所匯出的

$$f = 1 / [\alpha * (1 + \beta * M / D * N) * \gamma * (1/D^2)] \quad (10)$$

【0184】 圖 28 繪示根據本文所揭露主題的生成場景的深度圖或範圍圖以及灰階影像的示例性方法的流程圖 2800。所述方法在 2801 處開始。在 2802 處，通過例如圖 1 中所繪示的成像系統 15 對場景進行點掃描。成像系統 15 的畫素陣列 42 可包括示例性畫素 43（圖 5）、700（圖 7）、1300（圖 13）、2100（圖 21）和/或 2300（圖 23）。點掃描可僅執行一次，但是應理解，重複進行多次點掃描可獲得更好的結果。在 2803 處，對畫素陣列 42 的畫素累加光子探測事件。在 2804 處，如本文所揭露，生成深度圖或範圍圖。

可由畫素處理單元 46 和/或處理器 19 來確定範圍資訊。在 2805 處，基於對場景的反射率的估測而生成場景的灰階影像。可由畫素處理單元 46 和/或處理器 19 來確定灰階影像。在 2806 處，所述方法結束。

【0185】 圖 29A 繪示示例性場景 2900。圖 29B 和圖 29C 分別繪示根據本文所揭露主題的圖 29A 中所繪示場景所已形成的示例性深度圖 2901 和示例性灰階影像 2902。圖 29B 右側的刻度是以米為單位。

【0186】 圖 30 繪示根據本文所揭露主題的圖 1 和圖 2 中所繪示成像系統 15 的總體佈局的示例性實施例。成像模組 17 可包括在圖 2、圖 5、圖 7（或圖 13）所示示例性實施例中示出的所期望硬體，以實現根據本揭露各發明方面的 2D/3D 成像和 TOF 測量。處理器 19 可被配置成與一定數量的外部裝置介接。在一個實施例中，成像模組 17 可充當輸入裝置，所述輸入裝置以經處理畫素輸出（例如圖 12 中的 P1 和 P2 值）的形式將資料登錄提供到處理器 19 以供進一步處理。處理器 19 還可從可為系統 15 的一部分的其他輸入裝置（未示出）接收輸入。這類輸入裝置的一些實例包括電腦鍵盤、觸控板、觸控式螢幕、操縱杆、物理“可敲擊按鈕”或虛擬“可敲擊按鈕”、和/或電腦滑鼠/指向裝置。在圖 30 中，處理器 19 被示出為耦合到系統記憶體 20、週邊儲存單元 275、一個或多個輸出裝置 277 和網路介面單元 278。在圖 30 中，示出顯示單元作為輸出裝置 277。在一些實施例中，系統 15 可包括所示裝置的多於一個例子。系統 15 的一些實例包括電腦系統（桌上型或膝上型）、平板電腦、移動裝置、手機、視頻遊戲單元或視頻遊

戲機、機器對機器 (M2M) 通訊單元、機器人、汽車、虛擬實境設備、無狀態瘦型用戶端系統、車輛的行車記錄儀或後視照相機系統、自主導航系統、或者任何其他類型的計算或資料處理裝置。在各種實施例中，圖 30 中所示的所有組件均可容納在單個殼體內。因此，系統 15 可被配置成獨立式系統或任何其他適合的形狀因數。在一些實施例中，系統 15 可被配置成用戶端系統而非伺服器系統。

【0187】 在一些實施例中，系統 15 可包括多於一個處理器（例如，呈分散式處理配置）。當系統 15 是多處理器系統時，處理器 19 可存在多於一個例子，或者可存在多個通過各自的介面（未示出）耦合到處理器 19 的處理器。處理器 19 可為系統晶片 (SoC)，和/或可包括多於一個中央處理器 (CPU)。

【0188】 系統記憶體 20 可為任何基於半導體的儲存系統，例如（舉例來說），DRAM、SRAM、PRAM、RRAM、CBRAM、MRAM、STT-MRAM 等等。在一些實施例中，記憶體單元 20 可包括至少一個 3DS 記憶體模組與一個或多個非 3DS 記憶體模組的聯合。非 3DS 記憶體可包括雙倍資料速率同步動態隨機存取記憶體或者雙倍資料速率 2 同步動態隨機存取記憶體、雙倍資料速率 3 同步動態隨機存取記憶體或雙倍資料速率 4 同步動態隨機存取記憶體 (Double Data Rate or Double Data Rate 2, 3, or 4 Synchronous Dynamic Random Access Memory, DDR/DDR2/DDR3/DDR4 SDRAM)、或者 Rambus®DRAM、快閃記憶體記憶體、各種類型的唯讀記憶體 (Read Only Memory, ROM) 等。此外，在一些實施例中，系統記憶體 20 可包括多種不同類型的半導體記憶體，而

非單一類型的記憶體。在其他實施例中，系統記憶體 20 可為非暫時性資料儲存媒體。

【0189】 在各種實施例中，週邊儲存單元 275 可包括對磁性儲存媒體、光學儲存媒體、磁光儲存媒體或固態儲存媒體的支援，例如硬碟驅動器、光碟（例如壓縮磁碟（Compact Disk，CD）或數位通用盤（Digital Versatile Disk，DVD））、非易失性隨機存取記憶體（RAM）裝置等等。在一些實施例中，週邊儲存單元 275 可包括更複雜的儲存裝置/系統，例如盤陣列（其可呈適合的獨立盤冗餘陣列（Redundant Array of Independent Disks，RAID）配置）或儲存區域網路（Storage Area Network，SAN），且週邊儲存單元 275 可通過標準週邊介面（例如小型電腦系統介面（Small Computer System Interface，SCSI）、光纖通道介面（Fibre Channel interface）、Firewire®（IEEE 1394）介面、基於週邊元件介面高速（Peripheral Component Interface Express，PCI Express™）標準的介面、基於通用序列匯流排（Universal Serial Bus，USB）協定的介面或另一個適合的介面）耦合到處理器 19。各種這類儲存裝置可為非暫時性資料儲存媒體。

【0190】 顯示單元 277 可為輸出裝置的實例。輸出裝置的其他實例可包括圖形裝置/顯示裝置、電腦螢幕、警報系統、電腦輔助設計/電腦輔助製造（Computer Aided Design/Computer Aided Machining，CAD/CAM）系統、視頻遊戲站、智慧手機顯示幕、汽車中安裝在儀錶盤上的顯示幕或者任何其他類型的資料輸出裝置。在一些實施例中，輸入裝置（例如成像模組 17）和輸出裝置（例如顯示單元 277）可通過輸入/輸出（I/O）介面或週邊介面耦

合到處理器 19。

【0191】 在一個實施例中，網路介面 278 可與處理器 19 進行通訊，以使系統 15 能夠耦合到網路（未示出）。在另一個實施例中，網路介面 278 可完全不存在。網路介面 278 可包括適用於將系統 15 連接到網路（不論是有線還是無線）的任何裝置、媒體和/或協定內容。在各種實施例中，網路可包括局域網（Local Area Network, LAN）、廣域網路（Wide Area Network, WAN）、有線或無線乙太網、電信網路、衛星鏈路或其他適合類型的網路。

【0192】 系統 15 可包括板載電源單元 280，以向圖 30 中所示各種系統元件提供電力。電源單元 280 可為電池或可連接到交流（AC）電源插口或基於汽車的電源插口。在一個實施例中，電源單元 280 可將太陽能或其他可再生能源轉換成電力。

【0193】 在一個實施例中，成像模組 17 可集成有高速介面（例如（舉例來說），通用序列匯流排 2.0 或 3.0（USB 2.0 或 3.0）介面或更高級介面），所述高速介面插入到任何個人電腦（Personal Computer, PC）或膝上型電腦中。非暫時性電腦可讀資料儲存媒體（例如（舉例來說），系統記憶體 20 或週邊資料儲存單元（例如 CD/DVD））可儲存程式碼或軟體。處理器 19 和/或成像模組 17 中的畫素處理單元 46（圖 2）可被配置成執行程式碼，從而使系統 15 可操作以執行 2D 成像（舉例來說，3D 物體的灰階影像）、TOF 與範圍測量、和使用畫素專有距離值/畫素專有範圍值來生成物體的 3D 影像，例如早先參照圖 1 到圖 29 所論述的操作。舉例來說，在某些實施例中，在執行程式碼時，處理器 19 和/或畫素處理單元 46 可適合地配置（或啟動）相關的電路元件（例如圖 12

中的列解碼器/驅動器 1203 和畫素行單元 1205)，以向畫素陣列 42 中的畫素 43 施加適當的輸入訊號（如光閘訊號、RST 訊號、VTX 訊號、SEL 訊號等等），從而使得能夠從返回雷射脈衝俘獲光且隨後處理進行 TOF 與範圍測量所需的畫素專有 P1 和 P2 值的畫素輸出。所述程式碼或軟體可為專屬軟體或開放源軟體，其在由適當的處理實體（例如處理器 19 和/或畫素處理單元 46）執行時可使處理實體能夠處理各種畫素專有 ADC 輸出（P1 和 P2 值）、確定範圍值、以多種格式渲染結果（舉例來說，包括根據基於 TOF 的範圍測量值來顯示遠距離物體的 3D 影像）。在某些實施例中，成像模組 17 中的畫素處理單元 46 可在畫素輸出資料被發送到處理器 19 以供進一步處理和顯示之前對畫素輸出執行一些處理。在其他實施例中，處理器 19 也可執行畫素處理單元 46 的功能中的一些或全部，在此種情況中，畫素處理單元 46 可並非是成像模組 17 的一部分。

【0194】 如所屬領域中的技術人員將認識到，可在廣大範圍的應用中對本文所述創新概念進行修改和變化。因此，所主張主題的範圍不應僅限於以上所論述的任何具體示例性教示內容，而是由以上權利要求書來界定。

【符號說明】

【0195】

15：系統/成像系統/飛行時間（TOF）系統

17：模組/成像模組

19：模組/處理器/處理器模組/主機

- 20：模組/記憶體/記憶體模組/系統記憶體/記憶體單元
- 22：光源/模組/投影儀模組/光源模組
- 24：模組/影像感測器單元
- 26：物體/3D 物體
- 28：脈衝/所投射脈衝/光訊號/光脈衝/脈衝光/光學視場
- 29：光學視場
- 30、31：照射路徑
- 33：雷射/光源/雷射光源/照射源/雷射源
- 34：雷射控制器
- 35：投影光學裝置/聚焦透鏡
- 36、38、39：收集路徑
- 37：反射脈衝/收集路徑/返回光脈衝/返回脈衝/所接收脈衝/
所接收光/返回光
- 42：影像感測器/陣列/畫素陣列/二維（2D）畫素陣列
- 43、601、602、603、604、621、622、623、624、700、1000、
1202、1300：畫素
- 44：收集光學裝置/聚焦透鏡
- 46：畫素處理單元/畫素處理電路
- 50、1100、2800：流程圖
- 52、54、56、58、60、1101、1102、1103、1004、1105、1106、
1107：操作
- 62、64：角運動
- 66：掃描線 SR
- 68：掃描線 SR+1

- 70、72、73：光點
- 71：斑點/光點
- 75：列 R/畫素列 R
- 76：列 R+1
- 78：照射
- 80：光點
- 82：行 C_i
- 84：深度/距離
- 86：軸/X 軸
- 275：週邊儲存單元
- 277：輸出裝置/顯示單元
- 278：網路介面/網路介面單元
- 280：電源單元/板載電源單元
- 501：SPAD 核心/SPAD 核心部分
- 502：PPD 核心/PPD 核心部分
- 503、1302、1603、2311a、2311n：SPAD
- 504：第一控制電路
- 505：傳入光
- 506：輸出/SPAD 輸出/數位 SPAD 輸出/SPAD 專有數位輸出/
訊號/輸出訊號
- 507：第二控制電路
- 508、1801、2101：PPD
- 510：畫素專有類比輸出/畫素專有輸出資料線/畫素輸出資料
線/畫素專有輸出/ PIXOUT 訊號/PIXOUT 資料線/PIXOUT 線

/Pixout 線

- 600A：架構/2×2 畫素陣列架構
- 600B：架構/畫素陣列架構/SPAD 共用配置
- 600C：畫素陣列架構/4 × 4 畫素陣列架構/畫素陣列配置
- 605、641、1001、1311：PPD 核心
- 606、607、608、609、625、642、643、644、645、646、647、
648、649、650、1002、1003、1004、1005：SPAD 核心
- 701：光閘/光閘訊號/電子光閘/電子光閘訊號
- 702、1319：邏輯單元
- 703：電晶體/第一 N 通道金屬氧化物半導體場效電晶體
(NMOSFET)/第一 NMOS 電晶體/第一電晶體
- 704：電晶體/第二 NMOS 電晶體/第二電晶體
- 705：電晶體/第三 NMOS 電晶體/第三電晶體
- 706：第四 NMOS 電晶體/第四電晶體/源極跟隨器
- 707：第五 NMOS 電晶體/第五電晶體
- 708：轉移使能 (TXEN) 訊號
- 709：重置 (RST) 訊號/RST 脈衝
- 710：轉移電壓 (VTX) 訊號
- 711：TX 訊號/TX 電壓
- 712：浮動擴散 (FD) 節點/浮動擴散結
- 713：VPIX 訊號/畫素電壓 (VPIX) 訊號
- 715：選擇 (SEL) 訊號
- 800、900、1400：時序圖
- 801、802：波形

- 901：時間延遲/延遲時間 T_{dly} /飛行時間 T_{tof} 持續時間
- 902：畫素專有 TOF 值/飛行時間 T_{tof}
- 903：時間週期/電子光閘接通或現用週期 T_{sh}
- 904：光閘接通週期
- 905：PPD 預設事件
- 906：第一浮動擴散重置事件
- 907：第二 FD 重置事件
- 908、909：參考編號
- 910、1402：事件
- 1006、1007、1008、1009：框/F(x,y)框
- 1010、1011、1012：脈衝
- 1200：影像感測器單元
- 1201：畫素陣列/2D 畫素陣列
- 1203：列解碼器/列驅動器/處理單元
- 1204：行解碼器/處理單元
- 1205：畫素行單元/處理單元
- 1206、1207、1208：行專用 pixout 訊號/畫素接收 PIXOUT 訊號
- 1209、1210、1211：列專有集合
- 1212：輸入/列位址輸入/控制輸入
- 1213：P1 和 P2 值
- 1214：行位址輸入/控制輸入
- 1301A、1301N：SPAD 核心/SPAD
- 1303：SPAD 工作電壓/VSPAD 電壓/訊號

- 1304：電阻元件/電阻器
- 1305：電容器/耦合電容器
- 1306、1316：反相器
- 1307：電晶體/PMOS 電晶體
- 1308：電子光閘訊號/光閘輸入/光閘/電子光閘
- 1309：VDD/電源電壓 VDD
- 1310：輸出/輸出線/SPAD 輸出/SPAD 核心/SPAD 核心專有輸出
- 1312：SPAD/核心專有 SPAD
- 1313：電阻元件
- 1315：耦合電容器
- 1317：PMOS 電晶體
- 1318：輸出/SPAD 輸出/SPAD 核心專有輸出
- 1320：電晶體/第一 NMOS 電晶體/第一電晶體/NMOS 電晶體
- 1321：電晶體/NMOS 電晶體/第二 NMOS 電晶體/TX 電晶體
- 1322：電晶體/NMOS 電晶體/第三 NMOS 電晶體
- 1323：電晶體/NMOS 電晶體/第四 NMOS 電晶體
- 1324：電晶體/NMOS 電晶體/第五 NMOS 電晶體
- 1325：TXEN 訊號/TXEN 輸入/內部輸入 TXEN
- 1326：RST 訊號/外部輸入 RST 訊號
- 1327：VTX 訊號
- 1328：TX 訊號/TX 波形/TX 輸入
- 1329：VPIX 訊號
- 1330：SEL 訊號

1331：浮動擴散（FD）節點/浮動擴散結/FD 訊號/浮動擴散
電壓波形

1333：第二 TXEN 訊號/TXENB 訊號

1334：電晶體/NMOS 電晶體/第六 NMOS 電晶體

1335：地（GND）電勢

1336：儲存擴散（SD）電容器

1337：電晶體/NMOS 電晶體/第七 NMOS 電晶體

1338：SD 節點

1339：第二轉移（TX2）訊號

1401：轉移模式（TXRMD）訊號

1403：PPD 預設事件

1404：延遲時間 T_{dly}

1405：TOF 週期 T_{tof}

1406：光閘關斷間隔

1407：光閘接通或現用週期 T_{sh}

1408：光閘接通週期/光閘接通或現用週期 T_{sh}

1409：FD 重置事件

1412：第一讀出週期

1413：第二讀出週期

1500、2000：時間分辨感測器

1501、2001、2301a、2301n：SPAD 電路

1503、2003、2303：邏輯電路

1505：PPD 電路

1601、2313a、2313n：電阻器

- 1605：電容器
- 1607、2317a、2317n：p 型 MOSFET 電晶體
- 1609、2319a、2319n：緩衝器
- 1701：栓鎖器
- 1703：雙輸入 OR 閘
- 1803、2103、2351：第一電晶體
- 1805、2105、2353：第二電晶體
- 1807、2107、2355：第三電晶體
- 1809、2109、2357：第四電晶體
- 1811、2111、2359：第五電晶體
- 1900、2200、2400：相對訊號時序圖
- 2005：第二 PPD 電路
- 2113、2361：第六電晶體
- 2115、2363：第七電晶體
- 2117、2365：第八電晶體
- 2119、2367：第九電晶體
- 2300：畫素/時間分辨感測器
- 2305：第三 PPD 電路
- 2315a、2315n：電容器
- 2369：第十電晶體
- 2371：第十一電晶體
- 2373：第十二電晶體
- 2375：第十三電晶體
- 2500：方法

2501、2502、2503、2504、2505、2506、2507、2508、2509：

步驟

2600：觸發波形

2601、2602、2603、2700：長條圖

2602a：窗口寬度

2701：事件 M 的數量

2702：事件 N 的數量

2801、2802、2803、2804、2805、2806：步驟

2900：場景

2901：深度圖

2902：灰階影像

a、b、c、d：輸出/輸入

C_i ：行 i /行

DE：探測事件

d ：偏移距離

h ：距離

PIXA、PIXB：畫素輸出線

PIXOUT：畫素專有類比輸出/畫素專有輸出

PIXOUT1：畫素輸出 1/訊號/電壓

PIXOUT2：畫素輸出 2/訊號/電壓

q ：偏移距離/偏移/位置/參數

R 、 $R+1$ ：列

SC：電容裝置

S_R 、 S_{R+1} ：線/掃描線

T_{dly} ：值/延遲時間參數/延遲時間/參數/延遲/時間延遲週期

T_{sh} ：參數/週期/電子光閘接通或現用週期/光閘接通週期/光閘
接通或現用週期/電子光閘時間

T_{tof} ：值/參數/飛行時間/TOF 週期

V_{DD} ：電壓/電源電壓/通用電源電壓

VSPAD：電壓/訊號/SPAD 工作電壓

X：軸/方向/水平方向

$X_{R,i}$ ：光點

x、y：輸入

Y：軸/方向/垂直方向

Z：軸/深度/距離

α 、 β ：角度

θ ：參數/掃描角度/束角度

【發明申請專利範圍】

【第1項】 一種影像感測器，包括：

時間分辨感測器，包括至少一個畫素，所述時間分辨感測器回應於通過所述至少一個畫素探測到與朝物體投射的光脈衝對應的一個或多個光子而輸出一對的第一訊號與第二訊號，所述一個或多個光子是從所述物體反射，第一振幅對所述第一振幅和第二振幅的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例，且所述第二振幅對所述第一振幅和所述第二振幅的所述和的第二比率與所探測到的所述一個或多個光子的所述飛行時間成比例，其中所述第一振幅為所述一對中的所述第一訊號的振幅，並且所述第二振幅為所述一對中的所述第二訊號的振幅；以及

處理器，基於所述一對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。

【第2項】 如申請專利範圍第1項所述的影像感測器，其中所述處理器更基於所述一對的第一訊號與第二訊號來確定到所述物體的距離。

【第3項】 如申請專利範圍第1項所述的影像感測器，其中所述時間分辨感測器回應於對於朝所述物體投射的多個光脈衝而言在所述至少一個畫素處探測到一個或多個光子而輸出多對的第一訊號與第二訊號，所述一個或多個光子是從所述物體反射，所述多對的第一訊號與第二訊號中每一對的第一訊號與第二訊號與相應光脈衝對應，且

其中所述處理器基於多對的第一訊號與第二訊號來確定反射所述多個光脈衝的所述物體的表面反射率。

【第4項】如申請專利範圍第3項所述的影像感測器，其中所述時間分辨感測器響應於在多個畫素中的每一個畫素處探測到與朝物體投射的相應光脈衝對應的一個或多個光子而輸出所述多對的第一訊號與第二訊號中每一對的第一訊號與第二訊號，所述一個或多個光子是從所述物體反射，且

其中所述處理器更基於所述多對的第一訊號與第二訊號來生成所述物體的灰階影像。

【第5項】如申請專利範圍第4項所述的影像感測器，其中所述處理器生成通過所述多個畫素中的預定畫素探測到的光子的抵達時間的至少一個長條圖以生成所述灰階影像。

【第6項】如申請專利範圍第3項所述的影像感測器，其中所述時間分辨感測器更包括多個畫素，所述多個畫素中的至少一個畫素包括：

至少一個單光子雪崩二極體，所述至少一個單光子雪崩二極體中的每一個單光子雪崩二極體響應於現用光閘訊號而基於探測到入射在所述每一個單光子雪崩二極體上且從所述物體反射的一個或多個光子來生成輸出訊號；

邏輯電路，耦合到所述至少一個單光子雪崩二極體的所述輸出訊號，所述邏輯電路用於生成第一使能訊號和第二使能訊號，所述第一使能訊號回應於所述現用光閘訊號的開始而為現用且響應於所述至少一個單光子雪崩二極體的所述輸出訊號而為非現

用，且所述第二使能訊號響應於所述至少一個單光子雪崩二極體的所述輸出訊號而為在現用中且回應於所述現用光閘訊號的結束而為非現用；以及

差分時間到電荷轉換器電路，耦合到所述第一使能訊號和所述第二使能訊號，所述差分時間到電荷轉換器電路包括：

電容裝置，具有第一端子和第二端子，所述第二端子耦合到地電壓；

第一開關裝置，具有第一端子、第二端子和第三端子，所述第一開關裝置的所述第一端子耦合到所述電容裝置的所述第一端子，所述第一開關裝置的所述第二端子耦合到第一浮動擴散節點，所述第一開關裝置的所述第三端子耦合到所述第一使能訊號，且所述第一開關裝置回應於所述第一使能訊號而將所述電容裝置上的第一電荷轉移到所述第一浮動擴散節點；

第二開關裝置，具有第一端子、第二端子和第三端子，所述第二開關裝置的所述第一端子耦合到所述電容裝置的所述第一端子，所述第二開關裝置的所述第二端子耦合到第二浮動擴散節點，所述第二開關裝置的所述第三端子耦合到所述第二使能訊號，且所述第二開關裝置回應於所述第二使能訊號而將所述電容裝置上的剩餘電荷轉移到所述第二浮動擴散節點；以及

輸出電路，用於輸出所述一對的第一訊號與第二訊號，所述第一訊號包括第一電壓且所述第二訊號包括第二電壓，所述第一電壓是基於所述第一浮動擴散節點上的所述第一電荷，所述第二電壓是基於所述第二浮動擴散節點上的所述剩餘電荷。

【第7項】如申請專利範圍第6項所述的影像感測器，更包括基於斜坡函數改變的驅動訊號，所述驅動訊號響應於從中探測到所述一個或多個光子的光脈衝的開始時間而開始改變直到所述現用光閘訊號結束，如果所述第一使能訊號為現用，則所述驅動訊號連接到所述第一開關裝置的所述第三端子，且如果所述第二使能訊號為現用，則所述驅動訊號連接到所述第二開關裝置的所述第三端子。

【第8項】如申請專利範圍第7項所述的影像感測器，其中所述第一電壓對所述第一電壓和所述第二電壓的和的第一比率更與所述一個或多個光子的所述飛行時間減去延遲時間成比例，且所述第二電壓對所述第一電壓和所述第二電壓的所述和的第二比率更與所述一個或多個光子的所述飛行時間減去所述延遲時間成比例，所述延遲時間包括所述光脈衝的傳輸時間的開始到所述驅動訊號開始改變的時間之間的時間。

【第9項】如申請專利範圍第6項所述的影像感測器，其中所述電容裝置包括電容器或釘紮二極體。

【第10項】一種成像單元，包括：

光源，以朝物體的表面投射的一系列光脈衝照射所述物體；

時間分辨感測器，包括至少一個畫素，所述時間分辨感測器與所述光源同步且響應於在所述至少一個畫素處探測到與光脈衝對應的一個或多個光子而輸出一對的第一訊號與第二訊號，所述一個或多個光子是從所述物體的所述表面反射，第一振幅對所述

第一振幅和第二振幅的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例，且所述第二振幅對所述第一振幅和所述第二振幅的所述和的第二比率與所探測到的所述一個或多個光子的所述飛行時間成比例，其中所述第一振幅為所述一對中的所述第一訊號的振幅，並且所述第二振幅為所述一對中的所述第二訊號的振幅；以及

處理器，基於所述一對的第一訊號與第二訊號來確定到所述物體的距離且基於所述一對的第一訊號與第二訊號來確定反射所述光脈衝的所述物體的表面反射率。

【第11項】如申請專利範圍第10項所述的成像單元，其中所述時間分辨感測器回應於在所述至少一個畫素處探測到從所述物體反射的一個或多個光子而輸出多對的第一訊號與第二訊號，所述多對的第一訊號與第二訊號中的每一對的第一訊號與第二訊號與朝所述物體投射的多個光脈衝中的相應光脈衝對應，且

其中所述處理器更基於對應的一對的第一訊號與第二訊號來確定所述物體的多個表面反射率。

【第12項】如申請專利範圍第11項所述的成像單元，其中所述處理器更基於所述多個表面反射率來生成所述物體的灰階影像。

【第13項】如申請專利範圍第12項所述的成像單元，其中所述處理器生成通過多個畫素中的預定畫素探測到的光子的抵達時間的至少一個長條圖以生成所述灰階影像。

【第14項】如申請專利範圍第11項所述的成像單元，其中所述時間分辨感測器更包括多個畫素，所述多個畫素中的至少一個畫素包括：

至少一個單光子雪崩二極體，所述至少一個單光子雪崩二極體中的每一個單光子雪崩二極體響應於現用光閘訊號而基於探測到入射在所述每一個單光子雪崩二極體上且從所述物體反射的一個或多個光子來生成輸出訊號；

邏輯電路，耦合到所述至少一個單光子雪崩二極體的所述輸出訊號，所述邏輯電路用於生成第一使能訊號和第二使能訊號，所述第一使能訊號回應於所述現用光閘訊號的開始而為現用且響應於所述至少一個單光子雪崩二極體的所述輸出訊號而為非現用，且所述第二使能訊號響應於所述至少一個單光子雪崩二極體的所述輸出訊號而為在現用中且回應於所述現用光閘訊號的結束而為非現用；以及

差分時間到電荷轉換器電路，耦合到所述第一使能訊號和所述第二使能訊號，所述差分時間到電荷轉換器電路輸出所述第一訊號和所述第二訊號。

【第15項】如申請專利範圍第14項所述的成像單元，其中所述差分時間到電荷轉換器電路包括：

電容裝置，具有第一端子和第二端子，所述第二端子耦合到地電壓；

第一開關裝置，具有第一端子、第二端子和第三端子，所述第一開關裝置的所述第一端子耦合到所述電容裝置的所述第一端

子，所述第一開關裝置的所述第二端子耦合到第一浮動擴散節點，所述第一開關裝置的所述第三端子耦合到所述第一使能訊號，且所述第一開關裝置回應於所述第一使能訊號而將所述電容裝置上的第一電荷轉移到所述第一浮動擴散節點；以及

第二開關裝置，具有第一端子、第二端子和第三端子，所述第二開關裝置的所述第一端子耦合到所述電容裝置的所述第一端子，所述第二開關裝置的所述第二端子耦合到第二浮動擴散節點，所述第二開關裝置的所述第三端子耦合到所述第二使能訊號，且所述第二開關裝置回應於所述第二使能訊號而將所述電容裝置上的剩餘電荷轉移到所述第二浮動擴散節點，

其中所述第一訊號包括第一電壓且所述第二訊號包括第二電壓，所述第一電壓是基於所述第一浮動擴散節點上的所述第一電荷，所述第二電壓是基於所述第二浮動擴散節點上的所述剩餘電荷，

其中根據斜坡函數改變的驅動訊號響應于從中探測到所述一個或多個光子的第一光脈衝的開始時間而開始改變直到所述現用光閘訊號結束，如果所述第一使能訊號為現用，則所述驅動訊號連接到所述第一開關裝置的所述第三端子，且如果所述第二使能訊號為現用，則所述驅動訊號連接到所述第二開關裝置的所述第三端子。

【第16項】 如申請專利範圍第15項所述的成像單元，其中所述電容裝置包括電容器或釘紮光電二極體。

【第17項】 一種生成物體的灰階影像的方法，其中所述方法包括：

從光源朝物體的表面投射一系列光脈衝；

在畫素處探測與光脈衝對應的一個或多個光子，所述一個或多個光子是從所述物體的所述表面反射；

由時間分辨感測器響應於探測到所述一個或多個光子而生成一對的第一訊號與第二訊號，所述時間分辨感測器與所述光源同步，第一振幅對所述第一振幅和第二振幅的和的第一比率與所探測到的所述一個或多個光子的飛行時間成比例，且所述第一振幅對所述第一振幅和所述第二振幅的所述和的第二比率與所探測到的所述一個或多個光子的所述飛行時間成比例，其中所述第一振幅為所述一對中的所述第一訊號的振幅，並且所述第二振幅為所述一對中的所述第二訊號的振幅；

由處理器基於所述一對的第一訊號與第二訊號來確定到所述物體的距離；以及

由所述處理器基於所述一對的第一訊號與第二訊號來確定所述物體的表面反射率。

【第18項】 如申請專利範圍第17項所述的方法，更包括：

對於朝所述物體投射的多個光脈衝而言在所述畫素處探測從所述物體反射的一個或多個光子，多對的第一訊號與第二訊號中每一對的第一訊號與第二訊號與所述一系列光脈衝中的相應光脈衝對應；以及

由所述處理器基於所述多對的第一訊號與第二訊號中的至少一對來確定所述物體的表面反射率。

【第19項】 如申請專利範圍第17項所述的方法，更包括：

在多個畫素中的每一個畫素處探測一個或多個光子，對於從

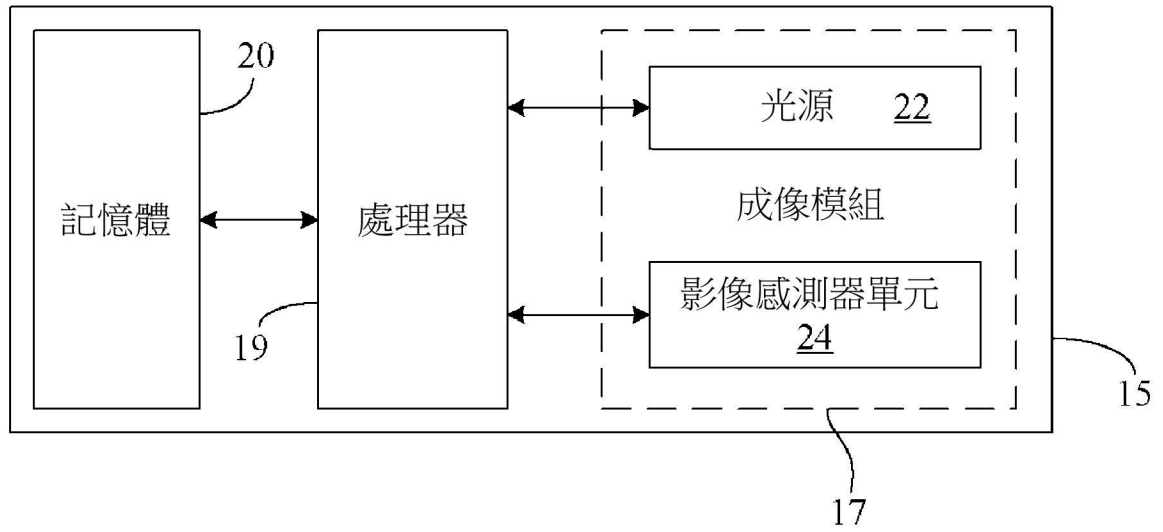
每條掃描線的光源朝所述物體的所述表面投射的所述一系列光脈衝中的對應光脈衝而言，所探測到的所述一個或多個光子中的每一個光子是從所述物體反射；

由所述時間分辨感測器響應於探測到所述一個或多個光子而為每一個畫素生成一對的第一訊號與第二訊號；以及

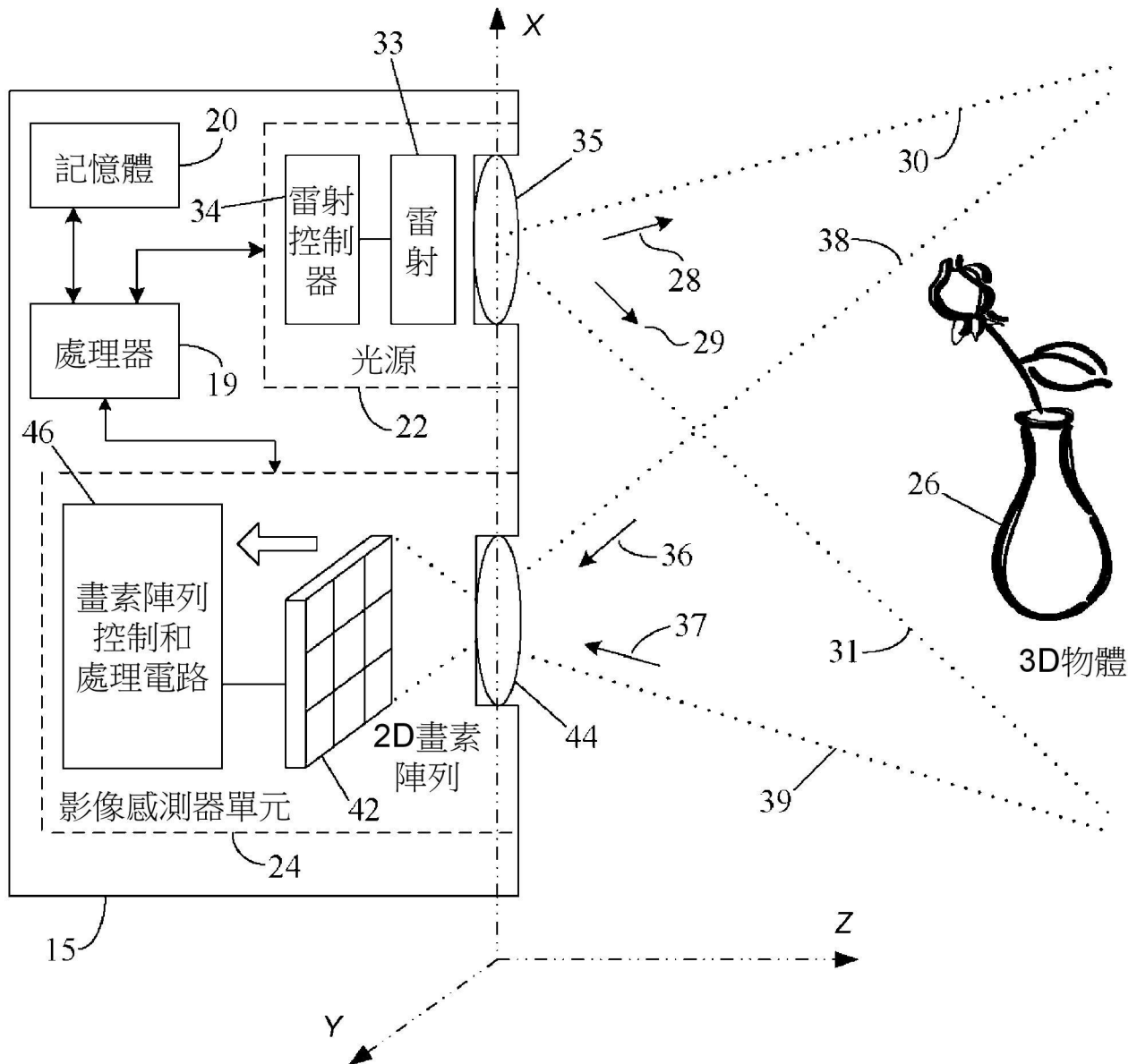
由所述處理器基於多對的第一訊號與第二訊號來生成所述物體的灰階影像。

【第20項】 如申請專利範圍第19項所述的方法，更包括由所述處理器生成通過所述多個畫素中的預定畫素探測到的光子的抵達時間的至少一個長條圖以生成所述灰階影像。

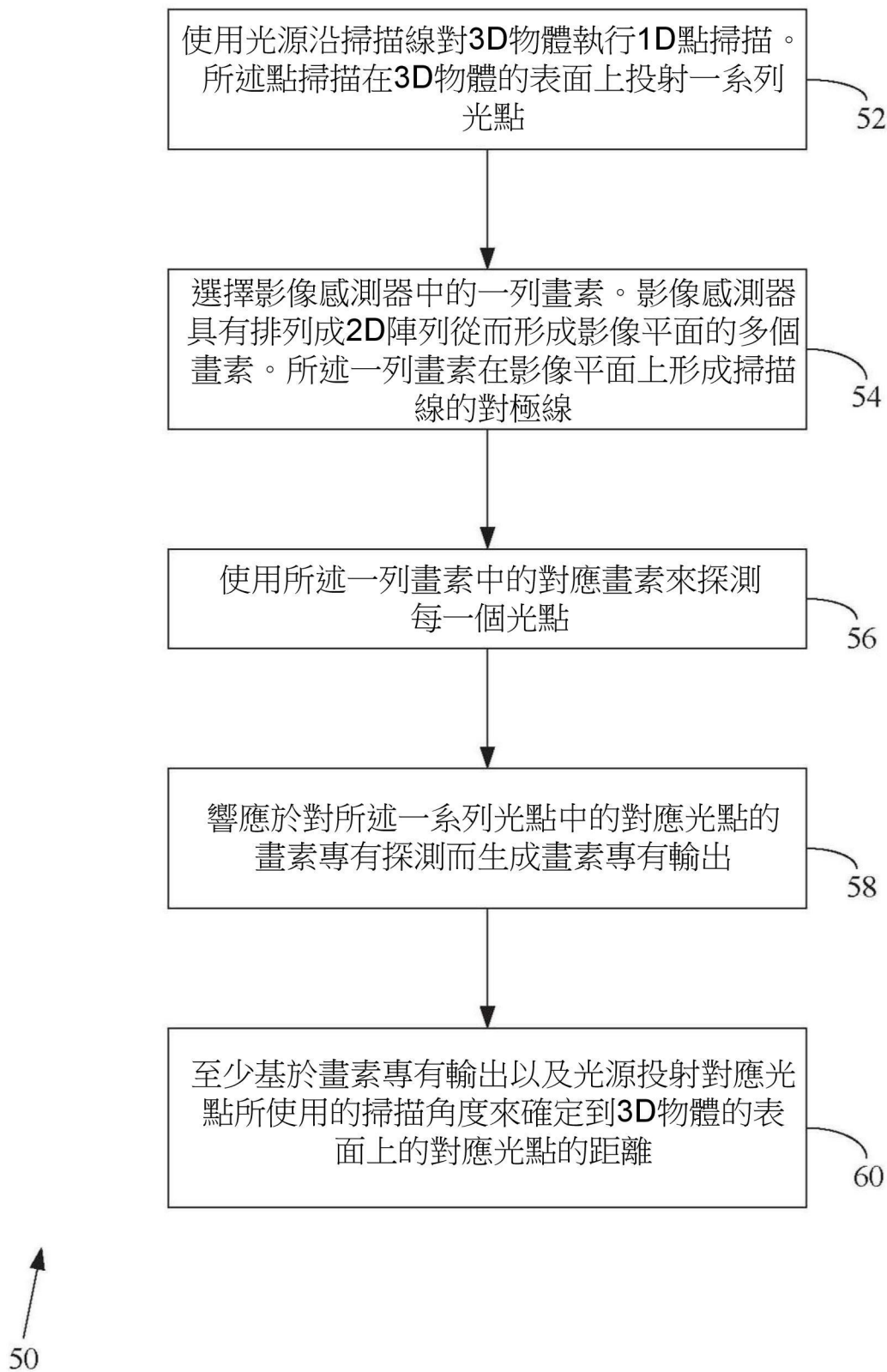
【發明圖式】



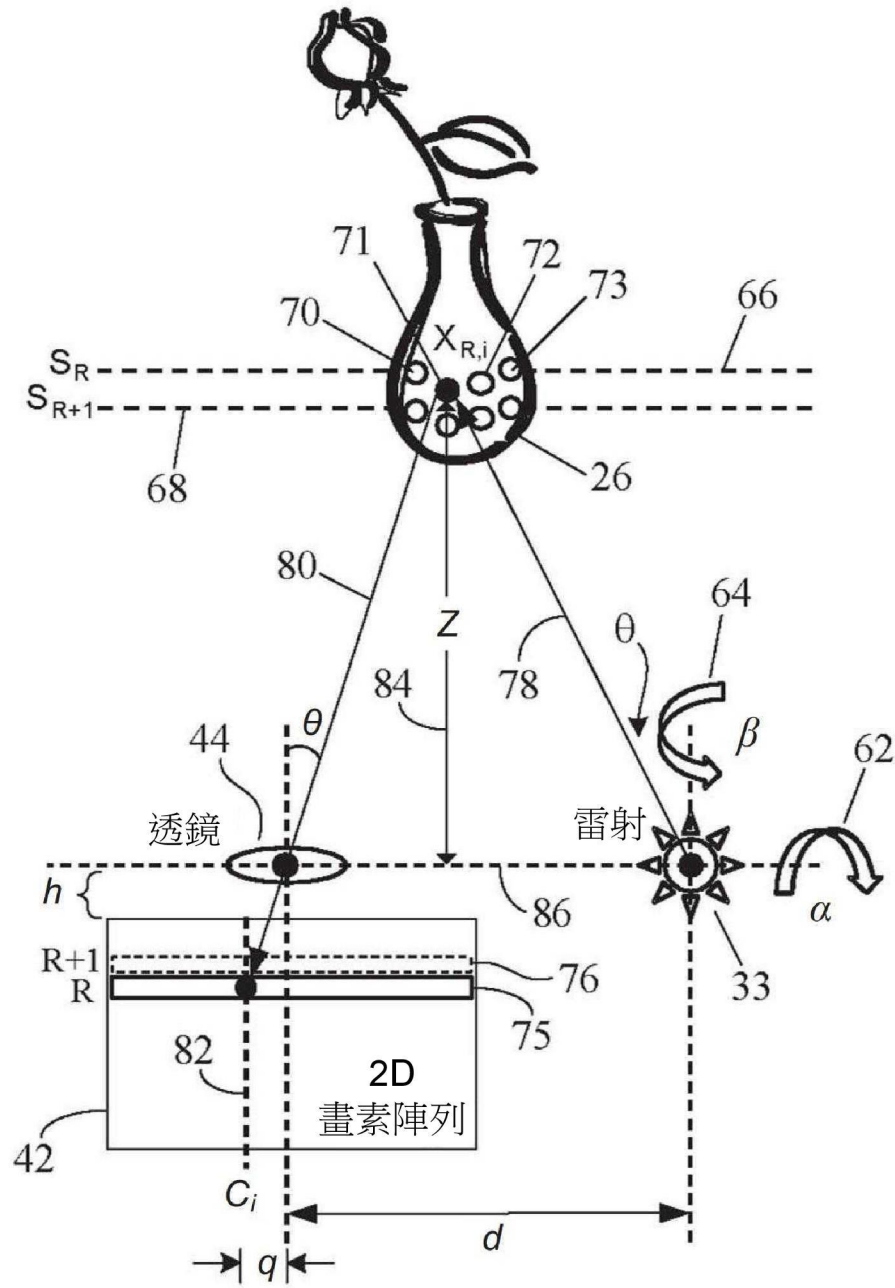
【圖1】



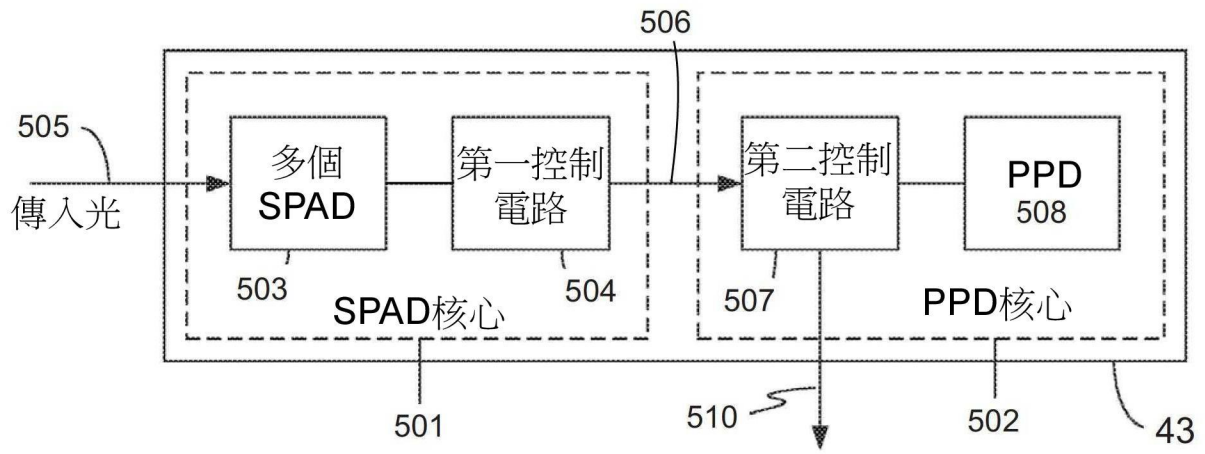
【圖2】



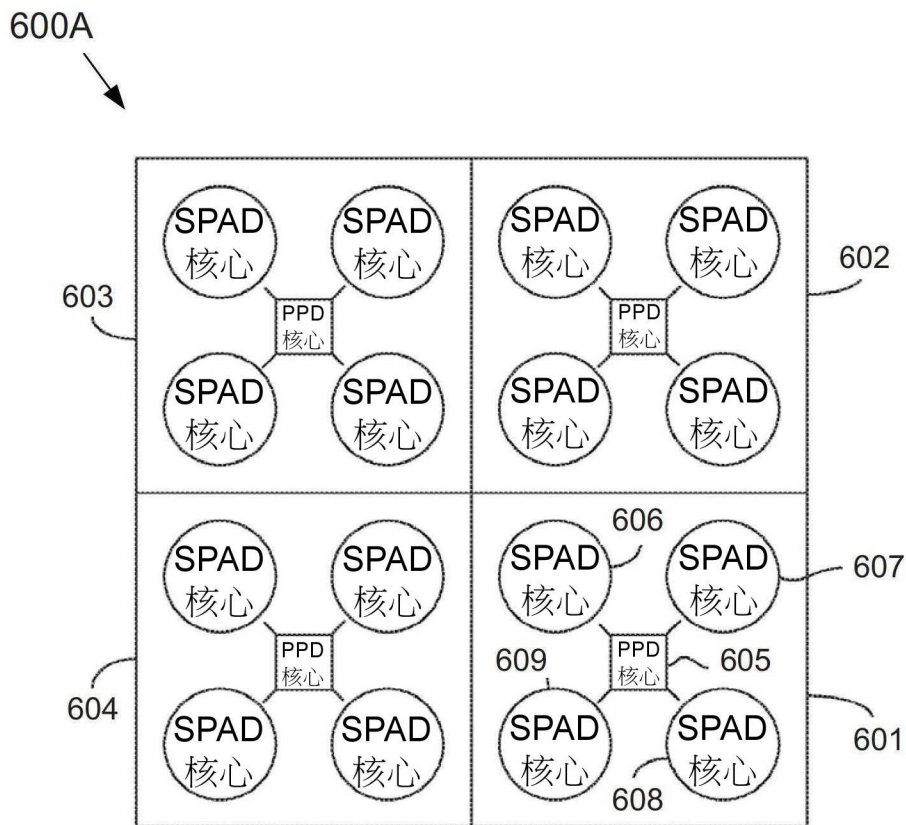
【圖3】



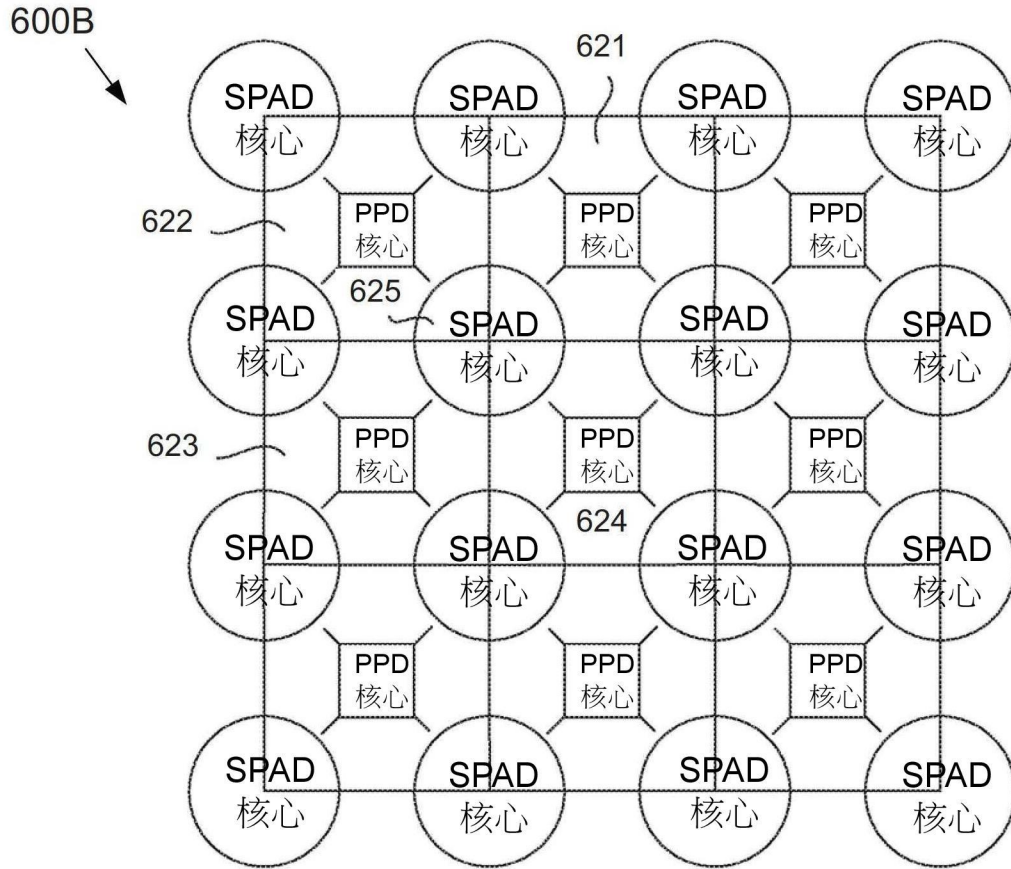
【圖4】



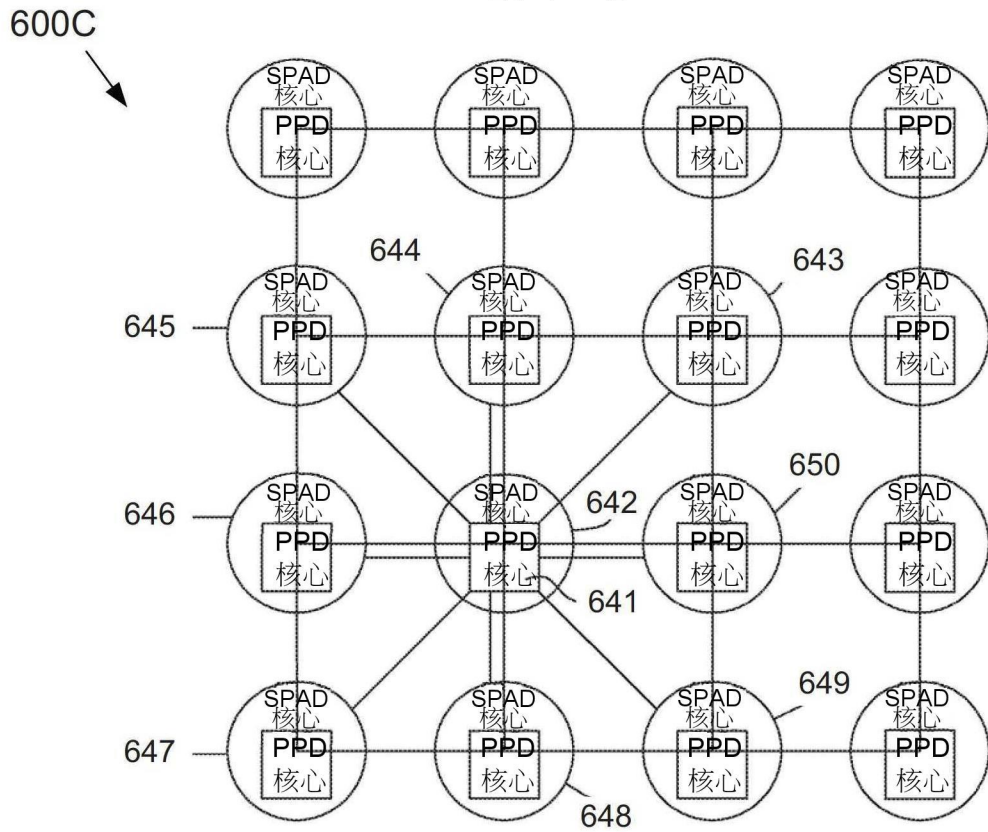
【圖5】



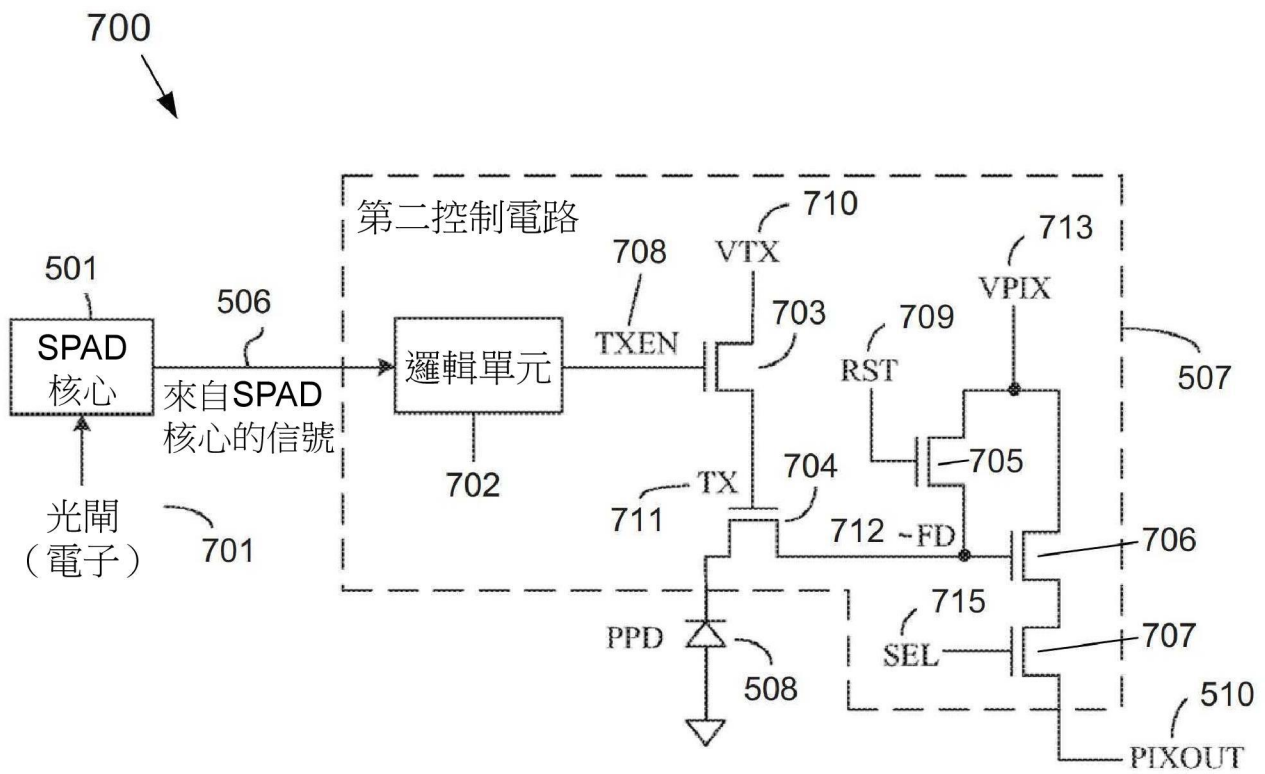
【圖6A】



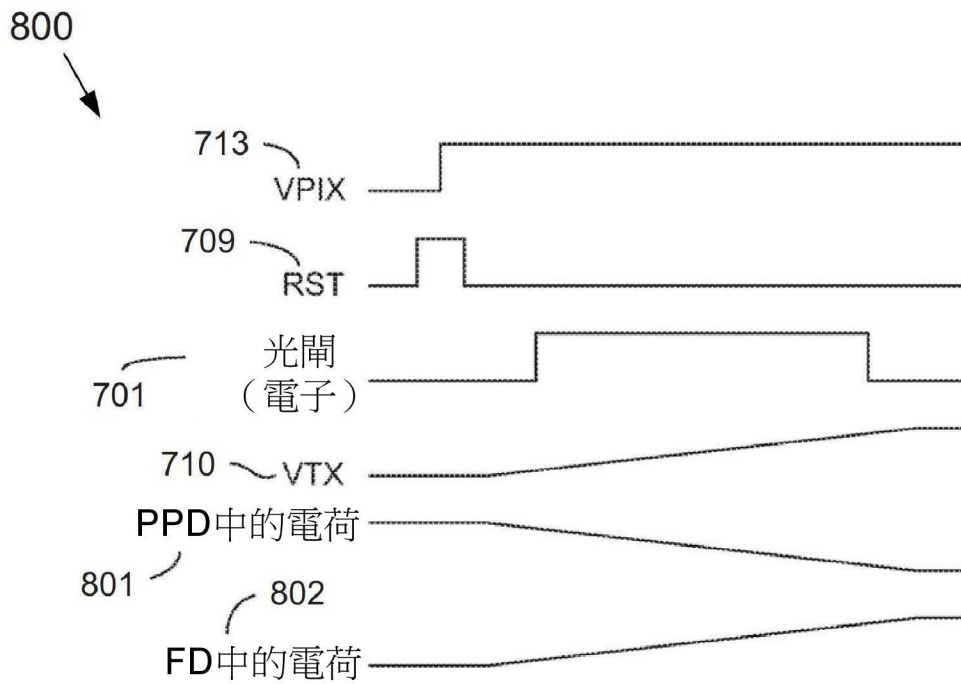
【圖6B】



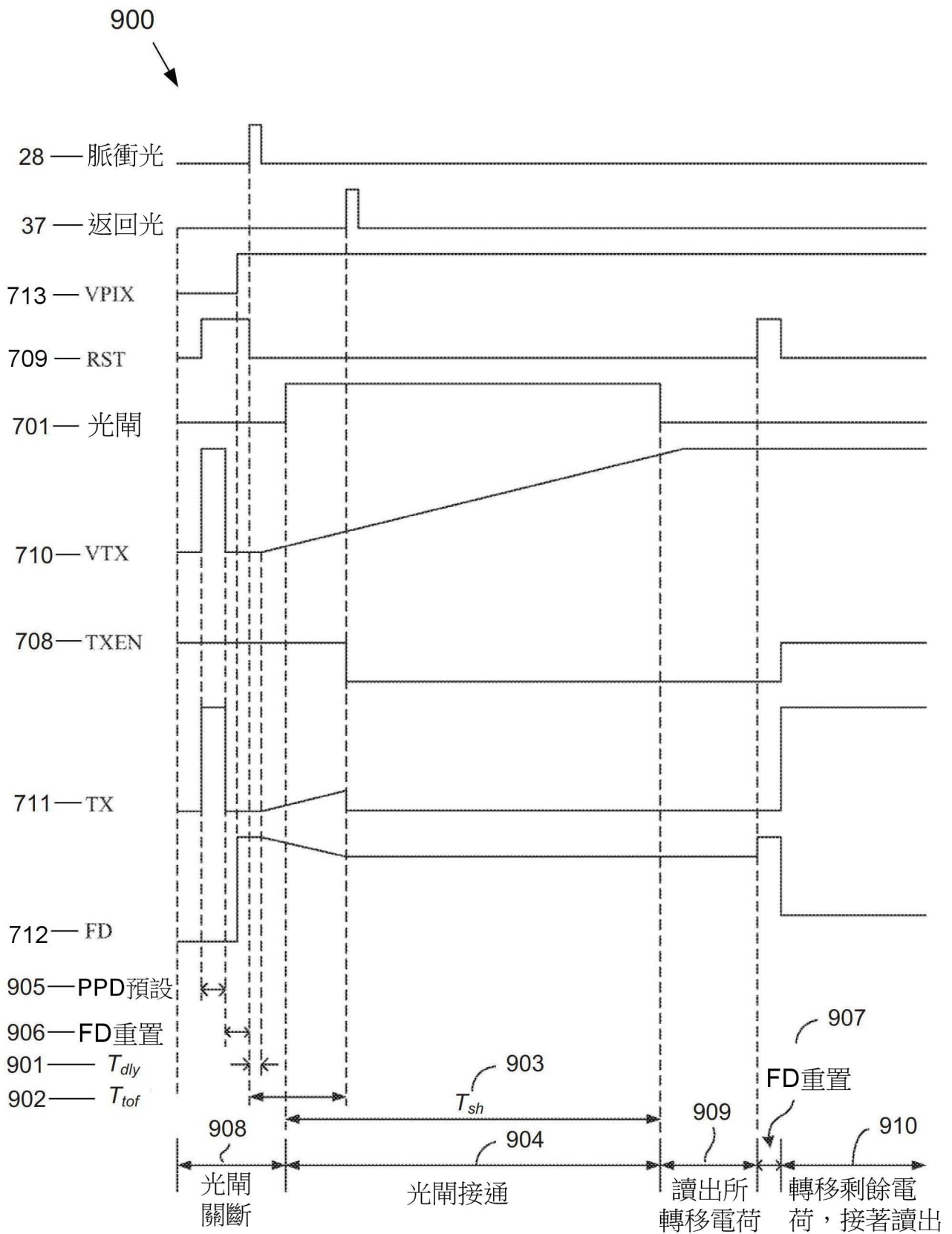
【圖6C】



【圖7】

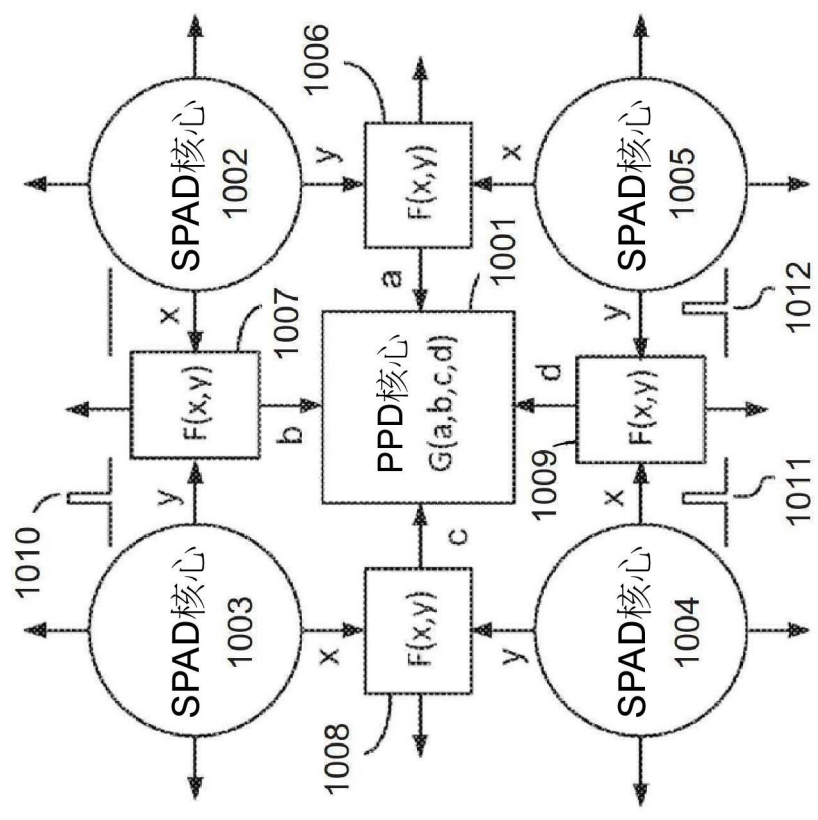


【圖8】



【圖9】

1000 ↗

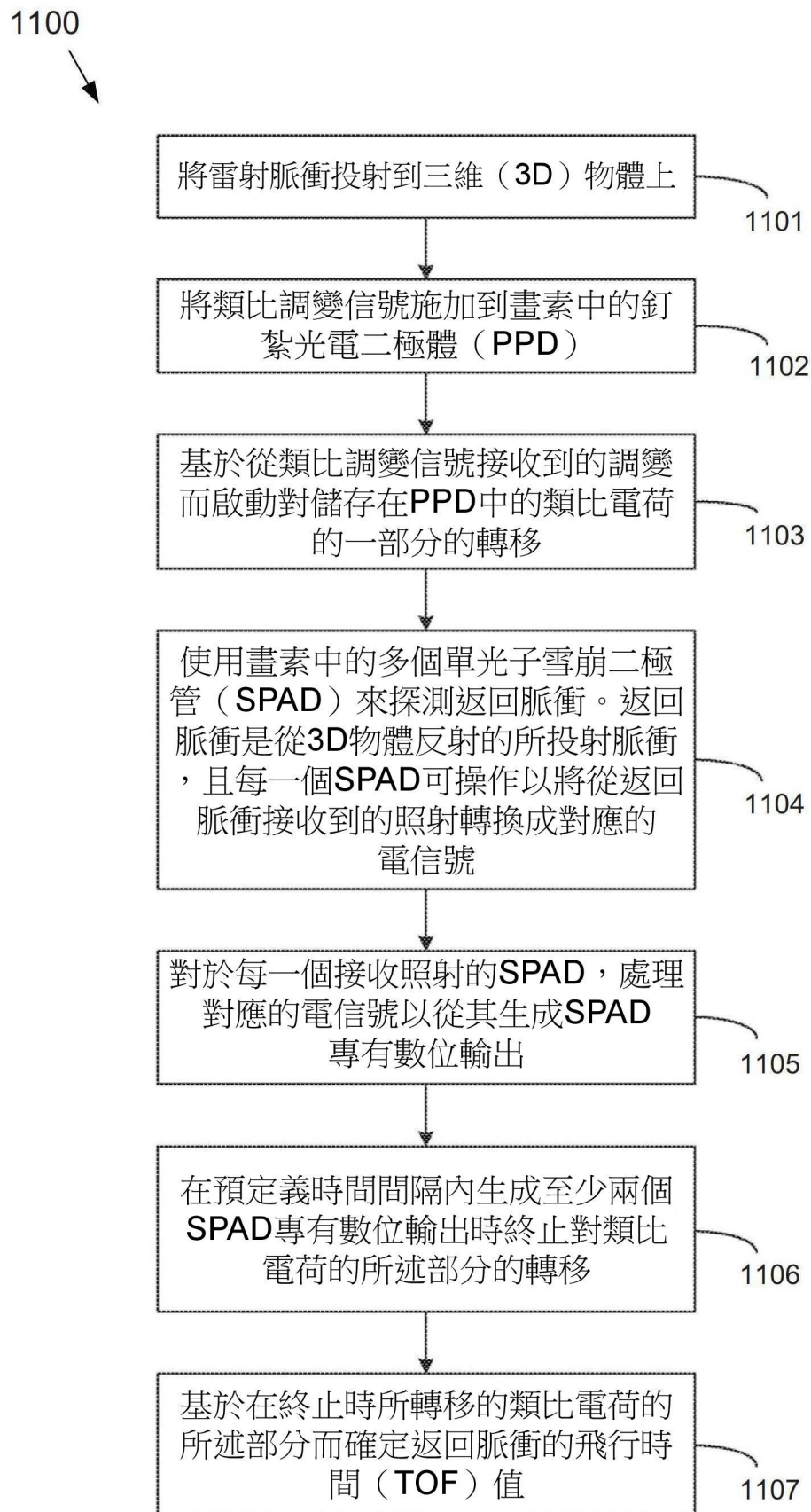


探測4個重合光子：
 $F(x,y) = \sqrt{x*y}$;
 $G(a,b,c,d) = \sqrt{(a+b+c+d)}$

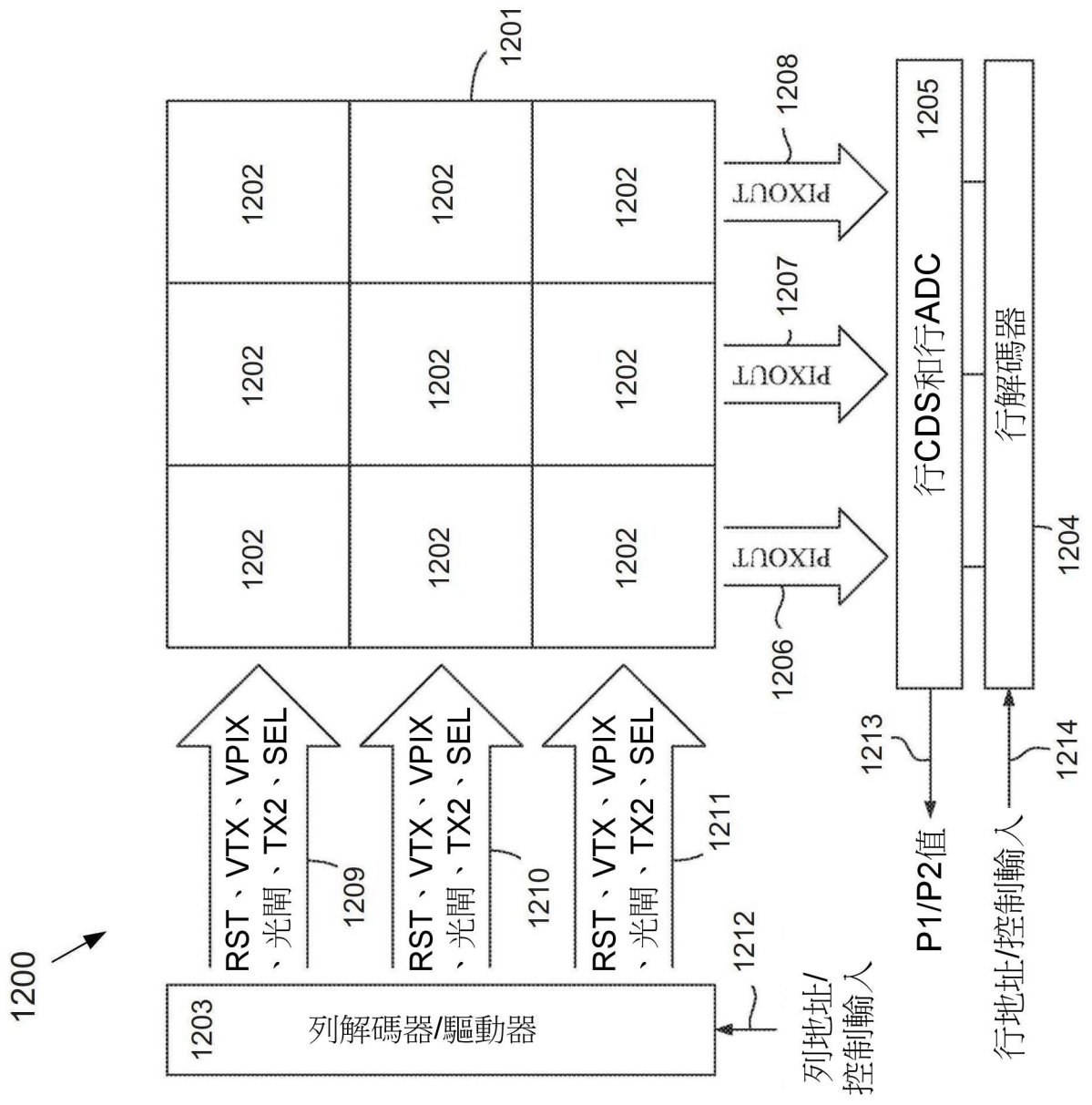
探測3個重合光子：
 $F(x,y) = \sqrt{(x+y)}$;
 $G(a,b,c,d) = \sqrt{(a+b+c+d)}$

探測2個重合光子：
 $F(x,y) = \sqrt{x*y}$;
 $G(a,b,c,d) = \sqrt{(a*b*c*d)}$

【圖10】

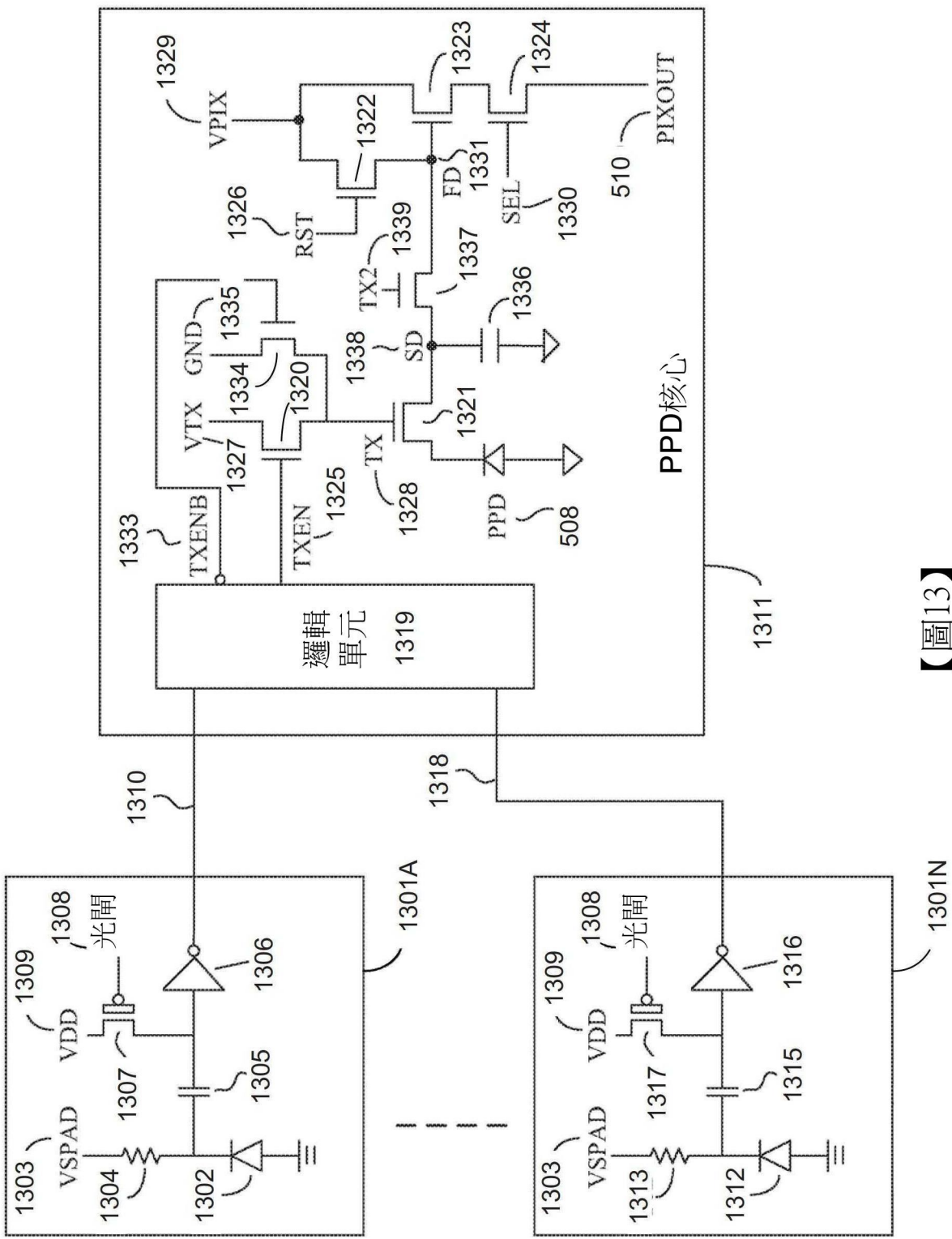


【圖11】

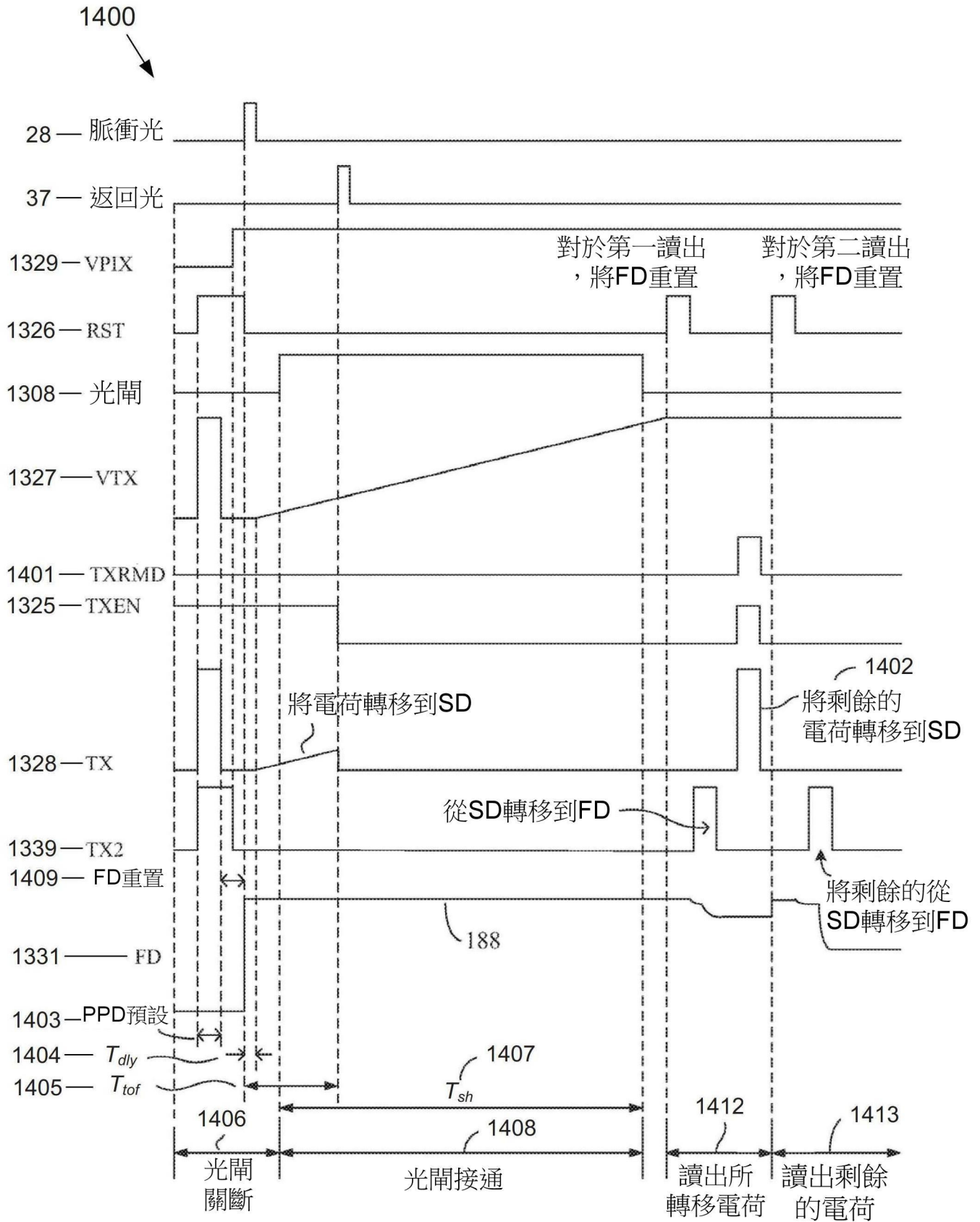


【圖12】

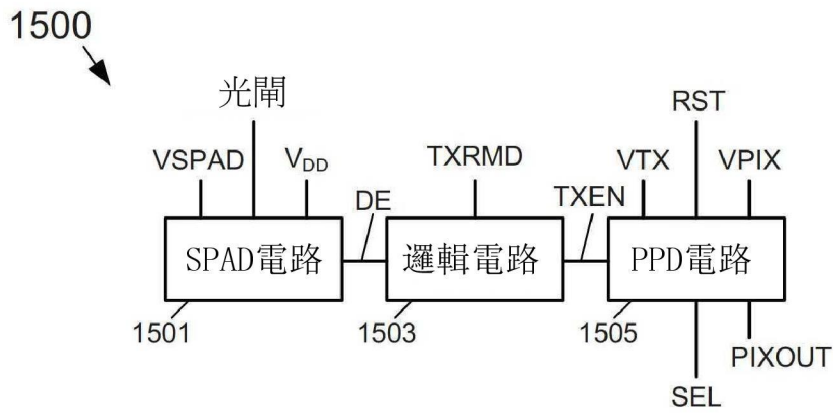
1300



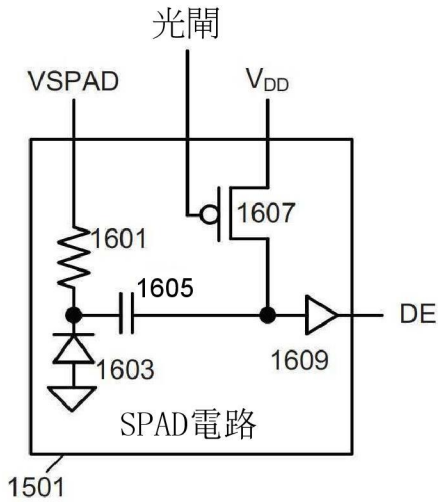
【圖13】



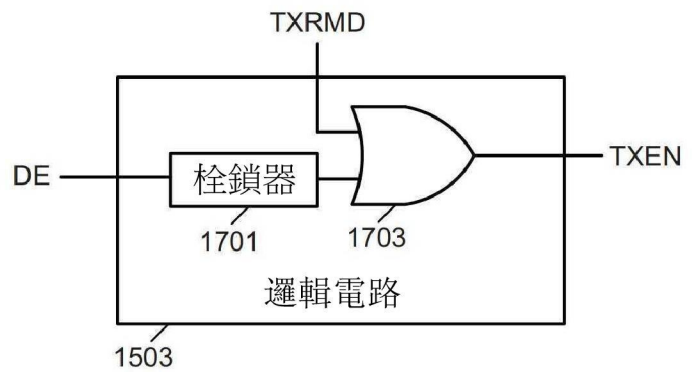
【圖14】



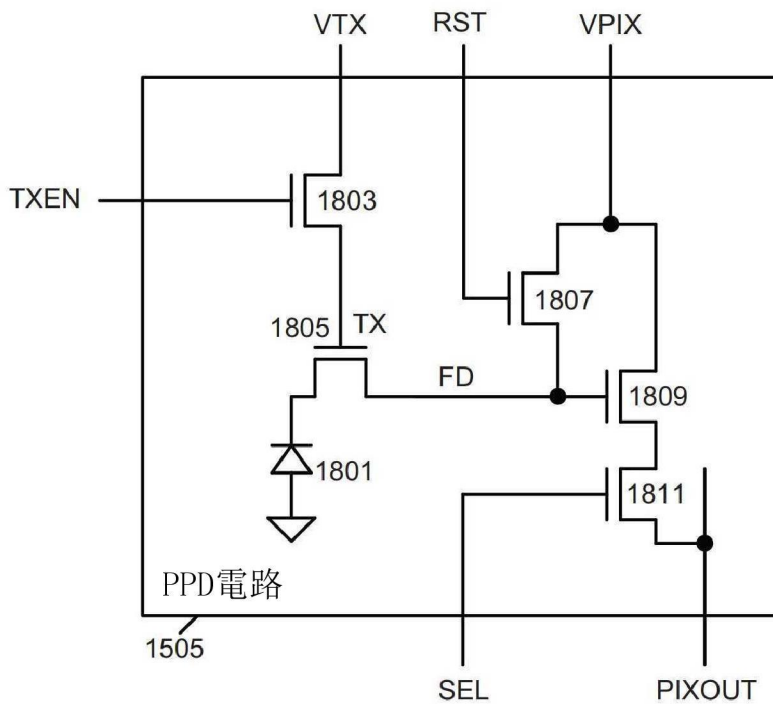
【圖15】



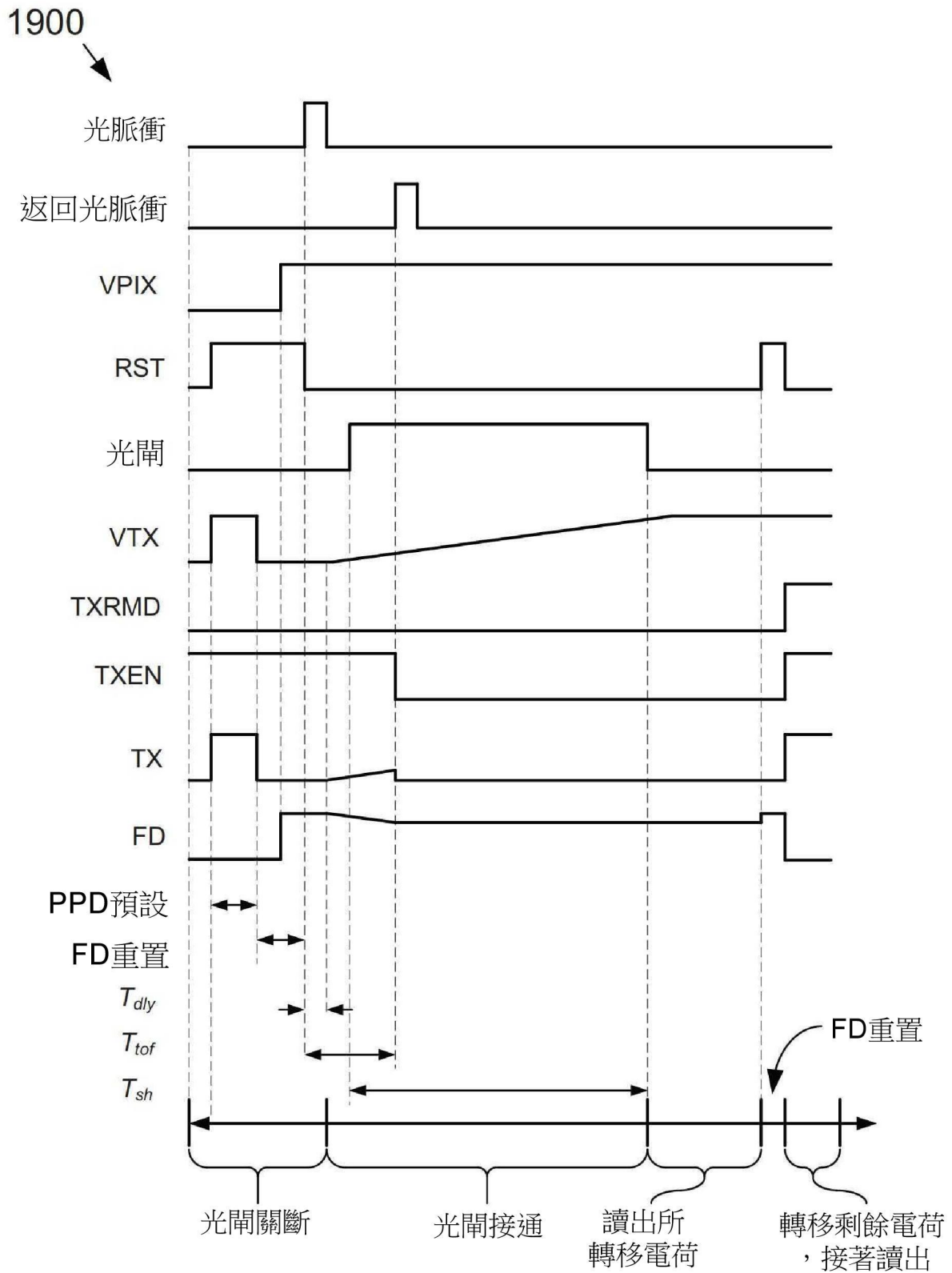
【圖16】



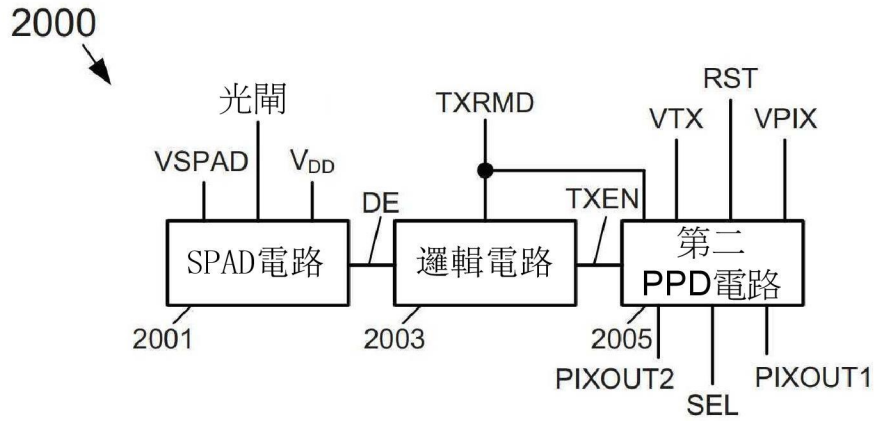
【圖17】



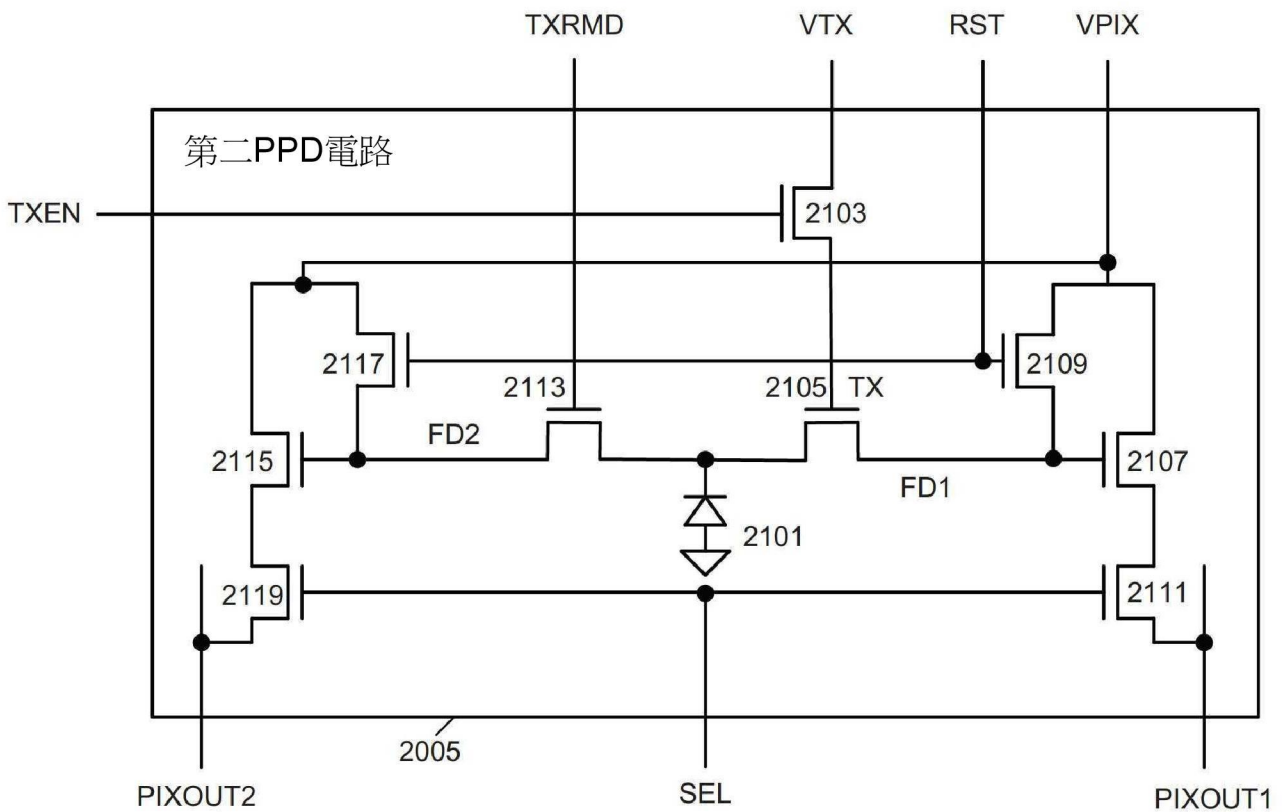
【圖18】



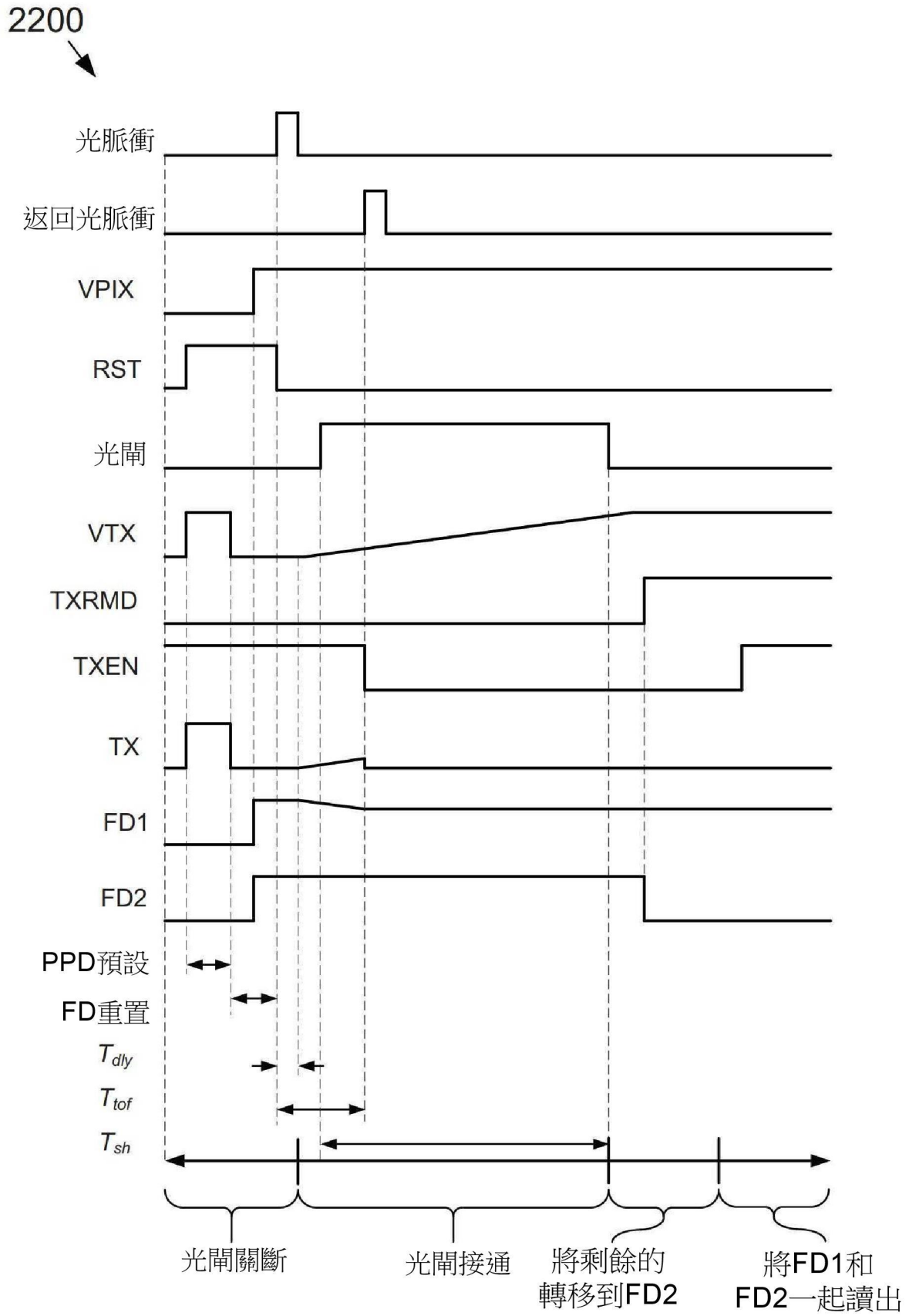
【圖19】



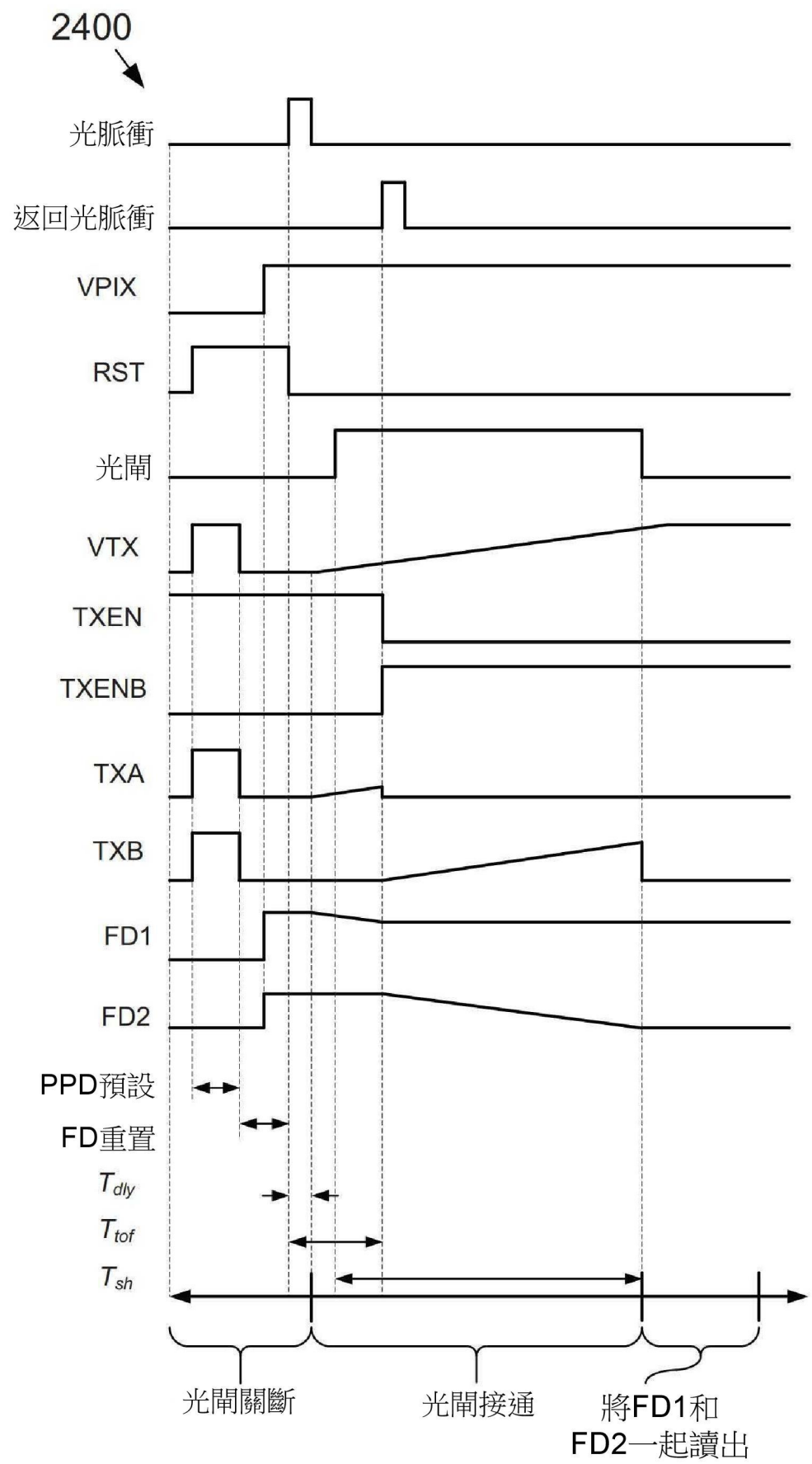
【圖20】



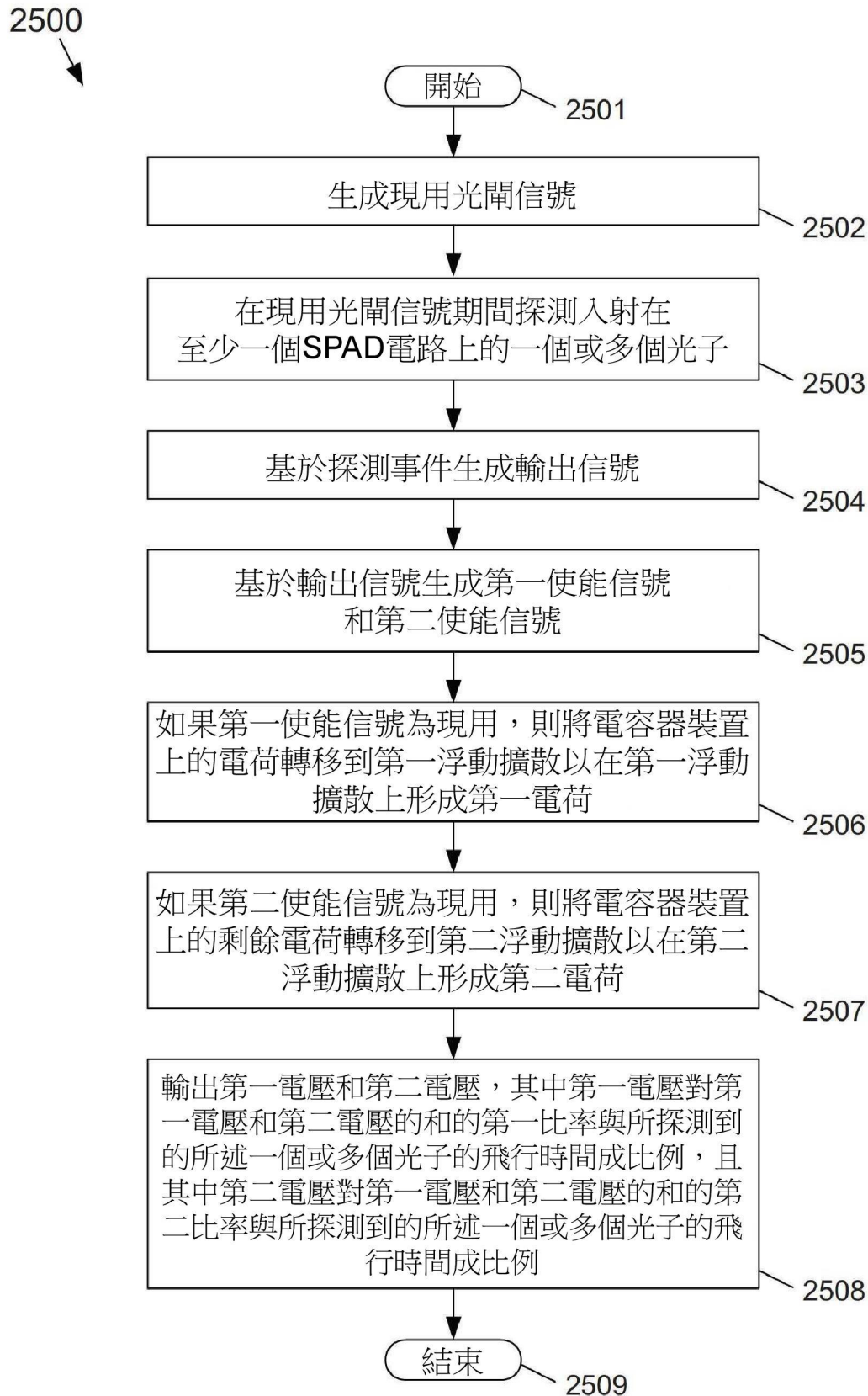
【圖21】



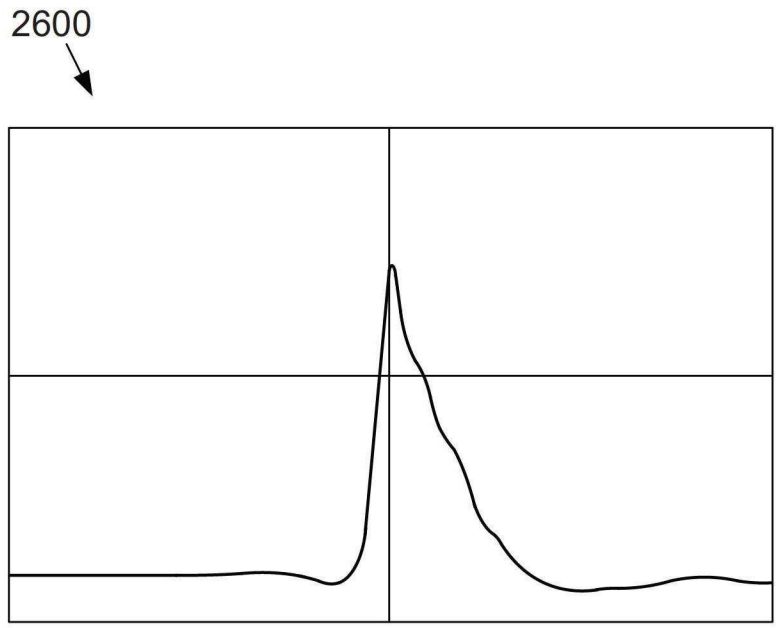
【圖22】



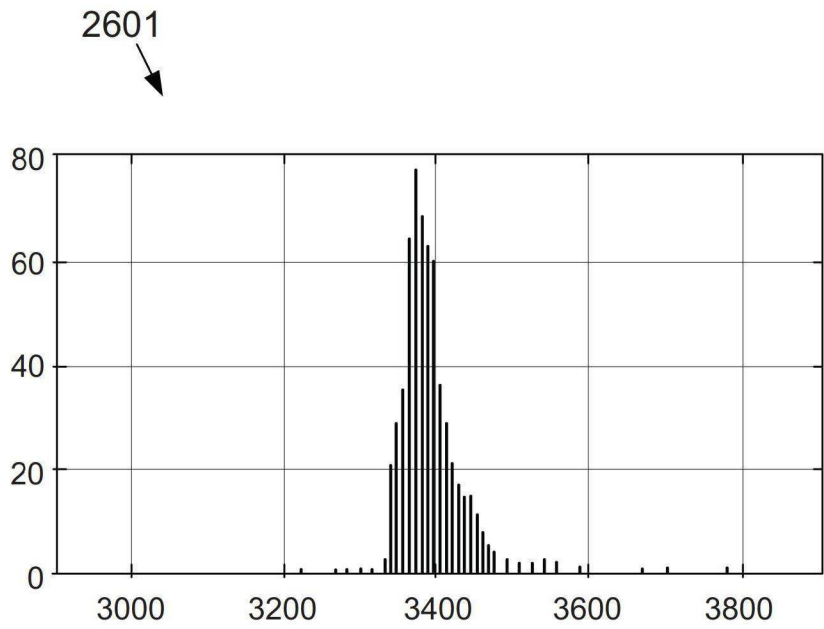
【圖24】



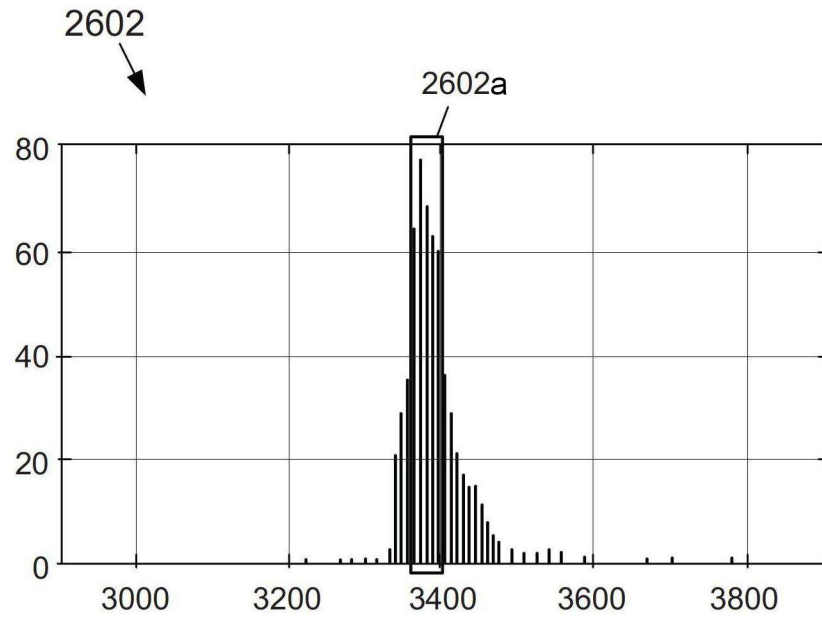
【圖25】



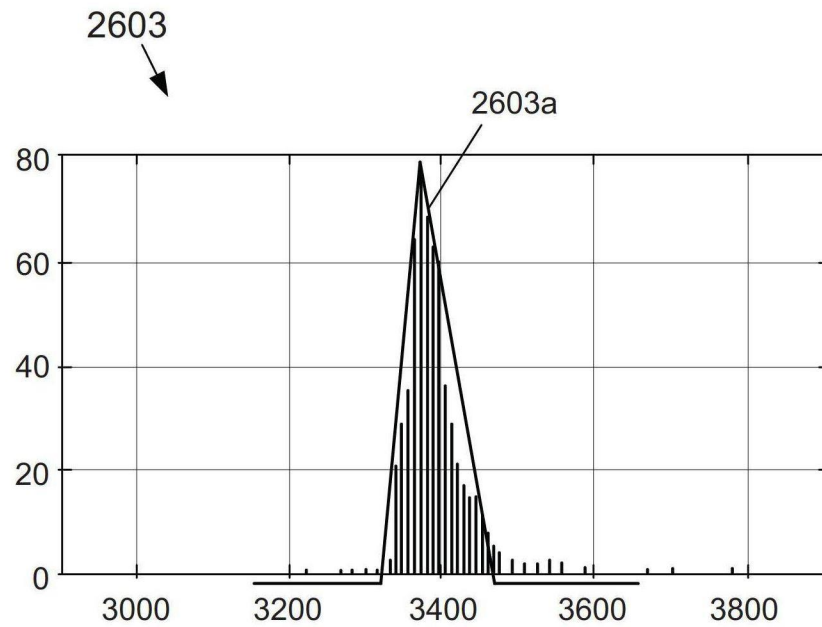
【圖26A】



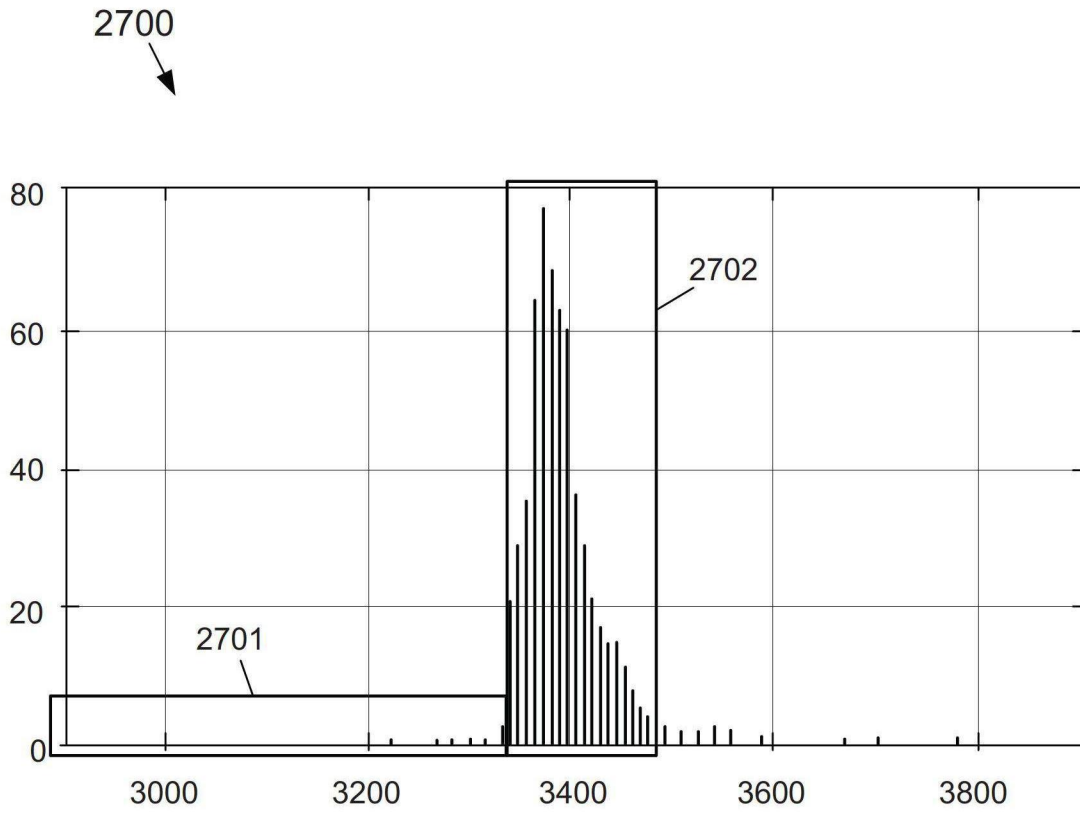
【圖26B】



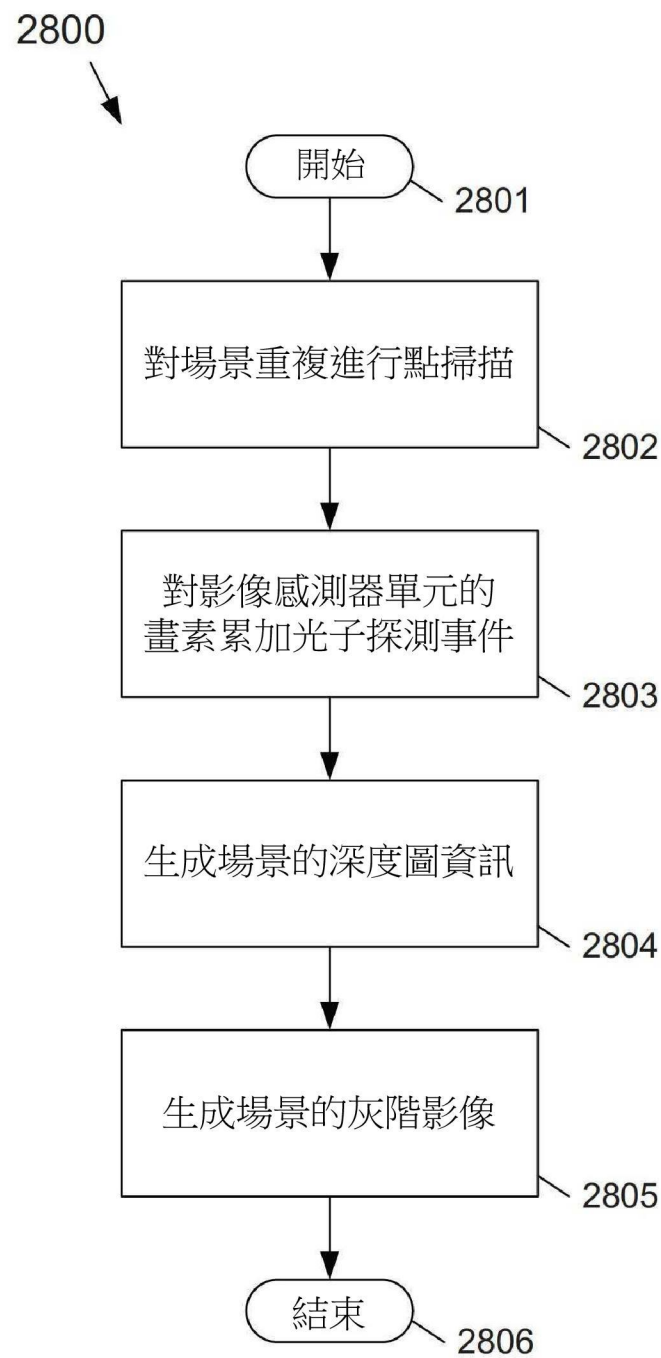
【圖26C】



【圖26D】

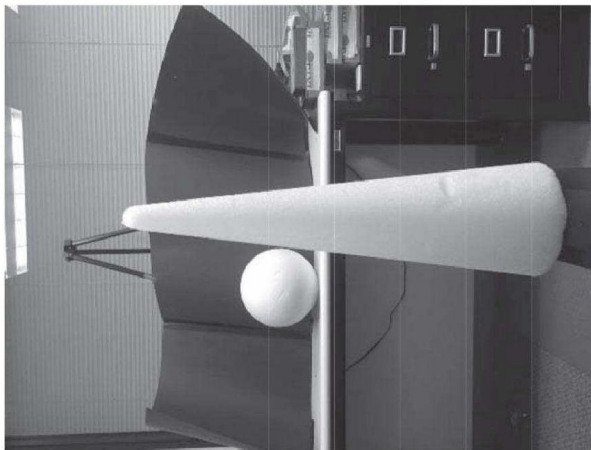


【圖27】



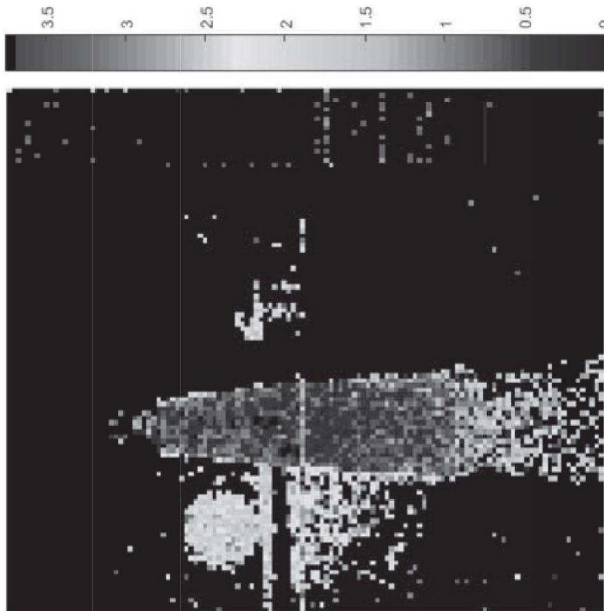
【圖28】

2900



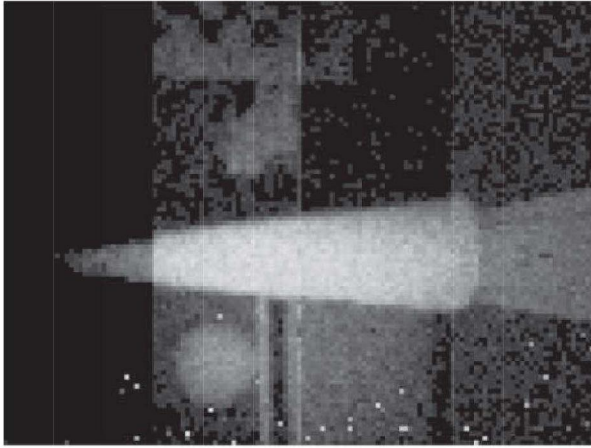
【圖29A】

2901

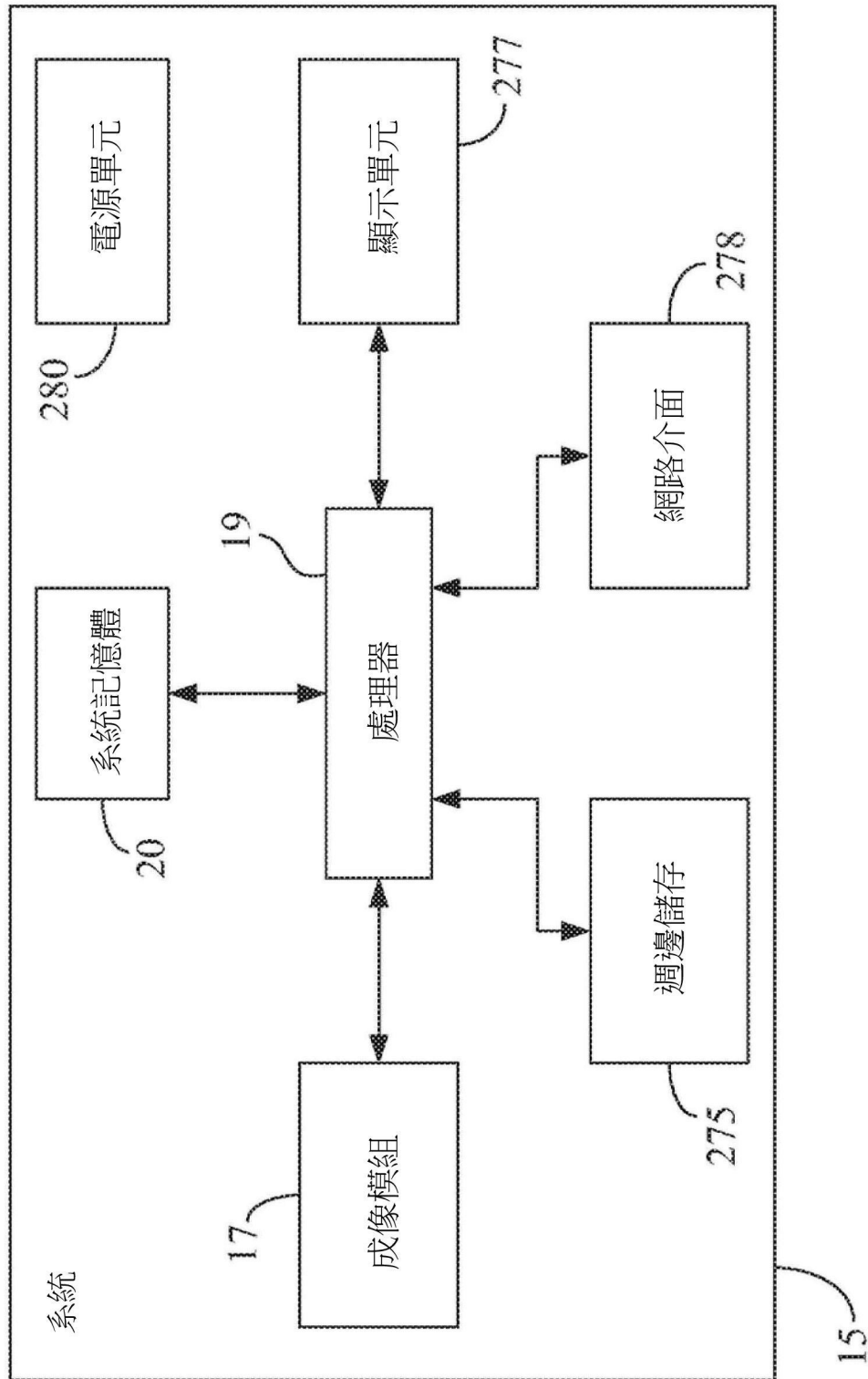


【圖29B】

2902



【圖29C】



【圖30】