

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum

Internationales Büro

(43) Internationales Veröffentlichungsdatum
16. Juni 2016 (16.06.2016)



(10) Internationale Veröffentlichungsnummer
WO 2016/091300 A1

- (51) Internationale Patentklassifikation:
H02M 3/158 (2006.01) *H02M 7/797* (2006.01)
- (21) Internationales Aktenzeichen: PCT/EP2014/077229
- (22) Internationales Anmeldedatum:
10. Dezember 2014 (10.12.2014)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (71) Anmelder: SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).
- (72) Erfinder: TANNHÄUSER, Marvin; Neue Straße 39, 91096 Möhrendorf (DE). PFEIFER, Markus; An der Radrunde 11, 90455 Nürnberg (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,

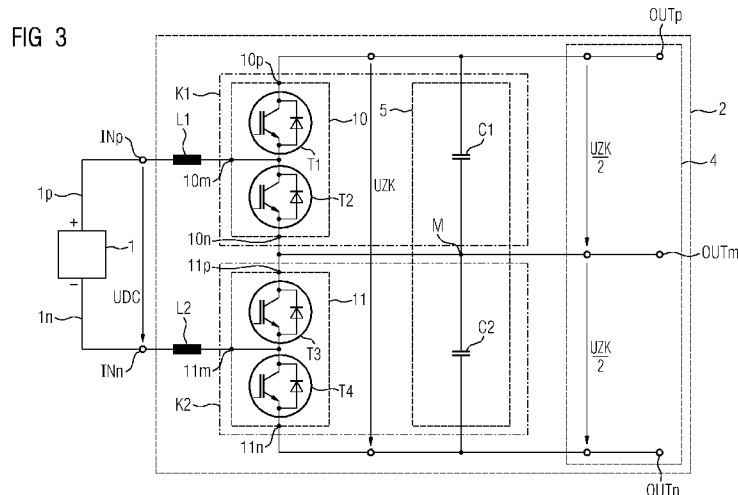
KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:
— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

(54) Title: BIDIRECTIONAL DC/DC CONTROLLER WITH A DIVIDED INTERMEDIATE CIRCUIT

(54) Bezeichnung : BIDIREKTIONALER DC/DC-STELLER MIT GETEILTEM ZWISCHENKREIS



(57) Abstract: The invention relates to a bidirectional DC/DC controller (2) which is provided for the purpose of converting electrical power from a DC source (1), having two stacked half-bridges (10, 11) and two inductances (L1, L2), wherein a positive contact (1p) of the DC source (1) is connected to a positive input (INp) of the bidirectional DC/DC controller (2) and a negative contact (1n) of the DC source (1) is connected to a negative input (INn) of the bidirectional DC/DC controller (2). For high efficiency and a power flow in both directions, it is proposed that the two stacked half-bridges (10, 11) are provided for the purpose of taking electrical power from the DC source (1) via the inductances (L1, L2) connected to their central power connection, wherein a first capacitor (C1) is connected in parallel with the upper half-bridge (10) and a second capacitor (C2) is connected in parallel with the lower half-bridge (11), and wherein the series circuit comprising the two capacitors (C1, C2) is in the form of a divided intermediate circuit (5) and is provided for the purpose of producing a neutral point (M) of an intermediate circuit voltage (UZK) at the point between the capacitors (C1, C2) and the stacked half-bridges (10a, 10b).

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



WO 2016/091300 A1



Die Erfindung betrifft einen bidirektionalen DC/DC-Steller (2), welcher für die Konversion von elektrischer Leistung einer DC-Quelle (1) vorgesehen ist, aufweisend zwei gestapelte Halbbrücken (10, 11) und zwei Induktivitäten (L1, L2), wobei ein positiver Kontakt (1p) der DC-Quelle (1) mit einem positiven Eingang (INp) des bidirektionalen DC/DC-Stellers (2) verbunden ist und ein negativer Kontakt (1n) der DC-Quelle (1) mit einem negativen Eingang (INn) des bidirektionalen DC/DC-Stellers (2) verbunden ist. Für eine hohe Effizienz und einen Leistungsfluss in beide Richtungen, wird vorgeschlagen, dass die zwei gestapelten Halbbrücken (10, 11) dafür vorgesehen sind, über die an ihrem mittleren Leistungsanschluss angeschlossene Induktivitäten (L1, L2) elektrische Leistung aus der DC-Quelle (1) zu entnehmen, wobei ein erster Kondensator (C1) parallel zur oberen Halbbrücke (10) und ein zweiter Kondensator (C2) parallel zur unteren Halbbrücke (11) geschaltet ist und wobei die Serienschaltung der beiden Kondensatoren (C1, C2) als geteilter Zwischenkreis (5) ausgebildet ist und zur Herstellung eines Mittelpunkts (M) einer Zwischenkreisspannung (UZK) am zwischen den Kondensatoren (C1, C2) und den gestapelte Halbbrücken (10a, 10b) befindlichen Punkt vorgesehen ist.

Beschreibung

Bidirektionaler DC/DC-Steller mit geteiltem Zwischenkreis

5 Die Erfindung betrifft einen bidirektionalen DC/DC-Steller, welcher für die Konversion von elektrischer Leistung einer DC-Quelle vorgesehen ist, aufweisend zwei gestapelte Halbbrücken und zwei Induktivitäten, wobei ein positiver Kontakt der DC-Quelle mit einem positiven Eingang des bidirektionalen
10 DC/DC-Stellers verbunden ist und ein negativer Kontakt der DC-Quelle mit einem negativen Eingang des bidirektionalen DC/DC-Stellers verbunden ist.

Weiterhin betrifft die Erfindung eine Schaltungsanordnung,
15 welche einen Multilevel-Stromrichter und einen derartigen bidirektionalen DC/DC-Steller aufweist.

Ferner betrifft die Erfindung ein Verfahren zur Zusammenschaltung eines DC-Systems mit einem AC-System mit mindestens
20 einer oben beschriebenen Schaltungsanordnung, wobei die Stromrichter-Schaltung als Gleichrichter und/oder als Wechselrichter betrieben wird.

Die Erfindung betrifft außerdem ein Energiespeicher-System.
25

Ein bidirektionaler DC/DC-Steller ist ein Gleichspannungswandler, welcher einen Leistungsfluss in beide Richtungen ermöglicht. Dabei kann der DC/DC-Steller als Aufwärtssteller oder als Abwärtssteller arbeiten.
30

Ein derartiger bidirektionaler DC/DC-Steller kommt beispielsweise in einem Energiespeicher-System, welches bevorzugt zur Netzstabilisierung vorgesehen ist, zum Einsatz, welche durch fluktuierende Stromquellen, wie Photovoltaik oder Windenergie, erzeugte Energie puffern und zu unterschiedlichen Zeitpunkten nutzbar machen. Als Energiespeicher kann hierbei direkt ein Stromspeicher, wie beispielsweise ein Akku, dienen oder es kann ein Wärmespeicher oder chemischer Speicher, wel-

cher beispielsweise über eine Elektrolyse Wasserstoff speichert, zum Einsatz kommen. Durch den Ladevorgang und den Entladevorgang des verwendeten Energiespeichers im Energiespeicher-System findet der Leistungsfluss in zwei Richtungen statt.

Als Multilevel-Stromrichter werden Stromrichter bezeichnet, die an der Ausgangsspannung mehr als zwei Spannungsniveaus bereitstellen, wodurch die harmonische Verzerrung der Ausgangsspannung in der Last reduziert wird. Ein Multilevel-Stromrichter kann je nach Anwendung bevorzugt für ein einphasiges oder ein dreiphasiges System verwendet werden.

Aus der EP 2517344 B1 ist ein bidirektionaler DC-Steller für die Wandlung von elektrischer Energie einer ersten DC-Quelle und einer zweiten DC-Quelle bekannt, umfassend einen Ausgangskondensator, wobei ein positiver Kontakt der ersten DC-Quelle mit einem positiven DC-Ausgang des bidirektionalen DC-Stellers und einem Anschluss des Ausgangskondensators verbunden ist, und ein negativer Kontakt der zweiten DC-Quelle mit einem negativen DC-Ausgang des bidirektionalen DC-Stellers und dem zweiten Anschluss des Ausgangskondensators verbunden ist, an welchem eine Ausgangsspannung anliegt.

Der Erfindung liegt die Aufgabe zugrunde, einen DC/DC-Steller anzugeben, welcher, im Vergleich zum Stand der Technik, eine hohe Effizienz aufweist und einen Leistungsfluss in beide Richtungen ermöglicht.

Diese Aufgabe wird erfindungsgemäß durch einen bidirektionalen DC/DC-Steller, welcher für die Konversion von elektrischer Leistung einer DC-Quelle vorgesehen ist, gelöst, welcher zwei gestapelte Halbbrücken und zwei Induktivitäten aufweist, wobei ein positiver Kontakt der DC-Quelle mit einem positiven Eingang des bidirektionalen DC/DC-Stellers verbunden ist und ein negativer Kontakt der DC-Quelle mit einem negativen Eingang des bidirektionalen DC/DC-Stellers verbunden ist, wobei zwei gestapelte Halbbrücken dafür vorgesehen sind über die an

ihrem mittleren Leistungsanschluss angeschlossene Induktivitäten elektrische Leistung aus der DC-Quelle zu entnehmen, wobei die erste Kondensatoren parallel zur oberen Halbbrücke geschaltet ist und eine zweite Kondensator parallel zur unteren Halbbrücke geschaltet ist und die Serienschaltung der beiden Kondensatoren als geteilter Zwischenkreis ausgebildet ist und zur Herstellung eines Mittelpunkts einer Zwischenkreisspannung zwischen den Kondensatoren und den gestapelten Halbbrücken befindlichen Punkt vorgesehen ist.

10

Weiterhin wird die Aufgabe durch eine Schaltungsanordnung, welche einen Multilevel-Stromrichter und einen derartigen bidirektionalen DC/DC-Steller aufweist.

15

Ferner wird die Aufgabe durch ein Verfahren zur Zusammenschaltung eines Gleichspannungssystems mit einem Wechselspannungssystem mit mindestens einer derartigen Schaltungsanordnung gelöst, wobei die Stromrichter-Schaltung als Gleichrichter und/oder als Wechselrichter betrieben wird.

20

Die Aufgabe wird außerdem durch ein Energiespeicher-System, welches mindestens einen Energiespeicher, mindestens ein AC-System und mindestens eine Schaltungsanordnung nach einem der Ansprüche 7 bis 8 aufweist gelöst.

25

Die beschriebene Schaltungstopologie ermöglicht einen bidirektionalen Betrieb wenn die Zwischenkreisspannung UZK größer ist als die DC-Spannung UDC , das heißt es kann der DC/DC-Steller in beide Richtungen betrieben werden. Dies ist besonders vorteilhaft bei Anwendungen bei denen beispielsweise ein Akku von einem Wechselstromsystem in eine Richtung geladen und in die andere Richtung entladen wird. Durch den geteilten Zwischenkreis, kann die Ausgangsspannung über drei Spannungsniveaus abgegriffen werden. Dies ist besonders vorteilhaft, da sich durch die Verwendung mehrerer Spannungsniveaus beispielsweise bei einem Wechselrichter die Oberwellen, welche beispielsweise durch eine bevorzugt verwendete Pulsweitenmodu-

30

35

lation, kurz PWM, entstehen, reduzieren und sich so die Effizienz des Wechselrichters erhöht.

Bei einer vorteilhaften Ausgestaltung sind die Kapazitätswerte der Kondensatoren gleich groß und sind für eine gleichmäßige Teilung der Zwischenkreisspannung vorgesehen. Die Schaltung wird dabei so betrieben, dass der Spannungsabfall an den Kondensatoren gleich groß ist. Dies ist besonders vorteilhaft, da folglich an den Leistungshalbleitern des DC/DC-Stellers die gleiche Spannung, nämlich die halbe Zwischenkreisspannung abfällt. Auch reduziert sich unter Umständen, je nach Schaltungstopologie, der Spannungsabfall an den folgenden elektronischen Bauelementen der angeschlossenen Schaltung wie beispielsweise Leistungshalbleiter eines Stromrichters. Dies erleichtert die Dimensionierung der elektronischen Bauelemente insbesondere der Leistungshalbleiter und ermöglicht eine Optimierung der Effizienz und der Bauteilkosten.

In besonders vorteilhafter Weise weisen die Leistungshalbleiter einen Leistungstransistor, insbesondere einen IGBT, und eine Diode auf, wobei die Diode als Freilaufdiode dem IGBT in Gegenrichtung parallelgeschaltet ist. Ein Insulated-Gate Bipolar Transistor, kurz IGBT, ist besonders vorteilhaft, da er die Vorteile eines Bipolartransistors, wie gutes Durchlassverhalten, hohe Sperrspannung und hohe Robustheit, und Vorteile eines Feldeffekttransistors, nämlich die nahezu leistungslose Ansteuerung, vereinigt. Ein weiterer Vorteil eines IGBTs ist auch eine gewisse Robustheit gegenüber Kurzschlüssen, da der IGBT den Laststrom begrenzt. Durch die Verwendung einer antiparallelen Freilaufdiode wird die Effizienz des DC/DC-Stellers bei hartem Schalten erhöht. Außerdem kann der bidirektionale DC-Steller durch die Verwendung einer antiparallelen Diode Energie in beide Richtungen umwandeln.

Bei einer bevorzugten Ausführungsform weist der DC/DC-Steller angepasste Leistungshalbleiter auf, welche hinsichtlich geringer Schaltverluste optimiert sind und eine Spannungsfestigkeit aufweisen, welche der halben Zwischenkreisspannung

entspricht. Ein wesentlicher Faktor zur Begrenzung des erreichbaren Wirkungsgrades liegt in den Verlusten, die in den verwendeten Leistungshalbleitern auftreten. Dabei spielen die Schaltverluste, die im Moment des Öffnens und Schließens des Schalters auftreten und mit der verwendeten Schaltfrequenz ansteigen eine große Rolle. Hersteller der zu diesen Zwecken eingesetzten Leistungshalbleiter, wie beispielsweise IGBTs, bieten Komponenten mit verschiedenen Eigenschaften an. Es ist zur Erreichung einer hohen Effizienz des DC/DC-Stellers vorteilhaft hinsichtlich geringer Schaltverluste optimierte Leistungshalbleiter zu verwenden. Außerdem erzeugen Leistungshalbleiter, die eine höhere Spannungsfestigkeit aufweisen und daher zum Schalten höherer Spannungen geeignet sind, bei gegebener Schaltfrequenz signifikant höhere Schaltverluste als Leistungshalbleiter, welche eine geringere Spannungsfestigkeit aufweisen. Die angegebene Schaltungstopologie erlaubt es, dass die Leistungshalbleiter nur eine maximale Spannungsfestigkeit aufweisen müssen, welche der halben Zwischenkreisspannung entspricht. Dies ist besonders vorteilhaft, da durch die optimierten Leistungshalbleiter ein hoher Wirkungsgrad erreicht wird.

In einer vorteilhaften Ausgestaltung sind der erste Kondensator und die erste Halbbrücke als eine erste Kommutierungszelle ausgebildet und der zweite Kondensator und die zweite Halbbrücke als eine zweite Kommutierungszelle ausgebildet. Als Kommutierung bezeichnet man in der Leistungselektronik den Vorgang, bei dem ein Stromfluss von einem Zweig zum anderen übergeht. In der vorliegenden Ausführungsform findet die Kommutierung zwischen der ersten Halbbrücke, dem parallel dazu geschalteten ersten Kondensator und zwischen der zweiten Halbbrücke und dem parallel dazu geschalteten zweiten Kondensator statt. Die Ausbildung einer Kommutierungszelle ist vorteilhaft, da so ein sehr gutes Kommutierungsverhalten und Schaltverhalten erreicht wird, was die Effizienz der vorliegenden Schaltung erhöht.

In besonders vorteilhafter Weise weisen die beiden Kondensatoren und die beiden Induktivitäten eine Filterwirkung auf und sind dafür vorgesehen durch einen Schaltvorgang entstehende Oberwellen zu reduzieren. Diese Reduktion der Oberwellen verkleinert bekannte Störungen und verringert desweiteren an die Umgebung abgegebene EMV-Strahlung. Außerdem erhöht sich die Effizienz der Schaltung.

Bei einer vorteilhaften Ausgestaltung weist der bidirektionale DC/DC-Steller zwei weitere gestapelte Halbbrücken auf, wobei eine weitere obere Halbbrücke parallel zur oberen Halbbrücke geschaltet ist, eine weitere untere Halbbrücke parallel zur unteren Halbbrücke geschaltet ist und die zwei weiteren gestapelte Halbbrücken zur Entnahme von elektrischer Leistung über die an ihrem mittleren Leistungsanschluss angeschlossenen Induktivitäten aus der DC-Quelle vorgesehen sind. Dies hat den Vorteil, dass kleinere Induktivitäten und kleinere Kapazitäten verwendet werden können und dass die Transistoren schneller geschaltet werden können. Dies führt zu einer Kostenersparnis und erhöht den Wirkungsgrad des DC/DC-Stellers.

In besonders vorteilhafter Weise wird der bidirektionale DC/DC-Steller über ein Interleaving-Verfahren angesteuert.

Dies ist besonders vorteilhaft, weil hierdurch die Verzerrungen, insbesondere Strom-Rippel, auf der DC-Seite reduziert werden. Beispielsweise ein für eine Reduzierung der Verzerrungen benötigtes Filter kann somit verkleinert werden, sodass Kosten eingespart werden. Des Weiteren können Leistungshalbleiter mit einer kleineren Chipfläche eingesetzt werden, sodass eine höhere Schaltfrequenz möglich wird und hierdurch die benötigten induktiven Bauelemente kleiner werden.

Im Folgenden wird die Erfindung anhand der in den Figuren dargestellten Ausführungsbeispiele näher beschrieben und erläutert.

Es zeigen:

- 5 FIG 1 das Blockschaltbild einer Anordnung zur Zusammenschaltung eines Gleichspannungssystems mit einem Wechselspannungssystem,
- FIG 2 einen bidirektionalen DC/DC-Steller nach dem Stand der Technik,
- 10 FIG 3 einen bidirektionalen DC/DC-Steller mit geteiltem Zwischenkreis,
- FIG 4 eine Schaltungsanordnung mit einem bidirektionalen DC/DC-Steller mit geteiltem Zwischenkreis und einem
15 Multilevel-Stromrichter, und
- FIG 5 einen bidirektionalen DC/DC-Steller mit geteiltem Zwischenkreis und zwei parallelen gestapelten Halbbrücken.
20
- FIG 1 zeigt das Blockschaltbild einer Anordnung zur Zusammenschaltung eines Gleichspannungssystems 1 mit einem Wechselspannungssystem 3, welches einen DC/DC-Steller 2, einen Zwischenkreis 5 und einen Stromrichter 3, aufweist. Je nach
25 Leistungsflussrichtung wird der Stromrichter 3 als Wechselrichter oder als Gleichrichter betrieben. Ein Wechselrichter ist hierbei ein elektrisches Gerät, welches Gleichspannung in Wechselspannung konvertiert. Ein Gleichrichter ist ein elektrisches Gerät, welches Wechselspannung in Gleichspannung
30 konvertiert. Ein einphasiges System weist einen Phasenleiter und einem Nullleiter auf, wobei der Nullleiter bevorzugt geredet ist.
- Betrachtet man die Leistungsflussrichtung vom Gleichspannungssystem 1 zum Wechselspannungssystem 6, so hat der
35 DC/DC-Steller die Aufgabe die DC-Spannung U_{DC} des Gleichspannungssystems 1 auf die Zwischenkreisspannung U_{ZK} zu konvertieren. Dabei kann der DC/DC-Steller 2 im Hoch- und Tiefsetz-

steller-Betrieb laufen, wobei im Hochsetzsteller-Betrieb die Zwischenkreisspannung UZK größer ist als die DC-Spannung UDC des Gleichspannungssystems 1, während im Tiefsetzsteller-Betrieb die Zwischenkreisspannung UZK kleiner ist als die DC-Spannung UDC des Gleichspannungssystems 1.

Der Zwischenkreis weist mindestens einen Energiespeicher, bevorzugt mindestens einen Kondensator, auf und hat die Aufgabe eine Netzurückwirkung auf der doppelten Stromrichter-Frequenz zu verhindern und die Welligkeit der Gleichspannung beziehungsweise des Gleichstromes zu minimieren. Der als Wechselrichter betriebene Stromrichter 3 hat die Aufgabe die am Eingang des Wechselrichters anliegende Gleichspannung in eine Wechselspannung zu konvertieren. Der Wechselrichter arbeitet in einer bevorzugten Ausführung mit abschaltbaren leistungselektronischen Schaltern, welche beispielsweise als Insulated Gate Bipolar Transistoren (IGBTs) aber auch als Metall-Oxid-Halbleiter-Feldeffekttransistoren (MOSFETs) oder Schaltthyristoren ausgeführt sein können, und erzeugt eine zeitlich veränderliche Spannung, bevorzugt mit Hilfe einer Pulsweitenmodulation (PWM). Mit einem Filter kann das PWM-Signal zu einem Sinus-Signal geglättet werden.

Bei der Betrachtung des Leistungsflusses in Gegenrichtung, also vom Wechselspannungssystem 6 zum Gleichspannungssystem 1, arbeitet der Stromrichter 3 als Gleichrichter und der DC/DC-Steller hat die Aufgabe die Zwischenkreisspannung UZK auf die DC-Spannung UDC des Gleichspannungssystems 1 zu konvertieren.

FIG 2 zeigt einen bidirektionalen DC/DC-Steller nach dem Stand der Technik. Dieser weist eine Halbbrücke 10 auf zu der ein Kondensator C1 derartig parallel geschaltet ist, dass die Anschlüsse des Kondensators C1 mit dem oberen Leistungsanschluss 10p und mit dem unteren Leistungsanschluss 10n der Halbbrücke 10 verbunden sind. Über eine Induktivität L1, auch Spule oder Drossel genannt, welche mit dem mittleren Leistungsanschluss 10m der Halbbrücke 10 verbunden ist, ist der

positive Eingang INp des DC/DC-Stellers 2 mit dem positiven Kontakt 1p der DC-Quelle 1 verbunden. Der untere Leistungsanschluss 10n der Halbbrücke 10 ist mit dem negativen Eingang INn des DC/DC-Stellers 2 verbunden, welcher wiederum mit dem negativen Kontakt 1n der DC-Quelle 1 verbunden ist. An dem Kondensator C1, welcher den Zwischenkreis bildet, fällt eine Zwischenkreisspannung U_{ZK} ab. Die beiden Ausgangsanschlüsse OUTp, OUTn bilden einen DC-Spannungsbus 4.

FIG 3 zeigt einen bidirektionalen DC/DC-Steller 2 mit geteiltem Zwischenkreis 5. Der DC/DC-Steller 2 weist zwei gestapelte Halbbrücken 10, 11 auf, wobei die obere Halbbrücke 10 über ihren unteren Leistungsanschluss 10n mit dem oberen Leistungsanschluss 11p der unteren Halbbrücke 11p verbunden ist. Die obere Halbbrücke 10 des DC/DC-Stellers 2 ist parallel zum ersten Kondensator C1 geschaltet, das heißt die beiden Anschlüsse des ersten Kondensators C1 sind mit dem oberen und unteren Leistungsanschluss 10p, 10n der ersten Halbbrücke 10 verbunden. Analog ist die untere Halbbrücke 11 des DC/DC-Stellers 2 parallel zum zweiten Kondensator C2 geschaltet, das heißt die beiden Anschlüsse des zweiten Kondensators C2 sind mit dem oberen und unteren Leistungsanschluss 11p, 11n der ersten Halbbrücke 10 verbunden. Mit der Herstellung eines Mittelpunkts M der Zwischenkreisspannung aus der Serienschaltung der Kondensatoren C1 und C2 entsteht ein geteilter Zwischenkreis, wobei bevorzugt an jeder der beiden Kondensatoren die halbe Zwischenkreisspannung U_{ZK} abfällt. Daher ist es möglich durch eine entsprechende Ansteuerung der Leistungshalbleiter T1, T2, T3 die Ausgangsspannung über drei Spannungslevel (-U_{ZK}, 0, U_{ZK}) an den Ausgangsanschlüssen OUTp, OUTm, OUTn auszugeben. Die drei Ausgangsanschlüsse OUTp, OUTm, OUTn bilden einen DC-Spannungsbus 4.

Durch die Verwendung von insgesamt vier Leistungshalbleitern TD1, TD2, TD3, TD4, welche bevorzugt als IGBTs mit parallel geschalteter antiparalleler Freilaufdiode ausgeführt sind, kann der DC/DC-Steller 2 bidirektional verwendet werden. Über zwei an den mittleren Leistungsanschlüssen 10m, 11m der ge-

stapelten Halbbrücken 10, 11 angeschlossenen Spulen L1, L2 wird elektrische Leistung mit Hilfe der Eingänge INp, INn aus einer DC-Quelle 1, welche einen positiven Kontakt 1p und einen negativen Kontakt 1n aufweist, entnommen, wobei die erste
5 Spule L1 am mittleren Leistungsanschluss 10m der oberen Halbbrücke 10 angeschlossen ist und die zweite Spule L2 am mittleren Leistungsanschluss 11m der unteren Halbbrücke 11 angeschlossen ist. Der erste Kondensator C1 und die erste Halbbrücke 10 sind als eine erste Kommutierungszelle K1 ausgebil-
10 det und der zweite Kondensator C2 und die zweite Halbbrücke 11 sind als eine zweite Kommutierungszelle K2 ausgebildet. Diese Anordnung minimiert die parasitären Effekte für den Schaltvorgang und es wird so ein sehr gutes Kommutierungsverhalten und Schaltverhalten erreicht.

15

Für den DC/DC-Steller 2 werden angepasste Leistungshalbleiter TD1, TD2, TD3, TD4 verwendet, welche hinsichtlich geringer Schaltverluste optimiert sind, da der DC/DC-Steller 2 bevorzugt mit einer höheren Frequenz als der Grundfrequenz ge-
20 schaltet wird. Da die erste Halbbrücke 10 parallel zum ersten Kondensator C1 des geteilten Zwischenkreises 5 geschaltet ist und die zweite Halbbrücke 11 parallel zum zweiten Kondensator C2 des geteilten Zwischenkreises 5 geschaltet ist, erlaubt es die Schaltungstopologie, dass die Leistungshalbleiter TD1,
25 TD2, TD3, TD4 eine Spannungsfestigkeit aufweisen, welche ungefähr der halben Zwischenkreisspannung UZK entspricht.

In der in FIG 3 gezeigten Schaltung ist ein Leistungsfluss in beide Richtungen möglich. Für den Fall, dass die DC-Spannung
30 UDC der DC-Quelle 1 größer ist als die Zwischenkreisspannung UZK, ist nur ein Leistungsfluss von der DC-Quelle 1, zum Wechselspannungssystem 3, auch AC-System genannt, möglich.

Wird für die in FIG 3 gezeigte Schaltung nur für einen unidirektionalen Leistungsfluss benötigt kann je nach Leistungsflussrichtung die Schaltung vereinfacht werden. In der bevorzugten Ausführung, in der ein Leistungshalbleiter einen IGBT mit einer in Gegenrichtung parallelgeschalteter Freilaufdiode

aufweist, kann an bestimmten Stellen der IGBT weggelassen und die Schaltung entsprechend vereinfacht werden. Beispielsweise kann bei einem unidirektionalen Leistungsfluss vom Gleichspannungssystem 1 zum Wechselspannungssystem 3, welcher bei
5 einem Photovoltaik-System zur Netzeinspeisung zum Einsatz kommt, der IGBT des Leistungshalbleiters TD1 und der IGBT des Leistungshalbleiters TD4 weggelassen werden. Dies ist besonders vorteilhaft, da so die Kosten und die Komplexität der Schaltung gesenkt werden.

10

FIG 4 zeigt eine Schaltungsanordnung mit einem bidirektionalen DC/DC-Steller 2 mit geteiltem Zwischenkreis 5 und einem Multilevel-Stromrichter 3, wobei der Multilevel-Stromrichter 3 über die Ausgangsanschlüsse OUTp, OUTm, OUTn gleichspannungsseitig mit dem DC/DC-Steller 2 verbunden ist. Wechselspannungsseitig ist bevorzugt ein dreiphasiges AC-System 7
15 angeschlossen.

20

Wird für die in FIG 4 gezeigte Schaltungsanordnung nur für einen unidirektionalen Leistungsfluss benötigt kann je nach Leistungsflussrichtung die Schaltung für den DC/DC-Steller 2 vereinfacht werden. In der bevorzugten Ausführung, in der ein Leistungshalbleiter TD1, TD2, TD3, TD4 einen IGBT mit einer in Gegenrichtung parallelgeschalteter Freilaufdiode aufweist,
25 kann an bestimmten Stellen der IGBT weggelassen und die Schaltung entsprechend vereinfacht werden. Beispielsweise kann bei einem unidirektionalen Leistungsfluss vom DC-System 1 zum AC-System 6, welcher beispielsweise bei einem Photovoltaik-System zur Netzeinspeisung zum Einsatz kommt, der IGBT
30 des Leistungshalbleiters TD1 und der IGBT des Leistungshalbleiters TD4 weggelassen werden. Weiterhin kann bei einem unidirektionalen Leistungsfluss vom AC-System 6 zum DC-System 1 der IGBT des Leistungshalbleiters TD2 und der IGBT des Leistungshalbleiters TD3 weggelassen werden. Dies ist besonders
35 vorteilhaft, da so die Kosten und die Komplexität der Schaltung gesenkt werden.

FIG 5 zeigt einen bidirektionalen DC/DC-Steller 2 mit geteiltem Zwischenkreis 5 und zwei parallelen gestapelten Halbbrücken 10, 11, 12, 13 des DC/DC-Stellers 2. Sowohl die ersten gestapelten Halbbrücken 10, 11 des DC/DC-Stellers 2 als auch die weiteren gestapelten Halbbrücken 12, 13 des DC/DC-Stellers 2 entnehmen aus der DC-Quelle 1 elektrische Leistung über die an ihrem mittleren Leistungsanschluss 10m, 11m, 12m, 13m angeschlossenen Spulen L1, L2, L3, L4. Hierbei sind die obere Halbbrücke 10 und die weitere obere Halbbrücke 12 über ihre oberen Leistungsanschlüsse 10p, 12p verbunden, ihre unteren Leistungsanschlüsse 10n, 12n verbunden und über ihre Leistungsanschlüsse 10p, 10n, 12p, 12n parallel zum ersten Kondensator C1 des geteilten Zwischenkreises 4 geschaltet. Weiterhin sind die untere Halbbrücke 11 und die weitere untere Halbbrücke 13 über ihre oberen Leistungsanschlüsse 11p, 13p verbunden, über ihre unteren Leistungsanschlüsse 11n, 13n verbunden und über ihre Leistungsanschlüsse 11p, 11n, 13p, 13n parallel zum zweiten Kondensator C2 des geteilten Zwischenkreises 5 geschaltet. Die erste Spule L1 ist am mittleren Leistungsanschluss 10m der oberen Halbbrücke 10 des DC/DC-Stellers 2 angeschlossen, die zweite Spule L2 ist am mittleren Leistungsanschluss 11m der unteren Halbbrücke 11 des DC/DC-Stellers 2 angeschlossen, die dritte Spule L3 ist am mittleren Leistungsanschluss 12m der weiteren oberen Halbbrücke 12 des DC/DC-Stellers 2 angeschlossen, die vierte Spule L4 ist am mittleren Leistungsanschluss 13m der weiteren unteren Halbbrücke 13 des DC/DC-Stellers 2 angeschlossen. Die weitere obere Halbbrücke 12 weist Leistungshalbleiter T5, T6 auf und die weitere untere Halbbrücke 13 weist Leistungshalbleiter T7, T8 auf, wobei sich der Strom, welcher über den DC-Spannungsbus 4 fließt, auf die beiden oberen Halbbrücken 10, 12 und auf die beiden unteren Halbbrücken 11, 13 aufteilt. Daher können Leistungshalbleiter T1, T2, T3, T4, T5, T6, T7, T8 mit einer kleineren Chipfläche verwendet werden, welche schneller geschaltet werden können. Dadurch werden kleinere Spulen L1, L2, L3, L4 benötigt und die Kondensatoren C1, C2 des geteilten Zwischenkreises 5 können verkleinert werden. Die Halbbrücken 10, 11, 12, 13 werden bevorzugt durch ein

2-fach Interleaving-Verfahren angesteuert. Da aufgrund der Schaltungstopologie die oberen Halbbrücken 10, 12 und die unteren Halbbrücken 11, 13 jeweils komplementär, also jeweils mit invertierten oder um 180 Grad verschobenen PWM-Signalen, angesteuert werden ist neben einem Inverter kein weiterer Aufwand für die Ansteuerung im Vergleich zu dem in FIG 3 gezeigten bidirektionalen DC/DC-Steller 2 erforderlich.

Zusammenfassend betrifft die Erfindung einen bidirektionalen DC/DC-Steller 2, welcher für die Konversion von elektrischer Leistung einer DC-Quelle 1 vorgesehen ist, aufweisend zwei gestapelte Halbbrücken 10, 11 und zwei Induktivitäten L1, L2, wobei ein positiver Kontakt 1p der DC-Quelle 1 mit einem positiven Eingang INp des bidirektionalen DC/DC-Stellers 2 verbunden ist und ein negativer Kontakt 1n der DC-Quelle 1 mit einem negativen Eingang INn des bidirektionalen DC/DC-Stellers 2 verbunden ist. Für eine hohe Effizienz und einen Leistungsfluss in beide Richtungen, wird vorgeschlagen, dass die zwei gestapelten Halbbrücken 10, 11 dafür vorgesehen sind, über die an ihrem mittleren Leistungsanschluss angeschlossene Induktivitäten L1, L2 elektrische Leistung aus der DC-Quelle 1 zu entnehmen, wobei ein erster Kondensator C1 parallel zur oberen Halbbrücke 10 und ein zweiter Kondensator C2 parallel zur unteren Halbbrücke 11 geschaltet ist und wobei die Serienschaltung der beiden Kondensatoren C1, C2 als geteilter Zwischenkreis 5 ausgebildet ist und zur Herstellung eines Mittelpunkts M einer Zwischenkreisspannung UZK am zwischen den Kondensatoren C1, C2 und den gestapelte Halbbrücken 10a, 10b befindlichen Punkt vorgesehen ist.

30

Patentansprüche

1. Bidirektionaler DC/DC-Steller (2), welcher für die Konver-
sion von elektrischer Leistung einer DC-Quelle (1) vorgesehen
5 ist, aufweisend zwei gestapelte Halbbrücken (10, 11) und zwei
Induktivitäten (L1, L2), wobei ein positiver Kontakt (1p) der
DC-Quelle (1) mit einem positiven Eingang (INp) des bidirek-
tionalen DC/DC-Stellers (2) verbunden ist und ein negativer
Kontakt (1p) der DC-Quelle (1) mit einem negativen Eingang
10 (INp) des bidirektionalen DC/DC-Stellers (2) verbunden ist,
dadurch gekennzeichnet, dass
- die zwei gestapelte Halbbrücken (10, 11) zur Entnahme von
elektrischer Leistung über die an ihrem mittleren Leis-
tungsanschluss angeschlossenen Induktivitäten (L1, L2) aus
15 der DC-Quelle (1) vorgesehen sind,
 - ein erster Kondensator (C1) parallel zur oberen Halbbrücke
(10) geschaltet ist und ein zweiter Kondensator (C2) paral-
lel zur unteren Halbbrücke (11) geschaltet ist, und
 - die Serienschaltung der beiden Kondensatoren (C1, C2) als
20 geteilter Zwischenkreis (5) ausgebildet ist und zur Her-
stellung eines Mittelpunkts (M) einer Zwischenkreisspannung
(UZK) am zwischen den Kondensatoren (C1, C2) und den gesta-
pelte Halbbrücken (10, 11) befindlichen Punkt vorgesehen
ist.
- 25
2. Bidirektionaler DC/DC-Steller (2) nach Anspruch 1,
dadurch gekennzeichnet, dass die Kapazitätswerte des ersten
(C1) und des zweiten Kondensators (C2) in etwa gleich groß
sind und zur im Wesentlichen gleichmäßigen Teilung der Zwi-
30 schenkreisspannung (UZK) vorgesehen sind.
3. Bidirektionaler DC/DC-Steller (2) nach einem der vorheri-
gen Ansprüche,
dadurch gekennzeichnet, dass die Leistungshalbleiter (TD1,
35 TD2, TD3, TD4) einen Leistungstransistor, insbesondere einen
IGBT, und eine Diode aufweisen, wobei die Diode als Freilauf-
diode dem IGBT in Gegenrichtung parallelgeschaltet ist.

4. Bidirektionaler DC/DC-Steller (2) nach einem der vorherigen Ansprüche,
dadurch gekennzeichnet, dass der DC/DC-Steller (2) angepasste Leistungshalbleiter (TD1, TD2, TD3, TD4) aufweist, welche
5 hinsichtlich geringer Schaltverluste optimiert sind und eine Spannungsfestigkeit aufweisen, welche in etwa der halben Zwischenkreisspannung (UZK) entspricht.

10 5. Bidirektionaler DC/DC-Steller (2) nach einem der vorherigen Ansprüche,
dadurch gekennzeichnet, dass der erste Kondensator (C1) und die erste Halbbrücke (10) als eine erste Kommutierungszelle (K1) ausgebildet sind und der zweite Kondensator (C2) und die
15 zweite Halbbrücke (11) als eine zweite Kommutierungszelle (K2) ausgebildet sind.

6. Bidirektionaler DC/DC-Steller (2) nach einem der vorherigen Ansprüche,
dadurch gekennzeichnet, dass die beiden Kondensatoren (C1,
20 C2) und die beiden Induktivitäten (L1, L2) eine Filterwirkung aufweisen und dafür vorgesehen sind, durch einen Schaltvorgang entstehende Oberwellen zu reduzieren.

7. Bidirektionaler DC/DC-Steller (2) nach einem der vorherigen Ansprüche,
25 dadurch gekennzeichnet, dass
- der bidirektionale DC/DC-Steller (2) zwei weitere gestapelte Halbbrücken (12, 13) aufweist,
- eine weitere obere Halbbrücke (12) parallel zur oberen
30 Halbbrücke (10) geschaltet ist,
- eine weitere untere Halbbrücke (13) parallel zur unteren Halbbrücke (11) geschaltet ist, und
- die zwei weiteren gestapelte Halbbrücken (12, 13) zur Entnahme von elektrischer Leistung über die an ihrem mittleren
35 Leistungsanschluss angeschlossenen Induktivitäten (L3, L4) aus der DC-Quelle (1) vorgesehen sind.

8. Bidirektionaler DC/DC-Steller (2) nach Anspruch 7,
dadurch gekennzeichnet, dass der bidirektionale DC/DC-Steller
(2) über ein Interleaving-Verfahren angesteuert wird.
- 5 9. Schaltungsanordnung, welche mindestens einen Multilevel-
Stromrichter (3) und einen bidirektionalen DC/DC-Steller (2)
nach einem der vorherigen Ansprüche aufweist.
- 10 10. Schaltungsanordnung nach Anspruch 7,
dadurch gekennzeichnet, dass die Kondensatoren (C1, C2) des
geteilten Zwischenkreises (5) sowohl zur Verwendung vom bidi-
rektionalen DC/DC-Steller (2) als auch zur Verwendung vom
mindestens einen Multilevel-Stromrichter (3) vorgesehen sind.
- 15 11. Schaltungsanordnung nach Anspruch 7,
dadurch gekennzeichnet, dass der Multilevel-Stromrichter (3)
für ein dreiphasiges System (7) vorgesehen ist.
- 20 12. Verfahren zur Zusammenschaltung eines Gleichspannungssys-
tems mit einem Wechselspannungssystem mit mindestens einer
Schaltungsanordnung nach einem der Ansprüche 6 oder 7,
wobei die Stromrichter-Schaltung (10) als Gleichrichter
und/oder als Wechselrichter betrieben wird.
- 25 13. Energiespeicher-System, welches mindestens einen Energie-
speicher, mindestens ein AC-System (6) und mindestens eine
Schaltungsanordnung nach einem der Ansprüche 7 oder 8 auf-
weist.

FIG 1

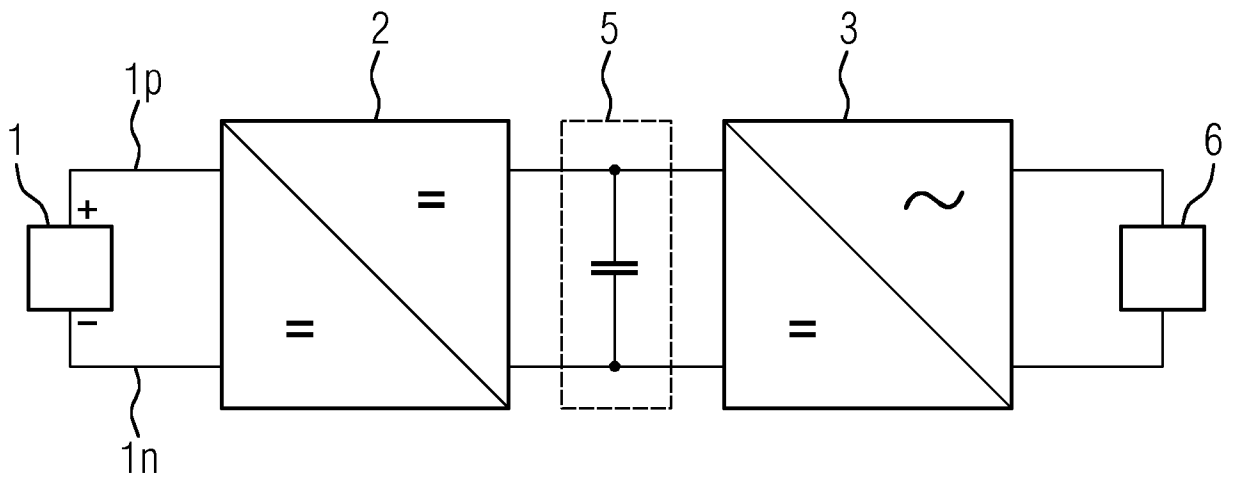
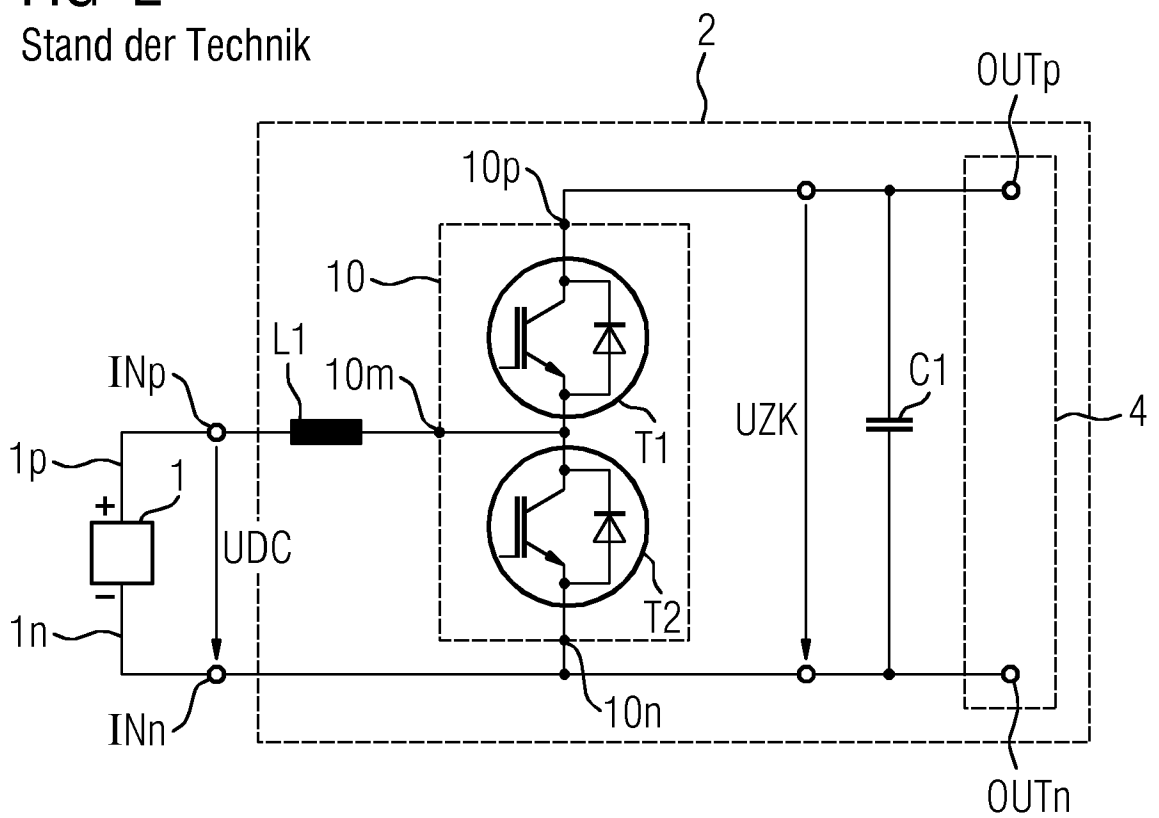


FIG 2

Stand der Technik



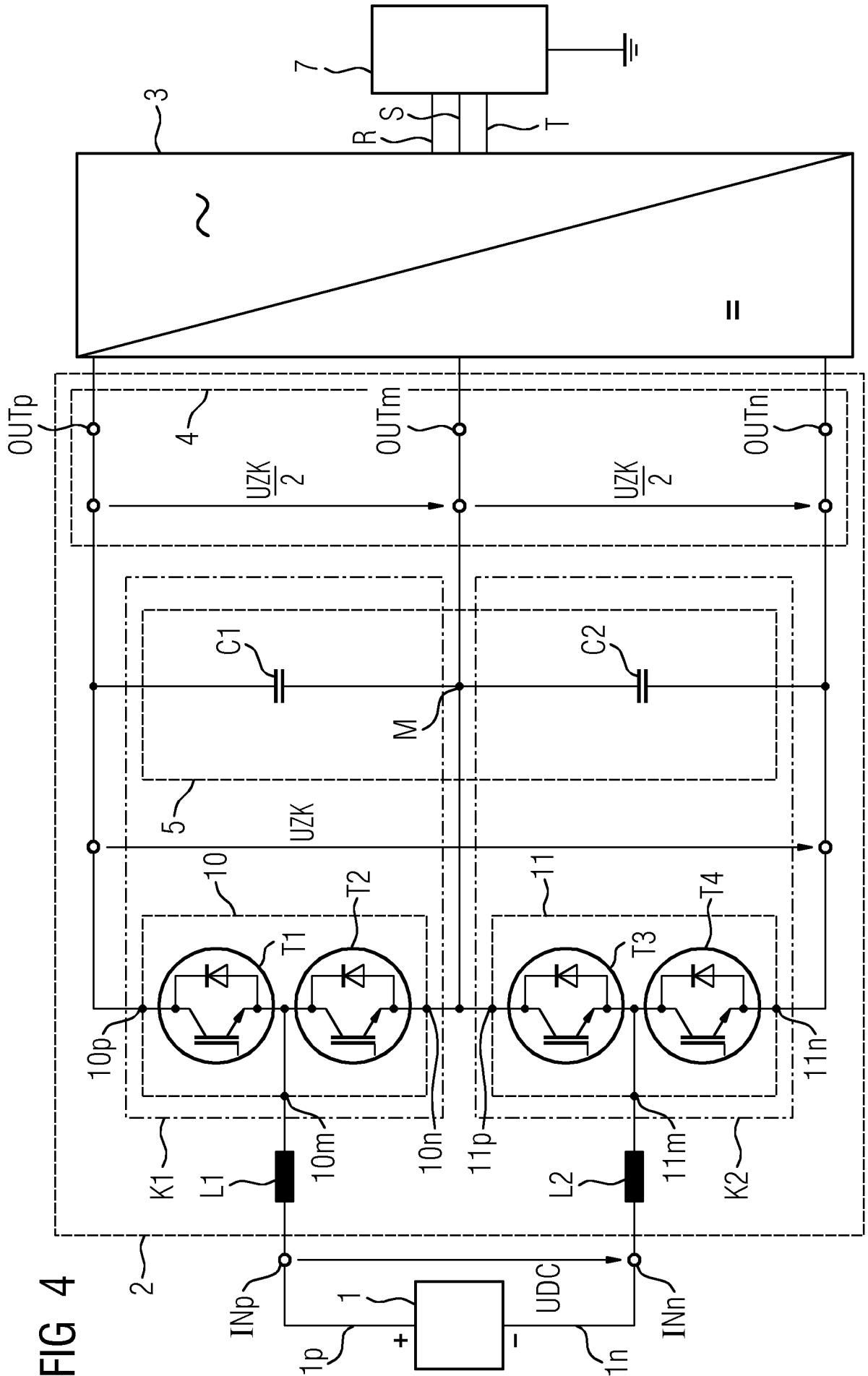


FIG 4

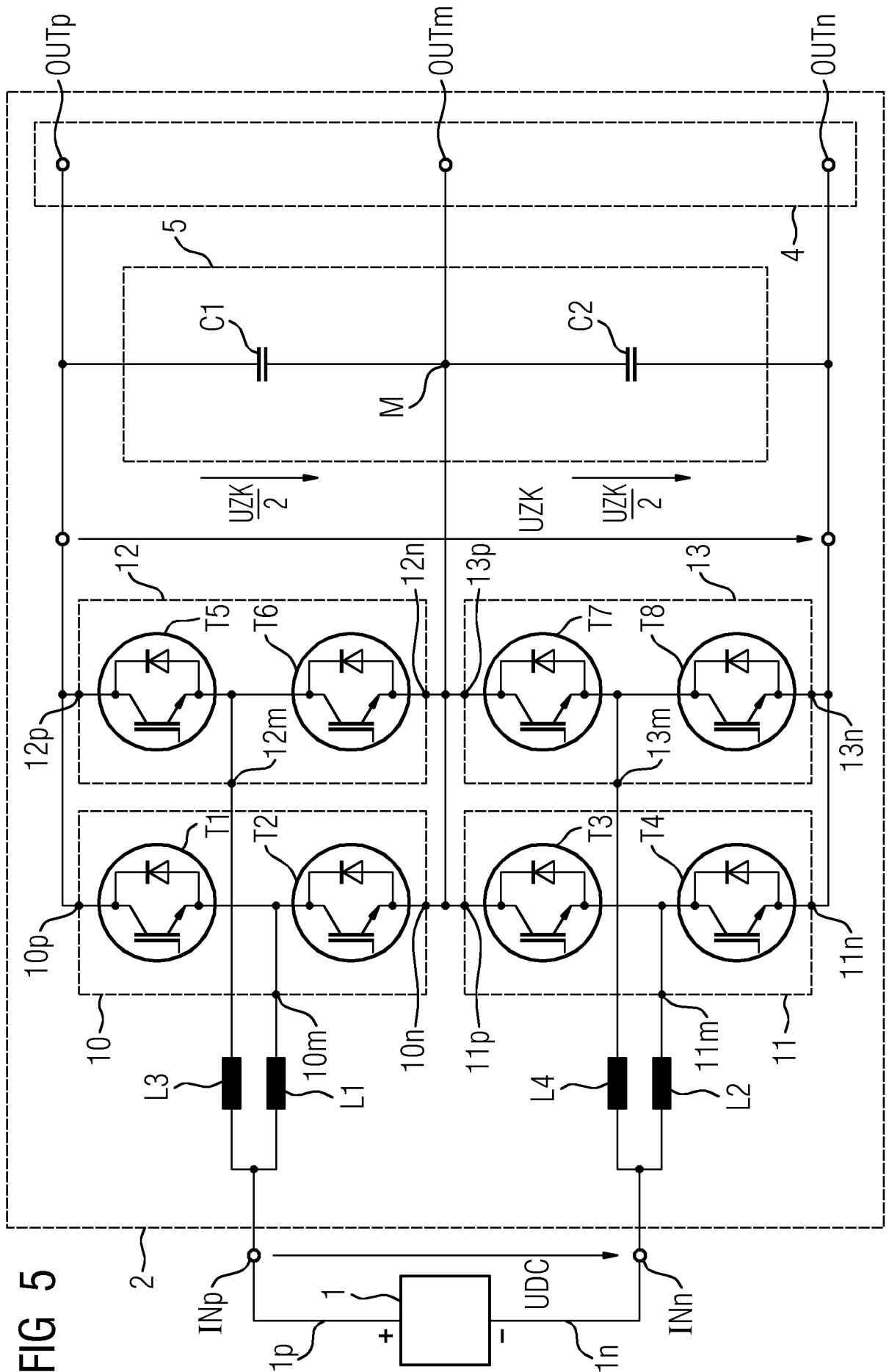


FIG 5

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/077229

A. CLASSIFICATION OF SUBJECT MATTER
INV. H02M3/158 H02M7/797
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2 221 952 A2 (SCHMIDHAUSER AG [CH]) 25 August 2010 (2010-08-25) paragraphs [0002], [0003], [0026] - [0033], [0046]; figure 4 -----	1-13
X	US 2012/169126 A1 (TOETTERMAN ERIC MIKAEL [FI] ET AL) 5 July 2012 (2012-07-05) the whole document -----	1-13
X	US 2004/155526 A1 (NADEN MARK [US] ET AL) 12 August 2004 (2004-08-12) abstract; figure 2 -----	1-13
X	US 2010/072819 A1 (LEE YI-HU [TW] ET AL) 25 March 2010 (2010-03-25) paragraphs [0002], [0037] - [0044]; figure 6 -----	1-13
	-/--	

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

<p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>
---	---

Date of the actual completion of the international search 16 April 2015	Date of mailing of the international search report 28/04/2015
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Imbernon, Lisa
--	--

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/077229

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2 624 433 A1 (ABB RESEARCH LTD [CH]) 7 August 2013 (2013-08-07) paragraphs [0019] - [0022]; figure 3 -----	1-13
X	US 2013/107599 A1 (SHEKHAWAT SAMPAT [US] ET AL) 2 May 2013 (2013-05-02) paragraphs [0021], [0022]; figure 1 -----	1-13

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2014/077229

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
EP 2221952	A2	25-08-2010	DE 102009010566 A1 EP 2221952 A2	09-12-2010 25-08-2010

US 2012169126	A1	05-07-2012	CN 103415987 A EP 2661802 A2 US 2012169126 A1 WO 2012094197 A2	27-11-2013 13-11-2013 05-07-2012 12-07-2012

US 2004155526	A1	12-08-2004	NONE	

US 2010072819	A1	25-03-2010	TW 201014132 A US 2010072819 A1	01-04-2010 25-03-2010

EP 2624433	A1	07-08-2013	CN 103248209 A EP 2624433 A1 US 2013200715 A1	14-08-2013 07-08-2013 08-08-2013

US 2013107599	A1	02-05-2013	KR 20130048139 A US 2013107599 A1	09-05-2013 02-05-2013

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H02M3/158 H02M7/797
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H02M

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 2 221 952 A2 (SCHMIDHAUSER AG [CH]) 25. August 2010 (2010-08-25) Absätze [0002], [0003], [0026] - [0033], [0046]; Abbildung 4 -----	1-13
X	US 2012/169126 A1 (TOETTERMAN ERIC MIKAEL [FI] ET AL) 5. Juli 2012 (2012-07-05) das ganze Dokument -----	1-13
X	US 2004/155526 A1 (NADEN MARK [US] ET AL) 12. August 2004 (2004-08-12) Zusammenfassung; Abbildung 2 -----	1-13
X	US 2010/072819 A1 (LEE YI-HU [TW] ET AL) 25. März 2010 (2010-03-25) Absätze [0002], [0037] - [0044]; Abbildung 6 ----- -/--	1-13



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

16. April 2015

Absendedatum des internationalen Recherchenberichts

28/04/2015

Name und Postanschrift der Internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Imbernon, Lisa

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 2 624 433 A1 (ABB RESEARCH LTD [CH]) 7. August 2013 (2013-08-07) Absätze [0019] - [0022]; Abbildung 3 -----	1-13
X	US 2013/107599 A1 (SHEKHAWAT SAMPAT [US] ET AL) 2. Mai 2013 (2013-05-02) Absätze [0021], [0022]; Abbildung 1 -----	1-13

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2014/077229

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung	
EP 2221952	A2	25-08-2010	DE 102009010566 A1 EP 2221952 A2	09-12-2010 25-08-2010

US 2012169126	A1	05-07-2012	CN 103415987 A EP 2661802 A2 US 2012169126 A1 WO 2012094197 A2	27-11-2013 13-11-2013 05-07-2012 12-07-2012

US 2004155526	A1	12-08-2004	KEINE	

US 2010072819	A1	25-03-2010	TW 201014132 A US 2010072819 A1	01-04-2010 25-03-2010

EP 2624433	A1	07-08-2013	CN 103248209 A EP 2624433 A1 US 2013200715 A1	14-08-2013 07-08-2013 08-08-2013

US 2013107599	A1	02-05-2013	KR 20130048139 A US 2013107599 A1	09-05-2013 02-05-2013
