

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H01L 33/00 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월10일 10-0576870 2006년04월27일
---------------------------------------	-------------------------------------	--

(21) 출원번호	10-2004-0063214	(65) 공개번호	10-2006-0014608
(22) 출원일자	2004년08월11일	(43) 공개일자	2006년02월16일

(73) 특허권자 삼성전기주식회사
 경기 수원시 영통구 매탄3동 314번지

(72) 발명자 이재훈
 경기도 수원시 영통구 매탄동 825-27 (3/1)-202

 김인응
 경기도 성남시 분당구 수내동 벽산아파트 105-201

 김용천
 경기도 수원시 권선구 세류동 대우아파트 115-102

 김현경
 경기도 수원시 영통구 영통동 973-3 우성아파트 826동 904호

 공문헌
 경기도 수원시 팔달구 인계동 956-3 101호

(74) 대리인 특허법인씨엔에스

심사관 : 황윤구

(54) 질화물 반도체 발광소자 및 제조방법

요약

본 발명은 플립칩용 질화물 반도체 발광소자에 관한 것으로서, 질화물 반도체 성장을 위한 광투과성 기판과, 상기 광투과성 기판 상에 형성된 n형 질화물 반도체층과, 상기 n형 질화물 반도체층 상에 형성된 활성층과, 상기 활성층 상에 형성된 p형 질화물 반도체층과, 상기 p형 질화물 반도체층 상에 형성되며, Al함량이 다른 제1 및 제2 질화물층이 복수회 교대로 적층되어 이루어진 메쉬형 DBR 반사층과, 상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역에 노출된 상기 p형 질화물 반도체층 상에 형성된 오믹콘택층을 포함하는 질화물 반도체 발광소자를 제공한다.

대표도

도 2

색인어

플립칩(flip-chip), 질화물 반도체 발광소자(nitride semiconductor light emitting diode), 전류크라우딩(current crowding)

명세서

도면의 간단한 설명

도1은 종래의 플립칩형 질화물 발광소자를 나타내는 측단면도이다.

도2a 및 도2b는 각각 본 발명의 실시형태에 따른 질화물 반도체 발광소자를 나타내는 측단면도 및 상부 평면도이다.

도3는 본 발명의 다른 실시형태에 따른 플립칩용 질화물 발광소자를 나타내는 측단면도이다.

<도면의 주요 부분에 대한 부호설명>

30: 플립칩용 질화물 발광소자 31: 사파이어 기판

32: n형 질화물 반도체층 33: 활성층

34: p형 질화물 반도체층 35: 메쉬형 DBR 반사층

36: 오믹콘택층 39a: n측 전극

39b: p측 본딩전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 질화물 반도체 발광소자에 관한 것으로서, 보다 상세하게는 플립칩구조에 채용되는 질화물 반도체 발광소자 및 그 제조방법에 관한 것이다.

일반적으로 질화물 반도체 발광소자는 청색 또는 녹색 파장대의 광을 얻기 위한 발광소자로서, $Al_xIn_yGa_{(1-x-y)}N$ 조성식 (여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$ 임)을 갖는 반도체물질로 제조된다.

이러한 질화물 반도체 물질을 성장시키기 위해서 사용되는 기판은 격자정합을 고려하여 사파이어기판과 같은 제한된 기판이 주로 사용된다. 일반적으로 이러한 사파이어기판은 절연성 기판이므로, 질화물 반도체 소자에서 양 전극이 모두 사파이어기판의 반대면, 즉 결정성장면에 형성된다. 상기한 구조적인 특징을 인해 질화물 반도체 발광소자는 주된 광방출면을 사파이어기판측으로 하는 플립칩 구조로 활발히 연구개발되고 있다.

도1은 종래의 질화물 반도체 발광소자의 플립칩구조를 도시한다.

도1에 도시된 플립칩 발광장치(20)는 칩기판(21) 상에 탑재된 질화물 반도체 발광소자(10)를 포함한다. 상기 질화물 반도체 발광소자(10)는 사파이어 기판(11)과 그 위에 순차적으로 적층된 n형 질화물 반도체층(12), 활성층(13) 및 p형 질화물 반도체층(14)을 포함한다. 상기 질화물 반도체 발광소자(10)는 칩기판(21) 상에 탑재되어, 각 전극(19a,19b)은 도전성 범프(24a,24b)에 의해 각 리드패턴(22a,22b)상에 융착된다. 상기 플립칩 발광장치(20)에서 상기 발광소자(10)의 사파이어 기판(11)은 광투과성 기판이므로 광방출면으로 활용될 수 있다.

상기 질화물 반도체 발광소자(10)의 전극, 특히 p측 전극은 p형 질화물 반도체층(14)과의 오믹 콘택트를 형성하는 동시에, 상기 활성층(13)으로부터 발광된 광을 사파이어기판(11)측으로 반사시킬 수 있는 높은 반사율을 가질 것이 요구된다.

따라서, 도1에 도시된 바와 같이, p층 전극구조는 p형 질화물 반도체층(14) 상에 형성된 오믹콘택층(16)과 금속 배리어층(17)을 포함할 수 있다. 상기 오믹콘택층은 높은 반사율(약 90~95%)을 갖는 Ag 또는 Al로 구성되어 접촉저항을 개선하는 역할을 하며, 상기 금속배리어층은 상기 오믹콘택층(16)의 구성원소의 원하지 않는 이동(immigration)을 방지하는 역할을 한다.

하지만, 상기 오믹콘택층(16)을 구성하는 Ag 또는 Al과 같은 금속은 열에 민감한 금속이므로, 열적손상에 의해 반사율이 60~80%수준으로 저하되는 문제가 있다. 이러한 반사율의 저하로 인해 작동 중 휘도가 저하되는 문제가 있다.

또한, 종래의 질화물 반도체 발광소자(10)에서는 본질적으로 플래너 전극구조에 가지며, 특히 p형 질화물 반도체층(14)에 비해 p층 오믹콘택층(16)이 낮은 비저항을 가지므로, 화살표로 표시된 바와 같이 전류의 상당부분이 오믹콘택층(16)을 따라 n층 전극의 인접한 부분(A)에 집중되는 전류 크라우딩(current crowding)이 발생된다. 이러한 전류 크라우딩은 순방향 전압이 높아지고, n층 전극(19a)과 반대측의 활성층(13)영역의 발광효율을 저감시킬 뿐만 아니라, 전류가 집중되는 부분(A)에서 발열량이 커져 소자의 신뢰성을 크게 저하시킬 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술된 종래 기술의 문제를 해결하기 위한 것으로서, 그 목적은 전류분산효과를 향상시키는 동시에 우수한 반사율을 갖도록 p층 전극구조가 개선된 질화물 반도체 발광소자를 제공하는데 있다.

또한, 본 발명의 다른 목적은 상기 질화물 반도체 발광소자의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

상기한 기술적 과제를 달성하기 위해서, 본 발명은,

질화물 반도체 성장을 위한 광투과성 기판과, 상기 광투과성 기판 상에 형성된 n형 질화물 반도체층과, 상기 n형 질화물 반도체층 상에 형성된 활성층과, 상기 활성층 상에 형성된 p형 질화물 반도체층과, 상기 p형 질화물 반도체층 상에 형성되며, Al함량이 다른 2종의 질화물층이 복수회 교대로 적층되어 이루어진 메쉬형 DBR 반사층과, 상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역에 노출된 상기 p형 질화물 반도체층 상에 형성된 오믹콘택층을 포함하는 질화물 반도체 발광소자를 제공한다.

바람직하게는, 상기 메쉬형 DBR 반사층은 충분한 굴절률차이를 얻기 위해서 Al함량의 차이가 적어도 30%인 제1 및 제2 질화물층을 적층한 구조를 갖는다.

상기 메쉬형 DBR 반사층을 구성하는 2종의 질화물층은 각각 조성식 $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$)를 만족하는 물질일 수 있으며, 바람직하게 상기 메쉬형 DBR 반사층은 AlGaN인 제1 질화물층과 GaN인 제2 질화물층이 복수회 교대로 적층하여 구성할 수 있다.

또한, 바람직하게는, 상기 메쉬형 DBR 반사층은 그 실제 면적이 상기 p형 질화물 반도체층의 상면 면적의 약 20% ~ 약 60%인 범위를 갖도록 형성한다.

상기 오믹콘택층은 Ag, Ni, Al, Ph, Pd, Ir, Ru, Mg, Zn, Pt, Au 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 이루어진 적어도 하나의 층을 포함하며, 특정 실시형태에서 상기 오믹콘택층의 표면에 형성된 금속 배리어층을 더 포함할 수 있다. 이러한 금속 배리어층은 Ni, Al, Cu, Cr, Ti 및 그 조합으로 구성된 그룹으로부터 선택된 물질을 포함할 수 있다.

또한, 본 발명은 상기한 질화물 반도체 발광소자의 제조방법을 제공한다. 상기 방법은, 질화물 반도체 성장을 위한 광투과성 기판을 마련하는 단계와, 상기 광투과성 기판 상에 n형 질화물 반도체층을 형성하는 단계와, 상기 n형 질화물 반도체층 상에 활성층을 형성하는 단계와, 상기 활성층 상에 p형 질화물 반도체층을 형성하는 단계와, 상기 p형 질화물 반도체층 상에 Al함량이 다른 2종의 질화물층을 복수회 교대로 적층함으로써 메쉬형 DBR 반사층을 형성하는 단계와, 상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역을 통해 노출된 상기 p형 질화물 반도체층 상에 오믹콘택층을 형성하는 단계를 포함하여 이루어진다.

상기 n형 및 p형 질화물 반도체층과 상기 활성층을 형성하는 단계와, 상기 메쉬형 DBR 반사층을 형성하는 단계는, 동일한 챔버에서 연속적으로 실행하는 것이 바람직하다.

또한, 특정 실시형태에서는 상기 메쉬형 DBR 반사층을 형성하는 단계를, 크랙발생을 방지하기 위해서, 500~700℃ 온도에서 실행하는 것이 바람직하다.

본 발명에서 사용되는 용어 중 "플립칩구조 발광장치"는 도1에 도시된 바와 같이 발광소자가 칩기판 상에 플립칩방식으로 탑재된 구조를 말한다.

이하, 본 발명의 질화물 반도체 발광 소자의 각 구성요소를 보다 상세히 설명한다.

p형 및 n형 질화물 반도체층

p형 및 n형 질화물 반도체층은 $Al_xIn_yGa_{(1-x-y)}N$ 조성식(여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x + y \leq 1$ 임)을 갖는 단결정으로서, 유기금속 기상증착법(MOCVD), 분자빔성장법(MBE) 및 하이브리드 기상증착법(HVPE)등으로 성장될 수 있다. 대표적인 질화물 반도체층은 GaN, AlGaN, GaInN가 있다.

p형 질화물 반도체층은 Mg, Zn 및 Be 등의 불순물을 포함할 수 있으며, n형 질화물 반도체층은 Si, Ge, Se, Te 및 C 등과 같은 불순물을 포함할 수 있다. 일반적으로, 기판과 n형 질화물 반도체층 사이에는 격자정합을 위해서 버퍼층이 형성될 수 있다. 통상적인 버퍼층으로는 AlN 또는 GaN 등의 저온핵성장층이 있다.

활성층

본 발명에 채용되는 활성층은 청녹색광(약 350~550nm파장범위)을 발광하기 위한 층으로서, 단일 또는 다중 양자 웰 구조를 갖는 언도프된 질화물 반도체층으로 구성된다. 상기 활성층은 p형 또는 n형 질화물 반도체층과 같이 유기금속 기상증착법(MOCVD), 분자빔성장법(MBE) 및 하이브리드 기상증착법(HVPE)등으로 성장될 수 있다.

메쉬형 DBR 반사층

본 발명은 메쉬형 DBR 반사층을 포함한다. 본 발명에 채용되는 DBR 반사층은 Al함량이 서로 다른 2종의 질화물층을 복수회 교대로 적층하여 구성된다. 일반적으로 질화물은 Al함량에 따라 굴절률의 차이를 가질 수 있으므로, 높은 반사율을 갖는 DBR구조를 형성할 수 있다. 상기 메쉬형 DBR 반사층을 구성하는 질화물층의 굴절률 차이가 클수록, 층의 두께를 보다 얇게 형성할 수 있으며, 적층수를 감소시킬 수 있다. 따라서, 상기 메쉬형 DBR 반사층은 Al함량 차이가 적어도 30%인 2종의 질화물층으로 형성하는 것이 바람직하며, 일반적으로 90%이상, 바람직하게는 95%이상, 보다 바람직하게는 98%이상의 높은 반사율을 얻도록 설계될 수 있다.

또한, 본 발명의 DBR 반사층은 메쉬형상을 갖는다. 따라서, 후속공정에서 형성될 오믹콘택층은 상기 메쉬형 DBR 반사층에 걸쳐 배열된 복수의 오픈영역을 통해 p형 질화물 반도체층과 접하는 구조를 갖게 된다. 상기 질화물인 DBR 반사층은 상기 오믹콘택층에 비해 높은 저항을 가지므로, 오믹콘택층을 통해 활성층으로 향하는 전류는 상기 메쉬형 DBR 반사층에 의해 전체적으로 균일하게 분산되어, 전류크라우딩문제를 개선할 수 있다.

상기 메쉬형 DBR 반사층은 Al함량 조절을 보다 용이하게 하기 위해서, 조성식 $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$)을 만족하는 3성분계 질화물로 형성하는 것이 바람직하다. 나아가, 상기 메쉬형 DBR 반사층은 GaN인 제1 질화물층과 $Al_{1-x}Ga_xN$ ($0 \leq x < 1$)인 제2 질화물층을 복수회 교대로 적층하여 형성하는 것이 보다 바람직하다.

상기 메쉬형 DBR 반사층을 구성하는 질화물층은 p형 및 n형 질화물 반도체층과 활성층과 동일한 성장공정, 즉 MOCVD, MBE 및 HVPE 중 하나의 공정에서 연속적으로 형성될 수 있으며, 이어 공지된 포토리소그래피공정 등으로 선택적으로 에칭함으로써 원하는 메쉬형으로 제조될 수 있다.

오믹콘택층

앞서 설명한 바와 같이, 본 발명에 채용되는 오믹콘택층은 상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역을 통해 노출된 p형 질화물 반도체층 상에 형성된다. 고반사성 오믹콘택층을 따라 활성층으로 향하는 전류는, 고저항인 메쉬형 DBR 반사층에 의해 p형 질화물 반도체층 전체면적으로 균일하게 분산될 수 있으며, 결과적으로 전류크라우드링 문제를 완화시킬 수 있다.

또한, 고반사성 오믹콘택층은 비교적 높은 에너지밴드갭을 갖는 p형 질화물 반도체층과의 접촉저항을 낮추기 위한 적절하면서도 높은 반사율을 갖는 물질로 형성될 것이 요구된다.

이러한 접촉저항개선과 고반사율의 조건을 만족하기 위해서, 고반사성 오믹콘택층은 Ag, Ni, Al, Ph, Pd, Ir, Ru, Mg, Zn, Pt, Au 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 형성될 수 있으며, 70%이상의 반사율을 갖는 것이 바람직하다. 구체적인 예에서, 상기 오믹콘택층은 Ni/Ag, Zn/Ag, Ni/Al, Zn/Al, Pd/Ag, Pd/Al, Ir/Ag, Ir/Au, Pt/Ag, Pt/Al 또는 Ni/Ag/Pt로 형성될 수 있다.

상기 오믹콘택층은 통상의 증착법 또는 스퍼터링공정으로 형성되며, 오믹콘택층의 특성을 향상시키기 위해서 약 400~900°C의 온도에서 열처리될 수 있다.

금속 배리어층

본 발명에 채용되는 금속 배리어층은 p층 본딩전극이 형성될 고반사성 오믹콘택층영역에 형성되며, 본딩전극물질과 오믹콘택층물질의 계면에서 용화되어 오믹콘택층의 특성(특히, 반사율 및 접촉저항)을 저하하는 것을 방지하기 위한 층으로 채택된다. 이러한 금속 배리어층은 Ni, Al, Cu, Cr, Ti 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 이루어진 단일층 또는 복수의 층으로 형성될 수 있다.

또한, 상기 금속 배리어층은 실시형태에 따라, 고반사성 오믹콘택층의 측면까지 형성될 수 있다. 특히, 이러한 실시형태는 고반사성 오믹콘택층이 Ag를 포함한 경우에 Ag의 이동(migration)으로 인한 누설전류의 발생을 효과적으로 방지할 수 있는 잇점이 있다.

상기 금속 배리어층은 다른 전극과 같이 통상의 증착법 또는 스퍼터링공정으로 형성되며, 밀착력을 향상시키기 위해, 약 300°C의 온도에서 수십초 내지 수분간 열처리될 수 있다.

p층 본딩전극 및 n층 전극

상기 오믹콘택층과 상기 금속 배리어층과 함께 p층 전극구조를 구성하는 본딩전극은 플립칩 구조에서 도전성 범프를 통해 리드상에 탑재될 최외곽 전극층이며, 일반적으로 Au 또는 Au를 함유한 합금으로 이루어진다.

또한, n형 질화물 반도체층에 형성되는 n층 전극은 Ti, Cr, Al, Cu 및 Au로 구성된 그룹으로부터 선택된 물질로 이루어진 단일층 또는 복수층으로 형성될 수 있다.

이러한 전극은 통상적인 금속층 성장방법인 증착법 또는 스퍼터링공정에 의해 형성될 수 있다.

이하, 첨부된 도면을 참조하여, 본 발명의 실시형태를 보다 상세히 설명한다.

도2a 및 도2b는 본 발명의 일실시형태에 따른 플립칩용 질화물 발광소자를 나타내는 측면면도 및 상부 평면도이다.

우선, 도2a를 참조하면, 플립칩용 질화물 반도체 발광소자(30)는 사파이어기판과 같은 질화물 반도체 성장용 기판(31)과 그 상면에 순차적으로 적층된 n형 질화물 반도체층(32), 활성층(33) 및 p형 질화물 반도체층(34)을 포함한다.

상기 질화물 반도체 발광소자(30)의 n층 전극(39a)은 메사에 침을 통해 노출된 n형 질화물 반도체층(32) 상면에 형성된다. 상기 질화물 반도체 발광소자(30)에 채용된 p층 전극구조는 메쉬형 DBR 반사층(35), 오믹콘택층(36) 및 본딩전극(39b)을 포함한다. 상기 오믹콘택층(36)은 상기 p형 질화물 반도체층(34) 상에 형성되며, 상기 p형 질화물 반도체층(34)이 부분적으로 노출되도록 다수의 오픈영역을 갖는 메쉬구조로 이루어진다. 상기 오믹콘택층(35) 상면에는 상기 본딩전극(39b)이 형성된다.

상기 메쉬형 DBR 반사층(35)은 서로 다른 Al함량을 갖는 제1 및 제2 질화물층(35a,35b)이 교대로 적층된 구조를 갖는다. 상기 제1 및 제2 질화물층(35a,35b)은 충분한 굴절률 차이를 위해서, 적어도 30%이상의 Al함량 차이를 갖는 물질로 선택되는 것이 바람직하며, AlGaN계인 질화물층일 수 있다. 보다 바람직한 실시형태에서, 상기 제1 질화물층(35a)은 GaN이고, 상기 제2 질화물층(35b)은 AlGaN일 수 있다. 이러한 메쉬형 DBR 반사층(35)은 높은 반사율을 가질 뿐만 아니라, Ag 또는 Al과 같은 고반사성 오믹콘택물질과 달리 고온에서 안정적인 반사율을 유지할 수 있으므로, 고온환경에서도 상기 메쉬형 DBR 반사층(35)의 면적만큼 전체 반사율의 저하를 방지할 수 있다.

또한, 상기 제1 및 제2 질화물층(35a,35b)은 언도프된 결정층일 수 있으며, 비결정층으로 제조될 수 있다. 특정 실시형태에서는, 충분한 굴절률 확보를 위해서, 제1 및 제2 질화물층(35a,35b) 중 하나는 높은 Al함량을 갖는 것이 요구된다. 하지만, Al함량이 높은 질화물은 통상적인 결정성장온도(1000℃ 이상)에서는 크랙이 발생할 수 있으며, 이를 방지하기 위해서는 메쉬형 DBR 반사층(35)은 500~700℃의 온도에서 성장시키는 것이 바람직하다.

또한, 상기 메쉬형 DBR 반사층(35)은 도3b에 도시된 바와 같이, 복수개의 오픈영역을 갖는 메쉬형상을 갖는다. 상기 메쉬형 DBR 반사층 상에 형성된 오믹콘택층(36)은 상기 메쉬형 DBR 반사층(35)의 오픈영역을 통해 상기 p형 질화물 반도체층(34)과 접촉하여 오믹콘택을 형성한다. 상기 메쉬형 DBR 반사층(35)은 상기 오믹콘택층(36)에 비해 높은 저항을 가지므로, p측 본딩전극(39b)으로부터 상기 오믹콘택층(36)을 통해 n측 전극(39c)으로 향하는 전류는 화살표로 표시된 바와 같이 상기 DBR 반사층(35)의 메쉬구조에 의해 균일하게 분산될 수 있다.

상기 메쉬형 DBR 반사층(35)의 실제면적(즉, 오픈영역이 제외된 면적)은 높은 반사율을 통한 휘도향상측면에서는 클수록 유리하지만, p형 질화물 반도체층(34)과 오믹콘택층(36)의 충분한 접촉면적이 보장될 수 있도록 고려하여야 한다. 따라서, 상기 메쉬형 DBR 반사층(35)은 그 실제면적이 p형 질화물 반도체층(34) 상면의 면적에 약 20% ~ 약 60%이 되도록 형성되는 것이 바람직하다.

본 발명에서 채용되는 메쉬형 DBR 반사층(36)은 AlGaN과 같은 질화물층으로 구성됨으로써 p형 및 n형 질화물 반도체층(34,32)과 활성층(33)과 동일한 성장공정을 이용하여 연속적으로 형성될 수 있다는 공정상 장점을 제공한다. 예를 들어, 메쉬형 DBR 반사층(36)을 GaN인 제1 질화물층(36a)과 AlGaN인 제2 질화물층(36b)을 형성하는 경우에, 발광구조를 위한 단결정성장공정이 진행되던 MOCVD 챔버내에서 트리메틸갈륨(TMГ), 트리메틸알루미늄(TMA) 및 암모니아(NH₄)를 소스가스로 이용하여 질화물단결정성장공정과 유사한 조건으로 제조될 수 있다. 물론, 앞서 설명한 바와 같이, 상기 메쉬형 DBR 반사층(35)은 단결정에 한정되지 않고, Al함량이 높은 특정 실시형태에서는 저온성장되는 비결정층이 바람직하므로, 단결정성장온도보다 낮은 조건(500~700℃)에서 성장되도록 조정할 수 있다.

도3은 본 발명의 다른 실시형태에 따른 플립칩용 발광장치(60)를 나타내는 측면면도이다.

도3에 도시된 바와 같이, 상기 플립칩 발광장치(60)는 칩기판(61)과 그 위에 탑재된 질화물 발광소자(50)를 포함한다. 상기 질화물 반도체 발광소자(50)는 사파이어 기판과 같은 질화물 반도체 성장용 기판(51)과 그 상면에 순차적으로 적층된 n형 질화물 반도체층(52), 활성층(53) 및 p형 질화물 반도체층(54)을 포함한다. 상기 질화물 반도체 발광소자(50)는 칩기판(61) 상에 각 전극(69a,69b)을 도전성 범프(64a,64b)를 통해 각 리드패턴(62a,62b)상에 용착시킴으로써 탑재된다.

또한, 상기 질화물 반도체 발광소자(50)의 n측 전극(59a)은 메사에칭을 통해 노출된 n형 질화물 반도체층(52) 상면에 형성되고, 상기 질화물 반도체 발광소자(50)에 채용된 p측 전극구조는 도2a와 유사하게 메쉬형 DBR 반사층(55)과 오믹콘택층(56) 및 본딩전극(59b)을 포함하지만, 상기 오믹콘택층(56) 표면에는 그 측면까지 둘러싸도록 금속 배리어층(57)이 추가적으로 형성된다. 상기 금속 배리어층(57)은 Al과 같은 오믹 콘택층(56)물질의 이동과 p측 본딩전극(59b)과 오믹 콘택층(56)의 계면에서의 Au성분의 믹싱을 방지하기 위한 배리어로 작용한다.

앞서 설명한 바와 같이, 본 플립칩 발광장치(60)에서 상기 발광소자(50)의 사파이어 기판(51)은 투광성이므로 기판측방향이 광방출방향이 된다. 이러한 구조에서, 메쉬형 DBR 반사층(55)과 오믹콘택층(56)은 그 반대측에서 반사면으로 작용하여 원하는 방향으로 방출되는 빛을 증가시킬 수 있다. 특히, 메쉬형 DBR 반사층(55)은 90%이상의 높은 반사율을 가질 뿐만 아니라, 고온에서 안정적인 반사율을 유지할 수 있어 반사특성을 보다 향상시킬 수 있다. 또한, 상기 메쉬형 DBR 반사층(55)은 오믹콘택층(56)을 통해 제공되는 전류를 분산시켜 전류크라우딩문제를 완화시킬 수 있다.

상술한 실시형태 및 첨부된 도면은 바람직한 실시형태의 예시에 불과하며, 본 발명은 첨부된 청구범위에 의해 한정하고자 한다. 또한, 본 발명은 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

발명의 효과

상술한 바와 같이, 본 발명에 따르면, p층 전극구조에서 메쉬구조의 DBR 반사층을 Al함량이 다른 2종의 질화물층으로 형성함으로써 n층 전극에 인접한 부분에 집중되는 전류를 감소시켜 전류 크라우딩현상이 완화시키는 동시에, 반사특성을 개선하여 전체 발광효율을 크게 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

질화물 반도체 성장을 위한 광투과성 기관;

상기 광투과성 기관 상에 형성된 n형 질화물 반도체층;

상기 n형 질화물 반도체층 상에 형성된 활성층;

상기 활성층 상에 형성된 p형 질화물 반도체층;

상기 p형 질화물 반도체층 상에 형성되며, Al함량이 다른 제1 및 제2 질화물층이 복수회 교대로 적층되어 이루어진 메쉬형 DBR 반사층; 및,

상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역에 노출된 상기 p형 질화물 반도체층 상에 형성된 오믹콘택층을 포함하는 질화물 반도체 발광소자.

청구항 2.

제1항에 있어서,

상기 메쉬형 DBR 반사층을 구성하는 제1 및 제2 질화물층은 Al함량의 차이가 적어도 30%인 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 3.

제1항에 있어서,

상기 메쉬형 DBR 반사층을 구성하는 제1 및 제2 질화물층은 각각 조성식 $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$)를 만족하는 물질인 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 4.

제3항에 있어서,

상기 제1 질화물층은 GaN이며, 상기 제2 질화물층은 AlGaIn인 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 5.

제1항에 있어서,

상기 메쉬형 DBR 반사층이 형성된 면적은 상기 p형 질화물 반도체층의 상면 면적의 약 20% ~ 약 60%인 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 6.

제1항에 있어서,

상기 오믹콘택층은 Ag, Ni, Al, Ph, Pd, Ir, Ru, Mg, Zn, Pt, Au 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 이루어진 적어도 하나의 층을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 7.

제1항에 있어서,

상기 오믹콘택층의 표면에 형성된 금속 배리어층을 더 포함하는 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 8.

제7항에 있어서,

상기 금속 배리어층은 Ni, Al, Cu, Cr, Ti 및 그 조합으로 구성된 그룹으로부터 선택된 물질인 것을 특징으로 하는 질화물 반도체 발광소자.

청구항 9.

제1항 내지 제8항 중 어느 한 항에 따른 질화물 반도체 발광소자를 포함하는 플립칩구조의 발광장치.

청구항 10.

질화물 반도체 성장을 위한 광투과성 기판을 마련하는 단계;

상기 광투과성 기판 상에 n형 질화물 반도체층을 형성하는 단계;

상기 n형 질화물 반도체층 상에 활성층을 형성하는 단계;

상기 활성층 상에 p형 질화물 반도체층을 형성하는 단계;

상기 p형 질화물 반도체층 상에 Al함량이 다른 제1 및 제2 질화물층을 복수회 교대로 적층함으로써 메쉬형 DBR 반사층을 형성하는 단계; 및,

상기 메쉬형 DBR 반사층과 상기 메쉬형 DBR 반사층의 오픈영역을 통해 노출된 상기 p형 질화물 반도체층 상에 오믹콘택층을 형성하는 단계를 포함하는 질화물 반도체 발광소자 제조방법.

청구항 11.

제10항에 있어서,

상기 메쉬형 DBR 반사층을 형성하는 단계는,

Al함량의 차이가 적어도 30%인 제1 및 제2 질화물층이 복수회 교대로 적층하는 단계인 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 12.

제10항에 있어서,

상기 메쉬형 DBR 반사층을 구성하는 2종의 질화물층은 각각 조성식 $Al_{1-x}Ga_xN(0 \leq x \leq 1)$ 를 만족하는 물질인 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 13.

제10항에 있어서,

상기 메쉬형 DBR 반사층을 적층하는 단계는,

AlGaIn인 제1 질화물층과 GaN인 제2 질화물층이 복수회 교대로 적층되어 이루어진 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 14.

제10항에 있어서,

상기 메쉬형 DBR 반사층이 형성된 면적은 상기 p형 질화물 반도체층의 상면 면적의 약 20% ~ 약 60%인 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 15.

제10항에 있어서,

상기 p형 및 n형 도전형 질화물 반도체층과 상기 활성층을 형성하는 단계와, 상기 메쉬형 DBR 반사층을 형성하는 단계는, 동일한 챔버에서 연속적으로 실행되는 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 16.

제10항에 있어서,

상기 메쉬형 DBR 반사층을 형성하는 단계는, 500~700℃ 온도에서 실행되는 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 17.

제10항에 있어서,

상기 오믹콘택층은 Ag, Ni, Al, Ph, Pd, Ir, Ru, Mg, Zn, Pt, Au 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 이루어진 적어도 하나의 층을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

청구항 18.

제10항에 있어서,

상기 오믹콘택층의 표면 상에 금속 배리어층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

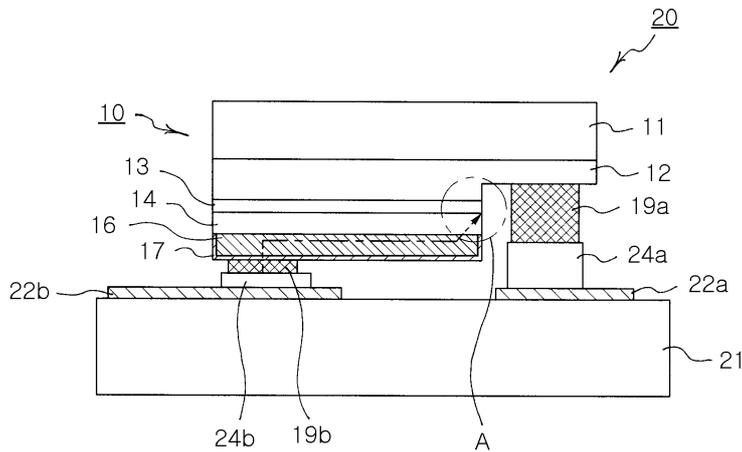
청구항 19.

제18항에 있어서,

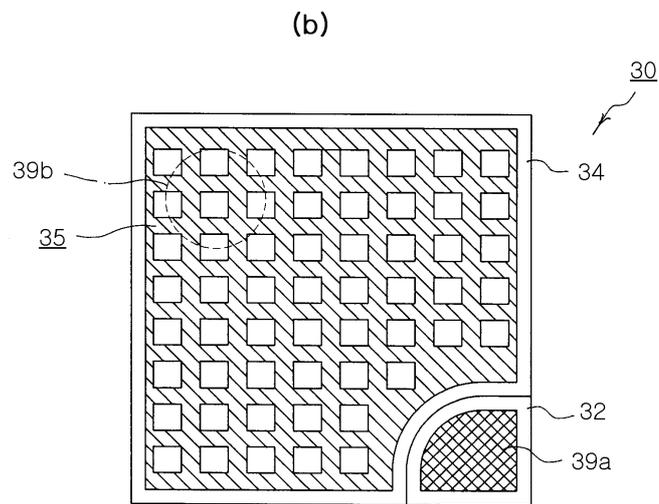
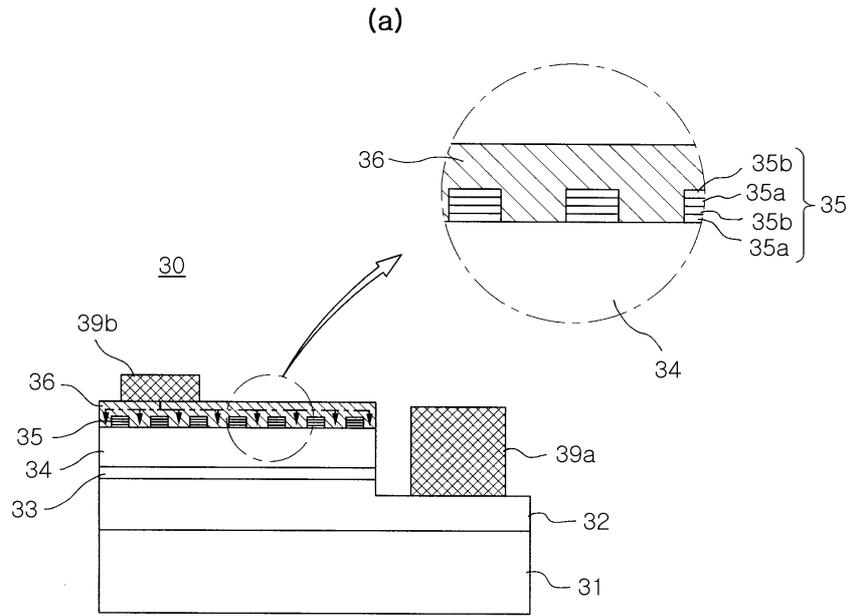
상기 금속 배리어층은 Ni, Al, Cu, Cr, Ti 및 그 조합으로 구성된 그룹으로부터 선택된 물질로 이루어진 적어도 하나의 층을 포함하는 것을 특징으로 하는 질화물 반도체 발광소자 제조방법.

도면

도면1



도면2



도면3

