

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

75 556

Patent dodatkowy
do patentu _____

Zgłoszono: 25.05.72 (P. 155586)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.05.73

Opis patentowy opublikowano: 31.05.1977

MKP H03k 13/02

Int. Cl.² H03K 13/02

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Jacek Gronowski
Uprawniony z patentu: Przemysłowy Instytut Telekomunikacji,
Warszawa (Polska)

Układ konwertera analogowo-cyfrowego

Przedmiotem wynalazku jest układ konwertera analogowo-cyfrowego o zwiększonej częstotliwości próbkowania zwłaszcza przeznaczonego do przetwarzania szybkozmiennych sygnałów wizyjnych.

Współczesne metody przetwarzania i obróbki sygnałów przy wykorzystaniu techniki cyfrowej wymagają szerokiego stosowania na wejściu układów cyfrowych konwerterów analogowo-cyfrowych pozwalających na przetwarzanie próbek sygnałów analogowych na odpowiadające im wartości cyfrowe. Częstotliwość pobierania próbek jest na ogół wprost proporcjonalna do częstotliwości granicznej widma przetwarzanych sygnałów wejściowych. W miarę wzrostu częstotliwości analizowanych sygnałów wzrastają trudności techniczne przy realizacji b.szybkich konwerterów analogowo-cyfrowych, bowiem szybkość zmian sygnału staje się współmierna z granicznymi możliwościami układów wchodzących w skład konwertera.

Konwertery analogowo-cyfrowe stosowane obecnie w układach przetwarzania sygnałów szybkozmiennych pracują w układzie zawierającym zwykle na wejściu jeden układ próbkująco-pamiętający, który utrzymuje na niezmiennym poziomie wartość pobranej próbki przez czas niezbędny dla wytworzenia równoważnika cyfrowego próbki. Z tego powodu okres czasu pomiędzy kolejnymi próbkami podzielony jest zwykle na dwie części: czas pobierania próbki, w którym układ próbkująco-pamiętający aktualizuje swą zawartość do wartości sygnału wejściowego i czas przetwarzania konwertera analogowo-cyfrowego, w którym sygnał na wyjściu układu próbkująco-pamiętającego nie zmienia się a konwerter realizuje przyporządkowanie pobranej próbki odpowiadającej wartości cyfrowej. Ze względu na wymaganą dużą dokładność ustalania wyniku przetwarzania, czas pobierania próbki jest zwykle współmierny z czasem niezbędnym dla uzyskania równoważnika cyfrowego przez konwerter (fig. 1A i 1B).

Celem wynalazku jest uzyskanie zwiększenia częstotliwości próbkowania zespołu konwertera analogowo-cyfrowego z układem próbkująco-pamiętającym do częstotliwości ograniczonej jedynie przez szybkość konwertera analogowo-cyfrowego.

Istota wynalazku polega na tym, że tworzą go dwa układy próbkująco-pamiętające posiadające wspólne wejście analogowe, podczas gdy ich wyjścia połączone są z wejściami dwóch komparatorów, których drugie wejścia są ze sobą połączone i dołączone do wyjścia konwertera cyfrowo-analogowego, natomiast ich wyjścia

dołączone są do dwóch wejść układu przełączania, którego wyjście połączone jest z wejściem układu sterowania przebiegiem przetwarzania połączonego z wejściem konwertera cyfrowo-analogowego i przerzutnikiem, zaś wyjścia przerzutnika połączone są z wejściami sterującymi układu przełączającego oraz układów próbkująco-pamiętających.

Korzyści techniczne wynikające z zastosowania wynalazku polegają na wykorzystaniu pełnej szybkości przetwarzania konwertera analogowo-cyfrowego przez eliminację czasu niezbędnego na pobieranie próbek przez układ próbkująco-pamiętający, co zostało uzyskane przez zastosowanie dodatkowego komparatora i dodatkowego układu próbkująco-pamiętającego oraz układu przełączającego z przerzutnikiem. W ten sposób możliwe było osiągnięcie blisko dwukrotnego przyspieszenia działania układu konwertera z układem próbkująco-pamiętającym przy zachowaniu dotychczasowych parametrów układu próbkująco-pamiętającego i konwertera analogowo-cyfrowego. Dodatkową korzyścią jest stosowanie jedynie cyfrowych układów przełączających, które nie mają ujemnego wpływu na dokładność przetwarzania konwertera.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na załączonym rysunku, na którym fig. 1C, 1D i 1E uwidaczniają działanie poszczególnych układów próbkująco-pamiętających i konwertera w skali czasu, a fig. 2 jego układ blokowy.

Układ według wynalazku o zwiększonej szybkości przetwarzania zbudowany jest w ten sposób, że tworzą go dwa układy próbkująco-pamiętające 1 i 5, posiadające wspólne wejście analogowe, podczas gdy ich wyjścia połączone są z wejściami komparatorów 2 i 6, których drugie wejścia są ze sobą połączone i dołączone do wyjścia konwertera cyfrowo-analogowego 3, natomiast ich wyjścia dołączone są do dwóch wejść układu przełączania 7, którego wyjście jest połączone z układem sterowania przebiegiem przetwarzania 4, połączonego z wejściami konwertera cyfrowo-analogowego 3 i przerzutnika 8, zaś wyjścia przerzutnika 8 połączone są z wejściami sterującymi układu przełączającego 7 oraz układów próbkująco-pamiętających 1 i 5.

Przerzutnik 8 steruje pracą układów próbkująco-pamiętających 1 i 5 oraz układu przełączającego 7 wyjścia komparatorów w ten sposób, że gdy z wejściem układu przełączającego 7 połączone jest wyjście komparatora 2 to układ próbkująco-pamiętający 1 ztrąca się w stanie pamiętania wartości pobranej próbki, a układ próbkująco-pamiętający 5 aktualizuje swą wartość w ślad za sygnałem wejściowym. Po zakończeniu przetwarzania przez konwerter analogowo-cyfrowy zapamiętanej w układzie 1 próbki sygnału wejściowego, przerzutnik 8 zmienia swój stan na przeciwny, zamieniając role układów próbkująco-pamiętających 1 i 5 oraz komparatorów 2 i 6 a konwerter analogowo-cyfrowy rozpoczyna następny cykl przetwarzania.

Zastrzeżenia patentowe

Układ konwertera analogowo-cyfrowego pracującego w zespole komparatora, układu próbkująco-pamiętającego, konwertera cyfrowo-analogowego i układu sterowania, **znamienny tym**, że tworzą go dwa układy próbkująco-pamiętające (1 i 5), posiadające wspólne wejście analogowe, podczas gdy ich wyjścia połączone są z wejściami dwóch komparatorów (2 i 6), których drugie wejścia są ze sobą połączone i dołączone do wyjścia konwertera cyfrowo-analogowego (3), natomiast ich wyjścia dołączone są do dwóch wejść układu przełączania (7), którego wyjście jest połączone z układem sterowania przebiegiem przetwarzania (4), połączonego z wejściami konwertera cyfrowo-analogowego (3) i przerzutnika (8), zaś wyjścia przerzutnika (8) połączone są z wejściami sterującymi układu przełączającego (7) oraz obu układów próbkująco-pamiętających (1 i 5).

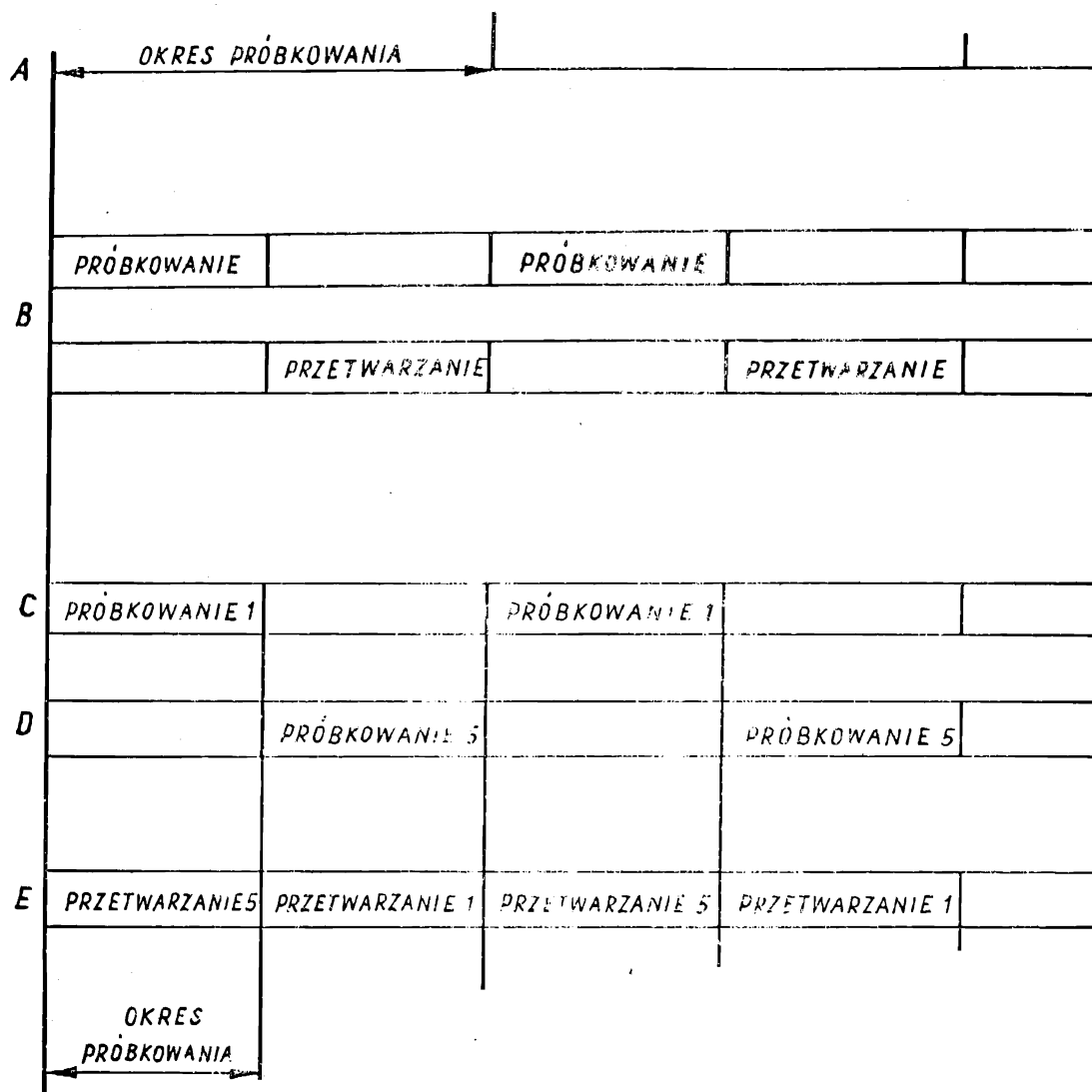


Fig. 1.

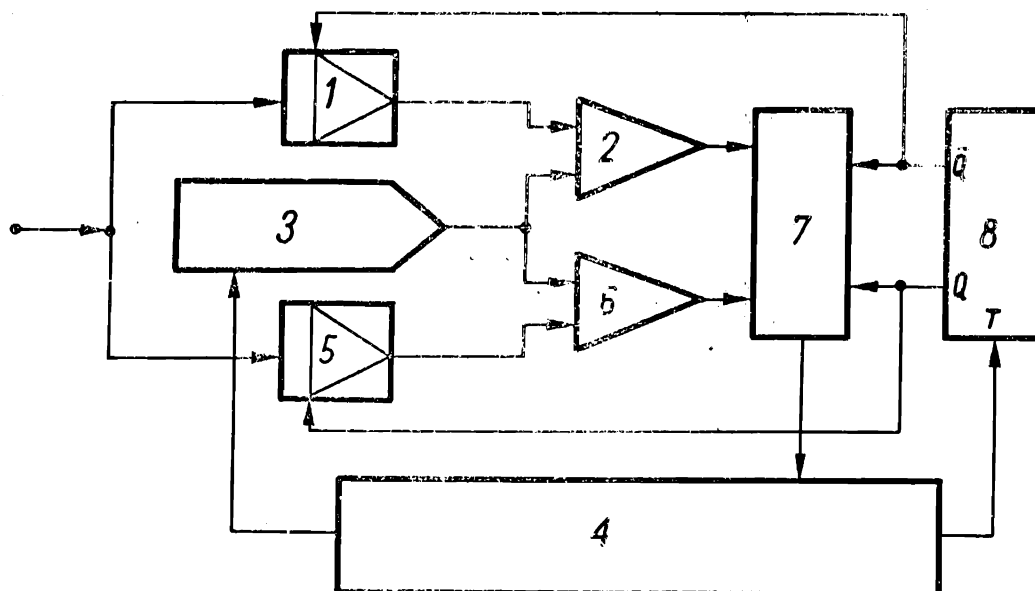


Fig. 2

