

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 1 月 26 日 (26.01.2023)



(10) 国际公布号
WO 2023/000409 A1

- (51) 国际专利分类号:
H01L 21/77 (2017.01) H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2021/111831
- (22) 国际申请日: 2021 年 8 月 10 日 (10.08.2021)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202110836299.4 2021年7月23日 (23.07.2021) CN
- (71) 申请人: 惠州华星光电显示有限公司(HUIZHOU CHINA STAR OPTOELECTRONICS DISPLAY CO., LTD.) [CN/CN]; 中国广东省惠州市仲恺高新区陈江街道华星大道6号模组厂房A一楼, Guangdong 516000 (CN)。深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。
- (72) 发明人: 李恭檀(LI, Gongtan); 中国广东省惠州市仲恺高新区陈江街道华星大道6号模组厂房A

一楼, Guangdong 516000 (CN)。李珊(LI, Shan); 中国广东省惠州市仲恺高新区陈江街道华星大道6号模组厂房A一楼, Guangdong 516000 (CN)。徐铨植(SEO, Hyunsik); 中国广东省惠州市仲恺高新区陈江街道华星大道6号模组厂房A一楼, Guangdong 516000 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: ARRAY SUBSTRATE AND PREPARATION METHOD THEREFOR

(54) 发明名称: 阵列基板及其制备方法

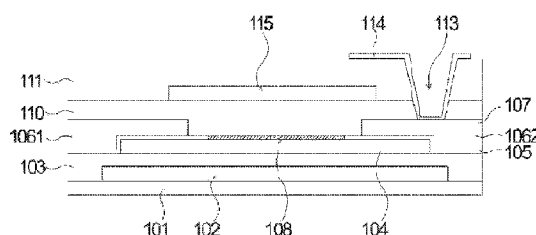


图 1

(57) Abstract: The present invention provides an array substrate and a preparation method therefor. A metal film layer is formed above an active layer of the array substrate. The metal film layer protects the active layer from the damage of an etching solution or dry etching process during a source/drain patterning treatment. Subsequently, a part of the metal film layer corresponding to an active layer channel is oxidized to form an oxide layer so as to maintain the functional characteristics of the active layer. During the entire process of the array substrate, the active layer is not damaged by subsequent processes, and device stability is maintained.

(57) 摘要: 本发明提供一种阵列基板及其制备方法, 在阵列基板的主动层之上形成有金属膜层, 金属膜层在源/漏极图案化处理时保护所述主动层免受刻蚀液或干刻制程的损害, 后续金属膜层对应于主动层沟道处的部分被氧化处理形成氧化层, 保持主动层的功能特性; 在阵列基板的整个制程中, 主动层没有受到后续制程的损害, 器件稳定性得以保持。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

发明名称：阵列基板及其制备方法

技术领域

[0001] 本发明涉及显示技术领域，尤其涉及一种阵列基板及其制备方法。

背景技术

[0002] 氧化物薄膜晶体管(indium gallium zinc oxide, 简称IGZO)技术被认为是有希望取代非晶硅薄膜晶体管技术，成为下一代显示驱动背板的主流技术。与非晶硅薄膜晶体管技术相比，氧化物薄膜晶体管技术的特点是迁移率较高 ($\mu > 10 \text{ cm}^2/\text{Vs}$)、大面积均匀性好和生产成本较低。

发明概述

技术问题

- [0003] 由于氧化物薄膜晶体管的稳定性仍然存在一定的问题，特别是采用背沟道刻蚀(Back channel Etch, 简称BCE)结构的氧化物薄膜晶体管，现有技术的BCE结构的氧化物薄膜晶体管在制备过程中，氧化物沟道处裸露会直接受到源/漏极金属刻蚀液或者干刻蚀制程的影响，导致器件稳定性不佳，传统刻蚀阻挡型结构氧化物薄膜晶体管为防止氧化物沟道被损坏，采用 SiO_x 绝缘膜层阻挡损坏，但这需要增加一次 SiO_x 成膜制程和一道光罩，增加了生产工序和成本。
- [0004] 因此，改善氧化物薄膜晶体管的稳定性，特别是改善BCE结构的氧化物薄膜晶体管稳定性成为亟待解决的技术问题。

问题的解决方案

技术解决方案

- [0005] 本申请实施例提供一种阵列基板及其制备方法，用于解决现有背沟道刻蚀型氧化物薄膜晶体管，制备过程中氧化物沟道在后续制程裸露易被误刻蚀受损，进而导致器件稳定性降低的技术问题。
- [0006] 为解决上述技术问题，本发明提供一种阵列基板，包括：
- [0007] 基底；
- [0008] 主栅极，位于所述基底之上；

- [0009] 主动层，位于主栅极之上；
- [0010] 刻蚀阻挡层，位于所述主动层之上；以及
- [0011] 源极和漏极，位于所述刻蚀阻挡层之上；
- [0012] 其中，所述源极和所述漏极部分覆盖所述刻蚀阻挡层，所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域配置成氧化金属层，且所述氧化金属层与所述主动层、所述主栅极对位设置。
- [0013] 根据本发明一实施例，所述源极和所述漏极之上均设置有金属连接层，所述漏极通过所述金属连接层连接至像素。
- [0014] 根据本发明一实施例，所述金属连接层的材料包括Mo、MoTi以及MoNi中的任意一种。
- [0015] 根据本发明一实施例，所述基底之上还设置有钝化层，所述钝化层至少覆盖所述氧化金属层以及位于所述源极和所述漏极之上的所述金属连接层；
- [0016] 所述钝化层形成有通孔，所述通孔与位于所述漏极之上的所述金属连接层对位设置。
- [0017] 根据本发明一实施例，所述钝化层包括层叠设置的第一子钝化层和第二子钝化层，所述第一子钝化层与所述氧化金属层部分接触，且所述第一子钝化层的材料包括硅氧化物。
- [0018] 根据本发明一实施例，所述氧化物薄膜晶体管还包括辅栅极，所述辅栅极位于所述氧化金属层之上，且与所述氧化金属层对位设置；所述辅栅极设置于所述第一子钝化层与所述第二子钝化层之间。
- [0019] 根据本发明一实施例，所述刻蚀阻挡层的材料包括Ti，且所述刻蚀阻挡层的膜层厚度为5nm~10nm。
- [0020] 根据本发明一实施例，所述源极和所述漏极所在的膜层的厚度为所述刻蚀阻挡层或所述金属连接层的膜层厚度的3至5倍。
- [0021] 依据本发明提供的阵列基板，进一步提出该阵列基板的制备方法，所述方法包括步骤：
- [0022] S10、提供基底，并在所述基底上形成主栅极、栅绝缘层以及主动层；
- [0023] S20、在所述主动层之上形成复合金属层，所述复合金属层包括层叠设置的刻

蚀阻挡层、源漏金属层以及金属连接层；

[0024] S30、对所述复合金属层中刻蚀阻挡层之外的金属层进行图案化处理，形成位于所述刻蚀阻挡层上的源极和漏极，以及位于所述源极和所述漏极上的金属连接层；

[0025] S40、对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理，形成氧化金属层，其中，所述氧化金属层与所述主动层对位设置；

[0026] S50、在所述步骤S40形成的膜层之上制备钝化层。

[0027] 根据本发明一实施例，所述步骤S30包括：

[0028] 通过湿法刻蚀对所述金属连接层和所述源漏金属层进行图案化处理，形成所述源极和所述漏极、以及位于所述源极和所述漏极上的金属连接层。

[0029] 根据本发明一实施例，所述金属连接层的材料包括Mo、MoTi以及MoNi中的任意一种。

[0030] 根据本发明一实施例，所述刻蚀阻挡层的材料包括Ti；

[0031] 所述步骤S40中“对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理”包括：

[0032] 为采用O₂等离子体对所述刻蚀阻挡层进行氧化处理，其中，所述刻蚀阻挡层被氧化处理的区域反应形成TiO_x氧化金属层。

[0033] 根据本发明一实施例，所述刻蚀阻挡层的膜层厚度为5nm~10nm。

[0034] 根据本发明一实施例，所述源极和所述漏极所在的膜层的厚度为所述刻蚀阻挡层或所述金属连接层的膜层厚度的3至5倍。

[0035] 根据本发明一实施例，所述步骤S50包括：

[0036] S501，在所述步骤S40形成的膜层之上制备第一子钝化层；

[0037] S502，在所述第一子钝化层之上形成辅栅极，其中，所述辅栅极与所述氧化金属层对位设置；

[0038] S503，在所述第一子钝化层之上制备第二子钝化层，其中，所述第二子钝化层覆盖所述辅栅极。

[0039] 根据本发明一实施例，所述步骤S50还包括：

[0040] S504：在所述第一子钝化层和所述第二子钝化层形成连通的通孔，其中，所述

通孔与所述源极上的金属连接层或所述漏极上的金属连接层对位设置。

[0041] 根据本发明一实施例，所述第一子钝化层的材料包括硅氧化物。

发明的有益效果

有益效果

[0042] 本揭示实施例的有益效果：相比现有技术，本发明提供的阵列基板及其制备方法，在氧化物薄膜晶体管的主动层之上形成金属膜层，金属膜层在后续源/漏极图案化处理时保护所述主动层免受刻蚀液或干刻制程的损害，后续金属膜层对应在主动层沟道处的部分被氧化处理形成氧化层，保持主动层的功能特性；在阵列基板的整个制程中，主动层没有受到后续制程的损害，器件稳定性得以保持。

对附图的简要说明

附图说明

[0043] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是揭示的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0044] 图1为本发明提供的阵列基板结构示意图。

[0045] 图2a至图2g为本发明提供的阵列基板制备流程结构示意图。

[0046] 图3为本发明提供的阵列基板制备方法流程图。

发明实施例

本发明的实施方式

[0047] 以下各实施例的说明是参考附加的图示，用以例示本揭示可用以实施的特定实施例。本揭示所提到的方向用语，例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本揭示，而非用以限制本揭示。在图中，结构相似的单元是用以相同标号表示。

[0048] 下面结合附图和具体实施例对本揭示做进一步的说明：

[0049] 本申请实施例提供一种阵列基板，下面结合图1进行详细说明。

[0050] 请参照图1，图1为本申请实施例提供的阵列基板结构示意图，本发明提供的阵列基板，包括基底101，所述基底101上制备有主栅极102，所述主栅极102上覆盖有栅绝缘层103，所述栅绝缘层103上形成有主动层104，所述主动层104与所述主栅极102对位设置，所述主动层104与所述栅绝缘层103上形成有第一层金属，作为所述主动层104的刻蚀阻挡层105，所述刻蚀阻挡层105上形成有第二层金属，作为源极1061和漏极1062，所述源极1061和所述漏极1062上均形成有第三层金属，作为所述漏极1062连接至像素的金属连接层107，以上形成的膜层叠构上形成有钝化层，构成本发明提供的阵列基板中的氧化物薄膜晶体管。

[0051] 所述刻蚀阻挡层105覆盖所述主动层104设置，所述刻蚀阻挡层105包括对应于所述主动层104中间部的氧化金属区域，以及相对位于所述氧化金属区域两端的非氧化区域，所述刻蚀阻挡层105的金属氧化区域可以配置成氧化金属层，并且可以作为所述主动层104的沟道108。所述源极1061和所述漏极1062部分覆盖所述刻蚀阻挡层105，所述源极1061和所述漏极1062覆盖所述刻蚀阻挡层105的部分即为所述刻蚀阻挡层105的非氧化区域。所述刻蚀阻挡层105未被所述源极1061和所述漏极1062覆盖的部分即为所述刻蚀阻挡层105的氧化金属区域。

[0052] 所述源极1061和所述漏极1062各通过所述刻蚀阻挡层105的非氧化区域搭接在所述主动层104的两端，所述源极1061与所述漏极1062相分离且避开所述氧化金属区域设置；进一步，所述源极1061和所述漏极1062均为非平面结构且两者相对于所述主动层104为对称设置，下面以所述源极1061为例进行说明，所述源极1061包括第一维度金属层（即水平设置的金属层）以及第二维度金属层（即垂直设置的金属层），所述第一维度金属层与所述第二维度金属层在交汇处相连接设置，其中，所述第一维度金属层设置于所述主动层104之上，且通过所述刻蚀阻挡层105与所述主动层104电性接触，所述第一维度金属层的端部止于所述氧化金属区域边缘；所述第二维度金属层设置于所述栅绝缘层103之上，且所述第二维度金属层的侧面通过所述刻蚀阻挡层105与所述主动层104的端面电性接触；所述漏极1062的结构与所述源极1061为对称设置，此处不再赘述。

[0053] 所述阵列基板包括至少一层所述钝化层，所述钝化层表面在后续制程将会设置

显示面板的像素电极，所述钝化层内形成有通孔，所述通孔与所述漏极1062对位设置，所述像素电极延伸至所述通孔内，并与所述源极1061或所述漏极1062上的金属连接层107电性接触。

[0054] 例如，所述阵列基板包括两层所述钝化层，即第一子钝化层110和位于所述第一子钝化层110之上的第二子钝化层111，所述第一子钝化层110与所述第二子钝化层111层叠设置，所述第一子钝化层110与所述第二子钝化层111上形成有相对位的通孔113，所述第二子钝化层111表面将会形成像素电极114，且所述像素电极114延伸至所述通孔113内，并与所述源极1061或所述漏极1062上的金属连接层107电性接触。

[0055] 进一步，所述阵列基板还包括辅栅极115，所述辅栅极115与所述主动层104的氧化金属区域对位设置，在所述阵列基板的厚度方向上，所述辅栅极115与所述主栅极102相对位于所述主动层104两侧，且所述辅栅极115位于所述第一子钝化层110与所述第二子钝化层111之间，例如，所述辅栅极115位于所述第一子钝化层110表面，又如，所述辅栅极115形成在所述第一子钝化层110内，且所述辅栅极115表面与所述第一子钝化层110表面平齐设置，双栅结构用以增强氧化物薄膜晶体管的稳定性。

[0056] 进一步，所述第一子钝化层110与所述第二子钝化层111采用不同材料制备，例如，所述第一子钝化层110相对于所述第二子钝化层111靠近所述主动层104设置，且所述第一子钝化层110覆盖所述源极1061和所述漏极1062上的金属连接层107，以及覆盖所述主动层104的氧化金属区域，因此所述第一子钝化层110也采用氧化物绝缘材料制备，以延续所述主动层104的氧化金属区域与所述辅栅极115之间的电感作用，而所述第二子钝化层111则可以采用不同于所述第一子钝化层110的材料，优选的，所述第一子钝化层110采用SiO_x材料制备，所述第二子钝化层111采用SiN_x材料制备。

[0057] 本发明提供的阵列基板包括刻蚀阻挡层105、源极1061/漏极1062所在层、以及金属连接层107三者的复合金属层，所述刻蚀阻挡层105覆盖所述栅绝缘层103以及所述主动层104，并且所述刻蚀阻挡层105侧面覆盖所述主动层104的端部。

[0058] 进一步，所述源极1061/漏极1062所在层设置于所述刻蚀阻挡层105与所述金属

连接层107之间，所述刻蚀阻挡层105与所述金属连接层107的膜层厚度相同，所述刻蚀阻挡层105与所述金属连接层107的膜层厚度为5nm~10nm，所述源极1061/漏极1062所在层的膜层厚度为所述刻蚀阻挡层105或所述金属连接层107膜层厚度的3~5倍；优选的，前述所述源极1061/漏极1062所在层的膜层厚度是指第一维度金属层与第二维度金属层的整体厚度，所述源极1061/漏极1062所在层采用下沉设置并搭接在所述主动层104的一侧，所述源极1061/漏极1062所在层超出所述主动层104的部分小于所述源极1061/漏极1062所在层的整体厚度，因此所述复合金属层没有增加显示面板的整体厚度。

[0059] 例如，所述刻蚀阻挡层105的制备材料为Ti，所述金属连接层107采用Mo、MoTi以及MoNi的任意一种材料制备，所述源极1061/漏极1062所在层采用Cu材料制备；又如，所述刻蚀阻挡层105的制备材料与所述金属连接层107可互换。

[0060] 依据本发明提供的阵列基板，本发明还提供了该阵列基板的制备流程，请参照图2a至图2g，图2a至图2g为本发明提供的阵列基板制备流程结构示意图。

[0061] 如图2a所示，提供一基板，在所述基板上形成主栅极102，在所述基板和所述主栅极102之上形成栅绝缘层103，在所述栅绝缘层103上形成图案化的主动层104，所述主动层104为氧化物半导体层。

[0062] 如图2b所示，在图2a的膜层结构上设置第一金属层，即刻蚀阻挡层105，所述第一金属层覆盖所述主动层104的表面、端面以及所述栅绝缘层103的表面；所述第一金属层全覆盖所述主动层104。所述第一金属层的材料优选为Ti，所述第一金属层的厚度为5nm~10nm。

[0063] 如图2c所示，在图2b的膜层结构上设置第二金属层109，即源极和漏极的金属层，所述第二金属层109设置于所述第一金属层的表面，所述第二金属层109与所述第一金属层采用不同材料制备，且厚度大于所述第二金属层109；优选的，所述第二金属层109采用Cu材料制备，且所述第二金属层109的厚度为所述第一金属层厚度的3~5倍。

[0064] 如图2d所示，在图2c的膜层结构上设置第三金属层116，所述第三金属层116设置于所述第二金属层109的表面，所述第三金属层116与所述第二金属层109、所述第一金属层的材料均不同；优选的，所述第三金属层116采用Mo、MoTi以及Mo

Ni的任意一种材料制备，且所述第三金属层116的厚度远小于所述第二金属层109的厚度，所述第三金属层116的厚度与所述第一金属层的厚度相同。

[0065] 如图2e所示，在图2d的膜层结构上，对所述第二金属层109和所述第三金属层116进行图案化处理，例如采用黄光工艺在所述第二金属层109与所述第三金属层116上刻蚀形成相对的源极1061和漏极1062，以及位于所述源极1061和所述漏极1062上的金属连接层107，所述第一金属层作为所述主动层104的刻蚀阻挡层105，在形成源极1061和漏极1062时得以保留，且避免黄光工艺对所述主动层104的误刻蚀。所述第二金属层109与所述第三金属层116的刻蚀区域与所述主动层104对位设置，所述源极1061与所述漏极1062通过所述第一金属层连接所述主动层104。

[0066] 如图2f所示，在图2e的膜层结构上，对所述第一金属层裸露在所述刻蚀区域的部分进行O₂等离子体处理，形成氧化金属区，作为所述主动层104的沟道108。至此，所述氧化物薄膜晶体管的主体部分已形成，后续制程将形成所述氧化物薄膜晶体管的辅助部分结构。

[0067] 如图2g所示，在2f的膜层结构上，形成第一子钝化层110，所述第一子钝化层110呈铺设式设置，并填充所述第二金属层109和所述第三金属层116上的刻蚀区域。在所述第一子钝化层110上形成辅栅极115，所述辅栅极115与所述主栅极102对位设置，且所述辅栅极115至少与所述主动层104的沟道108对位设置。所述第一子钝化层110上形成有第二子钝化层111，所述第二子钝化层111与所述第一子钝化层110采用不同材料，进一步，所述第一子钝化层110相对靠近所述第一金属层的氧化金属区设置，所述第一子钝化层110则采用氧化物材料，如所述第一子钝化层110采用SiO_x材料制备，所述第二子钝化层111采用SiN_x材料制备。进一步，所述第一子钝化层110与所述第二子钝化层111对应于所述源极1061或所述漏极1062的位置形成有通孔113，所述通孔113内填充有金属层，所述金属层一端连接所述源极1061或所述漏极1062上的金属连接层107，相对另一端连接显示面板的像素电极114。形成完整的氧化物薄膜晶体管；在形成所述通孔113时，所述金属连接层107一方面可以阻挡干刻或蚀刻制程对所述源极1061或所述漏极1062造成的影响，保证所述源极1061和所述漏极1062的完整性，同时所述

金属连接层107还作为所述源极1061和所述漏极1062的辅助连接层，所述源极1061和所述漏极1062连接至像素电极114的稳定性得以保持。

[0068] 参照图3，图3为本发明提供的阵列基板制备方法流程图，依据本发明提供的阵列基板，进一步提出该阵列基板的制备方法，所述方法包括步骤：

[0069] S10、提供基底，并在所述基底上形成主栅极、栅绝缘层以及主动层；

[0070] S20、在所述主动层之上形成复合金属层，所述复合金属层包括层叠设置的刻蚀阻挡层、源漏金属层以及金属连接层；

[0071] S30、对所述复合金属层中刻蚀阻挡层之外的金属层进行图案化处理，形成位于所述刻蚀阻挡层上的源极和漏极，以及位于所述源极和所述漏极上的金属连接层；

[0072] S40、对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理，形成氧化金属层，其中，所述氧化金属层与所述主动层对位设置；

[0073] S50、在所述步骤S40形成的膜层之上制备钝化层。

[0074] 根据本发明一实施例，所述步骤S30包括：

[0075] 通过湿法刻蚀对所述金属连接层和所述源漏金属层进行图案化处理，形成所述源极和所述漏极、以及位于所述源极和所述漏极上的金属连接层。

[0076] 如图2e所示，所述步骤S30中，通过湿法刻蚀在所述第二金属层109与所述第三金属层116上刻蚀形成相对的源极1061和漏极1062，以及位于所述源极1061和所述漏极1062上的金属连接层107，所述第一金属层作为所述主动层104的刻蚀阻挡层105，在形成源极1061和漏极1062时得以保留，且避免黄光工艺对所述主动层104的误刻蚀。所述第二金属层109与所述第三金属层116的刻蚀区域与所述主动层104对位设置，所述源极1061与所述漏极1062通过所述第一金属层连接所述主动层104。

[0077] 根据本发明一实施例，所述刻蚀阻挡层的制备材料为Ti，所述步骤S40中“对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理”，为采用O₂等离子体对所述刻蚀阻挡层进行氧化处理，所述刻蚀阻挡层被氧化处理的区域反应形成TiO_x氧化金属层。

[0078] 根据本发明一实施例，所述步骤S50包括：

- [0079] S501, 在所述步骤S40形成的膜层之上制备第一子钝化层;
- [0080] S502, 在所述第一子钝化层之上形成辅栅极, 其中, 所述辅栅极与所述氧化金属层对位设置;
- [0081] S503, 在所述第一子钝化层之上制备第二子钝化层, 其中, 所述第二子钝化层覆盖所述辅栅极。
- [0082] 根据本发明一实施例, 所述步骤S50还包括: S504在所述第一子钝化层和所述第二子钝化层形成连通的通孔, 其中, 所述通孔与所述源极上的金属连接层或所述漏极上的金属连接层对位设置。
- [0083] 如图2b至2d所示, 所述步骤S20中, 复合金属层包括层叠设置的第一金属层、第二金属层109和第三金属层116。第一金属层为刻蚀阻挡层105, 所述第一金属层覆盖所述主动层104的表面、端面以及所述栅绝缘层103的表面; 所述第一金属层全覆盖所述主动层104。所述第一金属层的材料优选为Ti, 所述第一金属层的厚度为5nm~10nm。
- [0084] 第二金属层109为用于刻蚀形成所述源极和漏极的金属层。所述第二金属层109设置于所述第一金属层的表面, 所述第二金属层109与所述第一金属层采用不同材料制备, 且厚度大于所述第二金属层109; 优选的, 所述第二金属层109采用Cu材料制备, 且所述第二金属层109的厚度为所述第一金属层厚度的3~5倍。
- [0085] 第三金属层116为金属连接层, 所述第三金属层116设置于所述第二金属层109的表面, 所述第三金属层116与所述第二金属层109、所述第一金属层的材料均不同; 优选的, 所述第三金属层116采用Mo、MoTi以及MoNi的任意一种材料制备, 且所述第三金属层116的厚度远小于所述第二金属层109的厚度, 所述第三金属层116的厚度与所述第一金属层的厚度相同。
- [0086] 相比现有技术, 本发明实施例提供的阵列基板, 在阵列基板的主动层之上形成金属膜层, 金属膜层在后续源/漏极图案化处理时保护所述主动层免受刻蚀液或干刻制程的损害, 后续金属膜层对应在主动层沟道处的部分被氧化处理形成氧化层, 保持主动层的功能特性; 在阵列基板的整个制程中, 主动层没有受到后续制程的损害, 器件稳定性得以保持。
- [0087] 综上所述, 虽然本申请以优选实施例揭露如上, 但上述优选实施例并非用以限

制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为基准。

权利要求书

- [权利要求 1] 一种阵列基板，包括：
- 基底；
- 主栅极，位于所述基底之上；
- 主动层，位于主栅极之上；
- 刻蚀阻挡层，位于所述主动层之上；以及
- 源极和漏极，位于所述刻蚀阻挡层之上；
- 其中，所述源极和所述漏极部分覆盖所述刻蚀阻挡层，所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域配置成氧化金属层，且所述氧化金属层与所述主动层、所述主栅极对位设置。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中，所述源极和所述漏极之上均设置有金属连接层，所述漏极通过所述金属连接层连接至像素。
- [权利要求 3] 根据权利要求2所述的阵列基板，其中，所述金属连接层的材料包括Mo、MoTi以及MoNi中的任意一种。
- [权利要求 4] 根据权利要求2所述的阵列基板，其中，所述基底之上还设置有钝化层，所述钝化层至少覆盖所述氧化金属层以及位于所述源极和所述漏极之上的所述金属连接层；
- 所述钝化层形成有通孔，所述通孔与位于所述漏极之上的所述金属连接层对位设置。
- [权利要求 5] 根据权利要求4所述的阵列基板，其中，所述钝化层包括层叠设置的第一子钝化层和第二子钝化层，所述第一子钝化层与所述氧化金属层部分接触，且所述第一子钝化层的材料包括硅氧化物。
- [权利要求 6] 根据权利要求5所述的阵列基板，其中，所述氧化物薄膜晶体管还包括辅栅极，所述辅栅极位于所述氧化金属层之上，且与所述氧化金属层对位设置；
- 其中，所述辅栅极设置于所述第一子钝化层与所述第二子钝化层之间。
- [权利要求 7] 根据权利要求1所述的阵列基板，其中，所述刻蚀阻挡层的材料包括T

i, 且所述刻蚀阻挡层的膜层厚度为5nm~10nm。

[权利要求 8] 如权利要求1所述的阵列基板, 其中, 所述源极和所述漏极所在的膜层的厚度为所述刻蚀阻挡层或所述金属连接层的膜层厚度的3至5倍。

[权利要求 9] 一种阵列基板的制备方法, 包括步骤:

S10、提供基底, 并在所述基底上形成主栅极、栅绝缘层以及主动层;

S20、在所述主动层之上形成复合金属层, 所述复合金属层包括层叠设置的刻蚀阻挡层、源漏金属层以及金属连接层;

S30、对所述复合金属层中刻蚀阻挡层之外的金属层进行图案化处理, 形成位于所述刻蚀阻挡层上的源极和漏极, 以及位于所述源极和所述漏极上的金属连接层;

S40、对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理, 形成氧化金属层, 其中, 所述氧化金属层与所述主动层对位设置;

S50、在所述步骤S40形成的膜层之上制备钝化层。

[权利要求 10] 根据权利要求9所述的制备方法, 其中, 所述步骤S30包括:
通过湿法刻蚀对所述金属连接层和所述源漏金属层进行图案化处理, 形成所述源极和所述漏极、以及位于所述源极和所述漏极上的金属连接层。

[权利要求 11] 如权利要求9所述的制备方法, 其中, 所述金属连接层的材料包括Mo、MoTi以及MoNi中的任意一种。

[权利要求 12] 根据权利要求9所述的制备方法, 其中, 所述刻蚀阻挡层的材料包括Ti;

所述步骤S40中“对所述刻蚀阻挡层未被所述源极和所述漏极覆盖的区域进行氧化处理”包括:

采用O₂等离子体对所述刻蚀阻挡层进行氧化处理, 其中, 所述刻蚀阻挡层被氧化处理的区域反应形成TiO_x氧化金属层。

[权利要求 13] 如权利要求9所述的制备方法, 其中, 所述刻蚀阻挡层的膜层厚度为5

nm~10nm。

- [权利要求 14] 如权利要求9所述的制备方法，其中，所述源极和所述漏极所在的膜层的厚度为所述刻蚀阻挡层或所述金属连接层的膜层厚度的3至5倍。
- [权利要求 15] 根据权利要求9所述的制备方法，其中，所述步骤S50包括：
S501，在所述步骤S40形成的膜层之上制备第一子钝化层；
S502，在所述第一子钝化层之上形成辅栅极，其中，所述辅栅极与所述氧化金属层对位设置；
S503，在所述第一子钝化层之上制备第二子钝化层，其中，所述第二子钝化层覆盖所述辅栅极。
- [权利要求 16] 根据权利要求15所述的制备方法，其中，所述步骤S50还包括：
S504：在所述第一子钝化层和所述第二子钝化层形成连通的通孔，其中，所述通孔与所述源极上的金属连接层或所述漏极上的金属连接层对位设置。
- [权利要求 17] 如权利要求15所述的制备方法，其中，所述第一子钝化层的材料包括硅氧化物。

附图

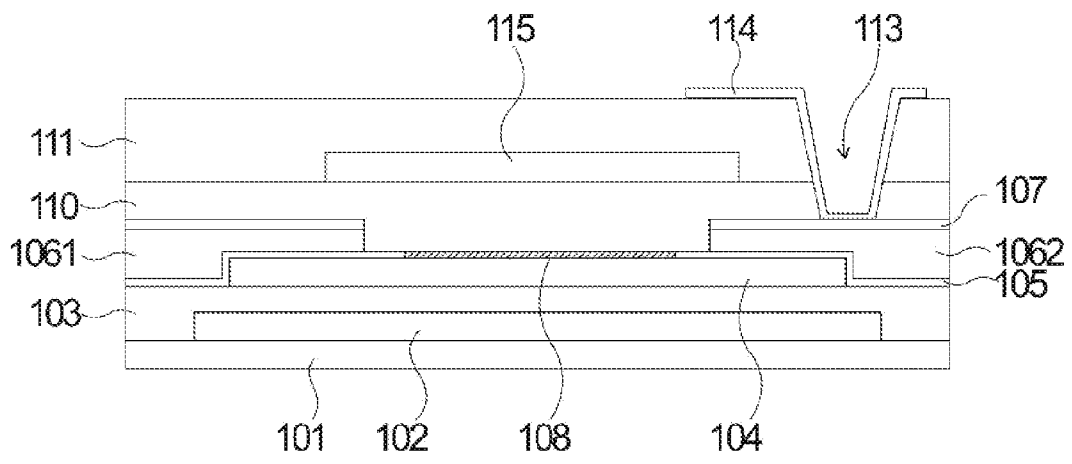


图 1

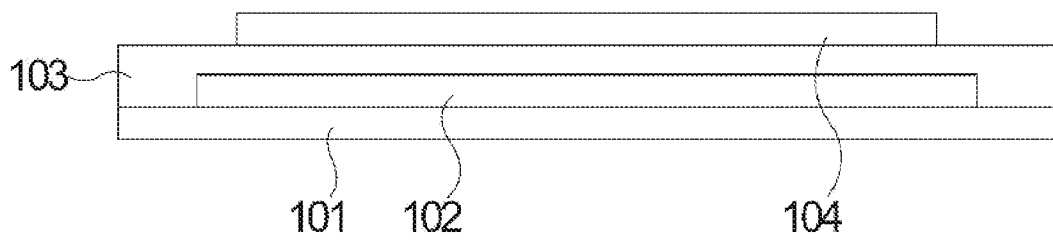


图 2a

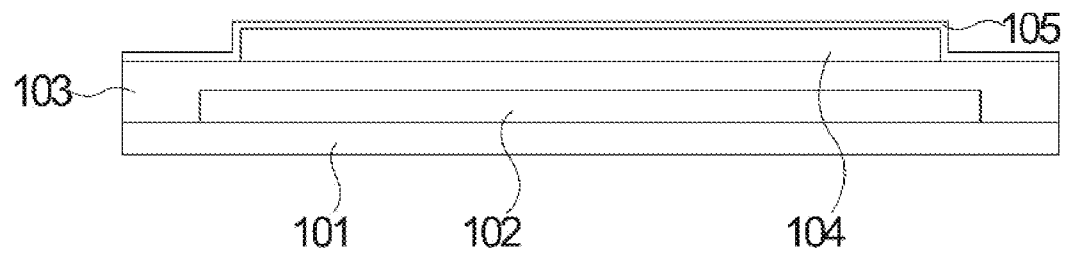


图 2b

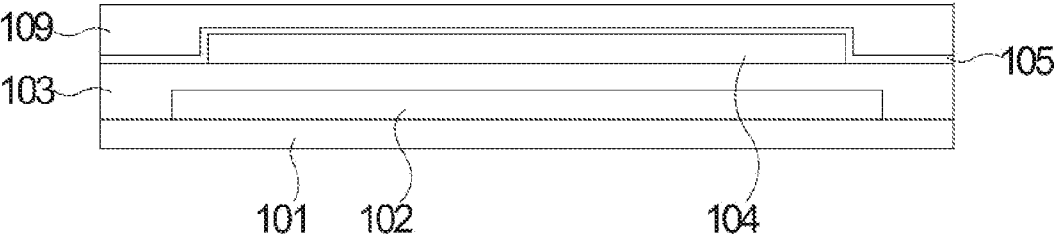


图 2c

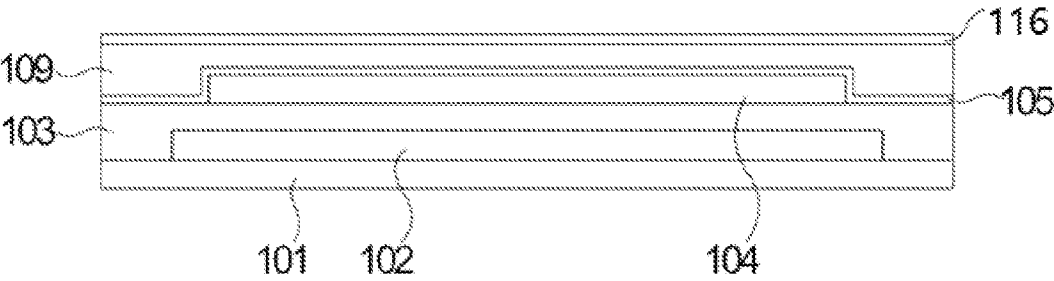


图 2d

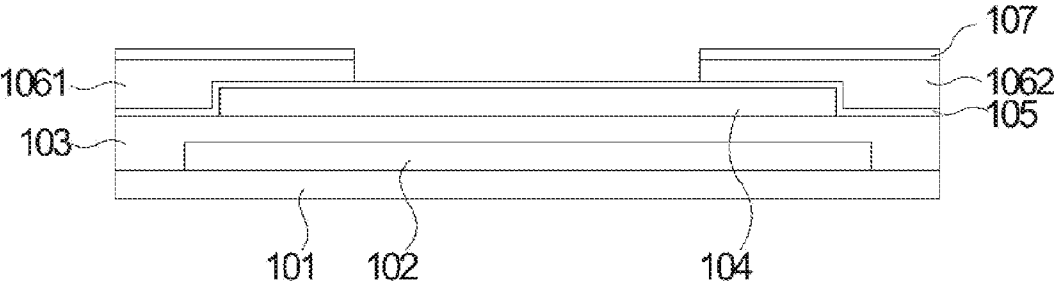


图 2e

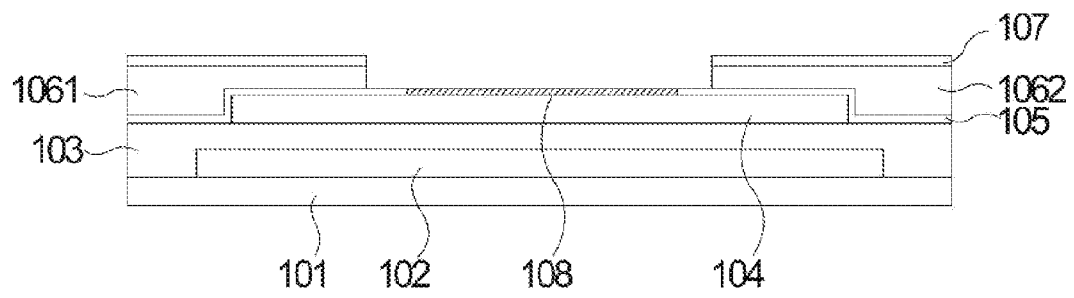


图 2f

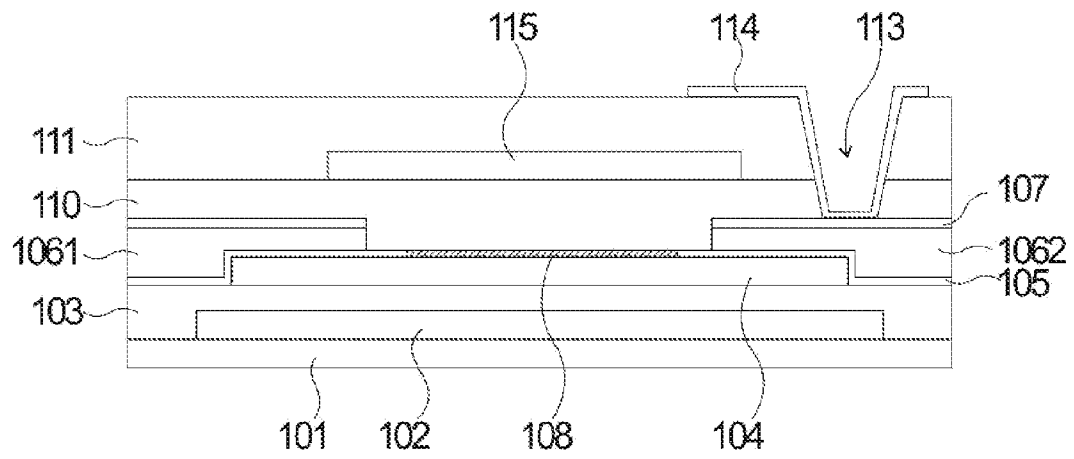


图 2g

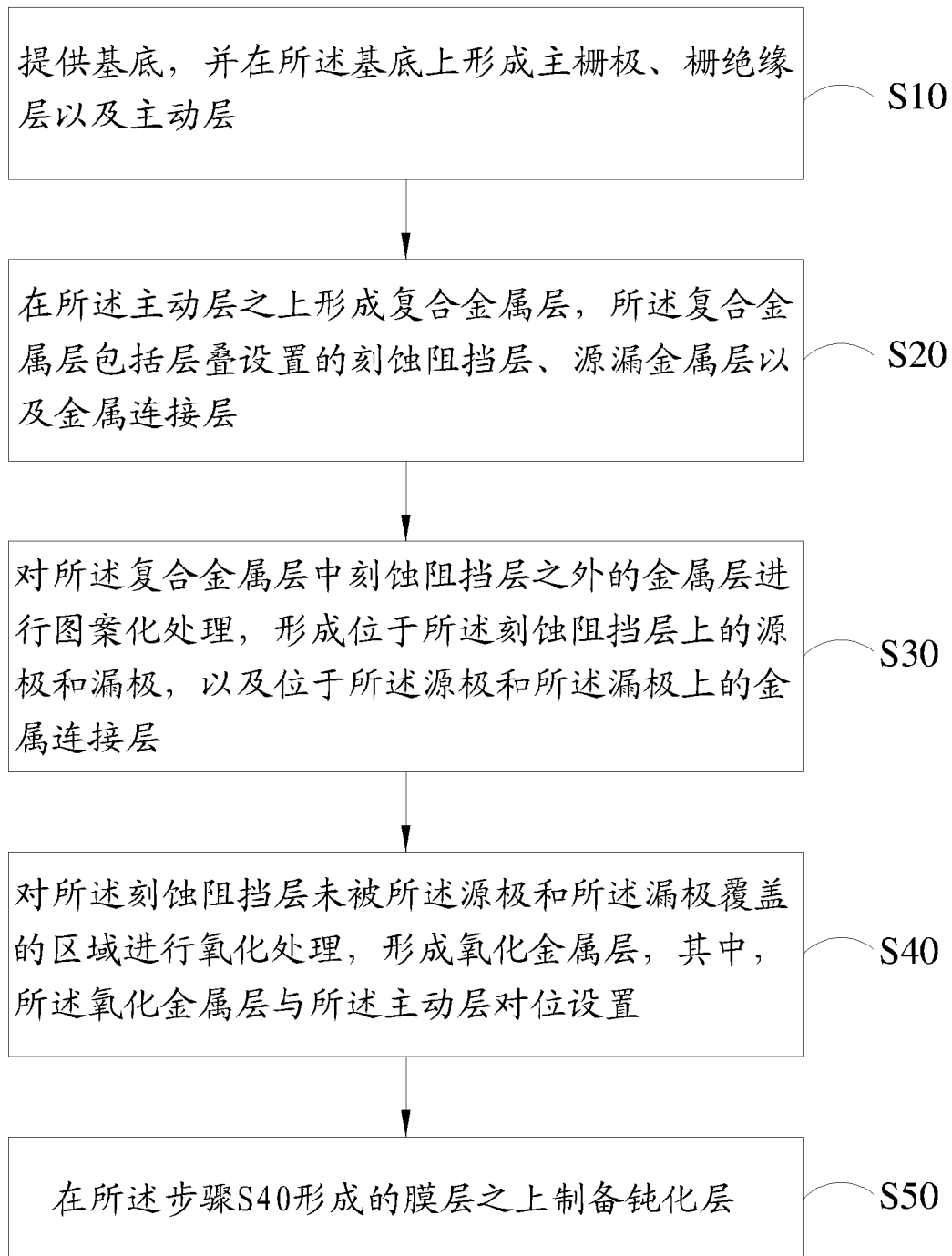


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/111831

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI: CNKI; CNPAT; IEEE: 阵列, 基板, 衬底, 基底, 主动, 有源, 活性, 刻蚀, 蚀刻, 干刻, 阻挡, 阻隔, 停止, 保护, 金属, 氧化, 源, 漏, array?, substrate?, active, etch+, stop+, block+, protect+, metal+, oxid+, drain, source

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102629628 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 August 2012 (2012-08-08) description, paragraphs [0041]-[0069], and figures 1-15	1, 7, 8
Y	CN 102629628 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 August 2012 (2012-08-08) description, paragraphs [0041]-[0069], and figures 1-15	2-6, 9-17
Y	CN 105140131 A (BOE TECHNOLOGY GROUP CO., LTD.) 09 December 2015 (2015-12-09) description, paragraphs [0059]-[0107], and figures 3(a)- 4(b)	2-6, 9-17
X	CN 102646699 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 August 2012 (2012-08-22) description, paragraphs [0058]-[0065], and figures 5-9	1, 7, 8
X	CN 107658345 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 02 February 2018 (2018-02-02) description, paragraphs [0038]-[0063], and figures 3-10	1, 7, 8
A	CN 104576760 A (HEFEI XINSHENG OPTOELECTRONIC TECHNOLOGY CO., LTD. et al.) 29 April 2015 (2015-04-29) entire document	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

08 April 2022

Date of mailing of the international search report

19 April 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/111831

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2013207103 A1 (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. et al.) 15 August 2013 (2013-08-15) entire document	1-17

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/111831

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	102629628	A	08 August 2012	US	2014071364	A1	13 March 2014
				WO	2013044760	A1	04 April 2013
				CN	102629628	B	01 June 2016
				US	9305942	B2	05 April 2016
CN	105140131	A	09 December 2015	US	2017162612	A1	08 June 2017
				WO	2017008497	A1	19 January 2017
				US	9812472	B2	07 November 2017
CN	102646699	A	22 August 2012	WO	2013104209	A1	18 July 2013
				US	2014061633	A1	06 March 2014
				US	9355838	B2	31 May 2016
CN	107658345	A	02 February 2018	US	2019097058	A1	28 March 2019
				US	10559698	B2	11 February 2020
				CN	107658345	B	01 December 2020
CN	104576760	A	29 April 2015	WO	2016123979	A1	11 August 2016
				US	2016372581	A1	22 December 2016
				EP	3261127	A1	27 December 2017
				EP	3261127	A4	05 September 2018
				EP	3261127	B1	18 August 2021
				US	10283628	B2	07 May 2019
US	2013207103	A1	15 August 2013	TW	201334083	A	16 August 2013
				US	8664051	B2	04 March 2014
				TW	I474409	B	21 February 2015

国际检索报告

国际申请号

PCT/CN2021/111831

A. 主题的分类

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;CNKI;CNPAT;IEEE: 阵列, 基板, 衬底, 基底, 主动, 有源, 活性, 刻蚀, 蚀刻, 干刻, 阻挡, 阻隔, 停止, 保护, 金属, 氧化, 源, 漏, array?, substrate?, active, etch+, stop+, block+, protect+, metal+, oxid+, drain, source

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102629628 A (京东方科技集团股份有限公司) 2012年8月8日 (2012 - 08 - 08) 说明书第[0041]-[0069]段, 图1-15	1, 7, 8
Y	CN 102629628 A (京东方科技集团股份有限公司) 2012年8月8日 (2012 - 08 - 08) 说明书第[0041]-[0069]段, 图1-15	2-6, 9-17
Y	CN 105140131 A (京东方科技集团股份有限公司) 2015年12月9日 (2015 - 12 - 09) 说明书第[0059]-[0107]段, 图3(a)- 4(b)	2-6, 9-17
X	CN 102646699 A (京东方科技集团股份有限公司 等) 2012年8月22日 (2012 - 08 - 22) 说明书第[0058]-[0065]段, 图5-9	1, 7, 8
X	CN 107658345 A (京东方科技集团股份有限公司 等) 2018年2月2日 (2018 - 02 - 02) 说明书第[0038]-[0063]段, 图3-10	1, 7, 8
A	CN 104576760 A (合肥鑫晟光电科技有限公司 等) 2015年4月29日 (2015 - 04 - 29) 全文	1-17
A	US 2013207103 A1 (INNOCOM TECH. SHENZHEN CO., LTD. 等) 2013年8月15日 (2013 - 08 - 15) 全文	1-17

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年4月8日

国际检索报告邮寄日期

2022年4月19日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

赖风平

电话号码 86-(10)-53961228

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/111831

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102629628	A	2012年8月8日	US	2014071364	A1	2014年3月13日
				WO	2013044760	A1	2013年4月4日
				CN	102629628	B	2016年6月1日
				US	9305942	B2	2016年4月5日
CN	105140131	A	2015年12月9日	US	2017162612	A1	2017年6月8日
				WO	2017008497	A1	2017年1月19日
				US	9812472	B2	2017年11月7日
CN	102646699	A	2012年8月22日	WO	2013104209	A1	2013年7月18日
				US	2014061633	A1	2014年3月6日
				US	9355838	B2	2016年5月31日
CN	107658345	A	2018年2月2日	US	2019097058	A1	2019年3月28日
				US	10559698	B2	2020年2月11日
				CN	107658345	B	2020年12月1日
CN	104576760	A	2015年4月29日	WO	2016123979	A1	2016年8月11日
				US	2016372581	A1	2016年12月22日
				EP	3261127	A1	2017年12月27日
				EP	3261127	A4	2018年9月5日
				EP	3261127	B1	2021年8月18日
				US	10283628	B2	2019年5月7日
US	2013207103	A1	2013年8月15日	TW	201334083	A	2013年8月16日
				US	8664051	B2	2014年3月4日
				TW	1474409	B	2015年2月21日