



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0044730
(43) 공개일자 2017년04월25일

- (51) 국제특허분류(Int. Cl.)
H01M 10/0585 (2010.01) H01M 10/04 (2015.01)
H01M 10/052 (2010.01) H01M 10/0562 (2010.01)
H01M 4/04 (2006.01) H01M 4/13 (2010.01)
H01M 4/139 (2010.01) H01M 4/70 (2006.01)
- (52) CPC특허분류
H01M 10/0585 (2013.01)
H01M 10/0436 (2013.01)
- (21) 출원번호 10-2017-7008178
- (22) 출원일자(국제) 2015년08월27일
심사청구일자 없음
- (85) 번역문제출일자 2017년03월24일
- (86) 국제출원번호 PCT/US2015/047286
- (87) 국제공개번호 WO 2016/033379
국제공개일자 2016년03월03일
- (30) 우선권주장
62/042,557 2014년08월27일 미국(US)

- (71) 출원인
어플라이드 머티어리얼스, 인코포레이티드
미국 95054 캘리포니아 산타 클라라 바우어스 애
브뉴 3050
- (72) 발명자
송, 다오잉
미국 95124 캘리포니아 새너제이 미라수 플레이스
1744
- 곽, 병 성 레오
미국 97229 오리건 포틀랜드 노스웨스트 헨리 코
트 9723
- (74) 대리인
특허법인 남앤드남

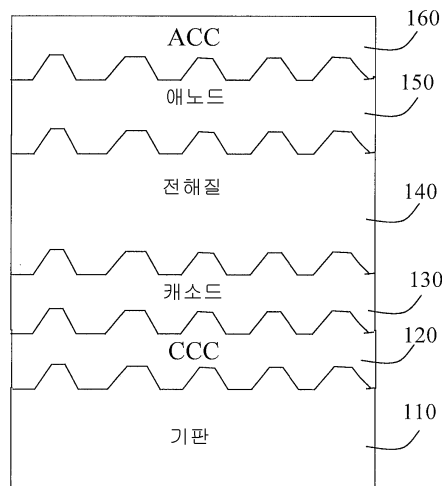
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **삼차원 박막 배터리**

(57) 요약

박막 배터리는, 기관 표면을 포함하는 기관; 기관 표면 상에 형성된 제 1 전류 콜렉터(FCC) 층 - FCC 층은 제 1 FCC 표면 및 제 2 FCC 표면을 갖고, 제 1 FCC 표면은 기관과 접촉하고, 제 2 FCC 표면은 제 1 삼차원 표면임 -; 제 1 전류 콜렉터 상에 증착된 제 1 전극 층; 및 제 1 전극 층 상에 증착된 전해질 층을 포함할 수 있고; 여기서, 제 1 전극 층과 전해질 층 사이의 계면은 제 1 삼차원 표면과 대략적으로 일치하는 제 2 삼차원 표면이다. 실시예들에서, 기관 표면은 제 3 삼차원 표면이고, 제 1 삼차원 표면은 제 3 삼차원 표면과 대략적으로 일치한다. 제 1 또는 제 3 삼차원 표면들 중 하나는 레이저 어블레이션 패터닝 프로세스에 의해 형성될 수 있다.

대표도 - 도1a



(52) CPC특허분류

H01M 10/052 (2013.01)

H01M 10/0562 (2013.01)

H01M 4/04 (2013.01)

H01M 4/0404 (2013.01)

H01M 4/0421 (2013.01)

H01M 4/13 (2013.01)

H01M 4/139 (2013.01)

H01M 4/70 (2013.01)

H01M 2300/0071 (2013.01)

명세서

청구범위

청구항 1

박막 배터리로써,

기관 표면을 포함하는 기관;

상기 기관 표면 상에 형성된 제 1 전류 콜렉터(first current collector; FCC) 층 - 상기 FCC 층은 제 1 FCC 표면 및 제 2 FCC 표면을 갖고, 상기 제 1 FCC 표면은 상기 기관과 접촉하고, 상기 제 2 FCC 표면은 제 1 삼차원 표면임 -;

상기 제 1 전류 콜렉터 상에 증착된 제 1 전극 층; 및

상기 제 1 전극 층 상에 증착된 전해질 층

을 포함하며,

상기 제 1 전극 층과 상기 전해질 층 사이의 계면은 상기 제 1 삼차원 표면과 대략적으로 일치하는(roughly in conformity with) 제 2 삼차원 표면인,

박막 배터리.

청구항 2

제 1 항에 있어서,

상기 제 1 삼차원 표면은 패터닝된 형상들의 어레이를 포함하는,

박막 배터리.

청구항 3

제 1 항에 있어서,

상기 기관 표면은 제 3 삼차원 표면이고, 상기 제 1 삼차원 표면은 상기 제 3 삼차원 표면과 대략적으로 일치하는,

박막 배터리.

청구항 4

제 1 항에 있어서,

상기 전해질 층 상에 증착된 제 2 전극 층; 및

상기 제 2 전극 층 상에 증착된 제 2 전류 콜렉터(SCC) 층

을 더 포함하며,

상기 전해질 층은 상기 제 1 전극 층 상에 증착되고, 상기 제 2 전극 층과 상기 전해질 층 사이의 계면은 상기 제 1 삼차원 표면과 대략적으로 일치하는 제 4 삼차원 표면인,

박막 배터리.

청구항 5

제 4 항에 있어서,

상기 제 2 전극 층과 상기 SCC 층 사이의 계면은 상기 제 4 삼차원 표면과 대략적으로 일치하는 제 5 삼차원 표면인,

박막 배터리.

청구항 6

제 1 항에 있어서,

상기 FCC 층은 캐소드 전류 콜렉터 층이고, 상기 제 1 전극 층은 캐소드 층인,

박막 배터리.

청구항 7

제 1 항에 있어서,

상기 FCC 층은 애노드 전류 콜렉터 층이고, 상기 제 1 전극 층은 애노드 층인,

박막 배터리.

청구항 8

제 4 항에 있어서,

상기 FCC 층은 캐소드 전류 콜렉터 층이고, 상기 제 1 전극 층은 캐소드 층이고, 상기 제 2 전극 층은 애노드이고, 상기 SCC 층은 애노드 전류 콜렉터 층인,

박막 배터리.

청구항 9

제 4 항에 있어서,

상기 FCC 층은 애노드 전류 콜렉터 층이고, 상기 제 1 전극 층은 애노드 층이고, 상기 제 2 전극 층은 캐소드이고, 상기 SCC 층은 캐소드 전류 콜렉터 층인,

박막 배터리.

청구항 10

박막 배터리를 제조하는 방법으로서,

기판을 제공하는 단계;

재구조화된(restructured) 기판 표면을 형성하기 위해, 상기 기판의 표면을 삼차원적으로 재구조화하는 단계;

상기 재구조화된 기판 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하는 단계;

상기 FCC 층 상에 전극 층을 증착하는 단계; 및

상기 전극 층 상에 전해질 층을 증착하는 단계

를 포함하며,

상기 전극 층과 상기 전해질 층 사이의 계면은 상기 재구조화된 기판 표면과 대략적으로 일치하는 제 1 삼차원 표면인,

박막 배터리를 제조하는 방법.

청구항 11

제 10 항에 있어서,

상기 전해질 층 상에 제 2 전극 층을 증착하는 단계를 더 포함하며,

상기 전해질 층과 상기 제 2 전극 층 사이의 계면은 상기 재구조화된 기판 표면과 대략적으로 일치하는 제 2 삼차원 표면인,

박막 배터리를 제조하는 방법.

청구항 12

박막 배터리를 제조하는 방법으로서,

기판을 제공하는 단계;

상기 기판의 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하는 단계;

재구조화된 FCC 표면을 형성하기 위해, 상기 FCC 층의 표면을 삼차원적으로 재구조화하는 단계;

상기 재구조화된 FCC 표면 상에 제 1 전극 층을 증착하는 단계; 및

상기 제 1 전극 층 상에 전해질 층을 증착하는 단계

를 포함하며,

상기 제 1 전극 층과 상기 전해질 층 사이의 계면은 상기 재구조화된 FCC 표면과 대략적으로 일치하는 제 1 삼차원 표면인,

박막 배터리를 제조하는 방법.

청구항 13

제 10 항 또는 제 12 항에 있어서,

상기 삼차원적으로 재구조화하는 단계는 레이저 어블레이션(laser ablation) 패터닝 프로세스를 포함하는,

박막 배터리를 제조하는 방법.

청구항 14

제 12 항에 있어서,

상기 삼차원적으로 재구조화하는 단계는 기계적 조면화(mechanical roughening) 프로세스를 포함하는,

박막 배터리를 제조하는 방법.

청구항 15

제 12 항에 있어서,

상기 전해질 층 상에 제 2 전극 층을 증착하는 단계를 더 포함하며,

상기 전해질 층과 상기 제 2 전극 층 사이의 계면은 상기 재구조화된 제 1 전류 콜렉터 표면과 대략적으로 일치하는 제 2 삼차원 표면인,

박막 배터리를 제조하는 방법.

발명의 설명

기술 분야

[0001]

관련 출원들의 상호-참조

[0002]

[0001] 본원은 2014년 8월 27일자로 출원된 미국 가 출원 번호 제 62/042,557 호에 대해 우선권을 주장한다.

[0003]

분야

[0004]

[0002] 본 개시내용의 실시예들은 일반적으로, 박막 배터리들 및 그러한 박막 배터리들을 제조하는 방법들에 관한 것이고, 더 구체적으로, 그러나 배차적이지 않게, 기판과 캐소드 전류 콜렉터(cathode current collector) 중 하나의 표면이 레이저 프로세스에 의해 삼차원적으로 재구조화된(restructured) 박막 배터리들에 관한 것이다.

배경 기술

[0005]

[0003] 박막 배터리들(TFB들)은 전류 콜렉터들, 캐소드(양의 전극), 고체 상태 전해질, 및 애노드(음의 전극)를

포함하는 층들의 박막 스택을 포함할 수 있다. TFB는 일반적으로, 이차원(2D) 디바이스로서 제작되고, 배터리 성능(예컨대, 레이트 능력 및 용량 활용)은, 인터칼레이션(intercalation)/디인터칼레이션(deintercalation) 프로세스들 동안에 Li가 확산되어야만 하는 캐소드-전해질 및 애노드-전해질 계면들의 표면 면적에 의해 제한된다. 게다가, TFB들은, 예컨대, 캐소드 어닐링 후, 전해질 증착 후, 애노드 증착 후, 봉지(encapsulation) 증착 후, 또는 배터리 사이클 테스트 동안과 같은, 동작 및 제작의 다양한 스테이지들에서 그리고 다양한 계면들에서 벗겨짐/층간박리를 보이는 것으로 알려져 있다.

[0006] [0004] 명확하게, 배터리 성능을 개선하기 위해, 애노드와 전해질 및/또는 캐소드와 전해질 사이에 더 넓은 계면 표면 면적을 제공하고, TFB 스택에서의 층들 사이에 더 큰 접착 강도를 유도하는 제조의 방법들 및 TFB 구조들에 대한 필요성이 존재한다.

발명의 내용

[0007] [0005] 본 개시내용의 몇몇 실시예들은, 배터리 박막 스택 제작 동안에 레이저 프로세스에 의해 기관과 전류 콜렉터 중 하나의 표면이 삼차원적으로 재구조화된 후, 후속 층들의 증착들이 이루어지고, 그에 따라, 캐소드/애노드와 전해질 사이의 계면 접촉 면적이 기관/전류 콜렉터의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는(roughly in conformity with) 삼차원 표면이 되는 박막 배터리들(TFB들)에 관한 것이다. 캐소드/애노드 층(들)과 전해질 층 사이의 결과적인 삼차원적으로 구조화된 계면들은, 평탄한 계면 층들을 갖는 TFB 스택과 비교하여, 벗겨짐/층간박리를 감소시키기 위해, TFB 스택 내의 층들 사이의 접착 강도를 충분히 증가시키고, TFB 성능(예컨대, 레이트 능력 및 용량 활용)을 개선할 것으로 예상된다.

[0008] [0006] 몇몇 실시예들에 따르면, 박막 배터리는, 기관 표면을 포함하는 기관; 기관 표면 상에 형성된 제 1 전류 콜렉터 층(first current collector; FCC) - FCC 층은 제 1 FCC 표면 및 제 2 FCC 표면을 갖고, 제 1 FCC 표면은 기관과 접촉하고, 제 2 FCC 표면은 제 1 삼차원 표면임 -; 제 1 전류 콜렉터 상에 증착된 제 1 전극 층; 및 제 1 전극 층 상에 증착된 전해질 층을 포함할 수 있고; 여기에서, 제 1 전극 층과 전해질 층 사이의 계면은 제 1 삼차원 표면과 대략적으로 일치하는 제 2 삼차원 표면이다. 게다가, 실시예들에서, 기관 표면은 제 3 삼차원 표면이고, 상기 제 1 삼차원 표면은 상기 제 3 삼차원 표면과 대략적으로 일치한다.

[0009] [0007] 몇몇 실시예들에 따르면, 박막 배터리를 제조하는 방법은, 기관을 제공하는 단계; 재구조화된 기관 표면을 형성하기 위해, 기관의 표면을 삼차원적으로 재구조화하는 단계; 재구조화된 기관 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하는 단계; FCC 층 상에 전극 층을 증착하는 단계; 및 전극 층 상에 전해질 층을 증착하는 단계를 포함할 수 있고; 여기에서, 전극 층과 전해질 층 사이의 계면은 재구조화된 기관 표면과 대략적으로 일치하는 제 1 삼차원 표면이다.

[0010] [0008] 몇몇 추가적인 실시예들에 따르면, 박막 배터리를 제조하는 방법은, 기관을 제공하는 단계; 기관의 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하는 단계; 재구조화된 FCC 표면을 형성하기 위해, FCC 층의 표면을 삼차원적으로 재구조화하는 단계; 재구조화된 FCC 표면 상에 제 1 전극 층을 증착하는 단계; 및 제 1 전극 층 상에 전해질 층을 증착하는 단계를 포함할 수 있고; 여기에서, 제 1 전극 층과 전해질 층 사이의 계면은 재구조화된 FCC 표면과 대략적으로 일치하는 제 1 삼차원 표면이다.

[0011] [0009] 몇몇 실시예들에 따르면, 몇몇 실시예들에 따른 TFB들을 제조하기 위한 장치는, 재구조화된 기관 표면을 형성하기 위해, 기관의 표면을 삼차원적으로 재구조화하기 위한 제 1 시스템; 재구조화된 기관 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하기 위한 제 2 시스템; FCC 층 상에 전극 층을 증착하기 위한 제 3 시스템; 및 전극 층 상에 전해질 층을 증착하기 위한 제 4 시스템을 포함할 수 있고; 여기에서, 전극 층과 전해질 층 사이의 계면은 재구조화된 기관 표면과 대략적으로 일치하는 제 1 삼차원 표면이다. 제 1 시스템은, 예컨대, 레이저 어블레이션 패터닝 시스템을 포함할 수 있고, 실시예들에서, 이온 스퍼터링 시스템을 포함할 수 있고, 실시예들에서, 기계적 조면화 시스템(예컨대, 비드 블라스터)을 포함할 수 있다.

[0012] [0010] 몇몇 추가적인 실시예들에 따르면, 몇몇 실시예들에 따른 TFB들을 제조하기 위한 장치는, 기관의 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하기 위한 제 1 시스템; 재구조화된 FCC 표면을 형성하기 위해, FCC 층의 표면을 삼차원적으로 재구조화하기 위한 제 2 시스템; 재구조화된 FCC 표면 상에 제 1 전극 층을 증착하기 위한 제 3 시스템; 및 제 1 전극 층 상에 전해질 층을 증착하기 위한 제 4 시스템을 포함할 수 있고; 여기에서, 제 1 전극 층과 전해질 층 사이의 계면은 재구조화된 FCC 표면과 대략적으로 일치하는 제 1 삼차원 표면이다. 제 2 시스템은, 예컨대, 레이저 어블레이션 패터닝 시스템을 포함할 수 있고, 실시예들에서, 이온 스퍼터링 시스템을 포함할 수 있고, 실시예들에서, 기계적 조면화 시스템(예컨대, 비드 블라스터)을 포함할 수 있다.

도면의 간단한 설명

- [0013] [0011] 본 개시내용의 이러한 그리고 다른 양상들 및 특징들은, 첨부 도면들과 함께 특정한 실시예들의 다음의 설명의 검토 시에 당업자에게 자명하게 될 것이다.
- [0012] 도 1a는 몇몇 실시예들에 따른, 삼차원적으로 재구조화된 기관 표면을 갖는 재구조화된 기관을 포함하는 박막 배터리의 단면 표현이다.
- [0013] 도 1b는 도 1a의 재구조화된 기관의 투시도를 도시한다.
- [0014] 도 2는 몇몇 실시예들에 따른, 삼차원적으로 재구조화된 표면을 갖는 재구조화된 기관을 갖는 박막 배터리의 제작을 위한 흐름도이다.
- [0015] 도 3은 몇몇 실시예들에 따른, 삼차원적으로 재구조화된 콜렉터 표면을 갖는 재구조화된 캐소드 전류 콜렉터를 포함하는 박막 배터리의 단면 표현이다.
- [0016] 도 4는 몇몇 실시예들에 따른, 삼차원적으로 재구조화된 콜렉터 표면을 갖는 재구조화된 캐소드 전류 콜렉터를 포함하는 박막 배터리의 제작을 위한 흐름도이다.
- [0017] 도 5는 몇몇 실시예들에 따른, TFB 제작을 위한 클러스터 툴의 개략적인 예시이다.
- [0018] 도 6은 몇몇 실시예들에 따른, 다수의 인-라인 툴들을 갖는 TFB 제작 시스템의 표현이다.
- [0019] 도 7은 몇몇 실시예들에 따른, 도 6의 인-라인 툴의 표현이다.

발명을 실시하기 위한 구체적인 내용

- [0014] [0020] 이제 본 개시내용의 실시예들이 도면들을 참조하여 상세히 설명될 것이고, 그러한 실시예들은 당업자로 하여금 본 개시내용을 실시할 수 있게 하기 위해 본 개시내용의 예시적인 예들로서 제공된다. 특히, 아래의 예들 및 도면들은 본 개시내용의 범위를 단일 실시예로 제한하도록 의도되지 않고, 설명되는 또는 예시되는 엘리먼트들 중 일부 또는 전부의 교환에 의해 다른 실시예들이 가능하게 된다. 더욱이, 본 개시내용의 특정한 엘리먼트들이 알려진 컴포넌트들을 사용하여 부분적으로 또는 완전히 구현될 수 있는 경우에, 본 개시내용의 이해를 위해 필요한 그러한 알려진 컴포넌트들의 부분들만이 설명될 것이고, 그러한 알려진 컴포넌트들의 다른 부분들의 상세한 설명들은 본 개시내용을 모호하게 하지 않도록 생략될 것이다. 본 명세서에서, 단수의 컴포넌트를 나타내는 실시예가 제한하는 것으로서 고려되지 않아야 하고; 그보다는, 본 개시내용은, 본원에서 명시적으로 다르게 언급되지 않는 한, 복수의 동일한 컴포넌트를 포함하는 다른 실시예들을 포함하도록 의도되고, 그 반대로 마찬가지이다. 더욱이, 출원인들은, 명시적으로 그와 같이 설명되지 않는 한, 본 명세서 또는 청구항들에서의 임의의 용어에 통상적이지 않은 또는 특수한 의미가 주어지도록 의도하지 않는다. 추가로, 본 개시내용은 예시에 의해 본원에서 참조되는 알려진 컴포넌트들에 대한 현재의 그리고 향후의 알려진 동등물들을 포함한다.
- [0015] [0021] 본 개시내용의 몇몇 실시예들은, 배터리 박막 스택 제작 동안에 레이저 프로세스에 의해 기관과 캐소드 전류 콜렉터(CCC) 중 하나의 표면이 삼차원적으로 재구조화된 후, 후속 층들의 증착들이 이루어지고, 그에 따라, 캐소드와 전해질 사이의 계면 접촉 면적이 기관/CCC의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면이 되는 박막 배터리들(TFB들)에 관한 것이다. 게다가, 몇몇 실시예들에서, 전해질-애노드 및 애노드-ACC 계면들이 또한, 재구조화된 기관/CCC의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면들일 수 있다. 캐소드 층과 전해질 층 및 전해질 층과 애노드 층 사이의 결과적인 삼차원적으로 구조화된 계면들은, 평탄한 계면 층들을 갖는 TFB 스택과 비교하여, 벗겨짐/층간박리를 감소시키기 위해, TFB 스택 내의 층들의 계면 접촉을 충분히 개선하고, TFB 성능(특히 충전/방전의 더 높은 레이트들에서의, 예컨대, 레이트 능력 및 용량 활용)을 개선할 것으로 예상된다(층들 사이의 계면들의 조면화는 더 큰 접촉 강도를 위해 계면에서 "기계적 래핑(mechanical wrapping)"을 유도한다). 더욱이, 캐소드 층과 전해질 층 사이의 삼차원적으로 구조화된 계면은, 계면에서 LiCoO₂ 캐소드 층에서의 다결정질 입자 구조들에서의 (003) 평면들에 대한 접근(access)을 증가시킬 것으로 예상되고, 이는 배터리 사용 동안에 리튬 인터칼레이션/디인터칼레이션에 대한 저항을 감소시킨다.
- [0016] [0022] 도 1a 및 도 1b는 삼차원적으로 재구조화된 기관 표면을 갖는, 본 개시내용의 실시예들에 따라 제작된 수직 스택을 갖는 TFB의 예를 도시한다. 도 1a에서, 수직 스택은 재구조화된 기관(110), 레이저 프로세스에 의해 삼차원적으로 재구조화된 기관 표면; 재구조화된 기관의 표면 상에 증착된 캐소드 전류 콜렉터(120); 캐소드

전류 콜렉터 상에 증착된 캐소드 층(130); 캐소드 층 상에 증착된 전해질 층(140); 전해질 층 상에 증착된 애노드 층(150); 및 애노드 층 상에 증착된 애노드 전류 콜렉터(ACC)(160)를 포함한다. CCC와 캐소드 층 사이의 그리고 캐소드 층과 전해질 층 사이의 계면들은 재구조화된 기관의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면들이라는 것이 유의되어야 한다. 여기에서, "대략적으로 일치하는"이라는 용어는, 증착된 층의 표면이, 삼차원적으로 재구조화된 표면과 당해 표면 사이의 층 또는 층들이 각각 완전한 커버리지를 제공하지만, 원래의 표면 및 필드 영역들의 잔존 부분들을 덮는 층 두께보다 더 얇은, 삼차원적으로 재구조화된 표면에서의 피처들의 측벽들 및 바닥 표면들을 덮는 층 두께를 갖는 것으로 인해, 삼차원적으로 재구조화된 표면의 대체적인 형상을 재현하는 것을 명시하기 위해 사용된다. 게다가, 몇몇 실시예들에서, 도 1a에서 도시된 바와 같이, 전해질-애노드 및 애노드-ACC 계면들이 또한, 재구조화된 기관의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면들일 수 있다. 예컨대, TFB가 또한, 전기 콘택들 및 보호 코팅(들)을 포함할 수 있다. 도 1a의 투시도는 기관(110)의 재구조화된 표면 상의 (절두된 원뿔들과 같은) 원뿔형 형상의 피처들의 어레이를 도시하지만, 재구조화된 기관 표면의 피처들은 도시된 것으로부터 사이즈, 형상, 간격, 및 배열이 변화될 수 있다. 피처들은, 예컨대, 원통형-형상 피처들, 사다리꼴-형상 피처들, 구형-형상 피처들, 비아들, 트렌치들, 및 둥근 함몰부들을 포함할 수 있고; 비아들 및 트렌치들에서 만족스러운 스텝 커버리지를 달성하기 위해, 포지티브 요각(positively reentrant) 형상들(상단에서의 폭 또는 직경이 피처들의 바닥에서의 폭 또는 직경보다 더 큼)이 활용될 수 있다. (기관의 원래의 표면에 대해 평행한 평면에서 결정되는 바와 같은) 피처 사이즈들은 수 마이크론 내지 수십 마이크론일 수 있다. 게다가, 이러한 피처들은, 예컨대 정사각형 격자와 같은 규칙적인(regular) 어레이들에 위치될 수 있고, 실시예들에서, 이러한 피처들은 무작위로 위치될 수 있다. 피처들의 밀도는 광범위하게 변화될 수 있고 - 가장 높은 밀도들은 밀집한(close-packed) 어레이들에 대응한다. 실시예들에서, 기관 또는 CC 표면의 50 퍼센트 초과가 본원에서 설명되는 바와 같이 피처들을 형성함으로써 재구조화된다. 피처들의 (기관의 원래의 표면에 대해 수직적인 방향에서 측정된) 깊이는 기관 두께에 의해 제한될 것이고 - 기관 두께의 75 %의 제한이 합당한 상한이지만, 이는 기관의 기계적 무결성을 유지하기 위해 필요에 따라 변화될 수 있다. 게다가, 실시예들에서, 피처들의 깊이는 기관 두께의 25 퍼센트를 초과하거나 또는 그와 동등하다. 게다가, 실시예들에서, 피처들의 깊이는 5 마이크론을 초과하거나 또는 그와 동등하다. 예컨대, 실시예들에서, 20 마이크론 두께의 기관은 5 마이크론을 초과하거나 또는 그와 동등하고 15 마이크론 미만인 범위 내의 깊이들을 갖는 피처들을 가질 수 있다.

[0017] [0023] 도 2는 삼차원적으로 재구조화된 기관 표면을 포함하는, 도 1a 및 도 1b에서 도시된 바와 같은 TFB의 제작을 위한 몇몇 실시예들에 따른 프로세스 흐름을 제공한다. TFB를 제작하기 위한 프로세스 흐름은, 기관을 제공하는 것(201); 재구조화된 기관을 형성하기 위해, 레이저 프로세스에 의해, 기관의 표면을 삼차원적으로 재구조화하는 것(202); 재구조화된 기관 상에 캐소드 전류 콜렉터를 증착하는 것(203); 캐소드 전류 콜렉터 상에 캐소드 층을 증착하는 것(204); 및 캐소드 층 상에 전해질 층을 증착하는 것(205)을 포함할 수 있고; 여기에서, 캐소드 층과 전해질 층 사이의 계면은 재구조화된 기관의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면이다. 배터리 제작은, 예컨대, 애노드, 애노드 전류 콜렉터(ACC), 보호 코팅, 및 전기 콘택들의 증착에 의해 마무리될 수 있다(206). 도 1a를 참조하여 위에서 유의된 바와 같이, 전해질-애노드 및 애노드-ACC 계면들이 또한, 전해질 및 애노드 증착들이 이들이 위에 증착되는 층들에 대한 것인 경우에, 재구조화된 기관의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면들일 수 있다.

[0018] [0024] 레이저 에너지를 강하게 흡수하는 기관 재료들이 도 2를 참조하여 위에서 설명된 프로세스에 대해 적합하고; 몇몇 예시적인 기관 재료들은 Si, Al, 스테인리스 스틸 등이다. 이러한 기관들의 경우에, 표면 상에 삼차원 피처들을 형성하도록, 공칭적으로(nominally) 평탄한 기관 표면을 재구조화하기 위해, 레이저 에너지 소스가 사용된다. 재료의 어블레이션 임계치보다 더 낮지만 재료의 용융 임계치보다는 더 높은 레이저 프로세스 플루언스(fluence)(전형적으로, CCC 재료에 따라 $< 2 \text{ J/cm}^2$)가 사용되고 - 0.4 J/cm^2 미만의 전형적인 플루언스가 Au에 대해 사용된다. 그러한 플루언스 레벨들을 이용한 기관 표면의 레이저 조사는 원뿔형-형상의 표면 구조들과 같은 삼차원 피처들의 형성을 야기하지만, 이러한 삼차원 피처들의 형상, 높이, 및 밀도는 파장, 플루언스, 펄스 주파수, 샷들의 수 등과 같은 레이저 프로세스 파라미터들을 조정함으로써 제어될 수 있다. 이러한 표면 재구조화 프로세스에 대해, 전형적으로, 고 전력(예컨대, $> 100 \text{ W}$) 나노초 펄스 레이저 또는 심지어 마이크로초 펄스 레이저가 사용된다. 이러한 프로세스를 위한 레이저 시스템은 엑시머 레이저들을 위해 전형적으로 설계된, 빔 균질기들을 갖는 레이저 투사 시스템일 수 있다. 다른 실시예들에서, 레이저 시스템은 샘플 표면 상에 균일하게 레이저 에너지를 전달하도록 구성된 빔 셰이퍼들을 갖는 레이저 스캐닝 시스템일 수 있다. 광범위한 타입들 및 동작 파장들(예컨대, IR(적외선), 녹색, 및 UV)의 레이저들이 몇몇 실시예들에 따라 사용될 수 있다. 적합한 레이저 파장들 및 동작 파라미터들은, 특히, 레이저 표면 재구조화를 겪는 재료들의 광학 특성들

(흡수율 대 파장)에 따라 좌우될 것이다. 예컨대, 녹색 레이저들은 세라믹 기판들, 금속들, 운모, Si 등을 커팅/형상화하기 위해 사용될 수 있고, CO₂ 레이저들은 유리 기판들을 스크라이빙(scribe)하기 위해 사용될 수 있고, UV 레이저들이 또한, 마찬가지로, 이러한 기판들을 마킹/형상하는 것이 가능할 수 있는 것으로 예상된다.

[0019] [0025] 도 3은 삼차원적으로 재구조화된 CCC 표면을 갖는, 본 개시내용의 실시예들에 따라 제작된 수직 스택을 갖는 TFB의 예를 도시한다. 도 3에서, 수직 스택은 기판(310); 기판의 표면 상에 형성된 재구조화된 CCC(320) - CCC의 표면은 삼차원적으로 재구조화되었음 -; 재구조화된 CCC 상에 증착된 캐소드 층(330); 캐소드 층 상에 증착된 전해질 층(340); 전해질 층 상에 증착된 애노드 층(350); 및 애노드 층 상에 증착된 ACC(360)를 포함한다. 캐소드 층과 전해질 층 사이의 계면이 재구조화된 기판의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면이라는 것이 유의되어야 한다. 게다가, 몇몇 실시예들에서, 전해질-애노드 및 애노드-ACC 계면들이 또한, 삼차원적으로 재구조화된 CCC 표면과 대략적으로 일치하는 삼차원 표면들일 수 있다. 예컨대, TFB는 또한, 보호 코팅(들) 및 전기 콘택들을 포함할 수 있다. 위에서 설명된 도 1a의 투시도는 CCC의 삼차원적으로 재구조화된 표면을 표현하고; CCC의 재구조화된 표면의 피쳐들이 도 3에서 원뿔형 형상의 피쳐들로서 도시되지만, 재구조화된 기판 표면의 피쳐들은 도시된 것으로부터 사이즈, 형상, 간격, 및 배열이 변화될 수 있고, 예컨대, 원통형 피쳐들, 사다리꼴 피쳐들, 구형 피쳐들, 및 무작위로 배치된 피쳐들을 포함할 수 있다.

[0020] [0026] 도 4는 삼차원적으로 재구조화된 CCC 표면을 포함하는, 도 3에서 도시된 바와 같은 TFB의 제작을 위한 몇몇 실시예들에 따른 프로세스 흐름을 제공한다. TFB를 제작하기 위한 프로세스 흐름은, 기판을 제공하는 것(401); 재구조화된 기판 상에 CCC를 증착하는 것(402); 재구조화된 CCC를 형성하기 위해, CCC의 표면을 삼차원적으로 재구조화하는 것(403); 재구조화된 CCC 상에 캐소드 층을 증착하는 것(404); 및 캐소드 층 상에 전해질 층을 증착하는 것(405)을 포함할 수 있고; 여기에서, 캐소드 층과 전해질 층 사이의 계면은 재구조화된 CCC의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면이다. 배터리 제작은, 예컨대, 애노드, 애노드 전류 콜렉터(ACC), 보호 코팅, 및 전기 콘택들의 증착에 의해 마무리될 수 있다(406). 도 3을 참조하여 위에서 유의된 바와 같이, 전해질-애노드 및 애노드-ACC 계면들이 또한, 재구조화된 CCC의 삼차원적으로 재구조화된 표면과 대략적으로 일치하는 삼차원 표면들일 수 있다.

[0021] [0027] CCC의 표면은 본원에서 더 상세히 설명되는 바와 같이 레이저 프로세스에 의해 재구조화될 수 있거나, 또는 예컨대, 기계적 조면화(예컨대, 비드 블라스팅), 플라즈마 프로세싱, 및 이온 충격과 같은 다른 프로세스가 사용될 수 있다. 이러한 다른 프로세스들 중 비-열적인 몇몇이 캐소드 및/또는 전해질 표면들을 삼차원적으로 재구조화하는데 적합할 수 있다는 것이 유의되고, 여기에서, 전해질 및/또는 캐소드의 결정도 및 상이 보존될 필요가 있다

[0022] [0028] 캐소드 전류 콜렉터들은 전형적으로, 약 0.5 미크론 또는 그 초과 두께로 증착된 금속 층들로 형성되고, 레이저 에너지를 강하게 흡수하고, 도 4를 참조하여 위에서 설명된 프로세스에 대해 적합하고; 몇몇 예시적인 CCC 재료들은 몇몇 접착 층들을 갖는 Pt 또는 Au 등이다. 이러한 기판들의 경우에, 표면 상에 삼차원 피쳐들을 형성하도록, 공칭적으로 평탄한 CCC 표면을 재구조화하기 위해, 레이저 에너지 소스가 사용된다. 재료의 어블레이션 임계치보다 더 낮지만 재료의 용융 임계치보다 더 높은 레이저 프로세스 플루언스(전형적으로, CCC 재료에 따라 2 J/cm^2)가 사용되고 - 2 J/cm^2 미만의 전형적인 플루언스가 Ti 및 Au에 대해 사용된다. 그러한 플루언스 레벨들을 이용한 기판 표면의 레이저 조사는 원뿔-형상의 표면 구조들과 같은 삼차원 피쳐들의 형성을 야기하지만, 이러한 삼차원 피쳐들의 형상, 높이, 및 밀도는 파장, 플루언스, 펄스 주파수, 샷들의 수 등과 같은 레이저 프로세스 파라미터들을 조정함으로써 제어될 수 있다. 이러한 표면 재구조화 프로세스를 위해, 전형적으로, 고 전력(예컨대 > 100 W) 나노초 펄스 레이저 또는 심지어 마이크로초 펄스 레이저가 사용된다. 이러한 실시예는 유리, 석영, 운모 등과 같은 투명 기판들 상에 형성된 TFB들에 대해 적절하지만, 이러한 실시예가 이러한 기판들에 대해 사용하는 것으로 제한되지 않고, 예컨대, 비-투명 기판들에 대해서도 동등하게 양호하게 작용할 것이라는 것이 유의된다.

[0023] [0029] 습식 및/또는 플라즈마 에칭이 후속되는 종래의 마스크 이미징을 사용하여 기판 및 CCC 표면들이 재구조화될 수 있다는 것이 유의되어야 한다. 그러나, 이러한 접근법은, 예컨대, 실리콘과 같은 제한된 수의 재료들에 대해서만 용이하게 사용가능하고, 본원에서 개시되는 실시예들의 프로세스와 비교하여, 다수의 단계들을 수반하고, TFB 생성물들의 제작에 상당한 비용을 부가한다. 게다가, 전해질 증착 전의 LiCoO₂ 캐소드 층들의 레이저 재구조화가 본 발명자들에 의해 평가되었고, LiCoO₂ 캐소드 층들의 레이저 재구조화가 고온(HT) LCO 및 Co₃O₄로의 LiCoO₂ 층의 상 분리를 초래하는 것으로 발견되었고, 이는 배터리 성능에 대해 전체적으로 부정적인

영향을 미치고, 그에 따라, 얇은 캐소드 TFB들에 대해 매우 바람직하지 않다(불순물 상 Co_3O_4 는 배터리 충전 능력에 대해 유해하고, 또한, 수명(cycle life)에 대해 유해하다).

[0024] [0030] 캐소드 층의 예는 LiCoO_2 층이고, 애노드 층의 예는 Li 금속 층이고, 전해질 층의 예는 LiPON 층이다. 그러나, NMC(NiMnCo 산화물), NCA(NiCoAl 산화물), LMO(Li_xMnO_2), LFP(Li_xFePO_4), LiMn 스피넬 등과 같은 광범위한 캐소드 재료들이 사용될 수 있고, Si, Sn, C 등과 같은 광범위한 애노드 재료들이 사용될 수 있고, LLZO(LiLaZr 산화물, 예컨대 $\text{Li}_7\text{La}_3\text{Zr}_2\text{O}_{12}$), LiSiCON, Ta_2O_5 등과 같은 광범위한 리튬-함유 전해질 재료들이 사용될 수 있다는 것이 예상된다. 이러한 층들을 위한 증착 기법들은 원하는 조성, 상, 및 결정도를 제공할 수 있는 임의의 증착 기법일 수 있고, PVD(물리 기상 증착), 반응성 스퍼터링, 비-반응성 스퍼터링, RF(무선 주파수) 스퍼터링, 다중-주파수 스퍼터링, 증발, CVD(화학 기상 증착), ALD(원자 층 증착) 등과 같은 증착 기법들을 포함할 수 있고, 비-진공 기법들이 적용가능한 경우에, 또한, 슬롯 다이 코팅, 플라즈마 스프레이, 스프레이 열분해, 전기도금, 슬러리 기반 스크리닝 등을 포함할 수 있다.

[0025] [0031] 도 5는 몇몇 실시예들에 따른, TFB를 제작하기 위한 프로세싱 시스템(500)의 개략적인 예시이다. 프로세싱 시스템(500)은 위에서 설명된 프로세스 단계들에서 활용될 수 있는 프로세스 챔버들(C1 내지 C4)(504, 505, 506, 및 507) 및 반응성 플라즈마 세정(RPC) 챔버(503)가 장비된 클러스터 툴(502)에 대해 표준 기계적 인터페이스(SMIF)(501)를 포함한다. 글로브박스(508)가 또한, 클러스터 툴에 부착될 수 있다. 글로브박스는 비활성 환경에(예컨대, He, Ne, 또는 Ar과 같은 노블 가스 하에) 기관들을 저장할 수 있고, 이는 알칼리 금속/알칼리성 토류 금속 증착 후에 유용하다. 글로브박스에 대한 대기 챔버(ante chamber)(509)가 또한, 필요한 경우에 사용될 수 있고 - 대기 챔버는 글로브박스에서의 비활성 환경을 오염시키지 않으면서 글로브박스 내로 그리고 밖으로 기관들이 이송되게 허용하는 가스 교환 챔버(비활성 가스 대 공기 및 그 반대)이다(글로브박스가 리튬 포일 제조자들에 의해 사용되는 바와 같은 충분히 낮은 노점의 드라이 룸 환경으로 대체될 수 있다는 것이 유의된다). 챔버들(C1 내지 C4)은 TFB들을 제조하기 위한 프로세스 단계들을 위해 구성될 수 있고, 그러한 프로세스 단계들은, 예컨대, 위에서 설명된 바와 같이, 기관 상의 CCC의 증착, 그러한 증착에 후속하여, 레이저 프로세스에 의해 CCC의 표면을 삼차원적으로 재구조화하는 것, 그러한 재구조화에 후속하여, 재구조화된 CCC 표면 상의 캐소드 층의 증착, 그러한 증착에 후속하여, 캐소드 층 상의 전해질 층(N_2 에서 Li_3PO_4 타겟을 RF 스퍼터링하는 것에 의한 LiPON)의 증착을 포함할 수 있다(삼차원 재구조화가 본원에서 설명되는 바와 같은 클러스터 툴에서 행해질 수 있거나 또는 독립형 툴에서 행해질 수 있다는 것이 유의된다). 적합한 클러스터 툴 플랫폼들의 예들은 디스플레이 클러스터 툴들을 포함한다. 클러스터 어레이먼트가 프로세싱 시스템(500)에 대해 도시되었지만, 기관이 하나의 챔버로부터 다음 챔버로 연속적으로 이동하도록 이송 챔버 없이 일렬로 프로세싱 챔버들이 배열된 선형 시스템이 활용될 수 있다는 것이 이해되어야 한다.

[0026] [0032] 도 6은 몇몇 실시예들에 따른, 툴들(630, 640, 650)을 포함하는 다수의 인 라인 툴들(601 내지 699)을 갖는 인-라인 제작 시스템(600)의 표현을 도시한다. 인-라인 툴들은 TFB의 모든 층들을 증착하기 위한 툴들, 및 기관과 CCC 중 하나의 표면을 삼차원적으로 재구조화하기 위한 툴을 포함할 수 있다. 게다가, 인-라인 툴들은 프리-컨디셔닝 및 포스트-컨디셔닝 챔버들을 포함할 수 있다. 예컨대, 툴(601)은 기관이 진공 에어락(602)을 통해 증착 툴 내로 이동하기 전에, 진공을 설정하기 위한 펌프 다운 챔버일 수 있다. 인-라인 툴들 중 일부 또는 전부는 진공 에어락들에 의해 분리된 진공 툴들일 수 있다. 프로세스 라인에서의 특정한 프로세스 툴들 및 프로세스 툴들의 순서가, 예컨대, 위에서 설명된 프로세스 흐름들에서 특정한 바와 같이, 사용되고 있는 특정한 TFB 제작 방법에 의해 결정될 것이라는 것이 유의된다. 게다가, 기관들은 수평으로 또는 수직으로 배향된 인-라인 제작 시스템을 통해 이동될 수 있다.

[0027] [0033] 도 6에서 도시된 바와 같은 인-라인 제작 시스템을 통하는 기관의 이동을 예시하기 위해, 도 7에서, 하나의 인-라인 툴(630)만이 적소에 있는 상태로 기관 컨베이어(701)가 도시된다. 기관(703)을 포함하는 기관 홀더(702)(기관 홀더는 기관이 보일 수 있도록 부분적으로 커팅되어 도시됨)가, 표시된 바와 같이, 인-라인 툴(630)을 통해 홀더 및 기관을 이동시키기 위한 컨베이어(701) 또는 동등한 디바이스 상에 탑재된다. 몇몇 실시예들에서, 프로세싱 툴(630)을 위한 인-라인 플랫폼은 수직 기관들을 위해 구성될 수 있고, 몇몇 실시예들에서, 수평 기관들을 위해 구성될 수 있다.

[0028] [0034] 특정한 실시예들에 따른 TFB들을 제작하기 위한 장치의 몇몇 예들은 다음과 같다. 몇몇 실시예들에 따른 TFB들을 제조하기 위한 장치는, 재구조화된 기관 표면을 형성하기 위해, 기관의 표면을 삼차원적으로 재구조화하기 위한 제 1 시스템; 재구조화된 기관 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하기 위한 제 2 시스템;

FCC 층 상에 전극 층을 증착하기 위한 제 3 시스템; 및 전극 층 상에 전해질 층을 증착하기 위한 제 4 시스템을 포함할 수 있고; 여기에서, 전극 층과 전해질 층 사이의 계면은 재구조화된 기관 표면과 대략적으로 일치하는 제 1 삼차원 표면이다. 제 1 시스템은, 예컨대, 레이저 어블레이션 패터닝 시스템을 포함할 수 있고, 실시예들에서, 이온 스퍼터링 시스템을 포함할 수 있고, 실시예들에서, 기계적 조면화 시스템(예컨대, 비드 블라스터)을 포함할 수 있다. 게다가, 실시예들에서, 장치는 전해질 층 상에 제 2 전극 층을 증착하기 위한 제 5 시스템을 더 포함할 수 있고; 여기에서, 제 4 시스템은 전해질 층을 증착하고, 여기에서, 전해질 층과 제 2 전극 층 사이의 계면은 재구조화된 기관 표면과 대략적으로 일치하는 제 2 삼차원 표면이다. 시스템들은 클러스터 툴들, 인-라인 툴들, 독립형 툴들, 또는 전술한 툴들 중 하나 또는 그 조합일 수 있다. 게다가, 시스템들은 다른 시스템들 중 하나 또는 그 조합에 대해 공통인 몇몇 툴들을 포함할 수 있다.

[0029] [0035] 몇몇 실시예들에 따른 TFB들을 제조하기 위한 다른 장치는, 기관의 표면 상에 제 1 전류 콜렉터(FCC) 층을 증착하기 위한 제 1 시스템; 재구조화된 FCC 표면을 형성하기 위해, FCC 층의 표면을 삼차원적으로 재구조화하기 위한 제 2 시스템; 재구조화된 FCC 표면 상에 제 1 전극 층을 증착하기 위한 제 3 시스템; 및 제 1 전극 층 상에 전해질 층을 증착하기 위한 제 4 시스템을 포함할 수 있고; 여기에서, 제 1 전극 층과 전해질 층 사이의 계면은 재구조화된 FCC 표면과 대략적으로 일치하는 제 1 삼차원 표면이다. 제 2 시스템은, 예컨대, 레이저 어블레이션 패터닝 시스템을 포함할 수 있고, 실시예들에서, 이온 스퍼터링 시스템을 포함할 수 있고, 실시예들에서, 기계적 조면화 시스템(예컨대, 비드 블라스터)을 포함할 수 있다. 게다가, 실시예들에서, 장치는 전해질 층 상에 제 2 전극 층을 증착하기 위한 제 5 시스템을 더 포함할 수 있고; 여기에서, 전해질 층과 제 2 전극 층 사이의 계면은 재구조화된 FCC 표면과 대략적으로 일치하는 제 2 삼차원 표면이다. 시스템은 클러스터 툴들, 인-라인 툴들, 독립형 툴들, 또는 전술한 툴들 중 하나 또는 그 조합일 수 있다. 게다가, 시스템들은 다른 시스템들 중 하나 또는 그 조합에 대해 공통인 몇몇 툴들을 포함할 수 있다.

[0030] [0036] 본 개시내용의 실시예들이 특히, 기관 또는 CCC 표면의 재구조화에 관하여 설명되었지만, 추가적인 실시예들은, 전해질 증착 후에, TFB의 애노드-층 상의 상이한 계면들 중 하나 또는 그 조합을 직접적으로 재구조화하는 것에 대해 동일한 접근법을 적용하는 것을 포함한다(이러한 프로세스는 또한, 기관 또는 CCC 표면들의 재구조화와 조합하여 행해질 수 있다). 예컨대, 전해질 층의 표면이 삼차원적으로 재구조화될 수 있고 - 이러한 프로세스는 LLZO과 같은 결정질 전해질 재료들에 대해 적합할 수 있다.

[0031] [0037] 본 개시내용의 실시예들이 특히, 기관 상에 CCC가 증착된 후, 캐소드, 전해질, 애노드, 및 그 후 ACC가 증착된 TFB 스택들에 관하여 설명되었지만, 추가적인 실시예들은, 기관 상에 ACC가 증착된 후, 애노드, 전해질, 캐소드, 및 CCC가 증착되는 TFB 스택에 대해 동일한 접근법을 사용하는 것을 포함하고, 여기에서, 기관 및/또는 ACC가 위에서 설명된 바와 같이 삼차원적으로 재구조화되고, 하나 또는 그 조합의 후속하여 증착되는 층들의 표면들이 또한, 삼차원적으로 재구조화된 기관 및/또는 CCC 표면과 대략적으로 일치하는 삼차원 표면들일 것이다.

[0032] [0038] 본 개시내용의 실시예들이 특히, TFB들에 관하여 설명되었지만, 본 개시내용의 원리들 및 교시는, 일반적으로 에너지 저장 디바이스들을 포함하는 다른 전기화학 디바이스들에 대해 적용될 수 있고, 또한, 일렉트로크로믹 디바이스들에 대해 적용될 수 있다. 일렉트로크로믹 디바이스들의 경우에, 조면화된 계면이 디바이스 속도를 개선할 수 있지만, 계면 조면화가 원하지 않는 확산 스캐터링을 초래할 수 있고, 바람직하지 않은 "탁한(hazy)" 현시(appearance)를 초래할 수 있다는 것이 유의되어야 하고; 특정한 애플리케이션들의 경우에, 광학 품질과 디바이스 속도 사이의 트레이드-오프가 가치 있을 수 있고, 게다가, 계면 거칠기는 광학 현시를 과도하게 저하시키지 않으면서 속도의 개선을 제공하도록 설계될 수 있다.

[0033] [0039] 본 개시내용의 실시예들이 특히, 기관의 표면 상에 제 1 전류 콜렉터 층을 갖는 TFB들에 관하여 설명되었지만, 본 개시내용의 원리들 및 교시는, 예컨대 전기 전도성 기관들을 갖는 TFB들과 같이, 기관의 표면 상에 전류 콜렉터 층을 갖지 않는 특정한 TFB들에 대해 적용될 수 있다. 실시예들에서, 박막 배터리는, 기관 표면을 포함하는 기관 - 기관 표면은 제 1 삼차원 표면인 -; 기관 상에 증착된 제 1 전극 층; 및 제 1 전극 층 상에 증착된 전해질 층을 포함할 수 있고, 여기에서, 제 1 전극 층과 전해질 층 사이의 계면은 제 1 삼차원 표면과 대략적으로 일치하는 제 2 삼차원 표면이다. 몇몇 실시예들에 따르면, 박막 배터리를 제조하는 방법은, 기관을 제공하는 단계; 재구조화된 기관 표면을 형성하기 위해, 기관의 표면을 삼차원적으로 재구조화하는 단계; 재구조화된 기관 표면 상에 전극 층을 증착하는 단계; 및 전극 층 상에 전해질 층을 증착하는 단계를 포함할 수 있고, 여기에서, 전극 층과 전해질 층 사이의 계면은 재구조화된 기관 표면과 대략적으로 일치하는 제 1 삼차원 표면이다. 몇몇 실시예들에 따르면, 몇몇 실시예들에 따른 TFB들을 제조하기 위한 장치는, 재구조화된 기관 표면을 형성하기 위해, 기관의 표면을 삼차원적으로 재구조화하기 위한 제 1 시스템; 재구조화된 기관 표면 상에 전극 층을 증착하기 위한 제 2 시스템; 및 전극 층 상에 전해질 층을 증착하기 위한 제 3 시스템을 포함할 수

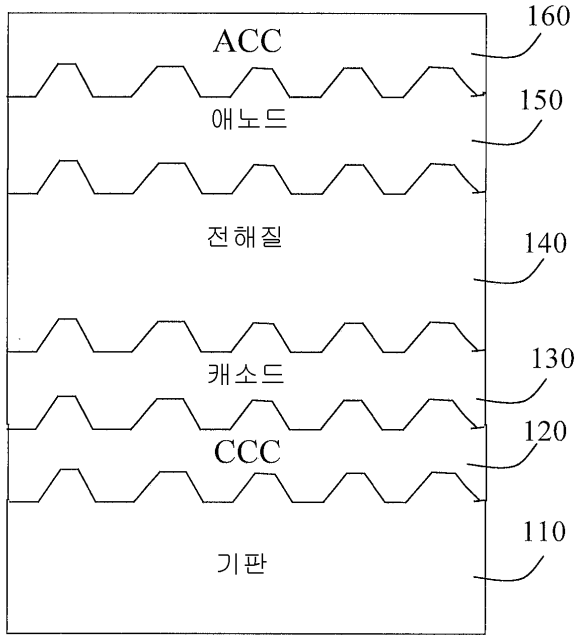
있고; 여기에서, 전극 층과 전해질 층 사이의 계면은 재구조화된 기판 표면과 대략적으로 일치하는 제 1 삼차원 표면이다.

[0034]

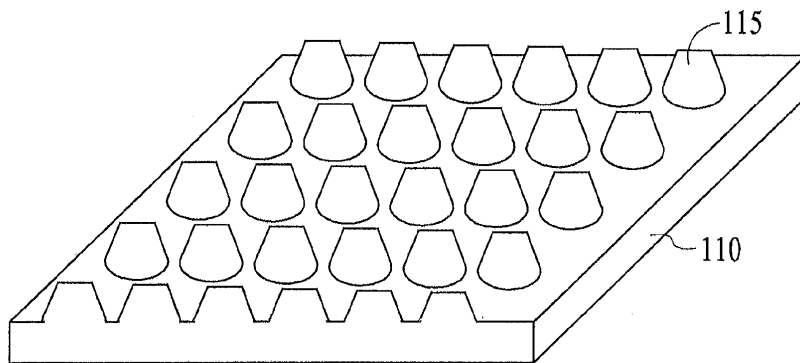
[0040] 본 개시내용의 실시예들이 특히, 본 개시내용의 특정한 실시예들을 참조하여 설명되었지만, 형태 및 세부사항들에서의 변화들 및 변형들이 본 개시내용의 사상 및 범주로부터 벗어나지 않으면서 이루어질 수 있다는 것이 쉽게 당업자에게 자명하게 되어야 한다.

도면

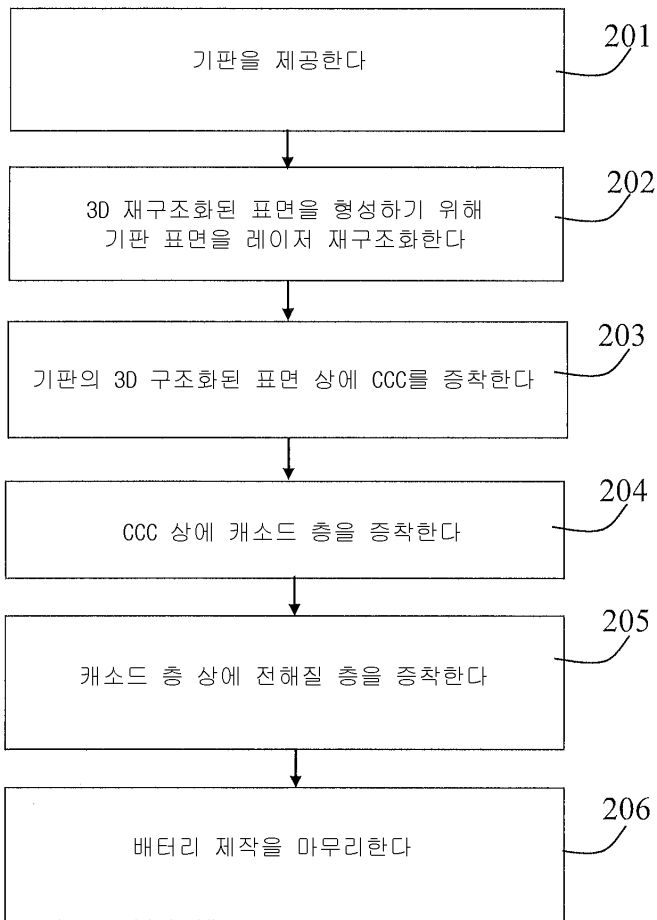
도면1a



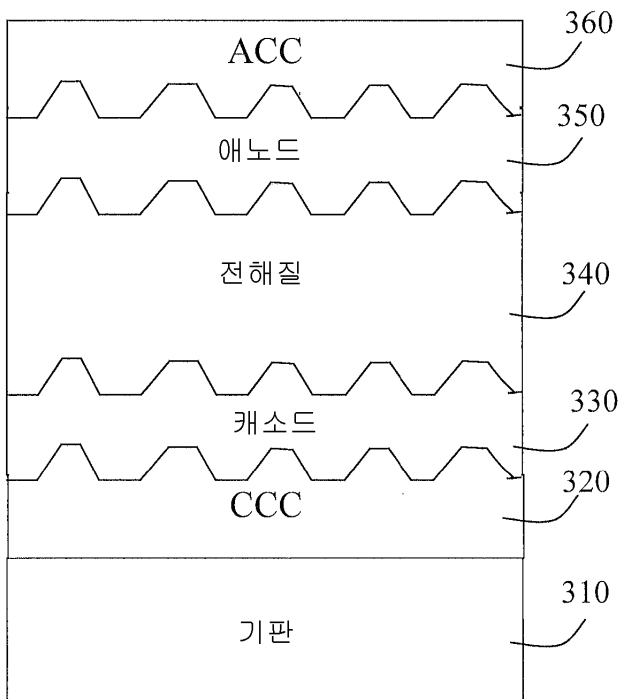
도면1b



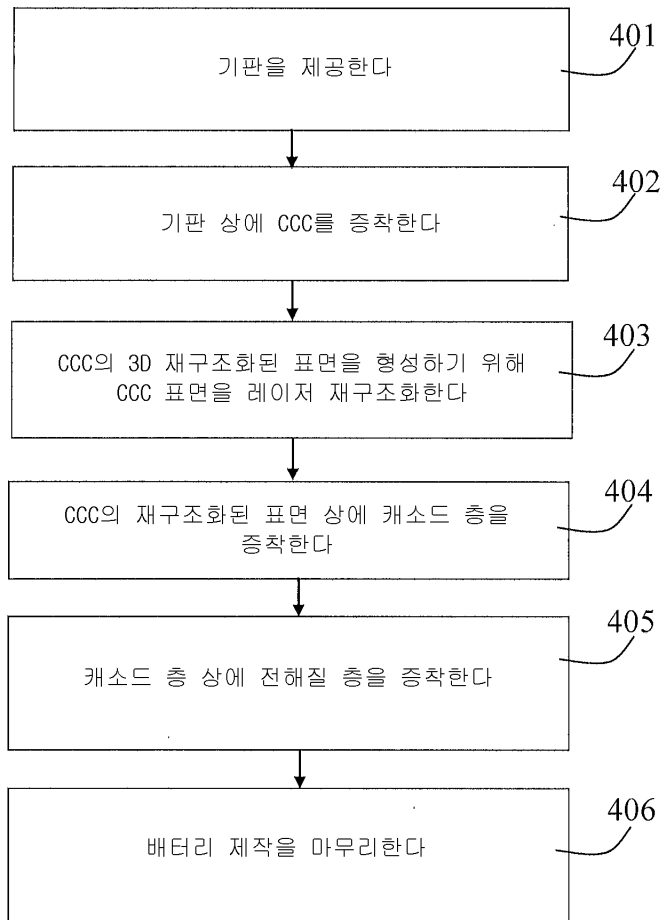
도면2



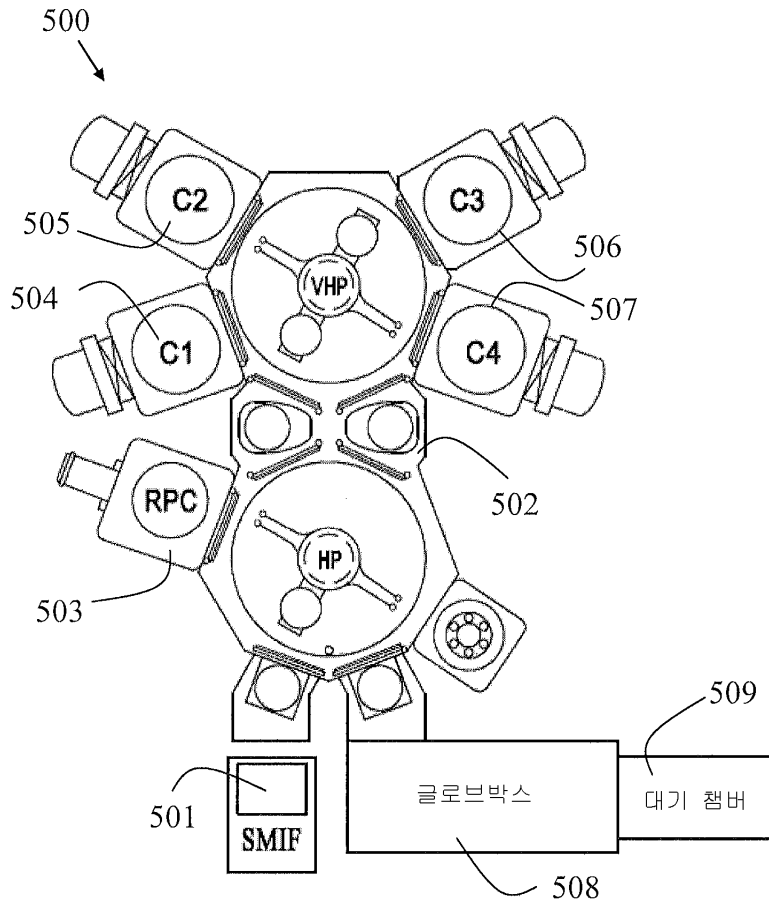
도면3



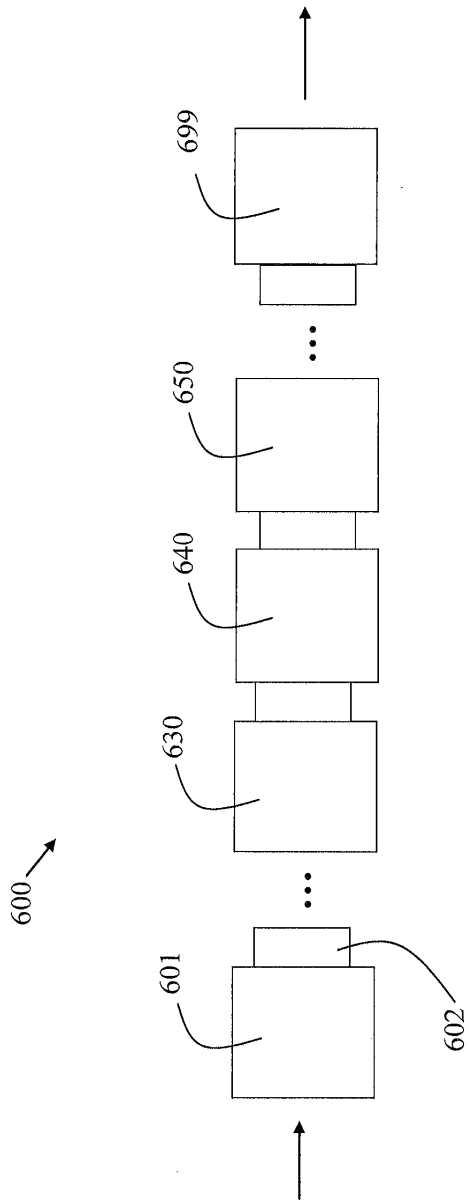
도면4



도면5



도면6



도면7

