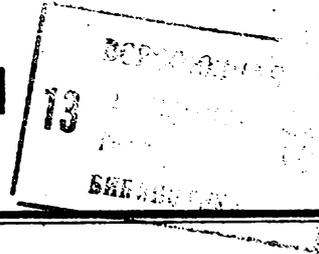




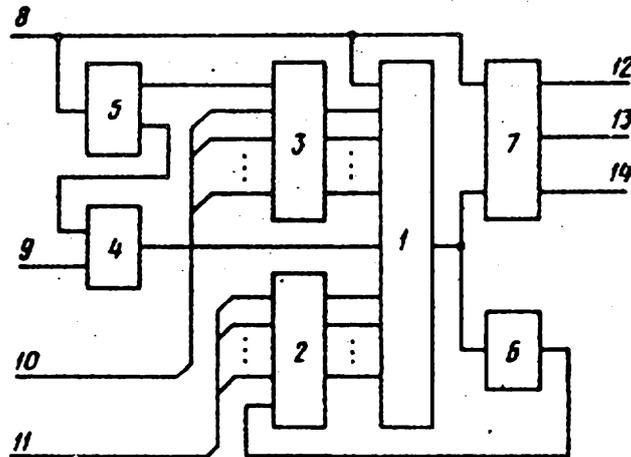
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3643173/24-24
 (22) 27.07.83
 (46) 23.08.85. Бюл. № 31
 (72) Г. П. Апарин и А. Е. Апарина
 (71) Институт технической кибернетики
 АН Белорусской ССР
 (53) 681.325.5(088.8)
 (56) Авторское свидетельство СССР
 № 822178, кл. G 06 F 7/04, 1980.
 Авторское свидетельство СССР
 № 809168, кл. G 06 F 7/04, 1979.
 (54)(57) УСТРОЙСТВО ДЛЯ СРАВНЕНИЯ
 ЧИСЕЛ, содержащее счетчик, элемент
 ИЛИ, группы элементов И, причем ин-
 формационный вход устройства соединен
 с первым входом элемента ИЛИ, вы-
 ход которого подключен к счетному
 входу счетчика, установочные входы
 первой и второй групп которого соеди-
 нены с выходами элементов И соответ-
 ственно первой и второй групп,
 о т л и ч а ю щ е е с я т е м , ч т о ,
 с целью упрощения устройства, оно
 содержит сдвиговый регистр и два

элемента задержки, причем вход на-
 чальной установки устройства соеди-
 нен с входами начальной установки
 счетчика и сдвигового регистра и с
 входом первого элемента задержки,
 выходы которого соединены соответ-
 ственно с вторым входом элемента ИЛИ
 и входами разрешения записи элемен-
 тов И первой группы, информационные
 входы которых соединены соответст-
 венно с входами задания минимального
 числа устройства, входы задания до-
 пуска устройства соединены с инфор-
 мационными входами соответствующих
 элементов И второй группы, выход
 переполнения счетчика соединен с
 входом управления сдвигом сдвигово-
 го регистра и через второй элемент
 задержки - с входами разрешения запи-
 си элементов И второй группы, выходы
 сдвигового регистра являются выхода-
 ми устройства.



Изобретение относится к области автоматики и вычислительной техники и может быть использовано при реализации технических средств дискретной автоматики и цифровых вычислительных машин.

Целью изобретения является упрощение устройства.

На чертеже представлена блок-схема устройства для сравнения чисел.

Устройство содержит счетчик 1, группы элементов И 2 и 3, элемент ИЛИ 4, первый 5 и второй 6 элементы задержки, сдвиговый регистр 7, вход 8 начальной установки, информационный вход 9, входы 10 задания минимального числа и входы 11 задания допуска, выходы 12-14.

Счетчик 1 должен содержать две группы установочных информационных входов, ему эквивалентен любой счетчик с одной группой установочных информационных входов, на вход которого подключена буферная группа двухвходовых элементов ИЛИ.

Элементы 5 и 6 задержки при микросхемном исполнении устройства могут быть реализованы, например, на базе Д-триггеров.

Сдвиговый регистр 7 должен быть трехразрядный. При микросхемном исполнении устройства могут быть использованы, например, микросхемы сдвиговых регистров на четыре разряда в одном корпусе из 155 серии (К155ИР1, КМ155ИР1).

Устройство работает следующим образом.

В процессе работы устройства на информационных входах 10 постоянно присутствует параллельный обратный код минимально допустимого числа ($A_{\text{мин}}$), а на группе информационных входов 11 постоянно присутствует параллельный обратный код допуска (D) сравниваемых чисел.

В начале каждого цикла работы устройства на управляющий вход 8 поступает сигнал, который производит установку счетчика 1 в состояние "00...0" и сдвигового регистра 7 в состояние "100", что соответствует единственному единичному сигналу на выходе 12 и нулевым сигналам на выходах 13 и 14, а также поступает на элемент 5 задержки. Первый задержанный сигнал поступает на управляющие входы группы 3 элементов И и обеспе-

чивает запись в счетчик 1 обратного кода числа ($\bar{A}_{\text{мин}}$). Второй задержанный сигнал через элемент ИЛИ 4 поступает на счетный вход счетчика 1 и обеспечивает формирование дополнительного обратного кода, т.е. $\bar{A}_{\text{мин}} + 1$.

Затем на информационный вход 9 начинает поступать число Б в виде унитарного кода, который через элемент ИЛИ 4 поступает на счетный вход счетчика 1.

Пусть $B < A_{\text{мин}}$. В этом случае счетчик 1 в процессе пересчета импульсной последовательности числа Б не переполнится и сигнал на его выходе не сформируется. Следовательно, к концу цикла сравнения сдвиговый регистр 7 остается в состоянии "100", т.е. с единственным единичным сигналом только на выходе 12.

Пусть $A_{\text{мин}} \leq B \leq A_{\text{мин}} + D$. В этом случае счетчик 1 после приема на счетный вход $A_{\text{мин}}$ импульсов числа Б сформирует на своем выходе сигнал переполнения, который поступит на вход сдвигового регистра 7 и переведет его в состояние "010", а также, пройдя через элемент 6 задержки, поступит на управляющие входы первой группы элементов И и обеспечит запись в счетчик 1 обратного кода числа $D(\bar{D})$. В период формирования сигнала переполнения счетчик переходит в состояние "00...0" и дополнительной реализации его сброса не требуется. В рассматриваемом случае в процессе поступления последующих импульсов Б на выходе счетчика 1 второй сигнал переполнения не появляется и сдвиговый регистр 7 к концу цикла сравнения остается в состоянии "010", т.е. с единственным единичным сигналом только на выходе 13.

Пусть $B > A_{\text{мин}} + D$. В этом случае, как и в предыдущем, счетчик 1 формирует первый сигнал переполнения, который переводит сдвиговый регистр 7 в состояние "010". Однако затем, после размещения в счетчике 1 числа D и приема $D + 1$ импульсов числовой последовательности остатка числа Б на выходе счетчика 1 формируется второй сигнал переполнения, который переводит сдвиговый регистр 7 в состояние "001", т.е. с единственным единичным состоянием только на выхо-

де 14. Появление единичного сигнала на последнем может интерпретироваться как окончание текущего цикла срав-

нения чисел с прекращением подачи остатка импульсной последовательности числа Б.

Составитель Е. Иванова

Редактор Л. Гратилло

Техред М. Пароцай

Корректор С. Черни

Заказ 5201/50

Тираж 710

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4